

Chương 7

Khuếch đại thuật toán và ứng dụng của chúng

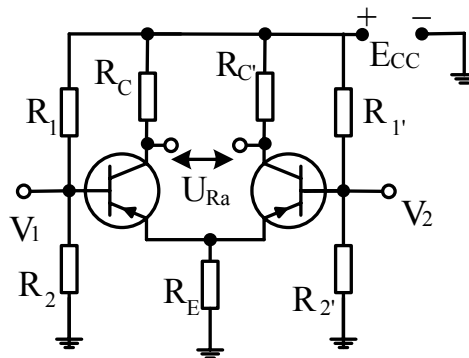
Ngày nay IC analog sử dụng rộng rãi trong kỹ thuật điện tử. Khi sử dụng chúng cần phải thêm các điện trở, tụ điện, điện cảm tùy theo từng loại và chức năng của chúng. Sơ đồ đấu cũng như trị số của các linh kiện ngoài được cho trong các sổ tay IC analog. Các IC analog được chế tạo chủ yếu dưới dạng khuếch đại thuật toán - như một mạch khuếch đại lý tưởng - thực hiện nhiều chức năng trong các máy điện tử một cách gọn - nhẹ - hiệu suất cao. ở chương này ta xét các khuếch đại thuật toán và một số ứng dụng của chúng.

7.1. Khuếch đại vi sai

Khuếch đại vi sai là khuếch đại mà tín hiệu ra không tỷ lệ với trị tuyệt đối của tín hiệu vào mà tỷ lệ với hiệu của tín hiệu vào. Khuếch đại vi sai được sử dụng để khuếch đại tín hiệu có tần số giới hạn dưới nhỏ (tới vài Hz), gọi là tín hiệu biến thiên chậm hay tín hiệu một chiều. Ta có thể coi dải thông của nó là $0 \div f_c$. Nếu sử dụng khuếch đại RC để khuếch đại loại tín hiệu này thì các tụ nối tầng phải có trị số rất lớn nên bất tiện. Khuếch đại vi sai thích hợp cho loại tín hiệu này, ngoài ra nó còn có nhiều tính chất quý báu mà ta sẽ nói tới sau này. Khuếch đại vi sai là cơ sở để xây dựng khuếch đại thuật toán nên ta xét lý thuyết loại khuếch đại này.

7.1.1. Sơ đồ nguyên lý của khuếch đại vi sai.

Xét sơ đồ nguyên lý của khuếch đại vi sai trên hình 7.1. Đây là một cầu cân bằng song song: hai nhánh của cầu là R_{C1} và R_{C2} , hai nhánh kia là hai transistor T_1 và T_2 . Nếu $R_{C1} = R_{C2}$ và hai transistor có tham số hệt nhau thì cầu cân bằng. Mạch có hai đầu vào V_1 và V_2 , tín hiệu ra U_{Ra} lấy giữa hai collector của T_1 và T_2 . Nếu đưa vào hai đầu vào hai tín hiệu giống hệt nhau cả về biên độ và pha thì tín hiệu đó gọi là đồng pha, còn biên độ như nhau nhưng ngược pha thì gọi là tín hiệu ngược pha hay tín hiệu *hiệu*. Xét phản ứng của mạch đối với tín hiệu vào đồng pha và ngược pha.



Hình 7.1: Khuếch đại vi sai trên transistor lưỡng cực

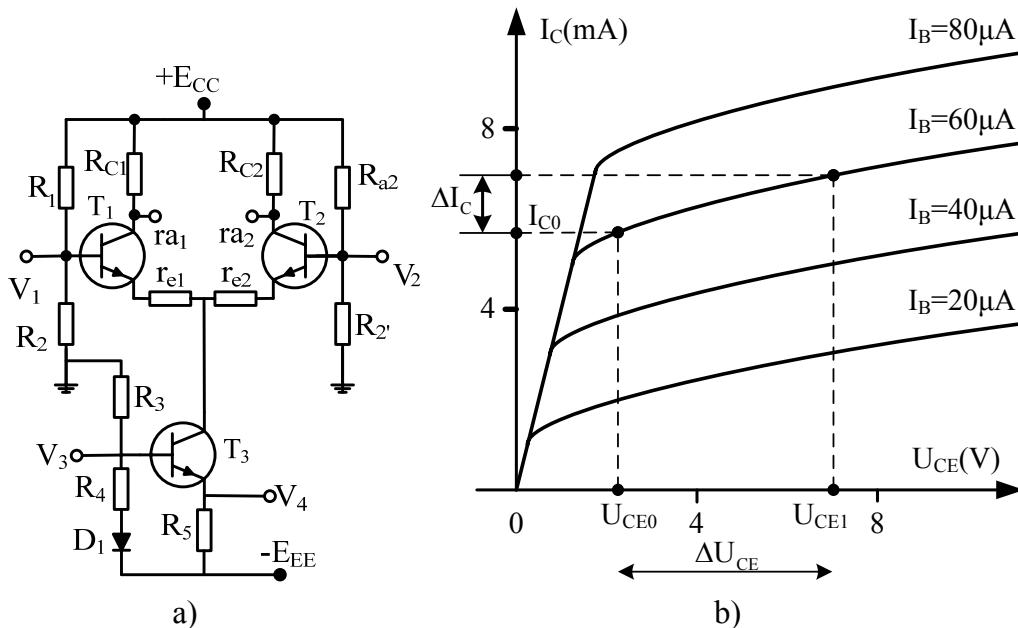
Nếu coi mạch hình 7.1 hoàn toàn đối xứng ($R'_{1} = R_{1}$, $R'_{2} = R_{2}$, $R_{C1} = R_{C2}$, T_{1} và T_{2} giống hệt nhau) thì tín hiệu vào đồng pha sẽ gây nên phản ứng hệt nhau cả về trị tuyệt đối và dấu của các dòng emitter và collector của T_{1} và T_{2} . Như vậy điện áp ở hai collector sẽ biến thiên như nhau và điện áp ra sẽ bằng không, giống như ở trạng thái tĩnh. Nói cách khác là mạch ra của khuếch đại vi sai lý tưởng không phản ứng với tín

hiệu vào đồng pha. Trong khi đó giá số của dòng emitter của T_1, T_2 sẽ tạo nên trên R_E một điện áp hồi tiếp âm làm giảm lượng biến thiên của collector so với trường hợp $R_E = 0$.

Khi tín hiệu vào là ngược pha đặt vào hai base thì các dòng biến thiên như nhau về trị tuyệt đối nhưng ngược chiều (ngược dấu), tức là điện áp U_{ra} sẽ xuất hiện. Lúc này điện áp hồi tiếp âm trên R_E không xuất hiện vì dòng emitter của một transistor tăng bao nhiêu thì dòng emitter của transistor kia giảm đi bấy nhiêu. Như vậy khuếch đại vi sai phản ứng với tín hiệu vào ngược pha.

Vì khuếch đại vi sai lý tưởng phản ứng với tín hiệu vào ngược pha, không phản ứng với tín hiệu vào đồng pha nên tất cả những biến thiên do nhiệt độ, lão hoá linh kiện, tạp âm, nhiễu... có thể coi là các tác động vào đồng pha. Tức là khuếch đại vi sai sẽ làm việc ổn định, ít bị nhiễu tác động.

Trên vừa phân tích tác dụng của R_E ta thấy R_E càng lớn thì hồi tiếp âm sẽ càng lớn, càng có tác dụng nén các tín hiệu vào đồng pha ký sinh. Tuy nhiên nếu R_E chọn lớn thì nguồn E_{CC} phải chọn lớn. Cần chọn một phần tử có trị số điện trở lớn đối với các biến nhanh (điện trở xoay chiều lớn), trị số điện trở nhỏ đối với các biến thiên chậm (điện trở một chiều nhỏ) thay vào điện trở R_E . Phần tử như vậy chính là transistor T_3 trong sơ đồ hình 7.2a.



Hình 7.2: a) Mạch khuếch đại vi sai có nguồn dòng
b) Đặc tuyến ra của transistor

Đặc tính ra của transistor trình bày trên hình 7.2b. Từ hình này ta thấy điện trở một chiều $R = \frac{U_{CE0}}{I_{C0}}$ nhỏ hơn nhiều so với điện trở xoay chiều $R_{\sim} = \frac{\Delta U_{CE}}{\Delta I_C}$.

Transistor T_3 được mắc vào mạch emitter như ở hình 7.2a làm tăng thêm khả năng ứng dụng của khuếch đại vi sai.

Khuếch đại vi sai có thể có hai nguồn độc lập E_{CC} và E_{02} như ở hình 7.2a hoặc một nguồn chung. Các điện trở R_3, R_4, R_5 có chức năng như trong các mạch

khuếch đại đã xét. Diode D mắc thuận vào phân áp base của T_3 nhằm tăng khả năng ổn định nhiệt, sẽ nói đến ở các phần sau.

Xét cách đưa tín hiệu vào và lấy tín hiệu ra ở mạch hình 7.2a. Tín hiệu vào có thể đưa vào các đầu vào ký hiệu V_1, V_2, V_3 và V_4 theo các phương án sau:

- Tín hiệu vào có thể đưa vào hai cực V_1 và V_2 . Lúc này hai cực của nguồn tín hiệu hoặc là phải cách điện với "mát", hoặc là phải có cực tính đối xứng qua "mát". Cách đưa tín hiệu vào như vậy gọi là đưa vào đối xứng, các đầu vào này của khuếch đại vi sai gọi là đầu vào đối xứng.

- Tín hiệu vào có thể đưa vào V_1 (hoặc V_2), lúc đó V_2 (hoặc V_1) phải đấu qua một điện trở nhỏ hoặc đấu trực tiếp xuống "mát". Khuếch đại vi sai trong trường hợp này gọi là có đầu vào không đối xứng với tín hiệu vào không đối xứng.

- Tín hiệu vào có thể đưa vào cực V_3 hoặc V_4 và điểm "mát". Nếu nguồn tín hiệu có hai cực cách ly với "mát" thì có thể đưa vào hai điểm V_3 và V_4 .

- Tín hiệu ra lấy ở hai điểm r_{a1} và r_{a2} - lấy ra đối xứng hoặc lấy ra giữa r_{a1} hoặc r_{a2} so với "mát". Nếu tín hiệu vào đưa vào V_1 không đối xứng thì tín hiệu ra ở r_{a1} quay pha 180° , lúc này r_{a1} gọi là đầu ra đảo, r_{a2} gọi là đầu ra không đảo.

7.1.2. Đặc tính truyền đạt của khuếch đại vi sai

Nếu tín hiệu vào đối xứng đưa vào V_1 và V_2 ký hiệu là U_h thì đặc tính truyền đạt sẽ là sự phụ thuộc của các dòng collector vào tín hiệu này.

Nếu đầu vào V_3 và V_4 không đưa tín hiệu nào vào thì T_3 có thể coi là một nguồn dòng I_0 có nội trở R_0 tại điểm công tác. Điện trở này thực tế có trị số khá lớn so với các điện trở trong mạch nên có thể coi nguồn dòng I_0 là lý tưởng. Ta tìm đặc tính truyền đạt $I_C = f(U_h)$.

Dòng collector trong transistor ở chế độ khuếch đại có biểu thức:

$$I_E = I_{E0} e^{\left(\frac{U_{BE}}{U_T}\right)} \quad (7.1)$$

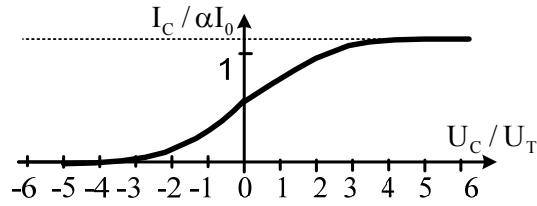
Trong đó I_{E0} là dòng emitter khi $U_{BE} = 0$ và mặt ghép collector phân cực ngược. U_T - điện áp nhiệt (0,25mV), lúc này:

$$I_0 = I_{E01} + I_{E02} = I_{E01} e^{\left(\frac{U_{BE1}}{U_T}\right)} \left(1 + e^{\left(\frac{U_{BE2} - U_{BE1}}{U_T}\right)} \right) \quad (7.2)$$

Điện áp vào $U_h = U_{V1} - U_{V2} = U_{BE1} - U_{BE2}$ và $I_C \approx \alpha I_E$ nên

$$I_{C1} = \frac{\alpha I_0}{1 + e^{\left(-U_h / U_T\right)}} \quad (7.3)$$

$$I_{C2} = \frac{\alpha I_0}{1 + e^{\left(\frac{U_h}{U_T}\right)}} \quad (7.4)$$



Hình 7.3: Đặc tuyến truyền đạt của KĐVS

Để tiện có thể quy chuẩn I_C theo αI_0 và U_h theo U_T thì đồ thị (7.3) và (7.4) có dạng như ở hình 7.3

Có thể xác định hồ dẫn (độ dốc) của đặc tuyến truyền đạt hình 7.3

$$S_1 = \frac{dI_{C1}}{dU_h} = \frac{\alpha I_0 e^{\left(\frac{U_h}{U_T}\right)}}{U_T \left(1 + e^{\left(\frac{U_h}{U_T}\right)}\right)} \quad (7.5)$$

Vì $I_{C1} + I_{C2} \approx \alpha I_0 = \text{const}$ mà theo (7.3) và (7.4) thì $dI_{C1} = -dI_{C2}$ nên

$$S_2 = \frac{dI_{C2}}{dU_h} = -S_1 \quad (7.6)$$

Có thể dễ dàng xác định $S_{1(2)}$ đạt max tại $U_h/U_T = 0$ và:

$$S_{1(2)\text{max}} = \frac{\alpha I_0}{4U_T} \quad (7.7)$$

7.1.3. Phân tích phổ của tín hiệu ra trong khuếch đại vi sai .

Với đặc tính truyền đạt không phải là đường thẳng như hình 7.3 thì rõ ràng khuếch đại vi sai sẽ gây méo phi tuyến, đặc biệt khi $U_h > U_T$. Ta xác định các thành phần hài của dòng collector khi tín hiệu vào là dạng hình sin

$$U_V(t) = U_0 + U_m \cos \omega t \quad (7.8)$$

Trong đó U_0 - điện áp định thiên (base)

Thay (7.8) vào (7.3) và (7.4) ta có:

$$i_{c1}(t) = \frac{\alpha I_0}{1 + e^{\left(\frac{U_0 + U_m \cos \omega t}{U_T}\right)}} \quad (7.9)$$

$$i_{c2}(t) = \frac{\alpha I_0}{1 + e^{\left(\frac{U_0 + U_m \cos \omega t}{U_T}\right)}} \quad (7.10)$$

Các hàm (10.9) và (10.10) là hàm chẵn nên phân tích thành chuỗi Fourier sẽ được:

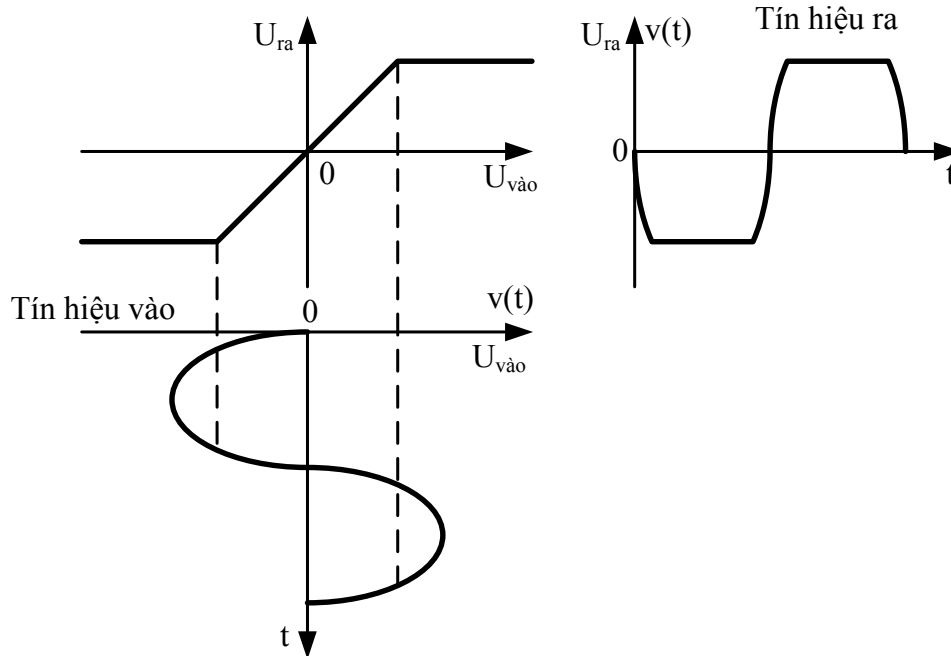
$$i_{c1}(t) = \alpha I_0 \left(\frac{a_0}{2} + \sum_{n=1}^{\infty} a_n \cos n\omega t \right) \quad (7.11)$$

$$i_{c2}(t) = \alpha I_0 \left(\frac{b_0}{2} + \sum_{n=1}^{\infty} b_n \cos n\omega t \right) \quad (7.12)$$

$$a_n = \frac{\omega}{\pi} \int_0^{\frac{\omega}{2\pi}} \frac{\cos n\omega t}{1 + e^{-\left(\frac{U_0 + U_m \cos \omega t}{U_T}\right)}} dt \quad (7.13)$$

$$b_n = \frac{\omega}{\pi} \int_0^{\frac{\omega}{2\pi}} \frac{\cos n\omega t}{1 + e^{\left(\frac{U_0 + U_m \cos \omega t}{U_T}\right)}} dt \quad (7.14)$$

Từ (7.13) và (7.14) có thể thấy $a_n + b_n = 2 \cdot \frac{\sin n\pi}{n\pi}$ nên $n = 0$ thì $a_0 + b_0 = 2$, $n \neq 0$ thì $a_0 + b_0 = 0$ nên $a_n = b_n$. Như vậy với $n \neq 0$ thì các thành phần hài dòng colectơ của T_1 và T_2 trong khuếch đại vi sai hình 7.2a có trị số như nhau và pha ngược pha nhau.



Hình 7.4: Chế độ hạn biên của khuếch đại vi sai

Cần chú ý một đặc điểm của khuếch đại vi sai là nếu $U_0 = 0$ thì trong các dòng I_{C1} và I_{C2} sẽ không có các hài bậc chẵn. Mặt khác nếu thay đổi cực tính của U_0 thì pha của các hài chẵn sẽ biến đổi một lượng là 180° , còn pha các hài lẻ vẫn giữ nguyên. Các kết luận trên rút ra từ việc phân tích các biểu thức (7.11 ÷ 7.14). Thực tế khi $U_h = (5 \div 6)U_T$ thì các dòng i_C có dạng như ở hình 7.4, tức là tầng khuếch đại vi sai làm việc như một mạch khuếch đại - hạn biên.

Để tăng độ tuyến tính của khuếch đại vi sai, tức là mở rộng dải thông của nó người ta thường gây hồi tiếp âm bằng cách mắc vào mạch emitter của T_1, T_2 các điện trở r_{E1} và r_{E2} như ở hình 7.2a.

7.1.4. Nguồn dòng trong khuếch đại vi sai.

Như đã nói ở trên T_3 trong khuếch đại vi sai hình 7.2a đóng vai trò của nguồn dòng. Có thể phân tích mạch hình 7.2a để xác định trị số của nguồn dòng I_0 (dòng colectơ của T_3) như sau:

$$I_0 = \alpha_3 \frac{R_4(E_{02} - U_{BE3}) + (U_0 - U_{BE3})R_3}{[R_5 + r_{E3} + (1 - \alpha_3)(r_{B3} + \frac{R_3 R_4}{R_3 + R_4})](R_3 + R_4)} \quad (7.15a)$$

Trong đó α_3 - hệ số truyền đạt dòng emitter của T_3 , U_{BE3} - điện áp emitter - base của T_3 , U_D - sụt áp thuận trên diốt, r_{E3} - điện trở phân bố miền emitter T_3 , r_{B3} - điện trở khối base T_3 . Thực tế thì R_5 chọn khá lớn so với các thành phần trong đầu móc của (7.15) và U_D chọn xấp xỉ bằng U_{BE3} để bù nhiệt có hiệu quả cao nên:

$$I_0 \approx \frac{\alpha_3 \cdot R_4 (E_{02} - U_{BE3})}{R_5 (R_3 + R_4)} \quad (7.15b)$$

Từ (7.15b) ta thấy nguồn dòng I_0 sẽ ổn định khi nguồn E_{02} ổn định, nguồn E_{01} không ảnh hưởng đến nguồn dòng I_0 .

7.1.5. Tính khuếch đại của khuếch đại vi sai .

Xét đặc tính khuếch đại của khuếch đại vi sai với một số phương án đưa tín hiệu vào và lấy tín hiệu ra như sau:

a. Vào đối xứng - Ra không đối xứng:

$$K_1 = \frac{U_{ra1}}{U_{v1} - U_{v2}} = \frac{U_{ra1}}{U_h}; \quad K_2 = \frac{U_{ra2}}{U_{v1} - U_{v2}} = \frac{U_{ra2}}{U_h}$$

Trong đó U_{ra1} và U_{ra2} điện áp lấy ở collector của T_1 và T_2 so với "mát". Có thể thấy ngay rằng

$$K_1 = + S_1 R'_t \quad (7.16a)$$

$$K_2 = - S_2 R''_t \quad (7.16b)$$

S_1, S_2 - hệ dẫn của đặc tính truyền đạt tại điểm công tác, R'_t, R''_t - điện trở tải tổng quát của T_1 và T_2 :

$$R'_t = \frac{R_c \cdot R_{v1}}{R_c + R_{v1}}; \quad R''_t = \frac{R_c \cdot R_{v2}}{R_c + R_{v2}};$$

R_{v1}, R_{v2} - điện trở đầu vào của các tầng tiếp theo mắc vào mạch collector của T_1 và T_2 (không có trong hình (7.2a)).

Trường hợp không tải hoặc $R_{v1} \gg R_c, R_{v2} \gg R_c$ thì $R'_t = R''_t \approx R_c$ và mạch đối xứng hoàn toàn $S_1 = - S_2$ thì $K_1 = - K_2$. Dấu trừ nói lên điện áp ra ở hai collector của T_1 và T_2 là ngược pha nhau.

b - Vào đối xứng - ra đối xứng .

$$K = \frac{U_{ra1} - U_{ra2}}{U_{v1} - U_{v2}} = \frac{U_{ra1} - U_{ra2}}{U_h} = -2S_1 R^*_t \quad (7.17)$$

$$R^*_t = \frac{R_c \cdot 0,5R_t}{R_c + 0,5R_t}, \quad R_t \text{ điện trở tải mắc giữa hai collector của } T_1 \text{ và } T_2$$

Khi $R_t = \infty$ thì $K = 2K_1 = -2K_2$.

c - Vào không đối xứng - ra không đối xứng.

Xét trường hợp tín hiệu đưa vào V_1 , đầu V_2 nối với $R_b \sim \frac{R_1 R_2}{R_1 + R_2}$ xuống

mát, tín hiệu ra lấy ở R_{a1} là collector của T_1 . Với giả thiết là $R_t = R_{v1} = \infty$ thì

$$K_{11} = \frac{U_{ra1}}{U_{v1}} = - S_{11} R_c \quad (7.18)$$

$$\text{với } S_{11} = \frac{dI_{cl}}{dU_{BE1}} = \frac{\alpha I_0}{4U_T + I_0(1-\alpha)R_b} \sim$$

Vì $|S_{11}| < |S_1|$ nên $|K_{11}| < |K_1|$. Khi $R_b \rightarrow 0$ thì $|S_{11}| \rightarrow |S_1|$ và $|K_{11}| \rightarrow |K_1|$
 Trường hợp này ứng với mắc ba zơ của T_2 qua một tụ trị số lớn xuống
 "mát", sao cho ở tần số biên dưới ω_t thì:

$$\frac{1}{\omega_t C} \ll R_b$$

Trong khuếch đại vi sai người ta còn đưa ra hệ số khuếch đại đồng pha K_{Cm} .
 Tín hiệu nào đồng pha là trung bình cộng đại số của hai tín hiệu vào :

$$U_{Cm} = \frac{U_{v1} + U_{v2}}{2}$$

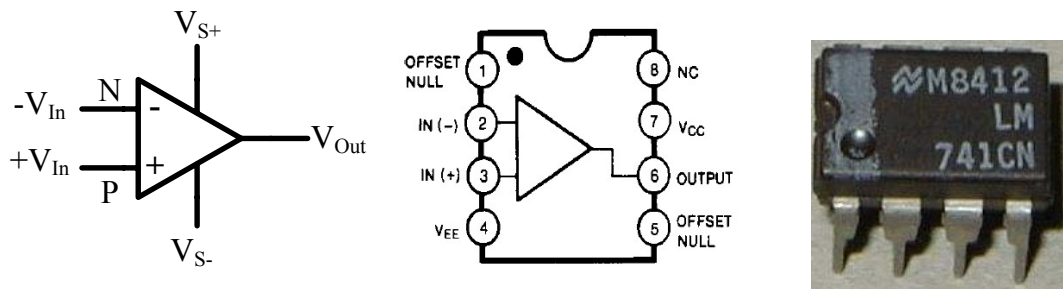
Khi $U_{v1} = U_{v2}$, tức là $U_h = 0$ thì có chế độ khuếch đại tín hiệu đồng pha. Hệ số khuếch đại tín hiệu đồng pha được định nghĩa là

$$K_{cm} = \frac{U_{ra1}}{U_{cm}} \quad \text{hoặc} \quad = \frac{U_{ra2}}{U_{cm}} \quad (7.19)$$

Nếu R_E càng lớn thì K_{cm} càng nhỏ. Khi $R_E \rightarrow \infty$ thì $K_{cm} \rightarrow 0$

Trong khuếch đại vi sai, do tính đối xứng lý tưởng không tuyệt đối nên xảy ra hiện tượng "trôi điểm không". Nghĩa là mặc dù các đầu vào V_1 và V_2 không có tín hiệu vào (ví dụ đầu thông V_1 và V_2) nhưng vẫn tồn tại một điện áp ra khác không (đo được) giữa hai collector T_1 và T_2 , là một hàm ngẫu nhiên của biến thời gian. Đó là một hiện tượng tạo tín hiệu giả (nhiều) ở đầu ra, đặc biệt có hại trong các máy đo lường. Có thể giảm bớt trôi điểm không bằng cách chọn T_1 và T_2 có tham số càng giống nhau càng tốt, các điện trở trong mạch chọn loại có độ sai số nhỏ và cùng một hệ số nhiệt.

7.2 .Khuếch đại thuật toán



Hình 7.5: a) Ký hiệu của khuếch đại thuật toán
 b) Sơ đồ chân của khuếch đại thuật toán 741
 c) Hình thật của khuếch đại thuật toán 741

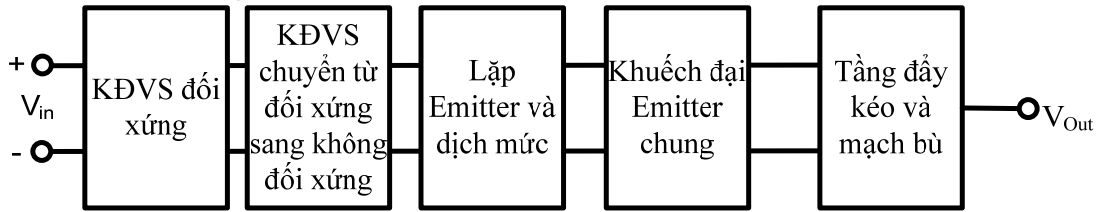
Khuếch đại thuật toán (KĐTT) ngày nay được sản xuất dưới dạng các IC tương tự (analog). Có từ "thuật toán" vì lần đầu tiên chế tạo ra chúng người ta sử dụng chúng trong các máy điện toán. Do sự ra đời của khuếch đại thuật toán mà các mạch tổ hợp analog đã chiếm một vai trò quan trọng trong kỹ thuật mạch điện tử. Trước đây chưa có khuếch đại thuật toán thì đã tồn tại vô số các mạch chức năng khác nhau. Ngày nay, nhờ sự ra đời của khuếch đại thuật toán số lượng đó đã giảm xuống một cách đáng kể vì có thể dùng khuếch đại thuật toán để thực hiện các chức năng khác nhau nhờ mạch hồi tiếp ngoài thích hợp. Trong nhiều trường hợp dùng khuếch đại thuật toán có thể tạo

hàm đơn giản hơn, chính xác hơn và giá thành rẻ hơn các mạch khuếch đại rời rạc (được lắp bằng các linh kiện rời) .

Ta hiểu khuếch đại thuật toán như một bộ khuếch đại lý tưởng : có hệ số khuếch đại điện áp vô cùng lớn $K \rightarrow \infty$, dải tần số làm việc từ $0 \rightarrow \infty$, trở kháng vào cực lớn $Z_v \rightarrow \infty$, trở kháng ra cực nhỏ $Z_r \rightarrow 0$, có hai đầu vào và một đầu ra. Thực tế người ta chế tạo ra KĐTT có các tham số gần được lý tưởng. Hình 7.5a là ký hiệu của KĐTT :

Đầu vào (+) gọi là đầu vào không đảo P(positive), đầu vào (-) gọi là đầu vào đảo N (negative), (V_{S+}) điện áp nguồn dương, (V_{S-}) điện áp nguồn âm và một đầu ra (V_{Out}).

KĐTT ngày nay có thể được chế tạo như một IC hoặc nằm trong một phần của IC đa chức năng .



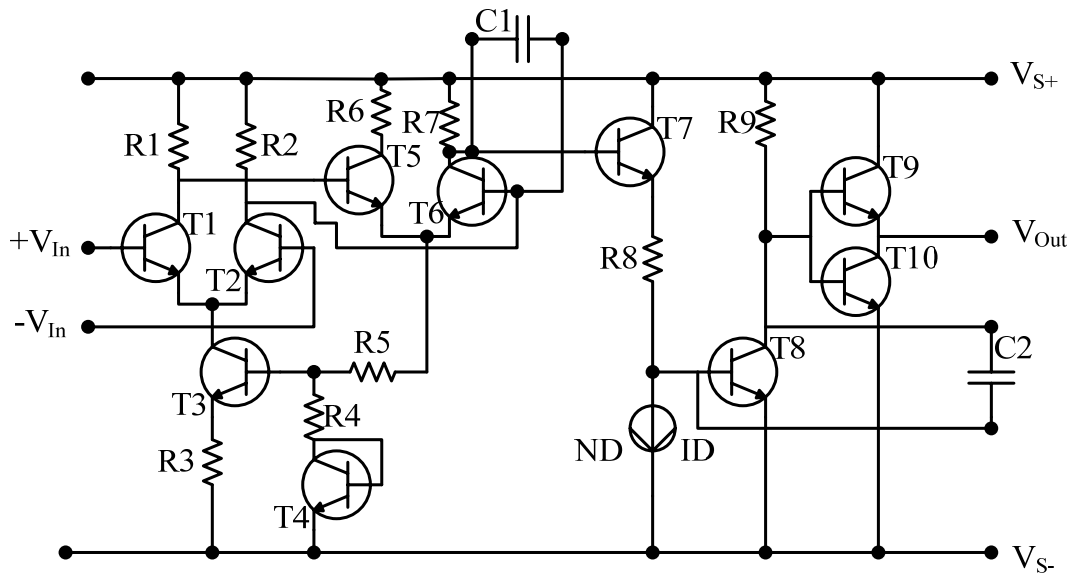
Hình 7.6: Sơ đồ khối bên trong khuếch đại thuật toán

7.2.1 Cấu tạo của KĐTT. Để đạt được các chỉ tiêu kỹ thuật gần với dạng lý tưởng các hãng điện tử trên thế giới chế tạo các IC KĐTT khá đa dạng nhưng nhìn chung đều tuân thủ sơ đồ khối như ở hình 7.6

Để có đầu vào đối xứng tầng đầu tiên bao giờ cũng là tầng khuếch đại vi sai đối xứng có dòng tĩnh nhỏ, trở kháng vào lớn, cho phép mắc thêm mạch bù trôi .

Tầng thứ hai là tầng khuếch đại vi sai cho phép chuyển từ đầu vào đối xứng sang đầu ra không đối xứng.

Các tầng trung gian nhằm khuếch đại tín hiệu lên đủ lớn để có thể kích thích cho tầng cuối.



Hình 7.7: Sơ đồ nguyên lý bên trong khuếch đại thuật toán 741

Tầng cuối tức tầng ra phải đảm bảo có dòng ra lớn, điện áp ra lớn và điện trở ra nhỏ. Mạch này thường là khuếch đại đẩy kéo có bù kèm theo mạch chống qua tải.

Trong KĐTT ghép giữa các tầng thực hiện trực tiếp (colector của tầng trước nối trực tiếp với base của tầng sau) vì vậy các transistor n-p-n càng về sau càng có điểm công tác tĩnh đẩy dần về phía các giá trị dương nguồn. Vì vậy phải có một mạch dịch mức đẩy lùi điểm tĩnh về phía âm nằm trong một mạch nào đó của KĐTT.

Ví dụ ta xét KĐTT hình 7.7. KĐTT ở đây có thể phân thành 4 tầng như sau:

Tầng thứ nhất là tầng KĐVS đối xứng trên T_1 và T_2 . Để tăng trở kháng vào chọn dòng colector và emitter của chúng nhỏ, sao cho hồ dẫn truyền đạt nhỏ. Có thể thay T_1 và T_2 bằng transistor trường để tăng trở kháng vào T_3 , T_4 , R_3 , R_4 , và R_5 tạo thành nguồn dòng tương tự như hình 7.2a (ở đây T_4 mắc thành điốt để bù nhiệt)

Tầng thứ hai là KĐVS đầu vào đối xứng, đầu ra không đối xứng: emitter của chúng cũng đấu vào nguồn dòng T_3 . Tầng này có hệ số khuếch đại điện áp lớn.

Tầng thứ ba là tầng ra khuếch đại đẩy kéo $T_9 - T_{10}$ mắc colector chung, cho hệ số khuếch đại công suất lớn, trở kháng ra nhỏ.

Giữa tầng thứ hai và tầng ra là tầng đệm T_7, T_8 nhằm phối hợp trở kháng giữa chúng và đảm bảo dịch mức điện áp. ở đây T_7 là mạch lặp emitter, tín hiệu lấy ra trên một phần của tải là R_9 và trở kháng vào của T_8 . Tầng T_8 mắc emitter chung. Chọn R_9 thích hợp và dòng qua nó thích hợp sẽ tạo được một nguồn dòng đưa vào base của T_8 sẽ cho mức điện áp một chiều thích hợp ở base của T_9 và T_{10} để đảm bảo có điện áp ra bằng 0 khi không có tín hiệu vào. Mạch ngoài mắc thêm R_{10} , C_1 , C_2 để chống tự kích.

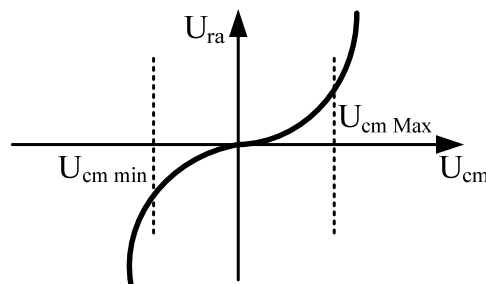
7.2.2. Các tham số của KĐTT

- Hệ số khuếch đại hiệu K_o được xác định theo biểu thức:

$$K_o = \frac{U_r}{U_h} = \frac{U_r}{U_p - U_N} = \begin{cases} \frac{U_r}{U_p} \text{ khi } U_N = 0 \\ -\frac{U_r}{U_N} \text{ khi } U_p = 0 \end{cases} \quad (7.20)$$

Theo lý thuyết $K_o = \infty$, thực tế $K_o = 10^3 \div 10^6$

- Đặc tính biên độ tần số: Theo lý thuyết thì đặc tính biên độ tần số sẽ là K_o trong suốt dải tần số từ $0 \div \infty$. Thực tế đặc tính tần số sẽ gục xuống ở tần số f_c do tồn tại các điện dung ký sinh tạo thành những khâu lọc RC thông thấp mắc giữa các tầng. Tùy theo từng loại KĐTT mà dải thông có thể từ 0 tới vài MHz hoặc cao hơn.



Hình 7.8:

- Hệ số khuếch đại đồng pha K_{Cm}

Nếu đặt đầu vào thuận P và đầu đảo N các điện áp bằng nhau:

$U_P = U_N = U_{Cm} \neq 0$ thì $U_h = 0$. Theo định nghĩa:

$$U_r = K_0 (U_p - U_N) \quad (7.21)$$

Thì $U_r = 0$. Tuy nhiên thực tế không như vậy mà quan hệ giữa K_{cm} và U_{cm} có dạng như hình 7.8.

Hệ số khuếch đại đồng pha được định nghĩa là :

$$K_{Cm} = \frac{\Delta U_r}{\Delta U_{cm}} \quad (7.22)$$

K_{Cm} nói chung phụ thuộc vào mức điện áp vào đồng pha. Giá trị cực đại của điện áp vào đồng pha cho trong các sổ tay của IC cho biết giới hạn của điện áp vào đồng pha cực đại để hệ số khuếch đại đồng pha không vượt quá phạm vi cho phép. Lý tưởng $K_{cm} = 0$, thực tế K_{cm} luôn nhỏ hơn K_0

- Điện trở vào hiệu, điện trở vào đồng pha:

Điện trở vào hiệu r_h và điện trở vào đồng pha r_{cm} được định nghĩa theo (7.23) và (7.24):

$$r_h = \begin{cases} \frac{\Delta U_p}{\Delta I_p} \text{ khi } U_N = 0 \\ \frac{\Delta U_N}{\Delta I_N} \text{ khi } U_p = 0 \end{cases} \quad (7.23)$$

$$r_{cm} = \frac{\Delta U_p}{\Delta I_p} = \frac{\Delta U_N}{\Delta I_N} \text{ khi } U_N = U_p = U_{cm} \quad (7.24)$$

Điện trở ra của KĐTT đánh giá sự biến thiên của điện áp ra theo tải :

$$r_r = \frac{\Delta U_r}{\Delta I_r} \quad (7.25)$$

- Dòng vào tĩnh, điện áp vào lệch không :

Dòng vào tĩnh trung bình I_t là:

$$I_t = \frac{I_p + I_N}{2} \text{ với } U_N = U_p = 0 \quad (7.27)$$

Dòng vào lệch không là I_0 .

$$I_0 = I_p - I_N \text{ khi } U_N = U_p = 0 \quad (7.28)$$

Thông thường $I_0 = 0,1 I_t$.

Dòng vào lệch không là dòng phụ thuộc vào nhiệt độ. Nhiệt độ thay đổi làm trôi dòng lệch không.

Trong KĐTT thực tế thì khi $U_N = U_p = 0$ vẫn có $U_r \neq 0$. Lúc này $U_r \neq 0$ là do điện áp lệch không ở đầu vào gây nên. Vì vậy người ta định nghĩa điện áp lệch không U_0 là hiệu điện áp cần phải đặt giữa hai đầu vào để có điện áp ra bằng không

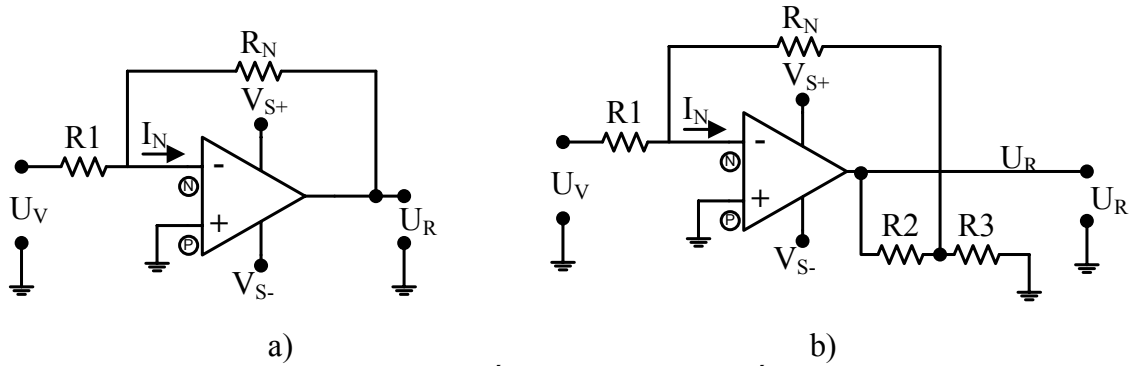
$$U_0 = U_p - U_N \text{ khi } U_r = 0 \quad (7.29)$$

7.2.3. Các sơ đồ mắc cơ bản của KĐTT

Khi sử dụng KĐTT trong các mạch điện người ta thường sử dụng hồi tiếp âm mà không dùng hồi tiếp dương vì hồi tiếp dương làm cho khuếch đại làm việc ở chế độ bão hòa. Trong một số trường hợp có thể dùng cả hồi tiếp âm và hồi tiếp dương với hồi tiếp dương luôn nhỏ hơn hồi tiếp âm. Về đầu vào, có thể sử dụng một hoặc cả hai đầu vào.

7.2.3.1. Các sơ đồ khuếch đại đảo

+ Sơ đồ biến đổi điện áp - điện áp



Hình 7.9: Khuếch đại thuật toán mắc đảo

Mạch mắc như hình 7.9a. Vì $K_0 \rightarrow \infty$ nên điện áp ở đầu vào N là $U_N \approx U_h \approx 0$, điểm N có thể coi là điểm đất giả $U_r \approx U_{RN}, U_v \approx U_{R1}$. Định luật Kiéc-khốp 1 viết cho nút N là :

$\frac{U_v}{R_1} + \frac{U_{ra}}{R_N} \approx 0$ vì dòng $I_N = 0$ (do trở kháng vào rất lớn $r_h \rightarrow \infty$). Từ đó ta có :

$$U_r = -\frac{R_N}{R_1} U_v \text{ hay } K = -\frac{R_N}{R_1} \tag{7.30}$$

Từ (7.30) ta thấy điện áp U_v được biến đổi thành $U_r = -\frac{R_N}{R_1} U_v$; hệ số khuếch đại $K = -\frac{R_N}{R_1}$; điện áp ra ngược pha so với điện áp vào. Điện trở R_N gây hồi tiếp âm song song theo điện áp làm cho hệ số khuếch đại từ K_0 giảm xuống còn là $\frac{R_N}{R_1}$

$$\text{Trở kháng vào : } R_v = \frac{U_v}{I_v} = \frac{U_v}{U_v/R_1} = R_1 \tag{7.31}$$

Nhược điểm của sơ đồ hình 7.8a là có $Z_v = \frac{U_v}{I_v} = R_1$ nhỏ. Để khắc phục nhược điểm này ta mắc mạch như hình 7.8b.

$$\text{Với nút N có phương trình: } \frac{U_v}{R_1} = -\frac{U_3}{R_N} \tag{7.32}$$

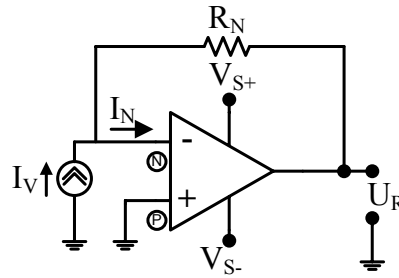
Nếu chọn $R_N \gg R_3$ thì $U_3 \approx \frac{U_r}{R_2 + R_3} \cdot R_3$ nên:

$$U_r = -U_v \frac{R_N}{R_1} \cdot \frac{R_2 + R_3}{R_3} \text{ hay } U_r = -U_v \frac{R_N}{R_1} \left(1 + \frac{R_2}{R_3}\right) \tag{7.33}$$

$$\text{Vậy } K = -\frac{R_N}{R_1} \left(1 + \frac{R_2}{R_3}\right) \tag{7.34}$$

Theo (7.38) muốn có hệ số khuếch đại K lớn thì phải chọn R_1 nhỏ. Nếu chọn $R_1 = R_2$ thì:

$$K = \left(\frac{R_N}{R_1} + \frac{R_N}{R_3}\right) \tag{7.35}$$



Hình 7.10: Sơ đồ biến đổi dòng điện thành điện áp

Để tăng trở kháng $Z_V = R_1$ có thể chọn R_1 lớn tùy ý, khi đó hệ số khuếch đại sẽ được xác định bởi $\frac{R_N}{R_3}$.

+ Sơ đồ biến đổi dòng điện - điện áp hình 7.10

Sơ đồ này biến đổi dòng điện đầu vào thành điện áp đầu ra tỷ lệ với nó. Tương tự như trên vì $K_0 = \infty$; $U_N \approx U_P \approx 0$, $r_h \rightarrow \infty$ nên dòng $I_N = 0$ nên định luật Kiêc-khốp I viết cho nút N sẽ là:

$$I_V = -\frac{U_r}{R_N} \text{ hay } U_r = -R_N I_V \quad (7.32)$$

7.2.3.2 Các sơ đồ khuếch đại không đảo.

+ Xét sơ đồ mạch thông dụng điện áp - điện áp hình 7.11a.

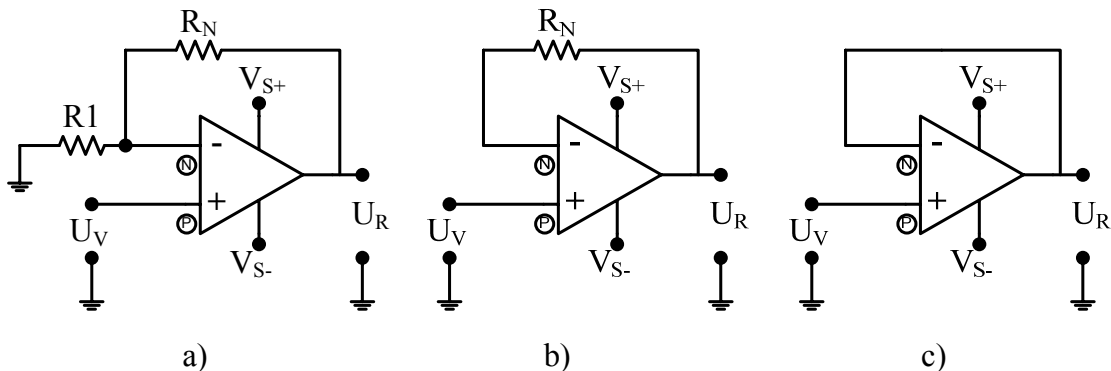
Với $K_0 \rightarrow \infty$, $r_h \rightarrow \infty$ nên $U_h = 0$ nghĩa là $U_N = U_V$ và dòng vào bằng không.

Do vậy:
$$U_N = \frac{U_r}{R_1 + R_N} \cdot R_1 = U_V.$$

Từ đó có:

$$K = \frac{U_r}{U_V} = \frac{R_1 + R_N}{R_1} = 1 + \frac{R_N}{R_1} \quad (7.33)$$

$$Z_V = R_d = \infty.$$



Hình 7.11: a) Sơ đồ khuếch đại thuật toán mắc không đảo
b, c) Sơ đồ khuếch đại thuật toán mạch lặp lại

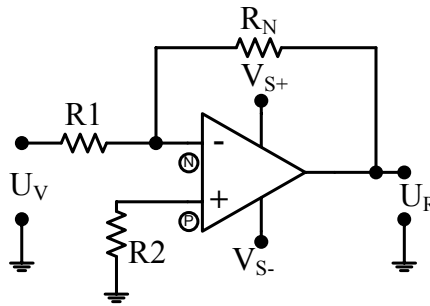
Các mạch hình 7.11b,c là các mạch khuếch đại lặp (điện áp): vì $U_d = 0$ nên $U_N = U_P$, vì $I_N = 0$, dòng qua R_N bằng 0 và thế điểm ra bằng thế điểm N nên:

$$K = \frac{U_r}{U_V} = 1$$

7.2.3.3. Các mạch bù trôi và đặc tính tần số trong KĐTT.

a. Các mạch bù trôi.

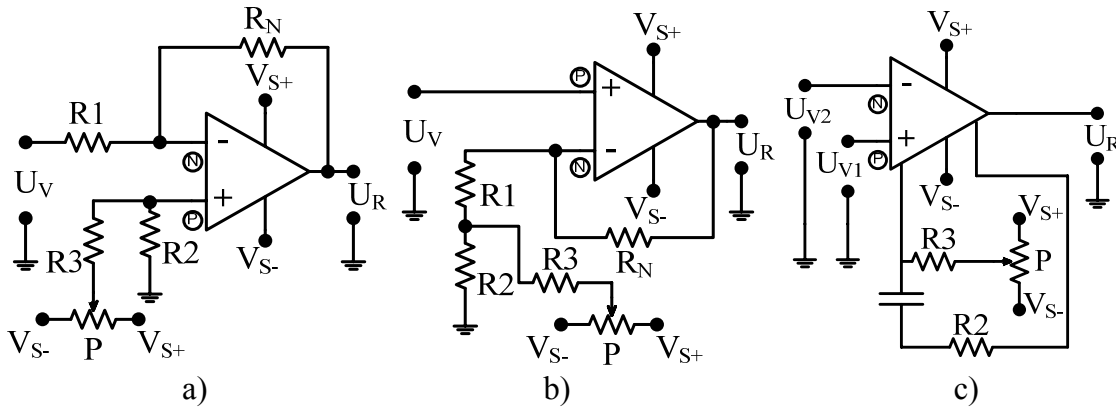
Khi dùng KĐTT để khuếch đại tín hiệu một chiều nhỏ, các sai số chủ yếu sẽ do dòng điện tĩnh, điện áp lệch không và hiện tượng trôi gây ra. Các dòng điện đầu vào I_N và I_P ở đầu vào của KĐTT chính là các dòng base tĩnh của KĐVS ở đầu vào. Dòng tĩnh I_N và I_P xấp xỉ bằng nhau, gây nên sụt áp ở các đầu vào.



Hình 7.12:

Do trở kháng đầu vào N và P không đồng nhất nên các sụt áp này cũng không bằng nhau. Hiệu điện thế ở đầu N và đầu P chính là điện áp lệch không. Để cho điện áp lệch không nhỏ người ta không đấu đầu P (không đảo) trực tiếp xuống đất mà đấu qua điện trở R_2 như hình 7.12. Điện trở R_p có trị số bằng điện trở của vào đảo N:

$$R_p = \frac{R_1 \cdot R_N}{R_1 + R_N} \tag{7.36}$$



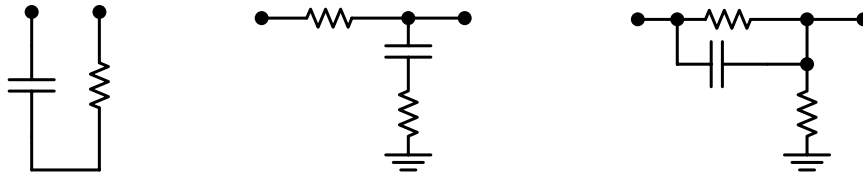
Hình 7.13:

Lúc đó áp một chiều trên đầu vào N và P là $I_N \cdot (R_1 // R_N)$ và $I_P \cdot (R_1 // R_N)$; $I_P = I_N$ nên hai điện áp này xấp xỉ nhau. Tuy nhiên do dòng $I_N \neq I_P$ nên $I_0 = I_P - I_N$ sẽ gây nên một điện áp lệch không ở đầu vào là $U_0 = (I_P - I_N) (R_1 // R_p)$. Điện áp này sẽ gây nên một điện áp lệch không ở đầu ra:

$$U_{o_r} = \left(1 + \frac{R_N}{R_1}\right) U_0 \tag{7.37}$$

Để triệt điện áp lệch không ở đầu ra U_R người ta mắc nguồn có hai cực tính như ở hình 7.13. ở hình 7.13 a,b chỉnh triết áp P về phía nguồn + hoặc - tùy theo cực tính của $U_0 = U_P - U_N$ là âm hoặc dương. Trường hợp cần sử dụng cả hai cửa vào thì mạch bù được mắc ở cửa khác có liên hệ với cửa vào như ở hình 7.13c. Trong các sơ đồ trên phải chọn $R_3 \gg R_2$ để mạch bù không ảnh hưởng đến hoạt động bình thường của mạch. Thực tế R_2 cỡ vài $K\Omega$, R_3 cỡ vài trăm $K\Omega$.

b. Mạch bù đặc tính tần số.



Hình 7.14: Các dạng mạch bù thông dụng

Trong KĐTT các tầng được ghép trực tiếp nên các điện trở cùng với các điện dung ký sinh sẽ tạo thành các đốt lọc thông thấp RC. Truyền qua mỗi đốt như vậy thì điện áp tín hiệu sẽ bị quay pha đi một lượng nhất định $\Delta\varphi$. ở một tần số nào đó thì lượng quay pha từ đầu vào đến đầu ra của KĐTT có thể là π , nghĩa là vai trò của các cửa sẽ đổi chỗ cho nhau, cửa vào đảo thành cửa và không đảo và ngược lại. Như vậy hồi tiếp âm ở tần số này sẽ trở thành hồi tiếp dương. Nếu thoả mãn cả điều kiện cân bằng biên độ và điều kiện cân bằng pha thì KĐTT sẽ bị tự kích.

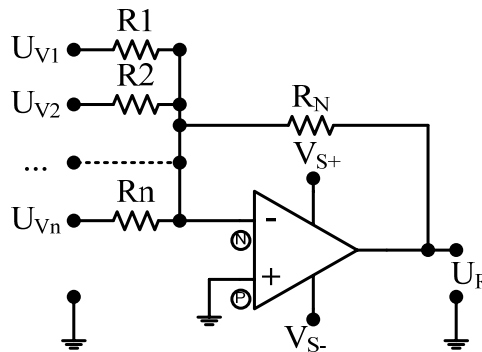
Muốn KĐTT không bị tự kích người ta thường phá vỡ điều kiện cân bằng pha bằng cách mắc mạch RC, gọi là mạch bù pha, vào giữa các tầng. Các mạch bù pha thường dùng có dạng như ở hình 7.14. Trị số các linh kiện mạch 7.14 và cách mắc chúng vào chân các IC KĐTT cho trong các sổ tay của IC tuyến tính.

7.3 Một số mạch tính toán và điều khiển tuyến tính trên KĐTT.

KĐTT được sử dụng như một mạch đa chức năng. Thay đổi các linh kiện trong mạch hồi tiếp có thể thực hiện được nhiều phép tính toán và điều khiển nhờ KĐTT. Xét một số mạch đơn giản.

7.3.1. Mạch cộng và mạch trừ.

a. Mạch cộng đảo



Hình 7.15: Mạch cộng đảo

Mạch hình 7.15 được thực hiện cộng và đảo pha các điện áp đầu vào.

Vì $K_0 \rightarrow \infty$ nên điểm N là đất ảo và

$$I_N = \frac{U_N}{R_N} = -\left(\frac{U_{V1}}{R_1} + \frac{U_{V2}}{R_2} + \dots + \frac{U_{Vn}}{R_n}\right)$$

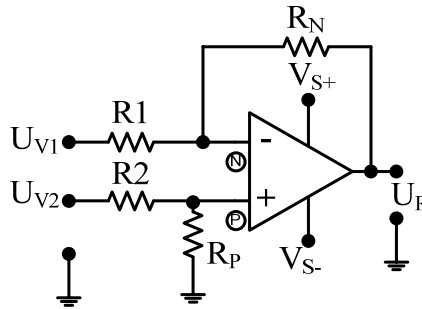
Từ đó ta có:

$$U_r = -\left(\frac{R_N U_{V1}}{R_1} + \frac{R_N U_{V2}}{R_2} + \dots + \frac{R_N U_{Vn}}{R_n}\right)$$

$$= -(\alpha_1 U_{V1} + \alpha_2 U_{V2} + \dots + \alpha_n U_{Vn})$$

Hay $U_r = -\sum_{i=1}^n \alpha_i U_{Vi}$ (7.38)

Trong đó $\alpha_i = \frac{R_N}{R_i}$.



Hình 7.16: Mạch trừ 2 điện áp

b. Mạch trừ

Xét mạch trừ hai điện áp vào trên hình 7.16. Cũng lý luận gần đúng tương tự như trên $U_p = \frac{U_{V2}}{R_2 + R_p} \cdot R_p$; $U_N = U_{R_N} + U_r = \frac{U_{V1} - U_r}{R_1 + R_N} \cdot R_N + U_r$

Nhưng $U_p \approx U_N$ (Vì $U_h = 0$) nên :

$$\frac{U_{V2}}{R_2 + R_p} \cdot R_p = \frac{U_{V1} - U_r}{R_1 + R_N} \cdot R_N + U_r = \frac{U_{V1}}{R_1 + R_N} \cdot R_N + U_r \cdot \frac{R_1}{R_1 + R_N}$$

$$\frac{U_{V1}}{R_1 + R_N} \cdot R_N + U_r \cdot \left(1 - \frac{R_N}{R_1 + R_N}\right) = \frac{U_{V1}}{R_1 + R_N} \cdot R_N + U_r \cdot \frac{R_1}{R_1 + R_N}$$

Hay $U_r = \left(\frac{U_{V2}}{R_2 + R_p} \cdot R_p - \frac{U_{V1}}{R_1 + R_N} \cdot R_N\right) \frac{R_1 + R_N}{R_1}$

Đặt $\alpha_N = \frac{R_N}{R_1}$; $\alpha_p = \frac{R_p}{R_2}$ thì

$$U_{ra} = \left(\frac{\alpha_p U_{V2}}{1 + \alpha_p} - \frac{\alpha_N U_{V1}}{1 + \alpha_N}\right) (1 + \alpha_N) = \frac{1 + \alpha_N}{1 + \alpha_p} \alpha_p U_{V2} - \alpha_N U_{V1} \quad (7.39)$$

Chọn $\alpha_N = \alpha_p = \alpha$ thì $U_r = \alpha(U_{V2} - U_{V1})$ (7.40)

7.3. 2. Mạch cho phép chọn điện áp ra có cực tính thay đổi .

Xét mạch hình 7.17. Mạch chọn $R_1 = R_N$

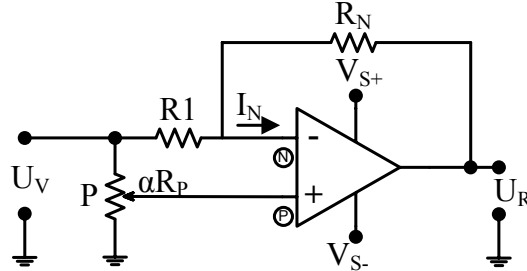
$$U_p = \frac{U_v}{R_p} \cdot \alpha R_p = \alpha U_v ;$$

$$U_N = U_v + \frac{U_r - U_v}{2} = \frac{U_r + U_v}{2}$$

$$\begin{aligned} \text{Vì } U_p = U_N \text{ nên } \alpha U_V &= \frac{U_r + U_V}{2} \\ U_r &= (2\alpha - 1)U_V \end{aligned} \quad (7.41)$$

Theo 7.41 thì khi $\alpha = 0,5$, $U_r = 0$; khi $\alpha > 0,5$, U_r cùng dấu với U_V ; khi $\alpha < 0,5$, U_r khác dấu với U_V .

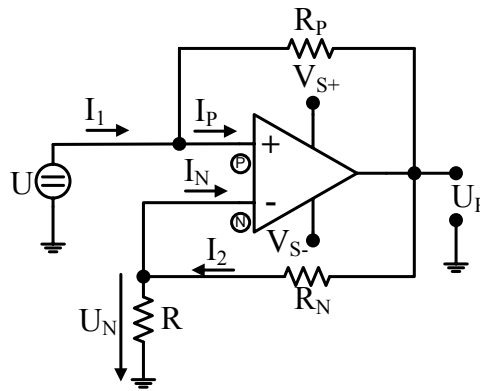
Hệ số α : $0 \leq \alpha \leq 1$.



Hình 7.17: Mạch cho điện áp ra có thể thay đổi cực tính

7.3.3. Mạch biến đổi trở kháng.

a) Mạch tạo điện trở âm (NIC)



Hình 7.18: Mạch NIC

Nếu dùng cả hồi tiếp dương và hồi tiếp âm như mạch hình 7.18 sẽ tạo được điện trở vào có trị số âm. Thật vậy:

Theo tính chất của KĐTT thì I_N và $I_p \approx 0$, $U_N = U_p$ nên từ hình 7.18

$$I_1 = \frac{U_p - U_r}{R_p}; U_p = I_1 R_p + U_r$$

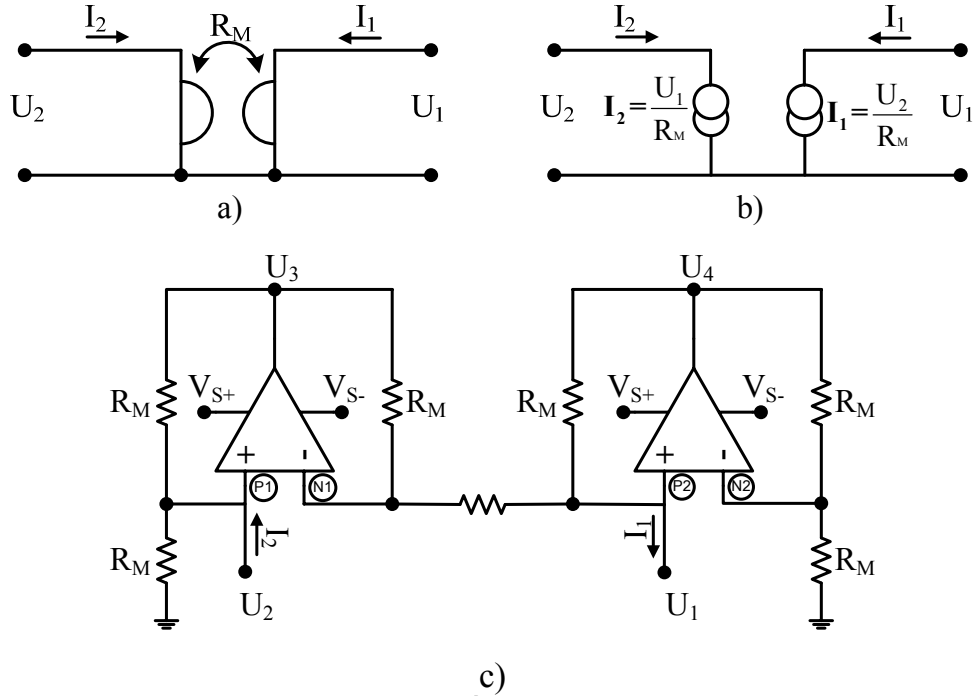
$$I_2 = \frac{U_r - U_N}{R_N}; U_N = U_r - I_2 R_N$$

Vì $U_p = U_N$ nên $I_1 R_p = -I_2 R_N$ hay

$$I_1 = - \frac{I_2 R_N}{R_p} \quad (7.42)$$

Theo 7.42 thì nếu U_p có cực tính dương thì dòng I_2 sẽ là dương và dòng I_1 sẽ là âm, điện trở đầu vào $R_V = U_p / I_1$ sẽ là âm.

b) Girato :



Hình 7.19: a) Ký hiệu girato; b) Sơ đồ tương đương girato; c) Girato trên NIC

Girato tạo ra phần tử điện cảm L từ các phần tử tích cực, thường dùng ngày nay là KĐTT. Girato có ký hiệu như hình 7.19a. Hệ phương trình truyền đạt của gi rato phải thoả mãn:

$$\begin{cases} I_1 = \frac{U_2}{R_M} \\ I_2 = \frac{U_1}{R_M} \end{cases} \quad (7.43)$$

R_M -tham số biến đổi .

Từ hệ phương trình (7.43) có sơ đồ tương đương của girato như hình 7.19b. Girato được xây dựng trên NIC có dạng như ở hình 7.19c.Lập các phương trình cho các nút P_1, N_1, P_2 và N_2 sẽ có :

$$I_2 + \frac{U_3 - U_2}{R_M} - \frac{U_2}{R_M} = 0 \quad ; \quad \frac{U_3 - U_2}{R_M} - \frac{U_2 - U_1}{R_M} = 0$$

$$\frac{U_2 - U_1}{R_M} + \frac{U_4 - U_1}{R_M} - I_1 = 0 \quad ; \quad \frac{U_4 - U_2}{R_M} - \frac{U_1}{R_M} = 0$$

Loại U_3, U_4 ra khỏi hệ trên sẽ nhận được

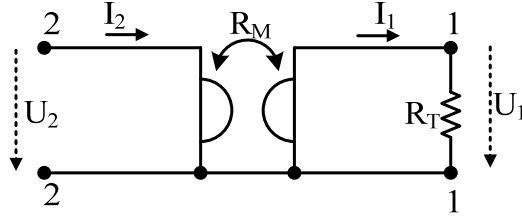
$$I_1 = \frac{U_2}{R_M} \quad ; \quad I_2 = \frac{U_1}{R_M}$$

Bây giờ mắc tải R_t cho Girato vào đầu 1 như hình 7.20, tìm trở kháng vào đầu 1 là Z_{V2} :

$$U_1 = I_1 R_t;$$

$$I_2 = \frac{U_1}{R_M} = \frac{I_1 R_t}{R_M} = \frac{U_2 R_t}{R_M^2};$$

$$Z_{V2} = \frac{U_2}{I_2} = \frac{R_M^2}{R_t} \quad (7.44)$$



Hình 7.20: Girato mắc tải

Nếu mắc tải R_t vào đầu 2-2 thì :

$$I_2 = - \frac{U_2}{R_t}; \quad I_1 = \frac{U_2}{R_M} = - \frac{I_2 R_t}{R_M} = - \frac{U_1 R_t}{R_M^2} \text{ và}$$

$$Z_{V1} = - \frac{U_1}{I_1} = \frac{R_M^2}{R_t} \quad (7.45)$$

Như vậy mắc vào 1-1 hoặc 2-2 thì trở kháng vào đầu kia sẽ là $\frac{R_M^2}{R_t}$.

Giả sử ta mắc tải tụ C vào thì trở kháng vào đầu kia là :

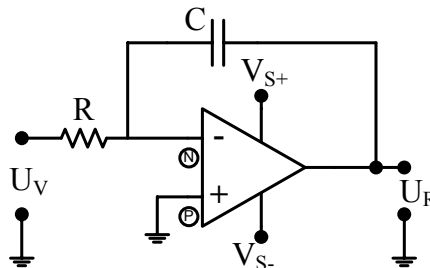
$$Z_V = \frac{R_M^2}{Z_t} = j\omega C R_M^2$$

Girato cho một điện cảm tương đương $L = C R_M^2$. Ví dụ $R_M = 100k\Omega$, $C = 1\mu F$, thì $L = (10^5)^2 \cdot 10^{-6} = 10^4$ H.

Đó là một điện cảm có trị số lớn tạo từ hai KĐTT, 6 điện trở và một tụ điện (Hình 7.19c). Nếu mắc song song với girato một tụ điện sẽ được một khung cộng hưởng song song không có tổn hao, tức là có hệ số phẩm chất rất lớn.

7.3.4. Mạch vi phân và mạch tích phân.

a. Mạch tích phân.



Hình 7.21: Mạch tích phân

Mạch điện hình 7.21 là một mạch tích phân thông thường vì:

$$U_r \approx U_c = \frac{1}{C} \int i_c dt \approx - \frac{1}{RC} \int U_v dt$$

Chuyển sang tích phân xác định:

$$U_r = -\frac{1}{RC} \int_0^t U_v dt + U_r(0) \quad (7.46)$$

Mạch phân tích tổng: Mạch điện hình 7.22 thực hiện phân tích tổng:

$$U_r = -\frac{1}{C} \int \left(\frac{U_1}{R_1} + \frac{U_2}{R_2} + \dots + \frac{U_n}{R_n} \right) dt \quad (7.47)$$

+ Mạch tích phân hiệu: Hình 7.22b.

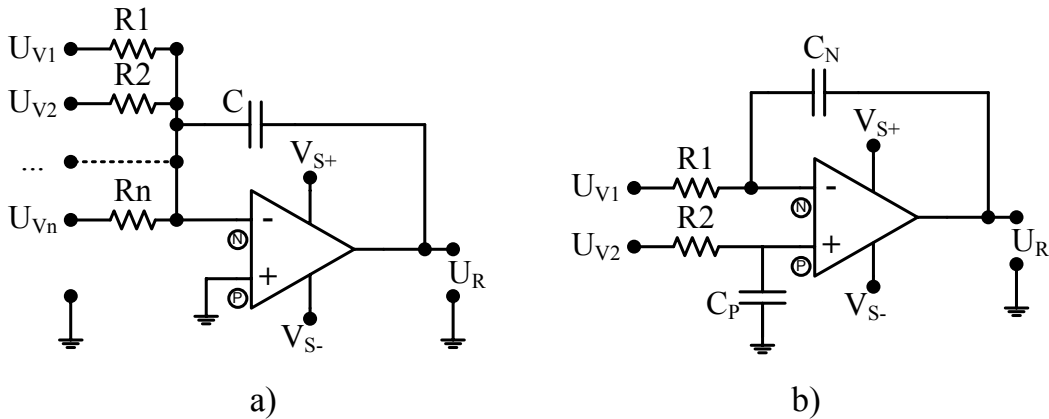
Phương trình dòng điện viết cho điểm nút N và nút P là:

$$\frac{U_1 - U_N}{R_1} + C_N \frac{d(U_r - U_N)}{dt} = 0$$

$$\frac{U_v - U_P}{R_2} + C_P \frac{dU_P}{dt} = 0$$

Cho $U_N = U_P$, $C_N R_1 = C_P R_2 = RC$ sẽ được:

$$U_r = \frac{1}{RC} \int (U_2 - U_1) dt \quad (7.48)$$



Hình 7.22: a) Mạch tích phân tổng; b) Mạch tích phân hiệu

b. Mạch vi phân

Mạch hình 7.23a là một mạch vi phân thông thường cho:

$$U_r = U_{RN} = R_N I_N = -R_N C \frac{dU_v}{dt} \quad (7.49)$$

Nếu $U_v = U_{vm} \sin \omega t$ thì $U_r = -R_N C \omega U_{vm} \cos \omega t$

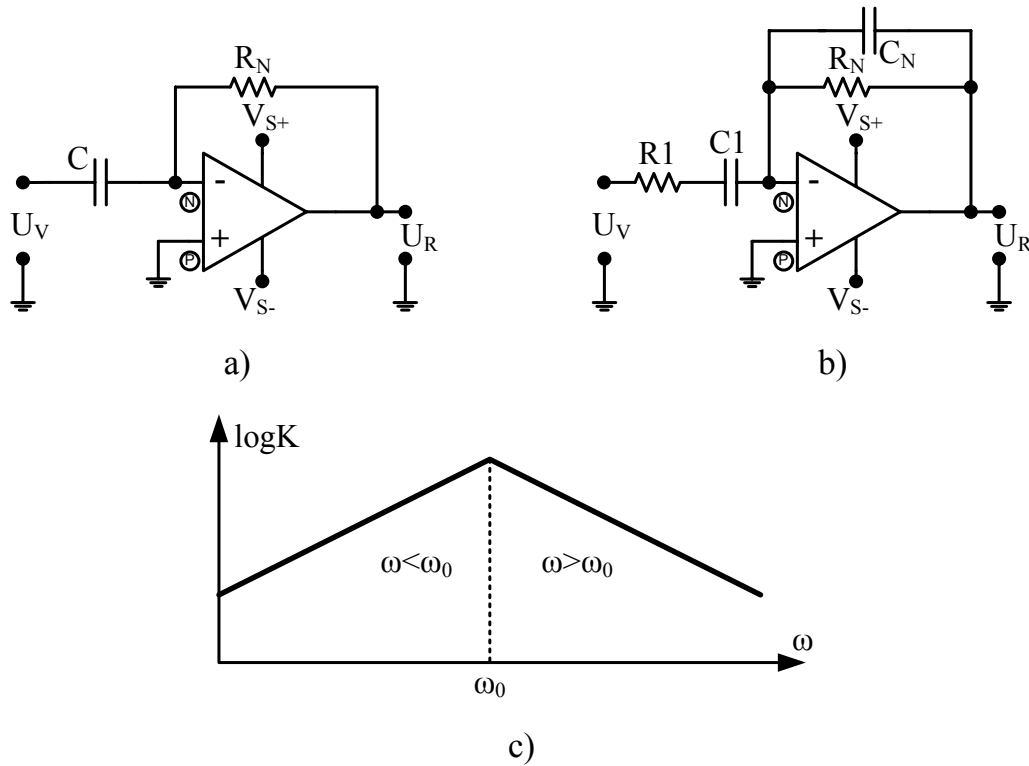
Như vậy hệ số khuếch đại $K = \frac{U_{rm}}{U_{vm}} = \omega R_N C$ phụ thuộc vào tần số. Vì vậy

tạp âm ở tần số cao lớn, trở kháng $Z_v \approx \frac{1}{j\omega C}$ sẽ giảm đi khi tần số tăng.

Để có mạch vi phân tốt hơn dùng mạch hình 7.23b. Mặc thêm đốt $R_1 C_1$ thì tác dụng vi phân chỉ thực hiện ở tần số $\omega \ll \omega_0 = \frac{1}{R_1 C_1}$, lúc này có thể coi C_N hở mạch

vì ở tần số thấp trở kháng của nó nhỏ, điện áp ra là $U_r = -R_N C_1 \frac{dU_v}{dt}$. ở tần số cao thì

hồi tiếp âm trên C_N càng lớn. Nếu chọn $R_1 C_1 = R_N C_N$ thì khi $\omega > \omega_0$ hệ số khuếch đại sẽ giảm tần số khi tần số tăng (Hình 7.23c)



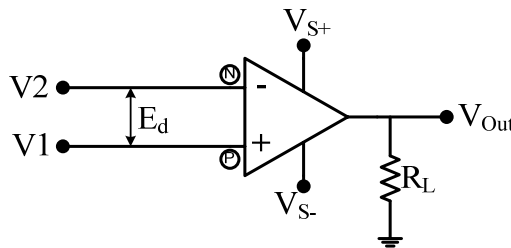
Hình 7.23: Mạch vi phân

7.3.5. Mạch so sánh tương tự.

Mạch so sánh có nhiệm vụ so sánh một điện áp vào U_V với một điện áp chuẩn U_{Ch} . Trong mạch so sánh, tín hiệu vào tương tự sẽ được biến thành tín hiệu ra dưới dạng mã nhị phân, nghĩa là sẽ có mức ra là thấp (L) hoặc cao (H). Bộ so sánh thực hiện trên khuếch đại thuật toán làm việc ở chế độ bão hòa nên các ra thấp và cao chính là các mức dương và âm của nguồn. (ở những bộ so sánh chuyên dụng thì hai mức này ứng với các mức logic).

a. Điện thế ngõ ra bão hòa.

Ta xem mạch hình 7.24



Hình 7.24: Mạch ngõ ra bão hòa.

E_d là điện thế khác nhau giữa 2 ngõ vào và được định nghĩa :

$$E_d = (\text{điện thế ngõ vào dương (+)} - \text{điện thế ngõ vào âm (-)})$$

Do mạch không có hồi tiếp âm nên:

$$V_{Out} = A(V_1 - V_2) = A.E_d; \text{ Với } E_d = (V_1 - V_2)$$

Trong đó A là độ lợi vòng hở của op-amp. Vì A rất lớn nên theo công thức trên V_{Out} rất

lớn.

Khi E_d nhỏ, V_{Out} được xác định. Khi E_d vượt quá một trị số nào đó thì V_{Out} đạt đến trị số bão hòa và được gọi là V_{Sat} . Trị số của E_d tùy thuộc vào mỗi op-amp và có trị số vào khoảng vài chục μV .

- Khi E_d âm, mạch đảo pha nên $V_{Out} = -V_{Sat}$

- Khi E_d dương, tức $V_1 > V_2$ thì $V_{Out} = +V_{Sat}$.

Điện thế ngõ ra bão hòa thường nhỏ hơn điện thế nguồn từ 1 volt đến 2 volt. Để ý là $|+V_{Sat}|$ có thể khác $|-V_{Sat}|$.

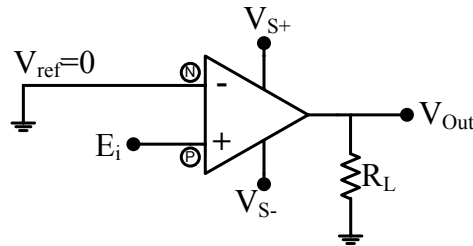
Như vậy ta thấy điện thế E_d tối đa là:

$$+E_{dMax} = \frac{+V_{Sat}}{A}$$

$$-E_{dMax} = \frac{-V_{Sat}}{A}$$

b. Mạch so sánh mức 0: (tách mức zero)

* So sánh mức zero không đảo



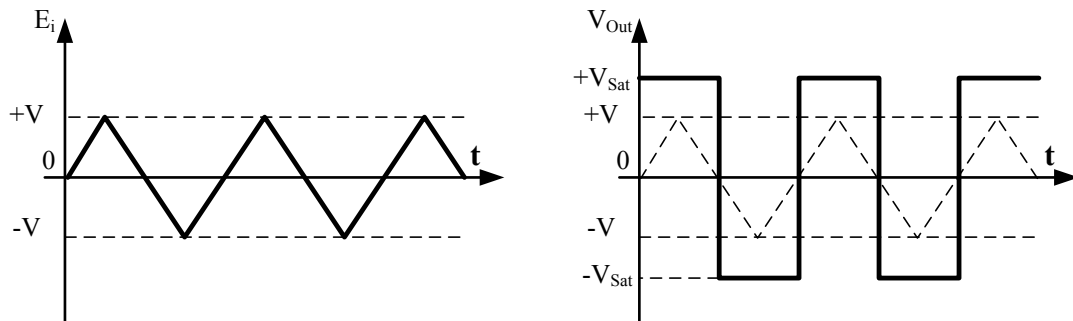
Hình 7.25: Mạch so sánh mức zero.

Điện thế ngõ vào (-) được dùng làm điện thế chuẩn và E_i là điện thế muốn đem so sánh với điện thế chuẩn, E_i được đưa vào ngõ vào (+).

Khi $E_i > V_{ref} = 0$ thì $V_{out} = +V_{sat}$.

Khi $E_i < V_{ref} = 0$ thì $V_{out} = -V_{sat}$.

Thí dụ khi E_i có dạng tam giác thì dạng sóng ngõ ra V_{out} có dạng như hình 7.26.



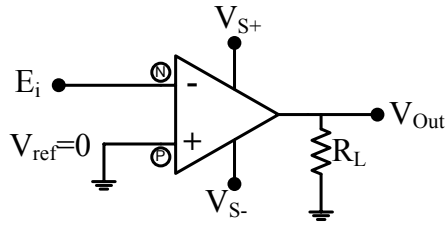
Hình 7.26: Dạng sóng tín hiệu đầu vào và đầu ra của mạch so sánh mức Zero không đảo.

Mạch so sánh mức zero đảo:

Điện thế ngõ vào (+) được dùng làm điện thế chuẩn và E_i là điện thế muốn đem so sánh với điện thế chuẩn, E_i được đưa vào ngõ vào (-).

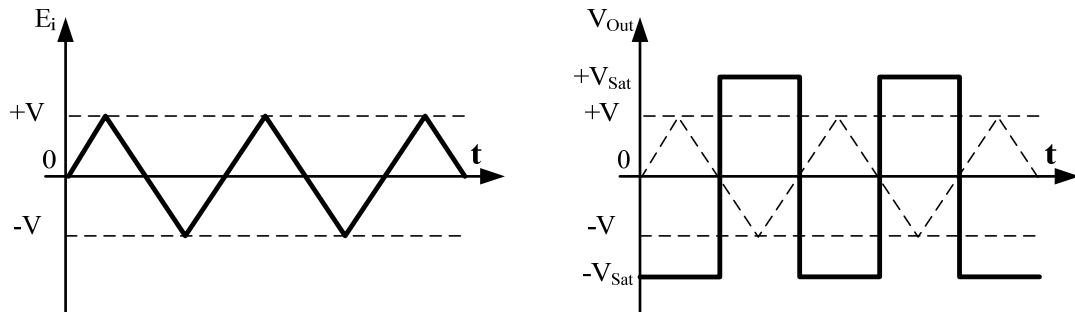
Khi $E_i > V_{ref} = 0$ thì $V_{out} = -V_{sat}$.

Khi $E_i < V_{ref} = 0$ thì $V_{out} = +V_{sat}$.



Hình 7.27: Mạch so sánh mức zero.

Thí dụ khi E_i có dạng tam giác thì dạng sóng ngõ ra V_{out} có dạng như hình 7.26.



Hình 7.28: Dạng sóng tín hiệu đầu vào và đầu ra của mạch so sánh mức Zero đảo.

c. Mạch so sánh với 2 ngõ vào có điện thế bất kỳ:

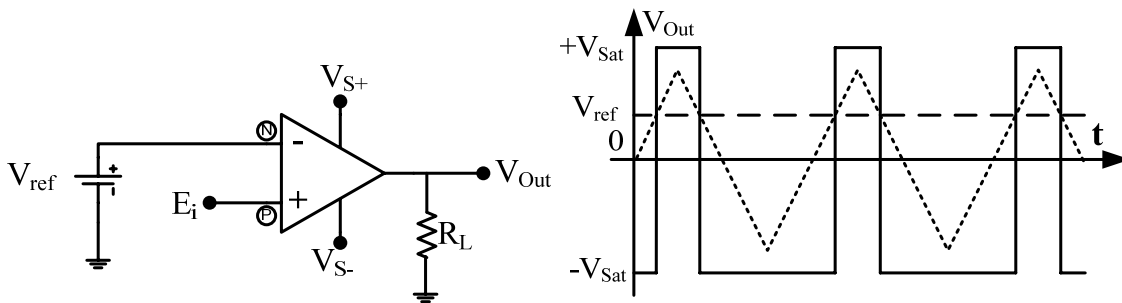
* So sánh mức dương đảo và không đảo:

- So sánh mức dương không đảo:

Điện thế chuẩn $V_{ref} > 0V$ đặt ở ngõ vào (-). Điện thế so sánh E_i đưa ngõ vào (+).

Khi $E_i > V_{ref}$ thì $V_{Out} = +V_{sat}$.

Khi $E_i < V_{ref}$ thì $V_{Out} = -V_{sat}$.



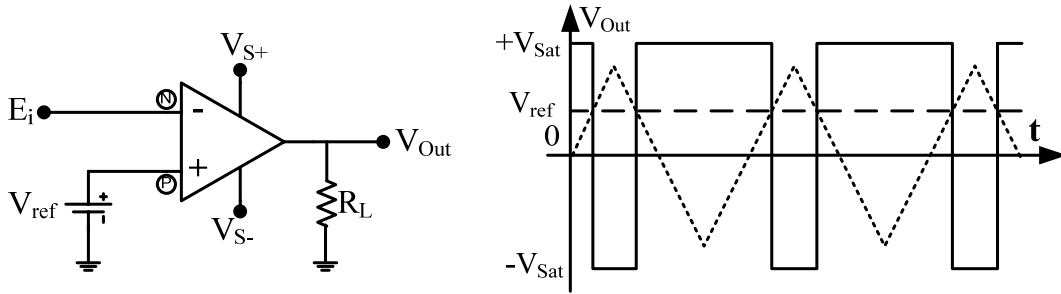
Hình 7.29: Mạch và dạng sóng mức dương không đảo

- So sánh mức dương đảo:

Điện thế chuẩn $V_{ref} > 0V$ đặt ở ngõ vào (+). Điện thế so sánh E_i đưa ngõ vào (-).

Khi $E_i > V_{ref}$ thì $V_{Out} = -V_{sat}$.

Khi $E_i < V_{ref}$ thì $V_{Out} = +V_{sat}$.



Hình 7.30: Mạch và dạng sóng mức dương đảo

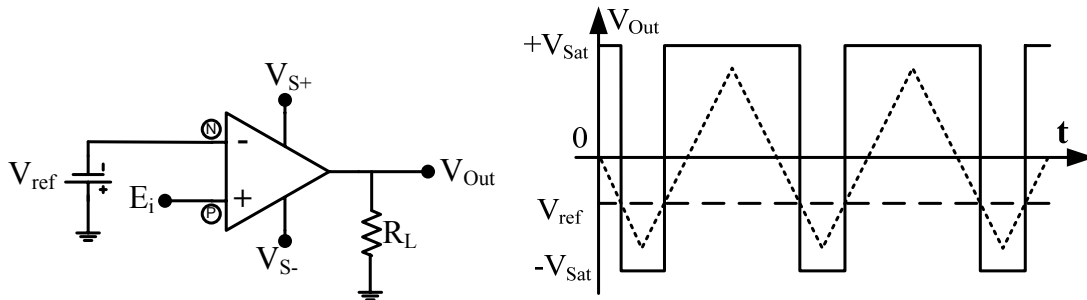
*** So sánh mức âm đảo và không đảo:**

- So sánh mức âm không đảo:

Điện thế chuẩn $V_{ref} < 0V$ đặt ở ngõ vào (-). Điện thế so sánh E_i đưa ngõ vào (+).

Khi $E_i > V_{ref}$ thì $V_{Out} = +V_{sat}$.

Khi $E_i < V_{ref}$ thì $V_{Out} = -V_{sat}$.



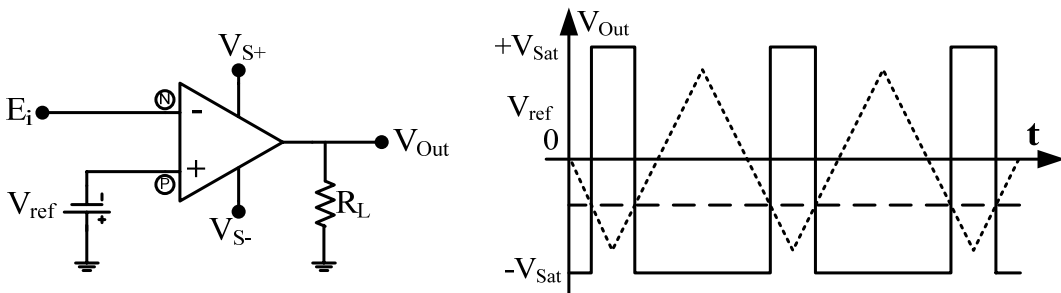
Hình 7.31: Mạch và dạng sóng mức âm không đảo

- So sánh mức âm đảo:

Điện thế chuẩn $V_{ref} < 0V$ đặt ở ngõ vào (+). Điện thế so sánh E_i đưa ngõ vào (-).

Khi $E_i > V_{ref}$ thì $V_{Out} = -V_{sat}$.

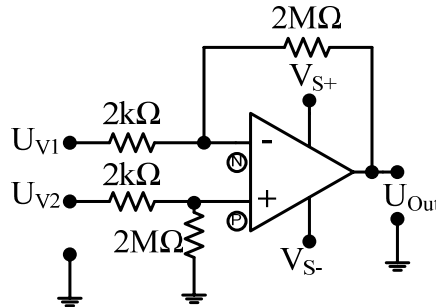
Khi $E_i < V_{ref}$ thì $V_{Out} = +V_{sat}$.



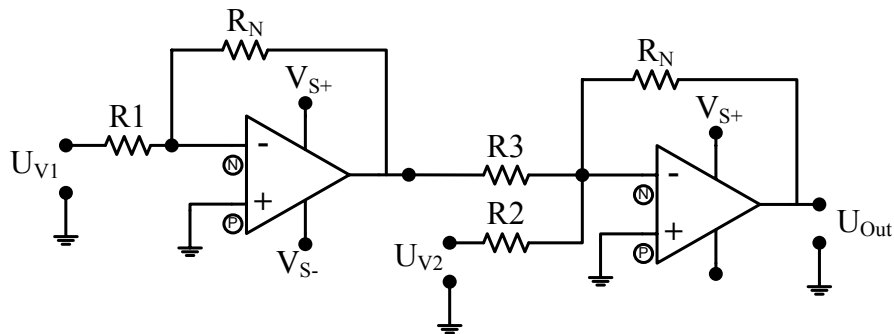
Hình 7.32: Mạch và dạng sóng mức dương đảo

Bài tập chương 7

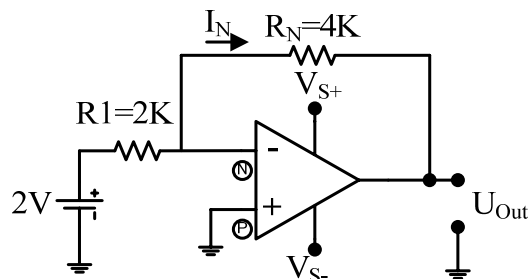
1. Khái quát sơ đồ nguyên lý khuếch đại vi sai sử dụng transistor lưỡng cực
2. Trình bày sơ đồ, cấu tạo và các thông số của khuếch đại thuật toán
3. Trình bày sơ đồ mạch khuếch đại đảo, nêu các thông số của mạch và các ứng dụng cụ thể của mạch
4. Trình bày sơ đồ mạch khuếch đại không đảo, nêu các thông số của mạch và các ứng dụng cụ thể của mạch
5. Trình bày sơ đồ mạch bù trôi và nêu, thông số của mạch và các ứng dụng cụ thể của mạch
6. Trình bày mạch cộng và trừ tín hiệu điện tương tự sử dụng Op-Amp và các ứng dụng cụ thể của mạch
7. Trình bày mạch cho phép chọn điện áp ra có cực tính thay đổi
8. Trình bày mạch biến đổi trở kháng và các ứng dụng cụ thể của mạch
9. Trình bày mạch vi phân và mạch tích phân, các thông số của nó và các ứng dụng cụ thể của mạch
10. Trình bày mạch so sánh tín hiệu tương tự sử dụng Op-Amp và các ứng dụng cụ thể của mạch
11. Xác định U_{Out} trong mạch theo U_{V1} và U_{V2}



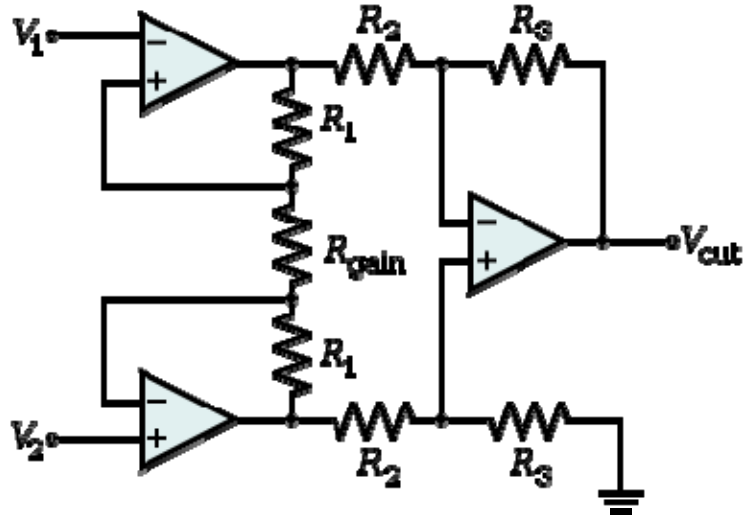
12. Xác định U_{Out} trong mạch theo U_{V1} và U_{V2}



13. Xác định I_N và U_{Out} trong mạch. Thay $R_N=5k\Omega$, tính lại I_N . Mạch trên là mạch gì?



14. Xác định V_{out} trong mạch theo R_1 , R_2 , R_3 và R_{gain} . Mạch trên là mạch gì?



15. Thiết kế mạch khuếch đại tín hiệu cảm biến nhiệt PT100

16. Thiết kế mạch khuếch đại tín hiệu cảm biến Loadcell

17. Thiết kế mạch điều khiển nhiệt độ sử dụng IC Op-Amp.

