

TRƯỜNG ĐẠI HỌC BÁCH KHOA
KHOA ĐIỆN
BỘ MÔN: TỰ ĐỘNG HÓA

BÀI GIẢNG

Điện tử ứng dụng

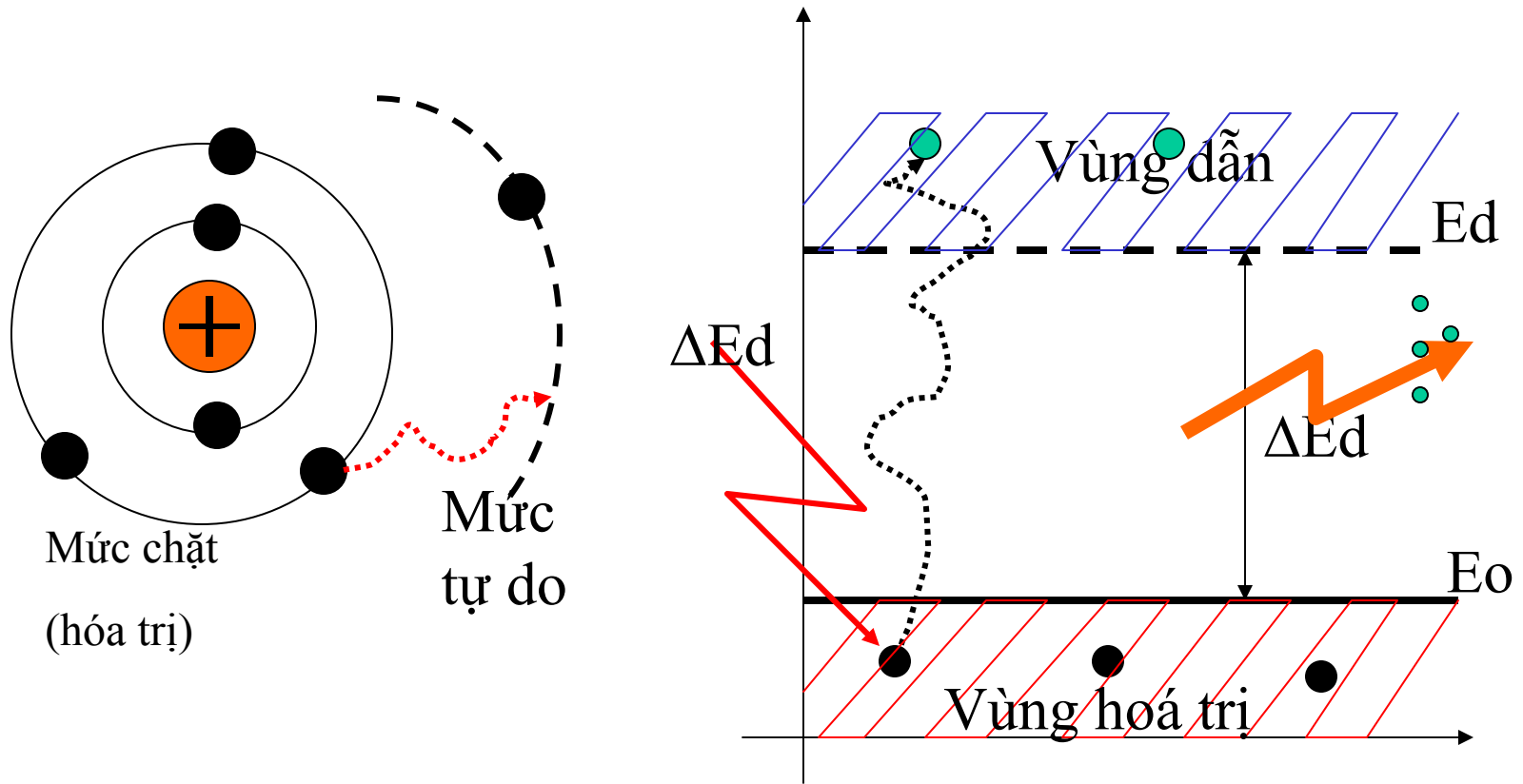
**Trong kỹ thuật điều khiển công nghiệp
và tự động hóa**

GVC. Th.s. Nguyễn Hoàng Mai

Tel: 0988841568

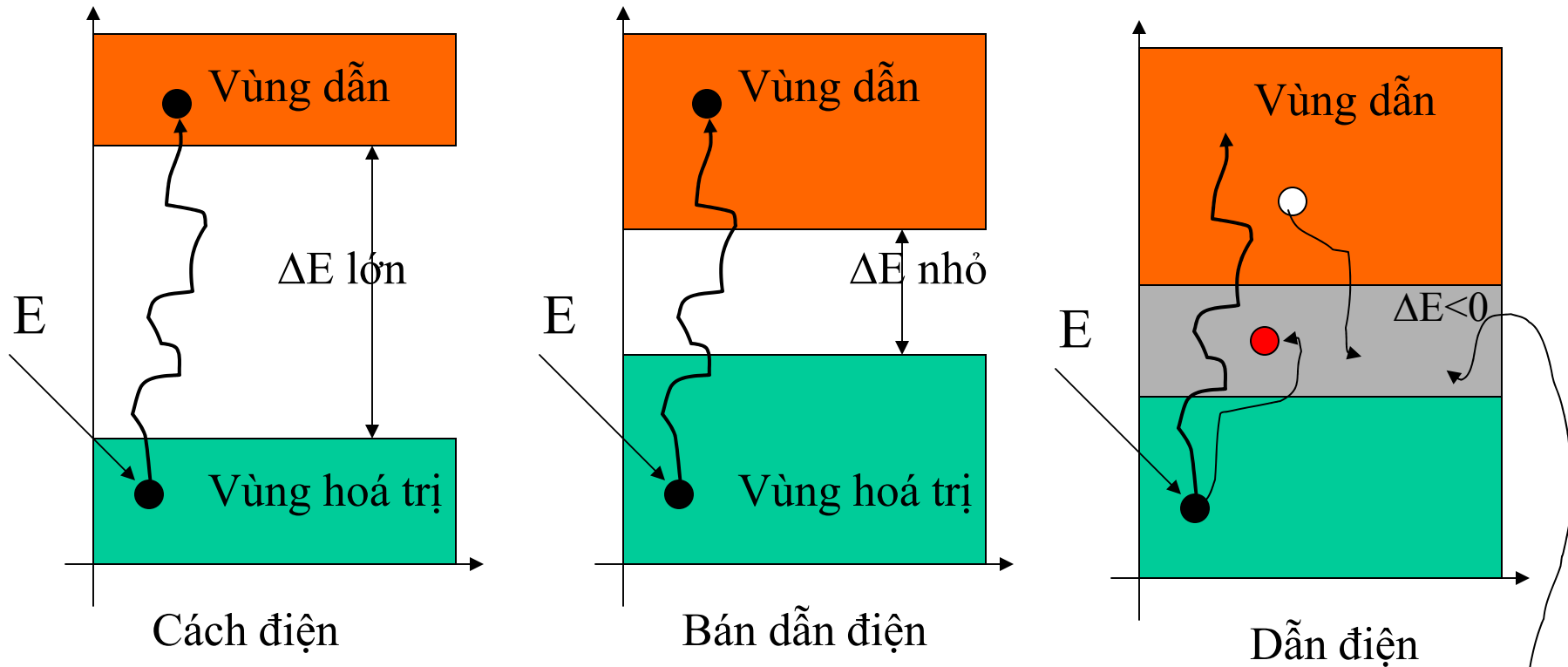
Chương 1: Dụng cụ bán dẫn

§1: Khái niệm chất bán dẫn



- Mức chặt còn gọi là mức hoá trị: năng lượng E_0
- Mức tự do còn gọi là mức dẫn: năng lượng E_d
- Năng lượng kích thích tối thiểu: $\Delta E_d = E_d - E_0$

Khái niệm chất bán dẫn

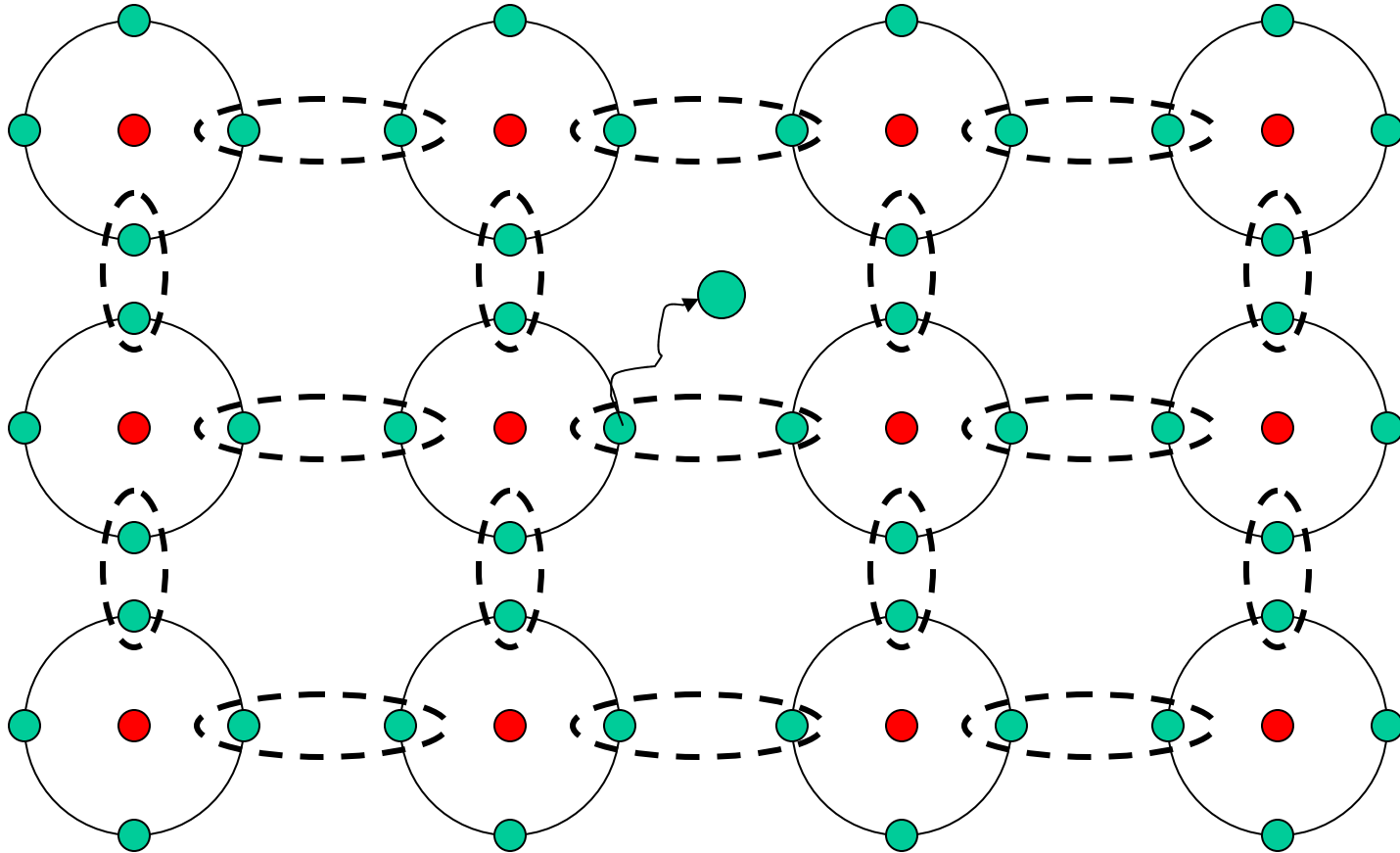


- Độ tinh khiết của chất bán dẫn rất cao $1e+2$:-
 $1e+4$ nguyên tử trong một centimet khối Si hoặc Ge (lưu ý là có khoảng 10^{23} nguyên tử Si/centimet khối)

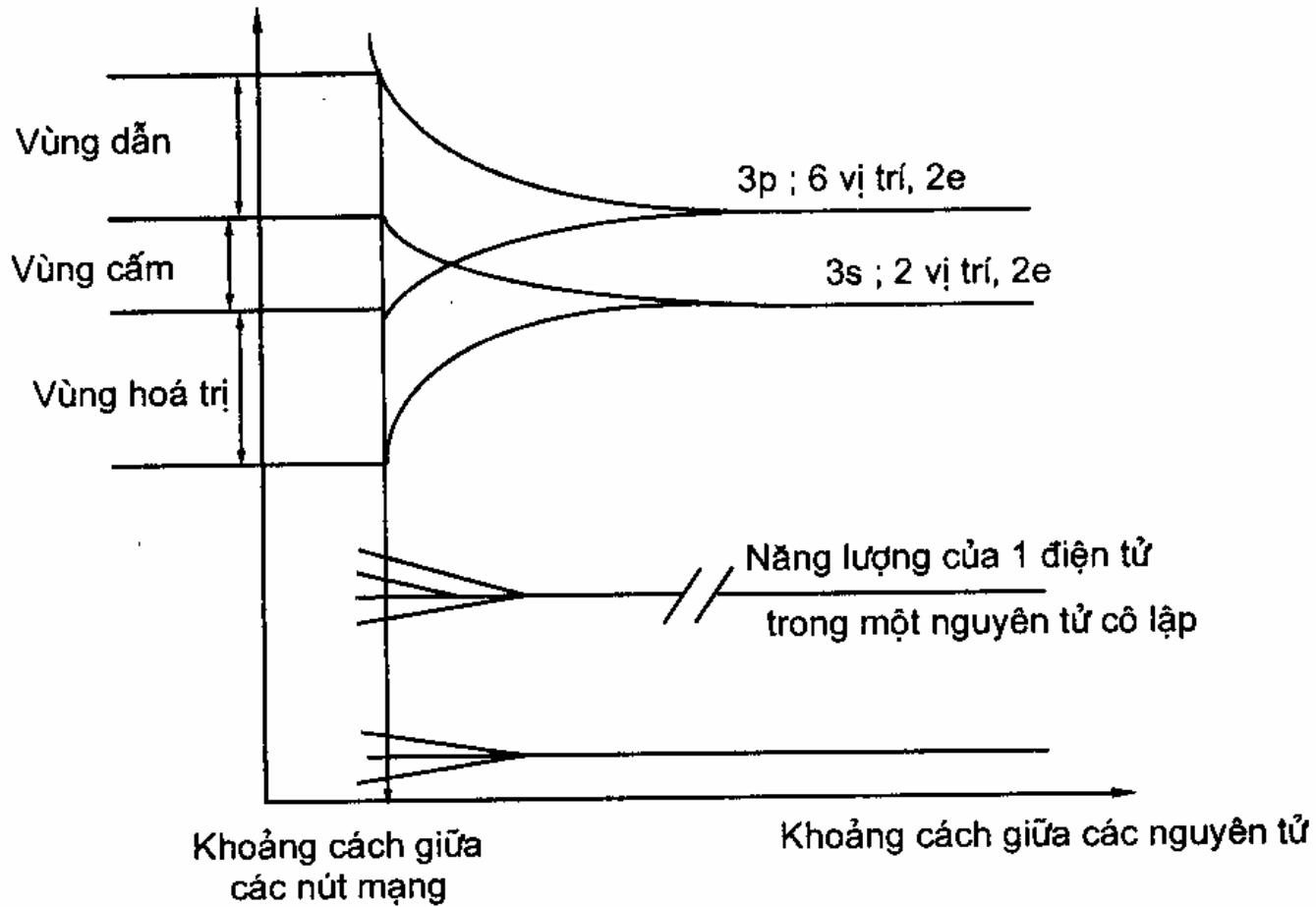
Vùng chung

- Đối với các điện tử lớp bên trong, nhiễu loạn do các nguyên tử láng giềng gây ra yếu nên chúng liên kết mạnh với hạt nhân
- Các điện tử lớp ngoài chịu ảnh hưởng lớn của các điện tử láng giềng nên sự tách mức năng lượng xảy ra trên một vùng rộng, gây nên hiện tượng chồng phủ các mức năng lượng lên nhau.
- Với Si, lớp ngoài cùng được tạo thành bởi 2 điện tử p và 2 điện tử s. Khi tinh thể được tạo thành thì các vùng do các mức 3p và 3s tách ra chồng phủ lên nhau, hai điện tử 3s và hai điện tử 3p tạo nên một vùng đầy gọi là vùng hóa trị, bốn vị trí còn lại trên mức 3p nhóm thành một vùng chưa biết gọi là vùng dẫn.

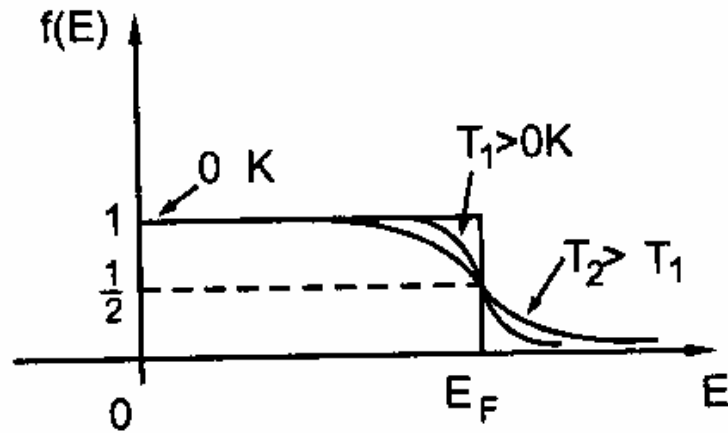
Liên kết mạng Si



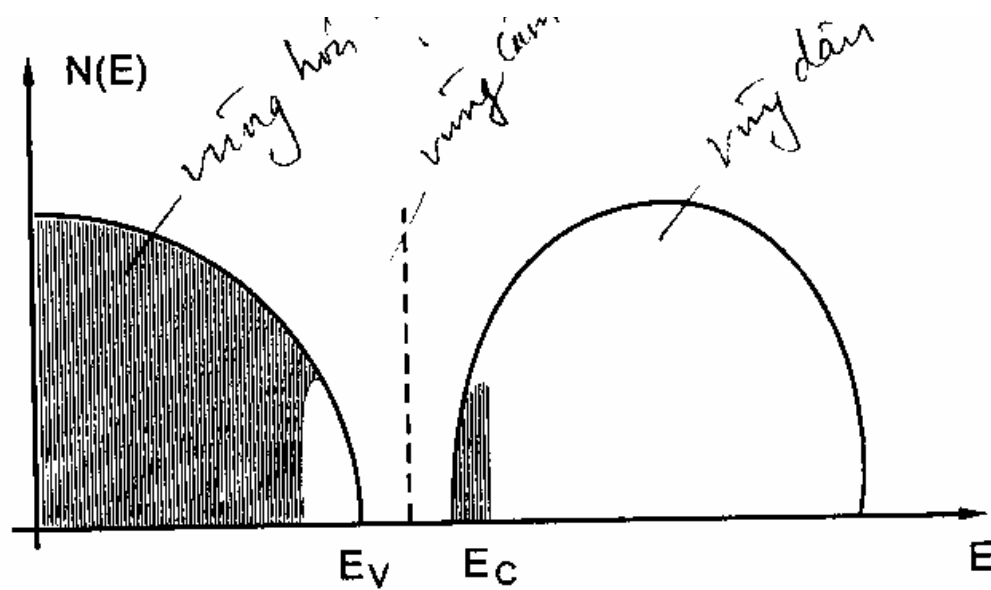
- Liên kết cộng hoá trị được sử dụng trong mạng.
- Nếu có kích thích năng lượng sẽ tạo ra một ion dương và một điện tử tự do
- Số lượng điện tích rất ít nên không ứng dụng được



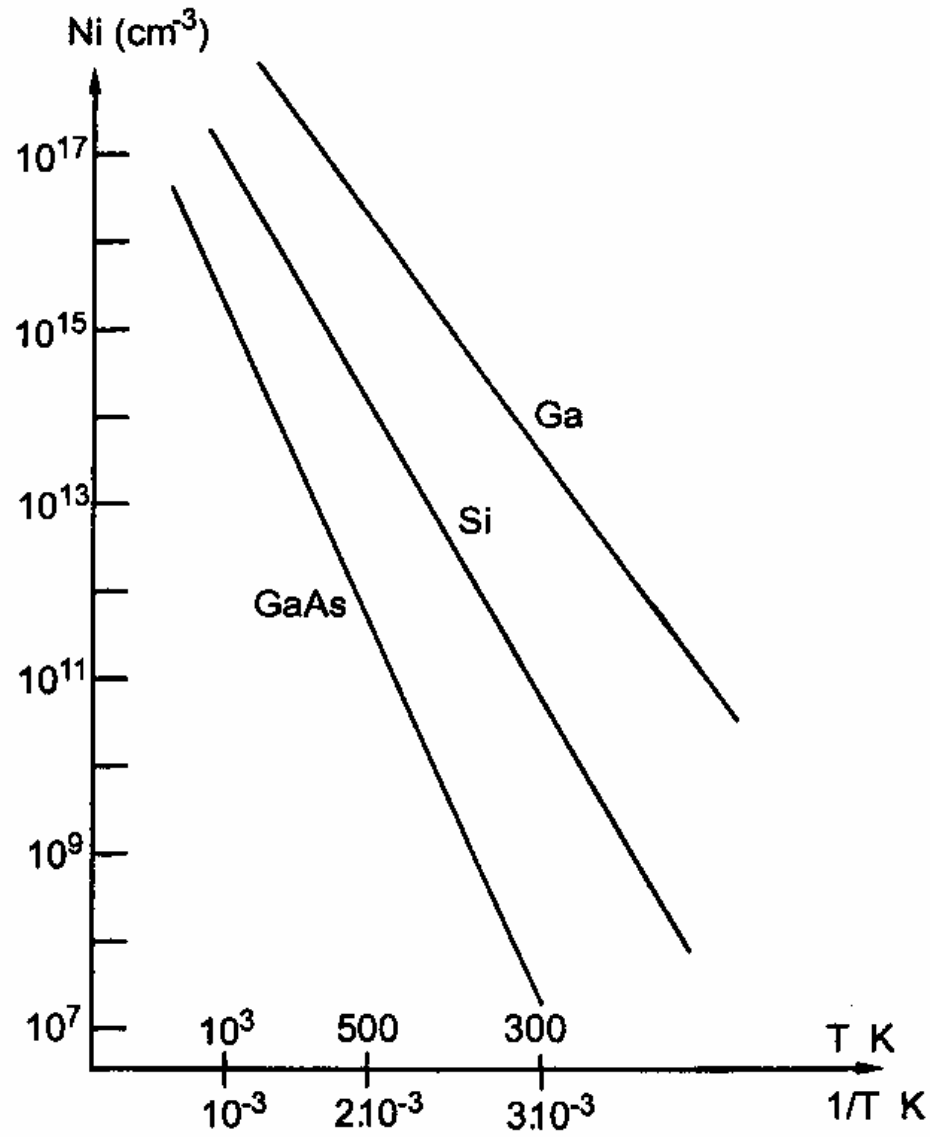
Hình 1.1. Cấu trúc vùng năng lượng của tinh thể silic ở 0K.



Hình 1.2. Sự phân bố điện tử theo năng lượng.



Hình 1.3. Mật độ các mức năng lượng trong vùng dẫn và vùng hóa trị.



Hình 1.6. Sự thay đổi của n_i theo nhiệt độ ở một số bán dẫn chủ yếu.

Điện tử phân bố theo thống kê Fermi-Dirac với xác suất chiếm mức năng lượng:

$$f(E) = \frac{1}{1 + \exp\left(\frac{E - E_F}{KT}\right)}$$

Trong đó:

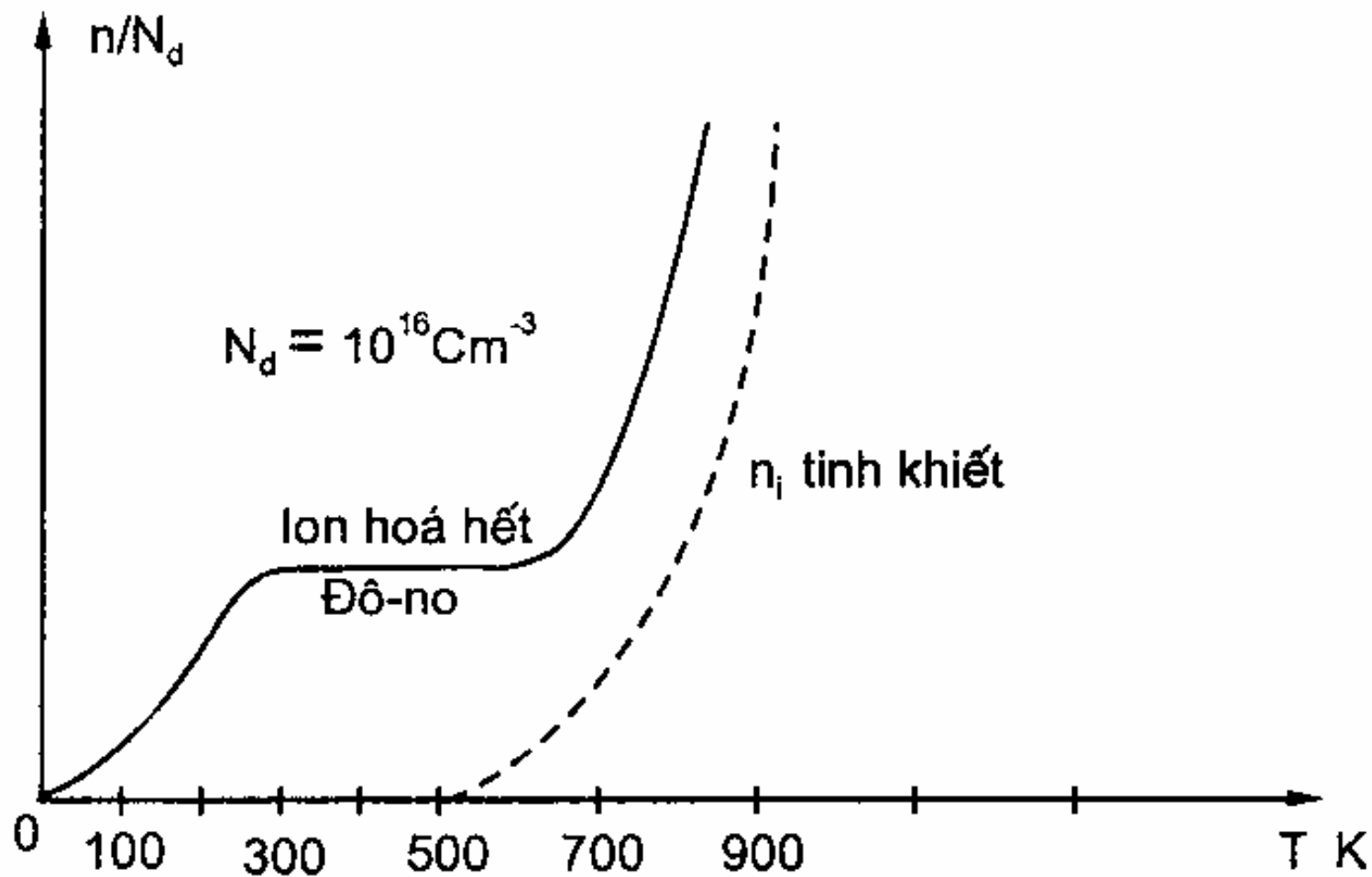
$K = 8,63 \cdot 10^{-5} \text{eV/K}$ là hằng số Boltzman

T: nhiệt độ tuyệt đối

E_F là mức năng lượng Fermi được xác định từ biểu thức:

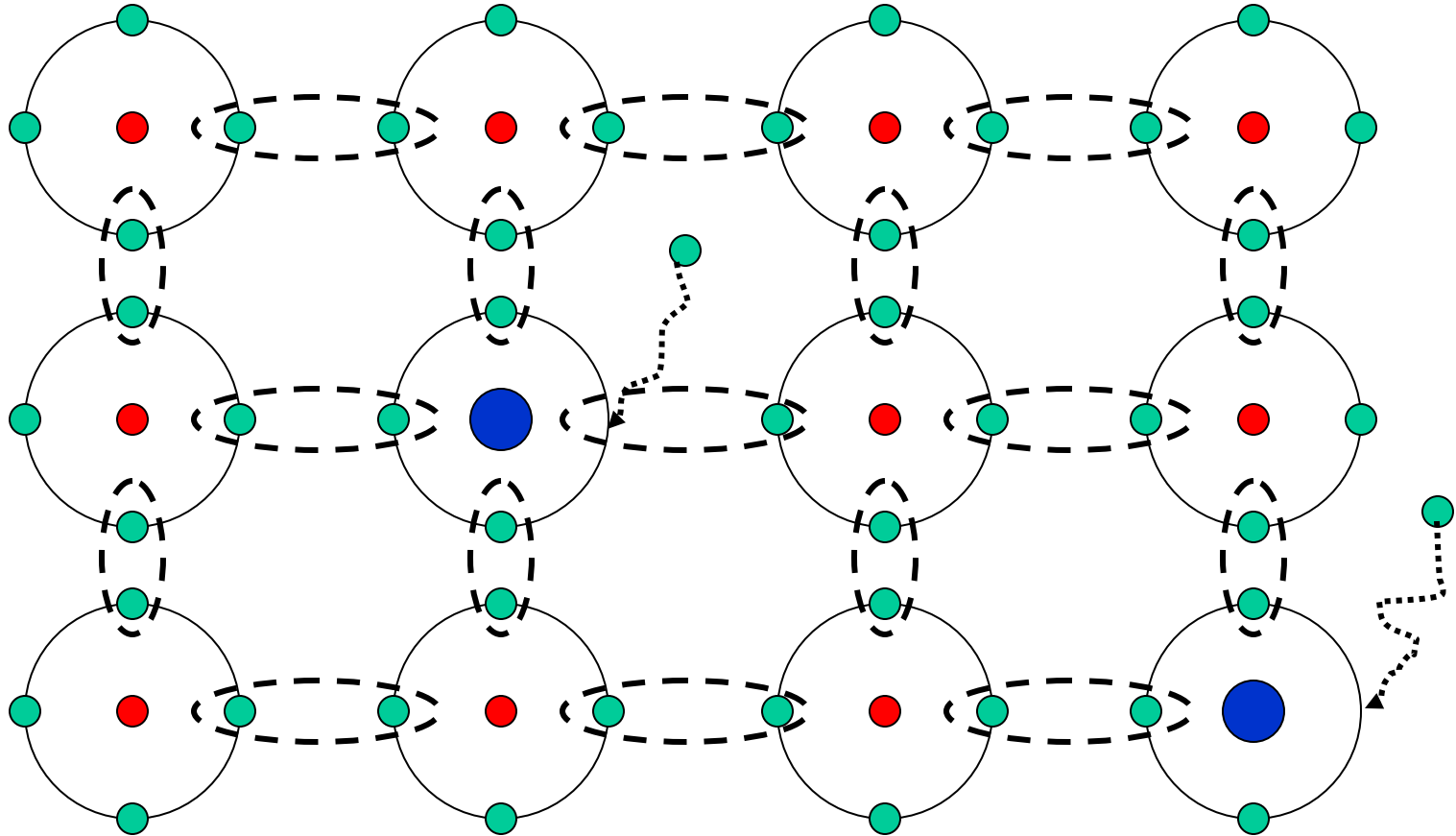
$$n = \int_0^{\infty} 2N(E)f(E)d(E)$$

n là nồng độ điện tử,



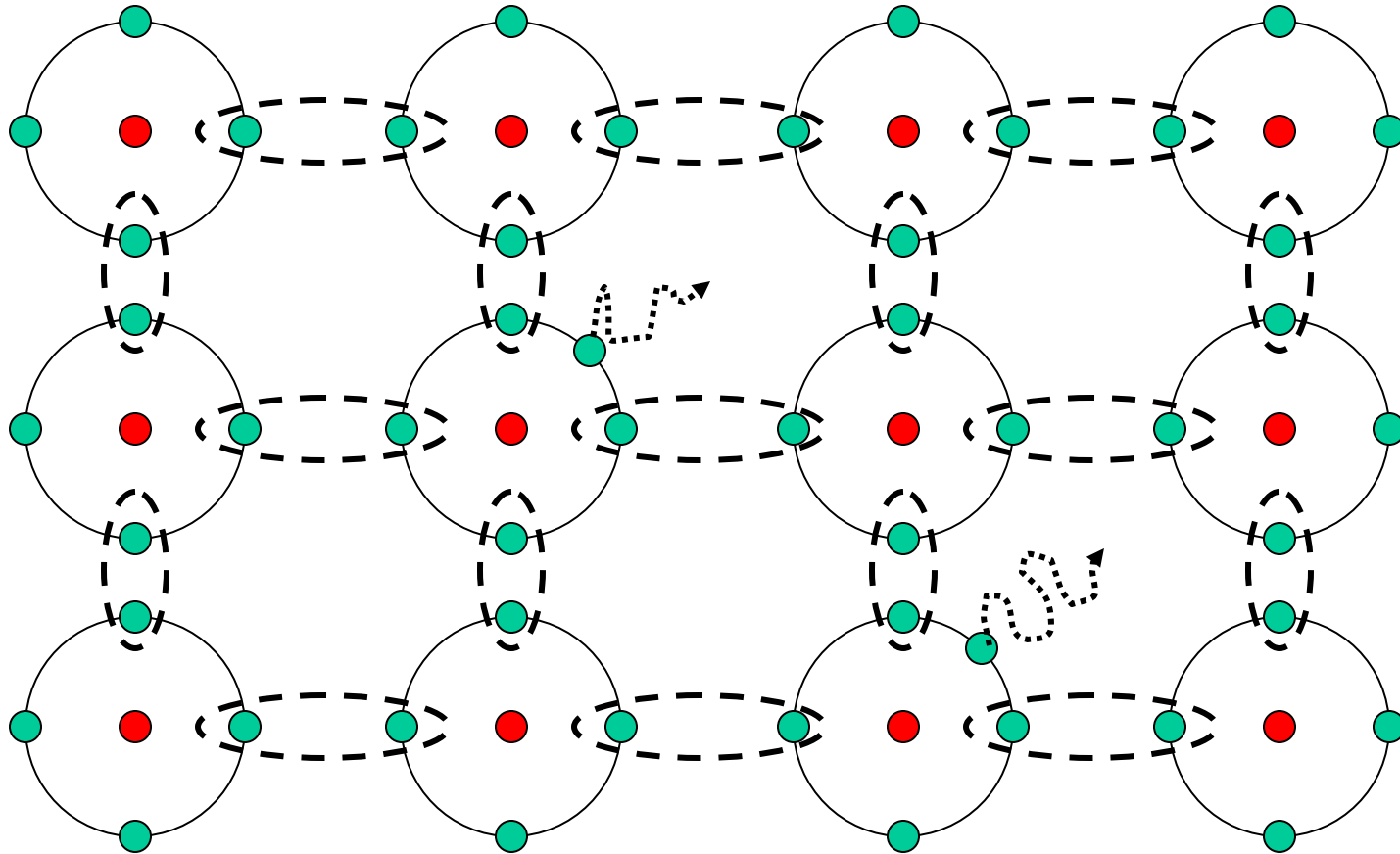
Hình 1.7. Sự thay đổi mật độ điện tử theo nhiệt độ khi $N_d = 10^{16}/\text{cm}^3$.

Bán dẫn pha tạp chất hoá trị 3 - loại p (plus)

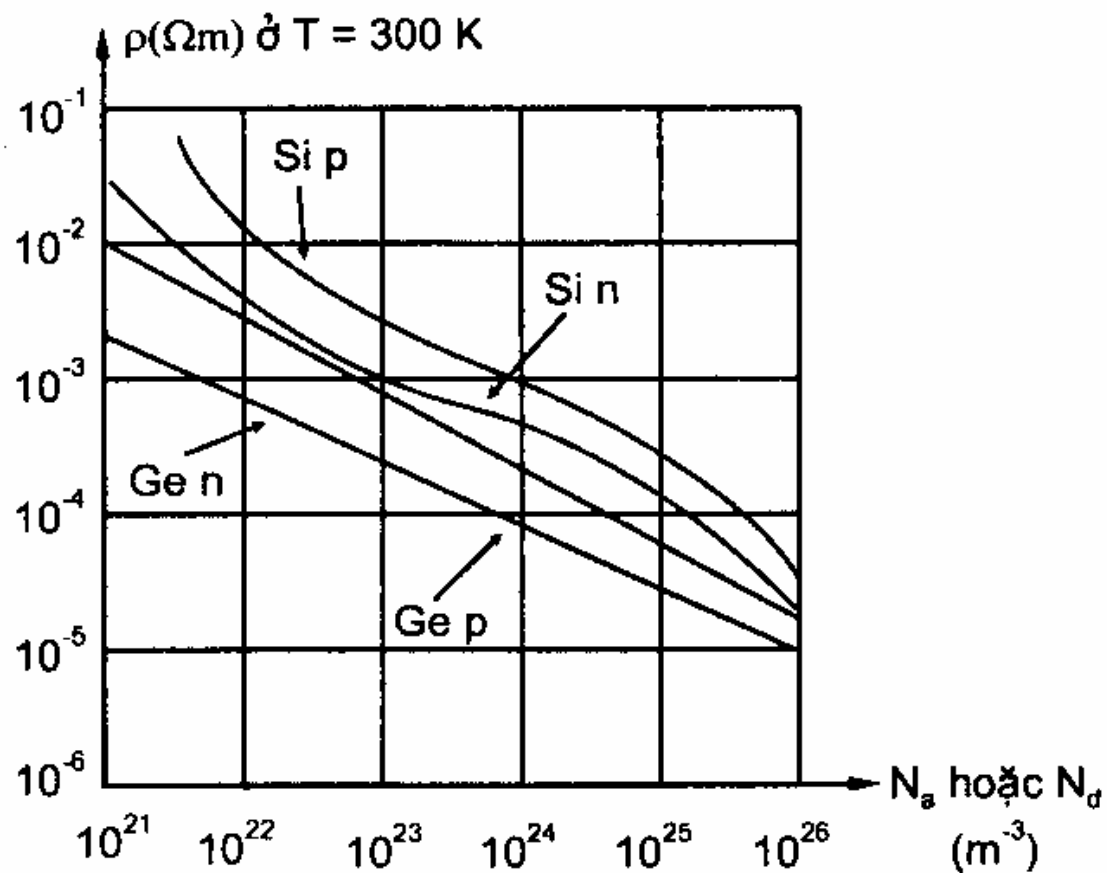


- Pha tạp chất hoá trị 3 (A1, B) để tăng khả năng thu hút điện tử, ta có loại dẫn điện bằng lỗ trống.

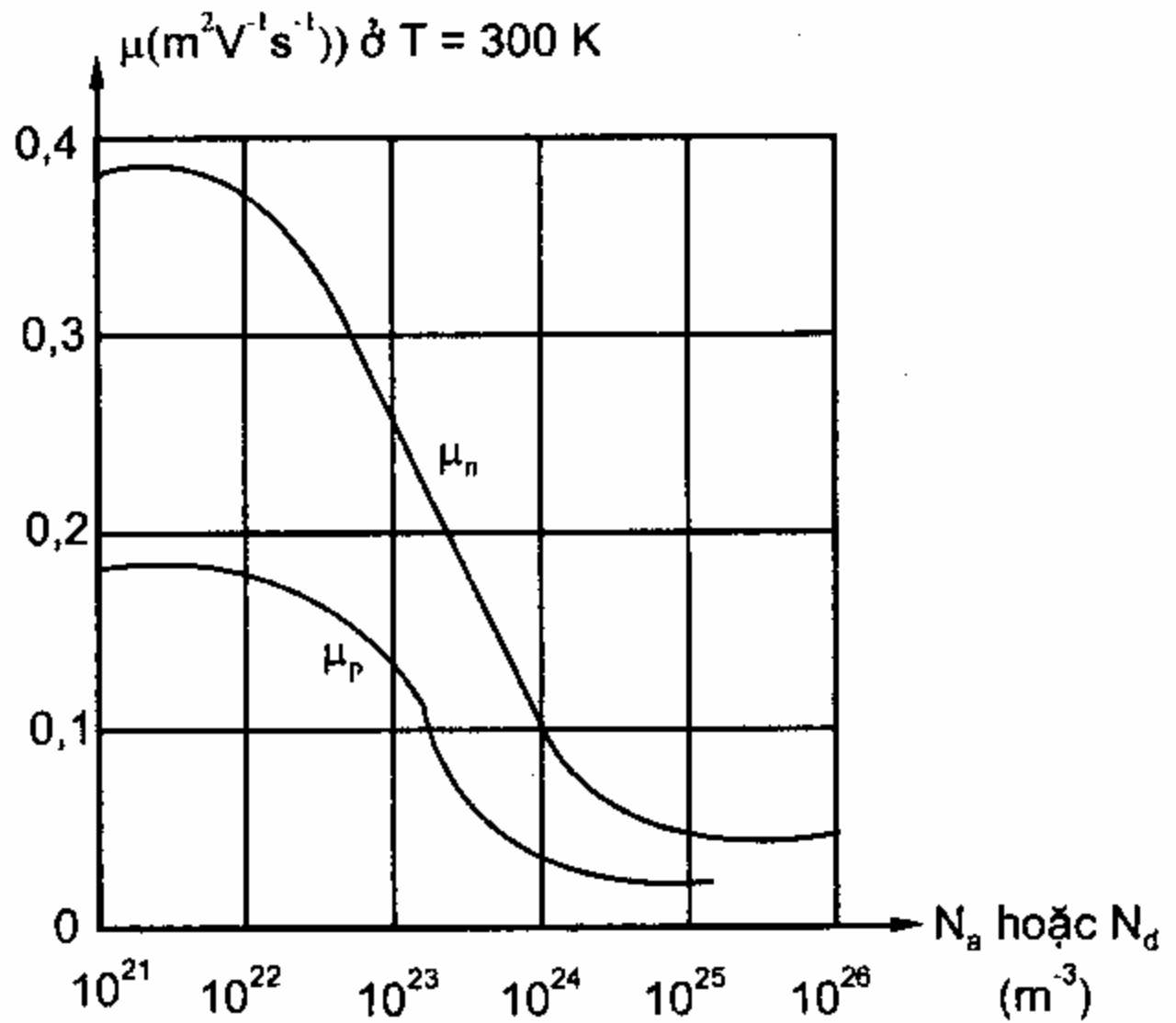
Bán dẫn pha tạp chất hoá trị 5 - loại n (negative)



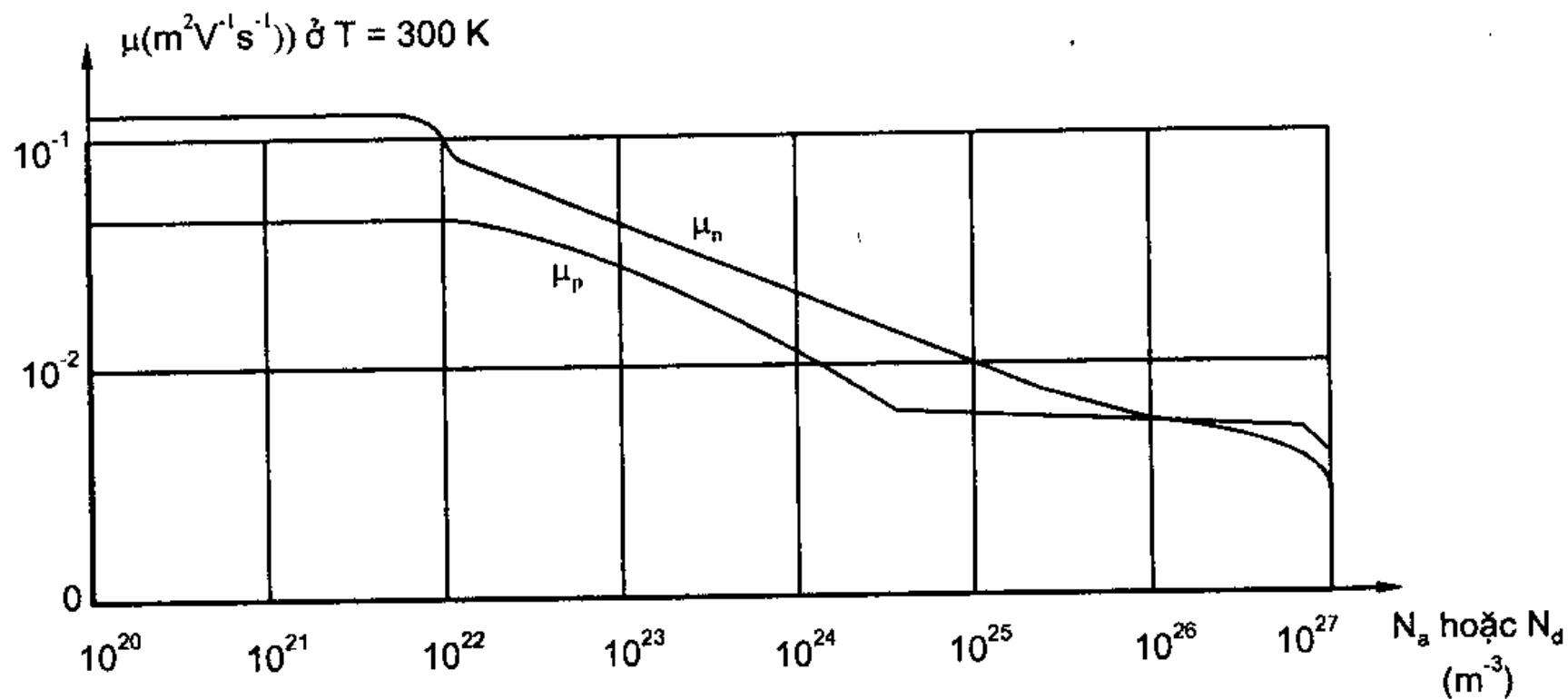
- Pha tạp chất hoá trị 5 (P) sẽ tạo 1 điện tử dư khi liên kết cộng hoá trị nên điện tử này sẽ dễ tự do và chuyển động trong điện trường tạo nên dòng điện tử, loại n được gọi là bán dẫn dẫn điện bằng điện tử.



Hình 1.10. Điện trở suất của Ge và của Si thay đổi theo nồng độ tạp chất ở $T = 300\text{ K}$.



a) Sự thay đổi của độ linh động của Ge theo nồng độ.

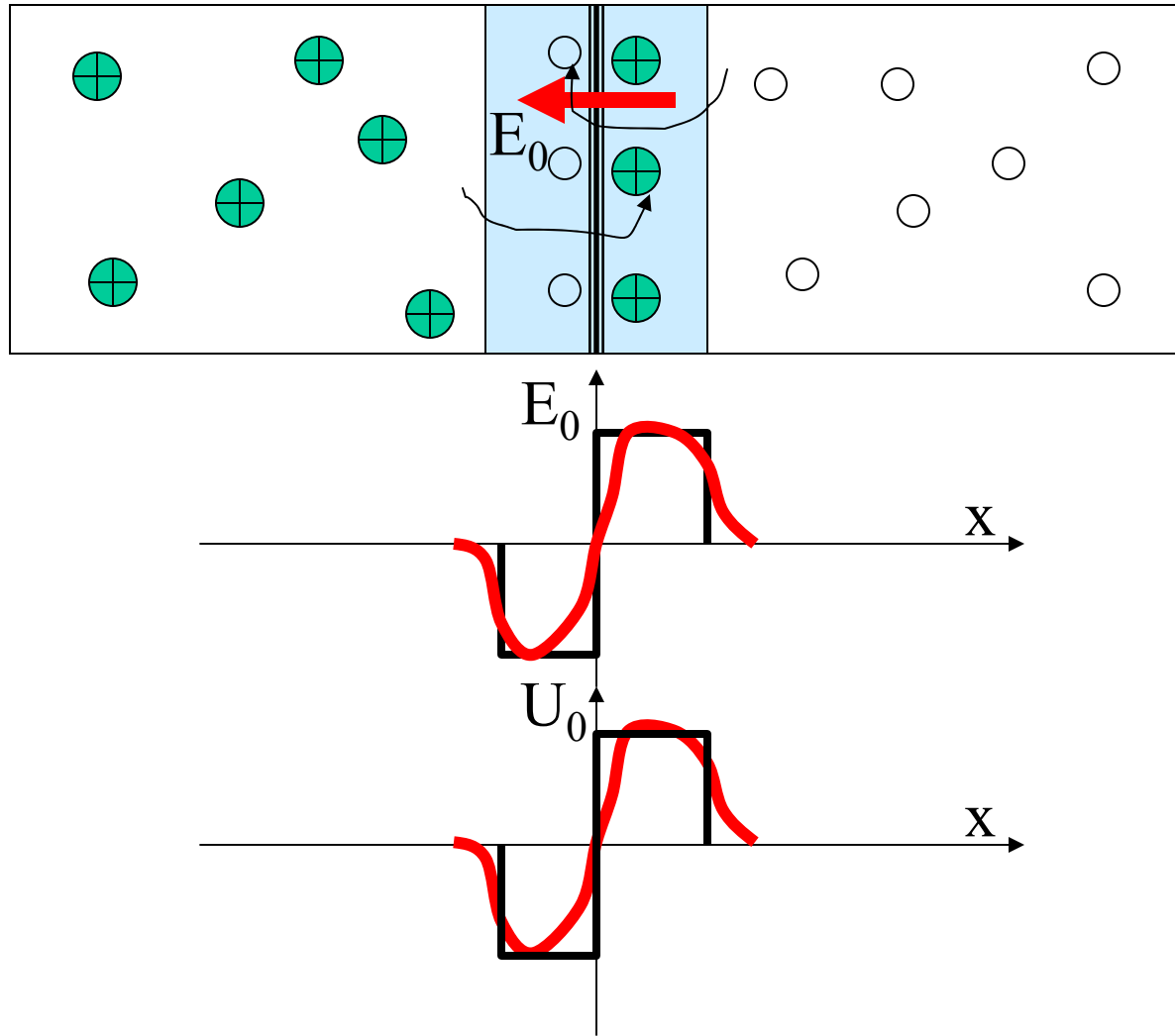


b) Sự thay đổi của độ linh động của Si theo nồng độ tạp chất

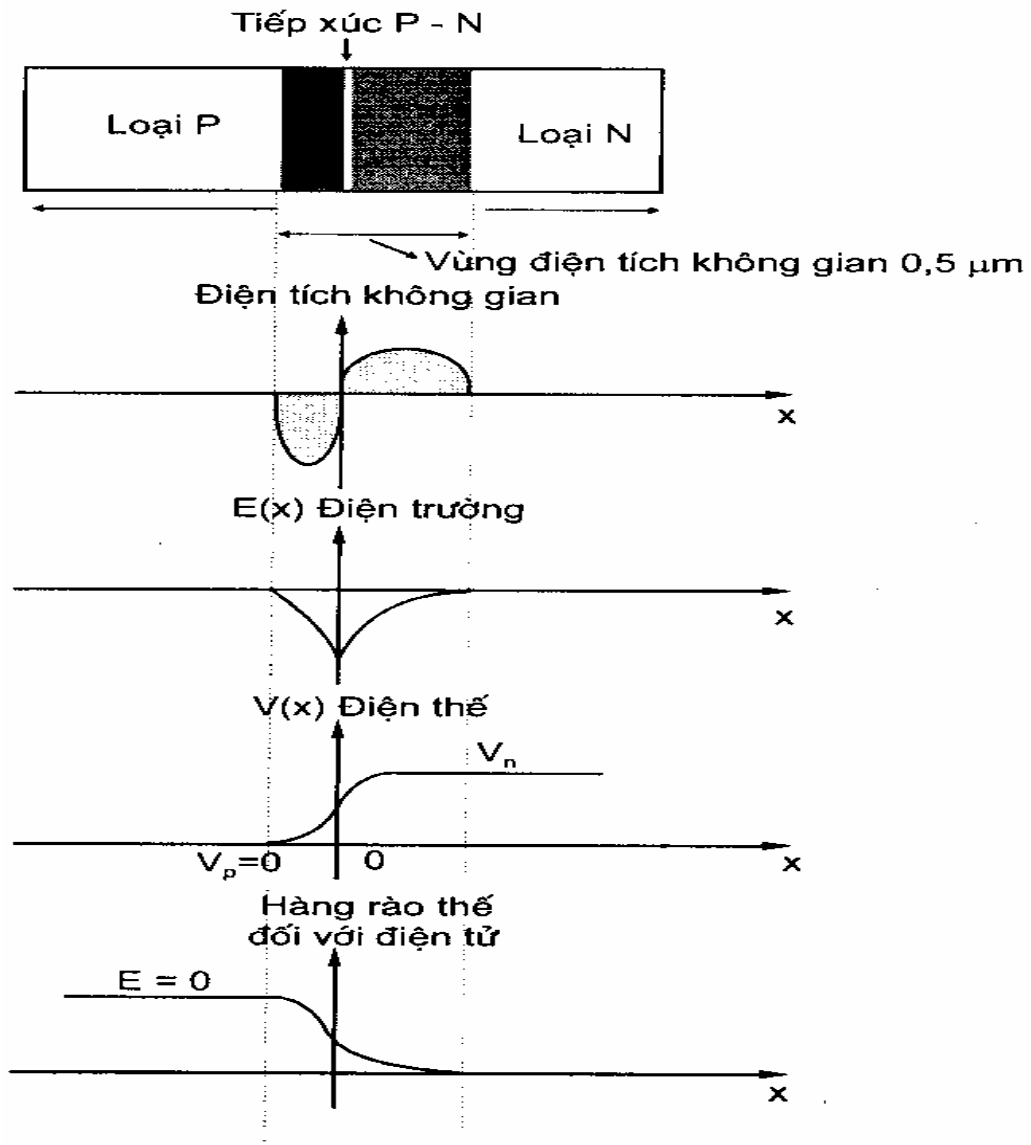
Hình 1.11. Độ linh động thay đổi theo nồng độ tạp chất

N_a và N_d của Ge(a) và của Si(b) ở nhiệt độ phòng.

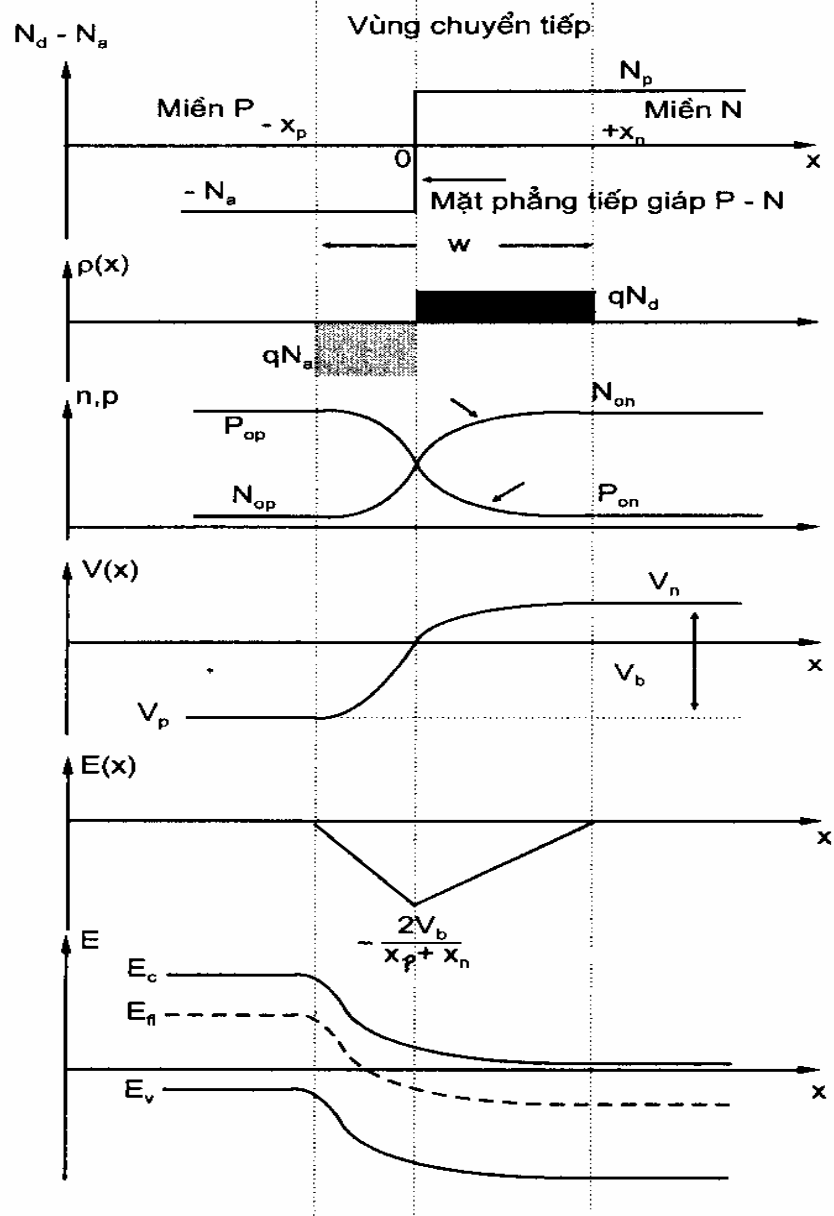
\$2. Tiếp giáp p-n và đặc tính V-A



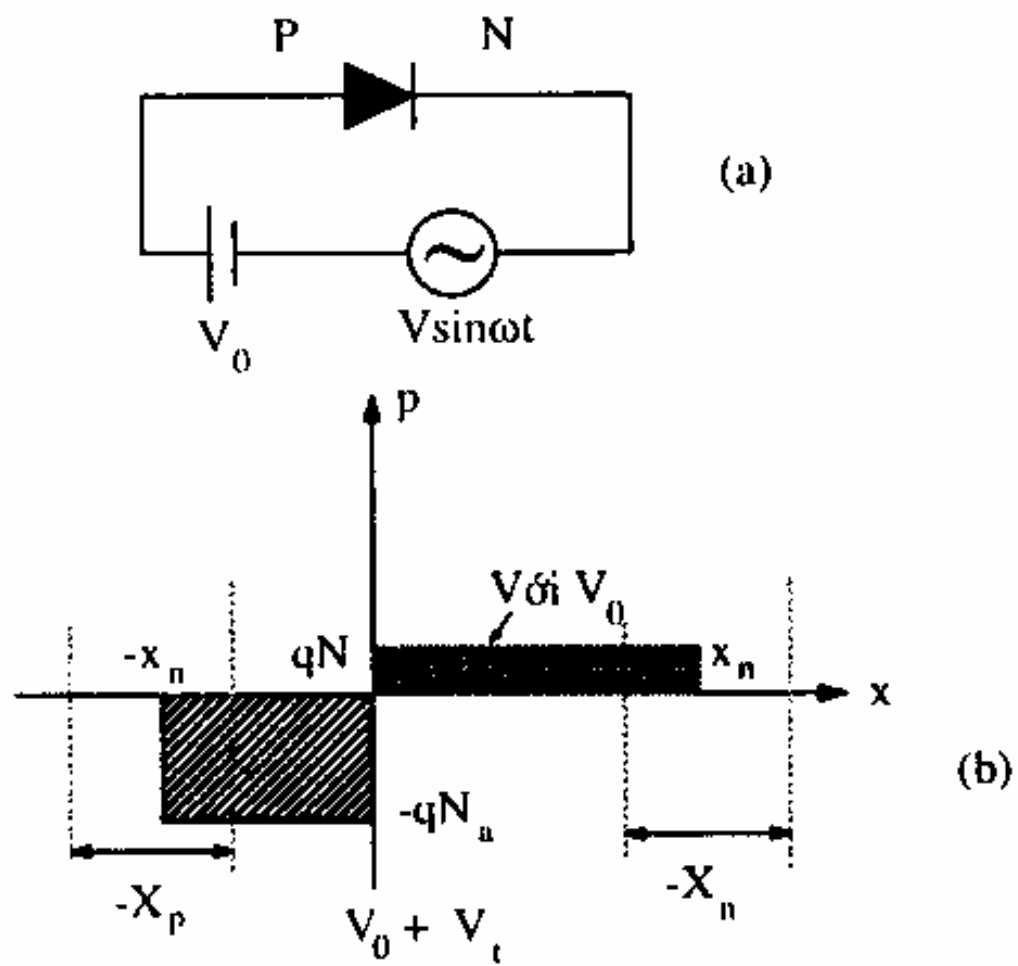
- Phân bố hạt dẫn, điện trường nội tại và điện thế tiếp xúc trong hai miền bán dẫn p-n



Hình 2.1. Chuyển tiếp P-N chưa phân cực.

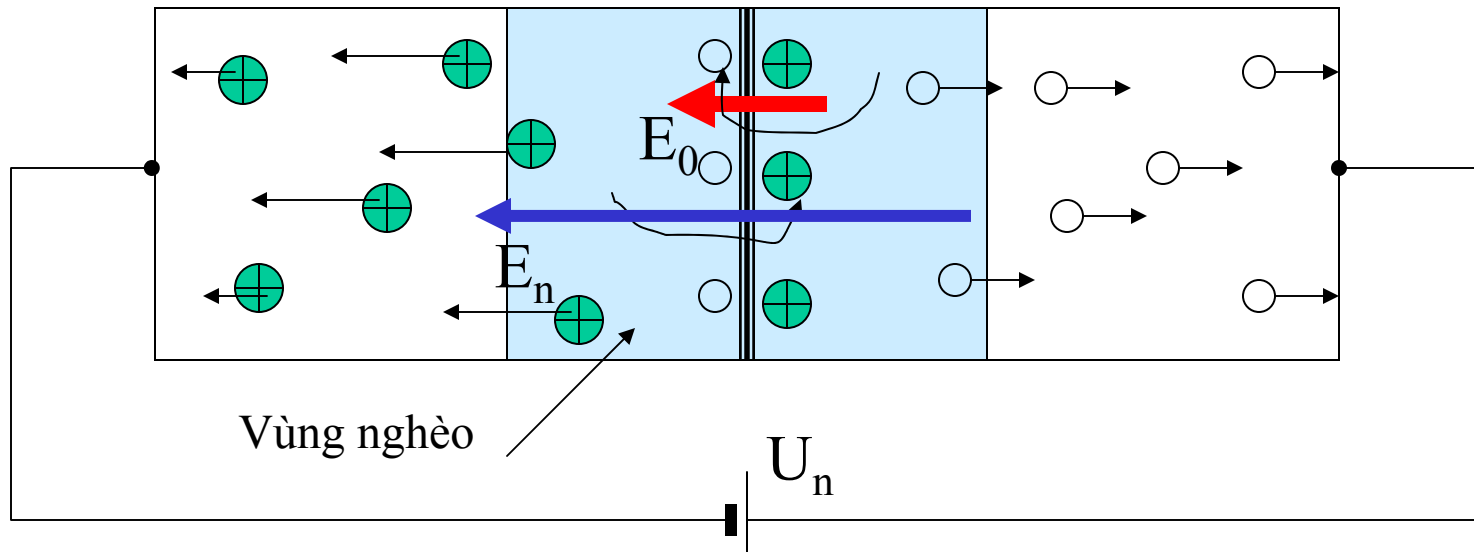


Hình 2.2. Sự phân bố hạt tải và điện trường, điện thế trong vùng điện tích không gian.



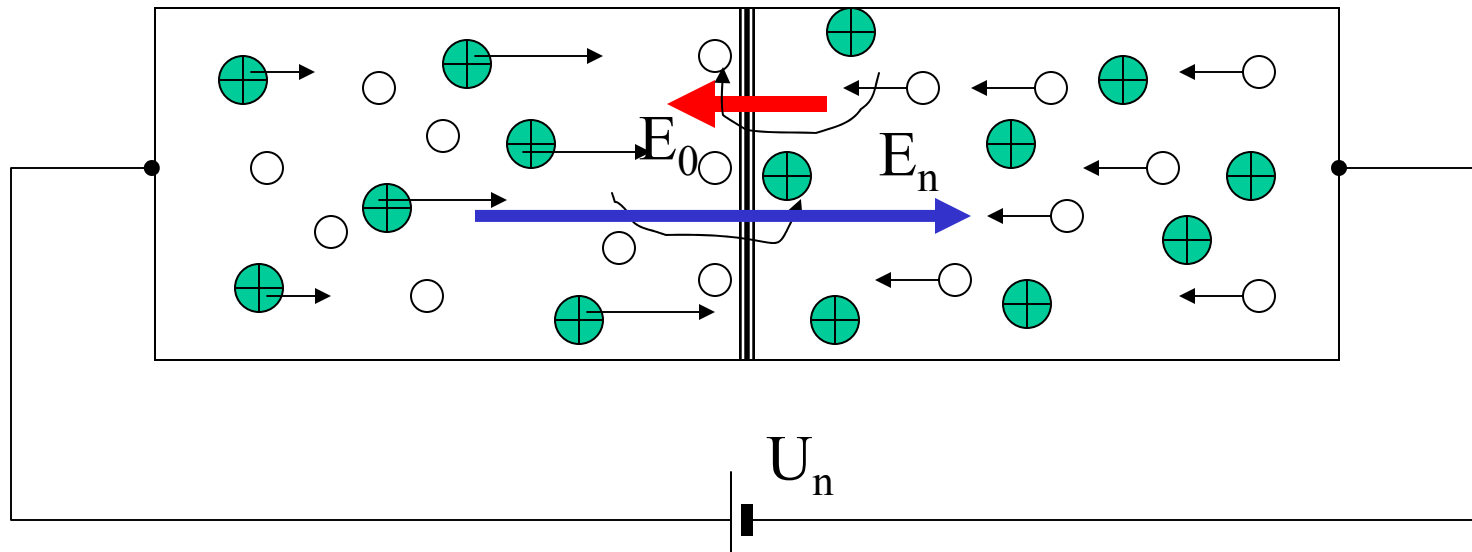
Hình 2.4. Sự phân bố điện tích trong vùng chuyển tiếp.

Tiếp giáp p-n phân cực ngược

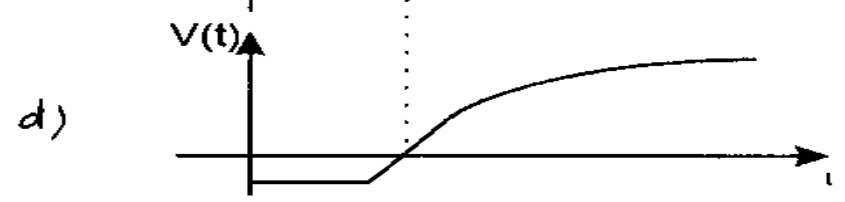
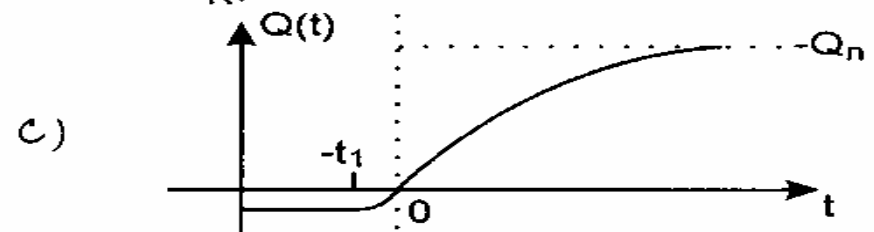
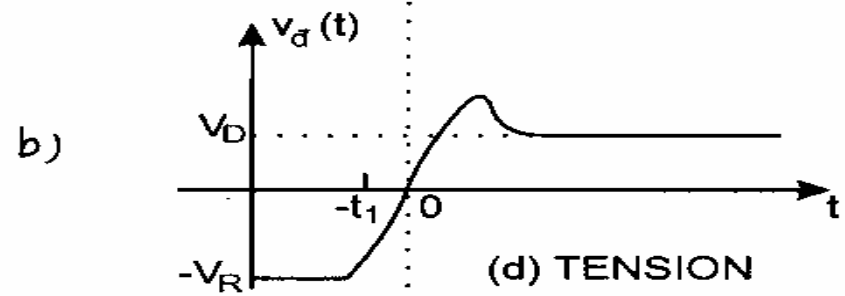
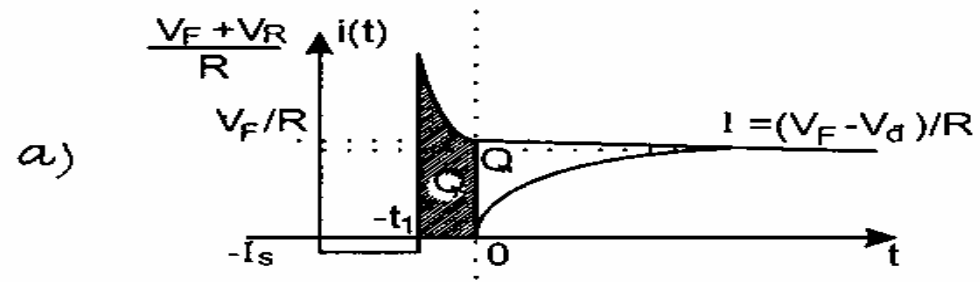
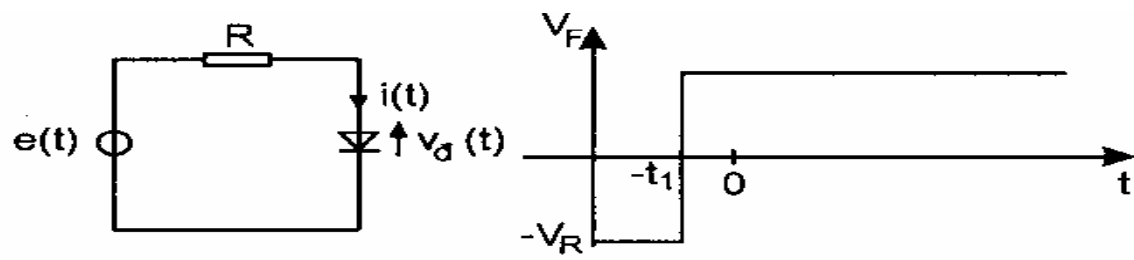


- Khi phân cực ngược, miền cách điện được mở rộng ra do điện trường ngoài cùng chiều E_0 , có tác dụng kéo các hạt dẫn về hai phía của lớp bán dẫn, miền giữa chỉ còn các nguyên tử trung hoà trơ, điện trở cách điện được coi như vô cùng
- Thực tế do kích thích của nhiệt độ, nên một số nguyên tử sẽ tạo thành cặp ion p và điện tử, sẽ gây một dòng rò nhiệt chảy ngược cỡ vài chục nA (nanoAmpe = 10^{-9} A)

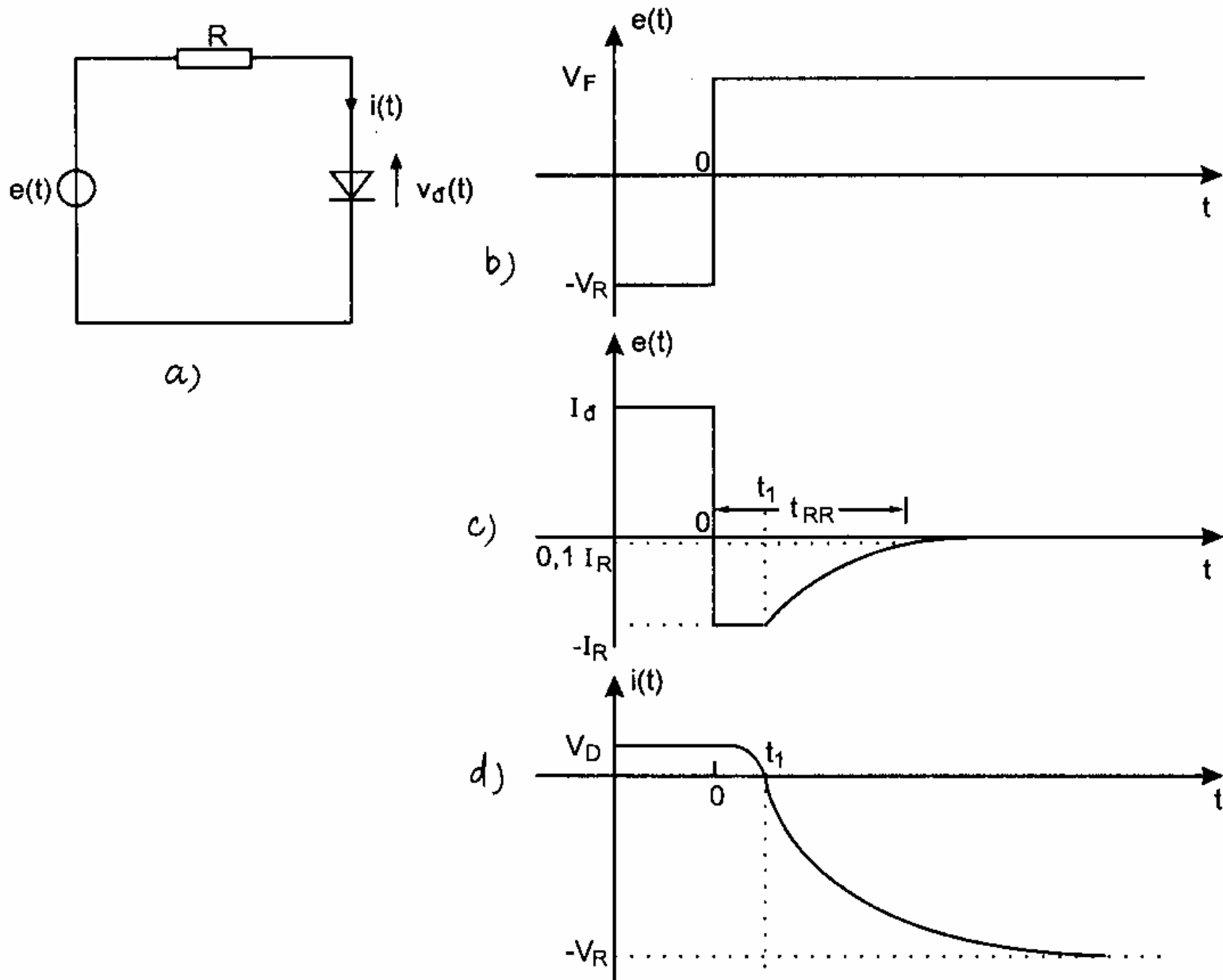
Tiếp giáp p-n phân cực thuận



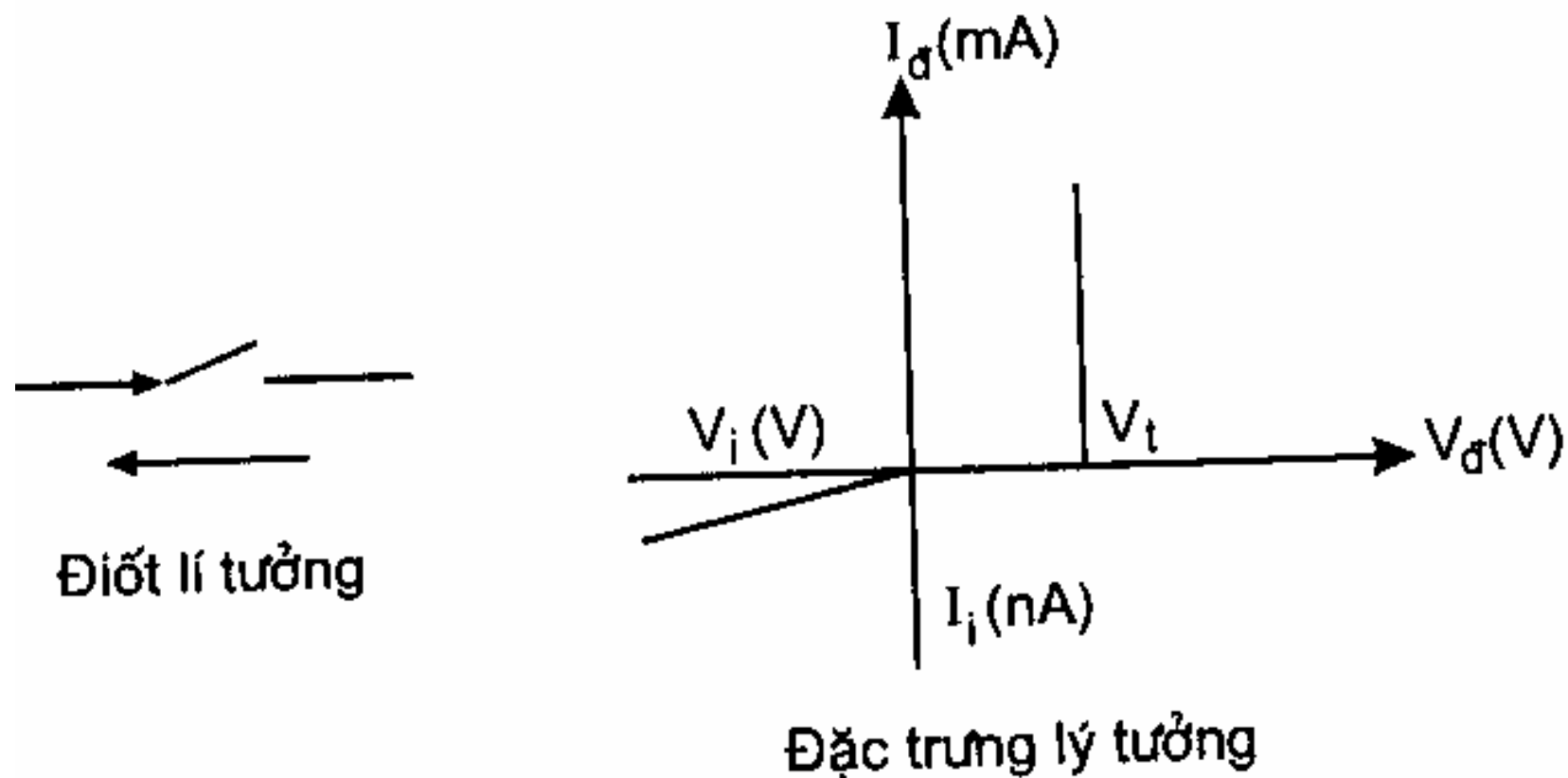
- Khi phân cực thuận, các hạt dẫn sẽ chuyển động qua lại hai lớp và hoà trộn vào nhau, miền phân cách chứa đầy các hạt dẫn do đó mất tính cách điện.
- Điện trở của tiếp giáp p-n lúc này coi như bằng 0, dòng điện chảy qua hoàn toàn.
- **Như vậy, tiếp giáp p-n chỉ cho dòng chảy qua một chiều nhất định.**



Hình 2.8. Các trạng thái của diốt.

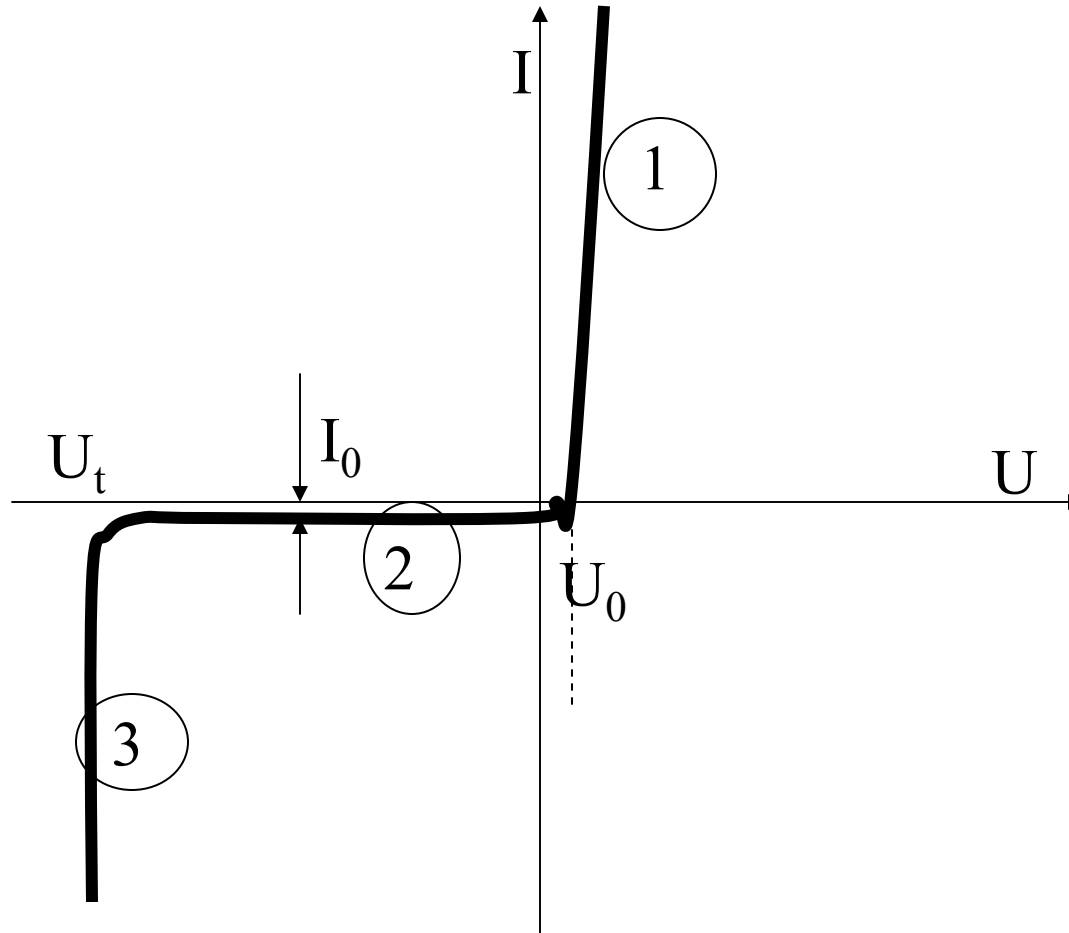


Hình 2.9. Chuyển mạch từ dẫn sang đóng.



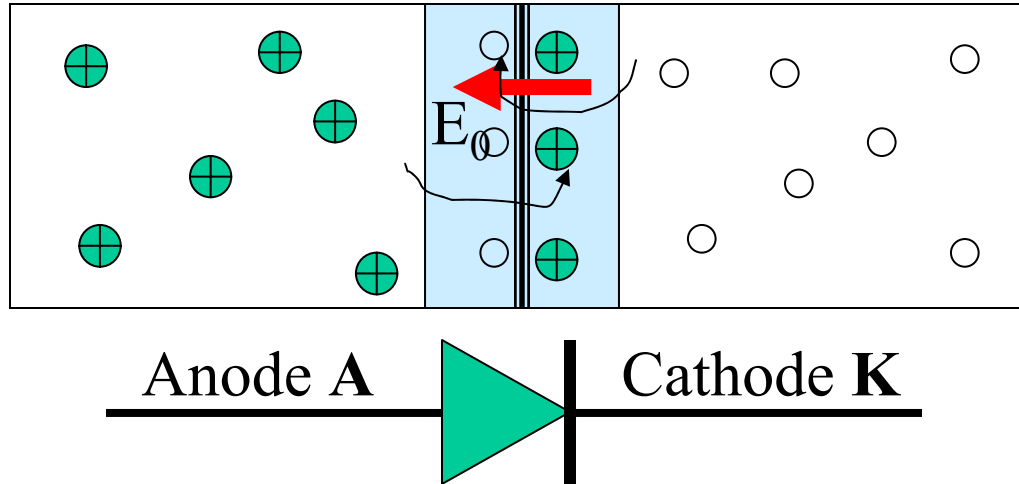
Hình 2.10. Mô hình hóa của một điốt lý tưởng.

Đặc tính V-A của tiếp giáp p-n



- Vùng 1: vùng phân cực thuận
- Vùng 2: vùng phân cực ngược
- Vùng 3: vùng đánh thủng, các nguyên tử bán dẫn bị ion hoá toàn bộ khi điện trường đủ lớn, gây ra hiệu ứng ion hoá dây chuyền do va chạm

DIODE



- Là một tiếp giáp p-n
- Tùy theo công dụng mà mật độ hạt dẫn trong khối bán dẫn khác nhau
- Một số loại diode thông dụng: chỉnh lưu, tách sóng, zener, tunel, varicap, schotky, gun ... đặc tính các loại diode này được mô tả chi tiết trong các tài liệu kỹ thuật

- **DIODE**

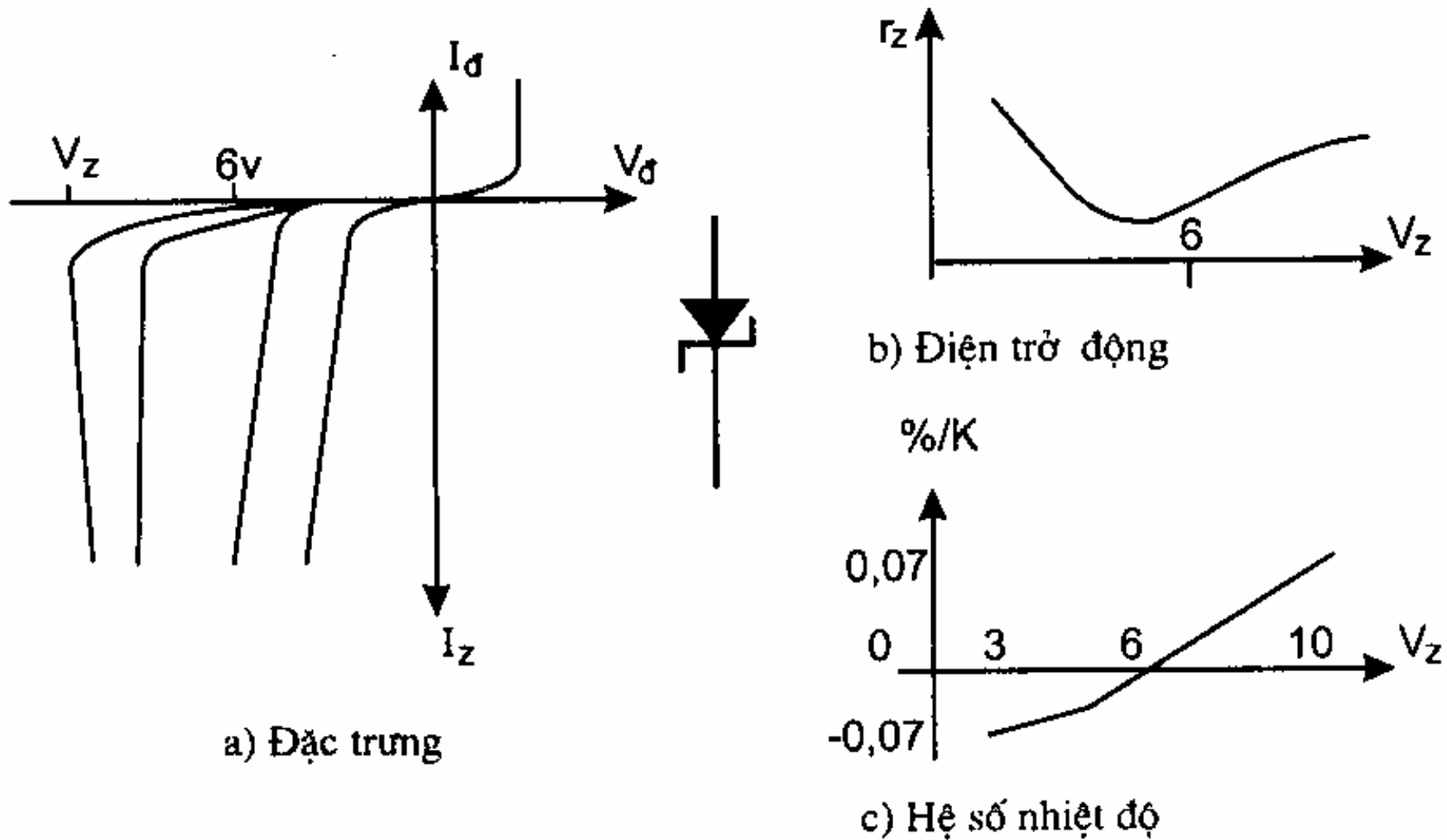
- Diode là một tiếp xúc p-n.
- Có nhiều loại diode với nồng độ hạt dẫn khác nhau để tạo nên những đặc tính khác nhau.
- Diode chỉnh lưu: nồng độ từ $1e+7$ đến $1e+10$, chịu được tần số thấp
- Diode zener dùng để ổn áp, nồng độ $1e+134$ đến $1e+19$ (**xem internet**)
- Diode tách sóng: là tiếp xúc kim loại – bán dẫn, dạng chỉnh lưu, chịu được tần số cao và dòng điện bé. (**xem internet**)

- **DIODE**

- Diode đường hầm (tunnel), nồng độ cao hơn $1e+19$. trong cả hai lớp, gọi là bán dẫn suy biến. Nên vùng chuyển tiếp có khoảng cách nhỏ (10\AA). Nên diode loại này có vùng điện trở vi phân âm. (**xem internet**)
- Diode Gunn GaAs: khi tác động vào mẫu tinh thể một điện trường mạnh thì trong tinh thể xuất hiện các dao động siêu cao tần, gọi là hiệu ứng Gunn. (**xem internet**)
- Diode PIN: cấu tạo từ 3 lớp bán dẫn, trong đó hai lớp p^+ và n^+ pha tạp mạnh, kẹp giữa một miếng tinh thể I có độ dày lớn hơn. Loại này dùng chế tạo những bộ chỉnh lưu công suất lớn và tần số thấp. (**xem internet**)

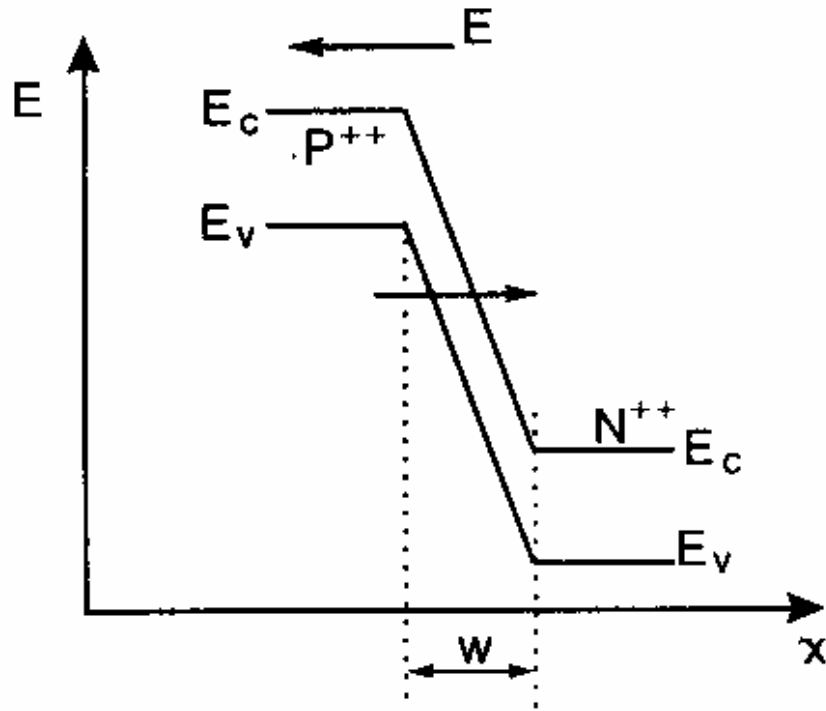
Các loại diode thông dụng

- Diode Varicap (Variable Capacitor) biến dung, thường dùng trong kỹ thuật dao động để ổn định hay điều chỉnh tần số. ([xem internet](#))
- Diode Schotky: thường dùng trong kỹ thuật xung số để tạo xung dao động. ([xem internet](#))

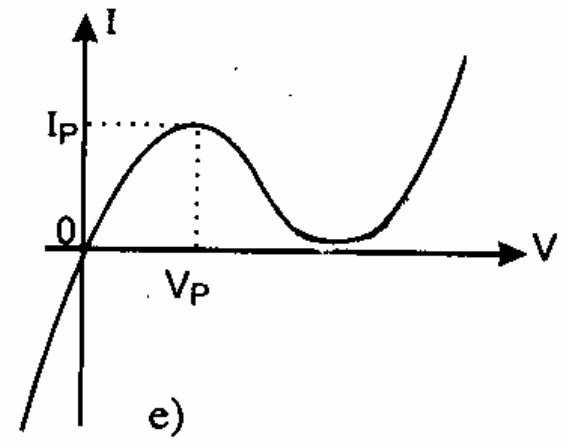
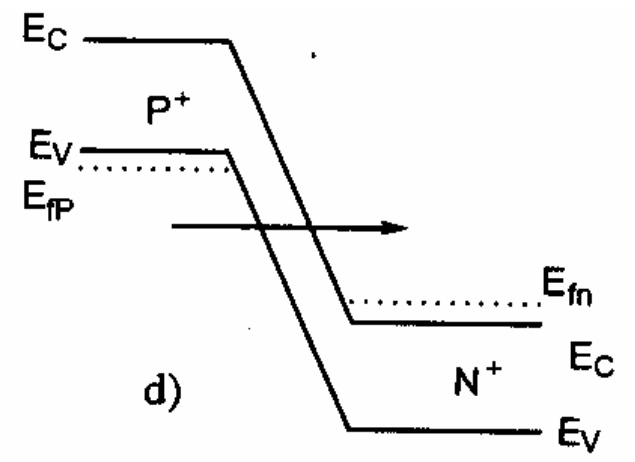
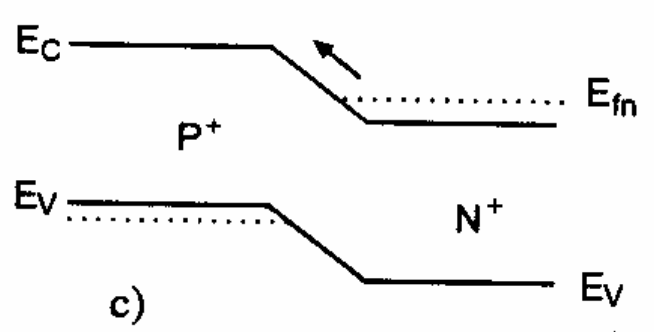
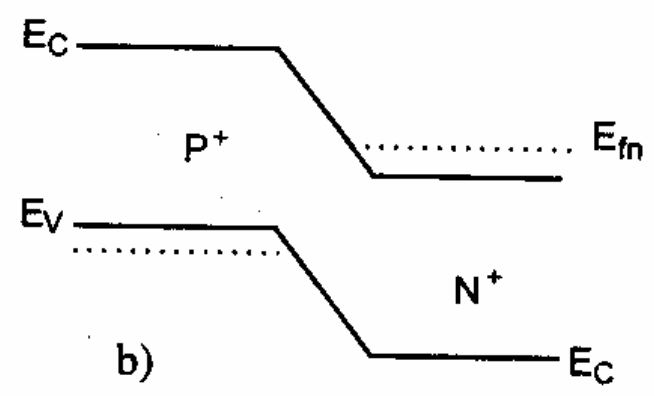
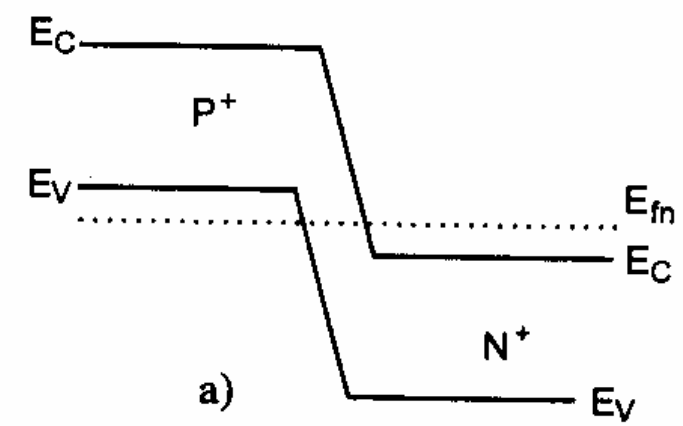


Hình 2.11. Các đặc trưng của một diốt zener.

- Trong vùng chuyển tiếp phân cực ngược, xuất hiện một điện trường mạnh
- Các điện tử liên kết có thể chuyển sang dạng tự do
- Các điện tử có năng lượng E ở phía P có thể chuyển sang vùng dẫn bằng cách chui hàng rào thế (hiệu ứng tunnel)
- Hiệu ứng tunnel xảy ra khi mật độ tạp chất cao, vùng chuyển tiếp hẹp ($< 500 \text{ \AA}$)
- Khi đó xuất hiện sự đánh thủng với điện thế dưới 5v hoặc 6v ($E \approx 10^8 \text{ V/m}$)



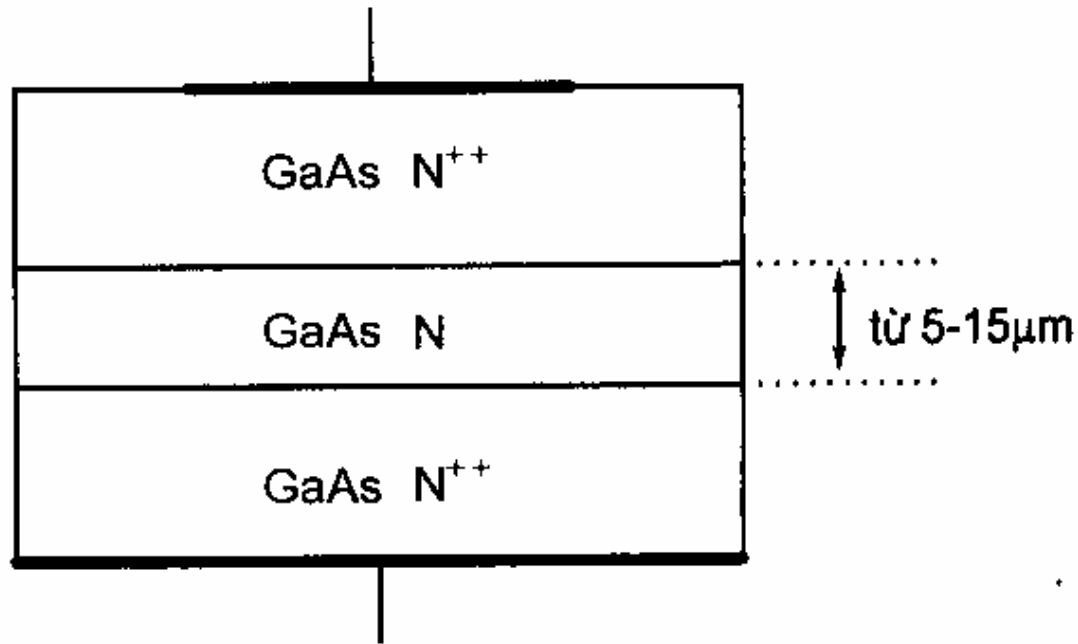
Hình 2.12. Cấu trúc vùng năng lượng của diốt zener.



Hình 2.13. Đặc trưng của diốt tunnel.

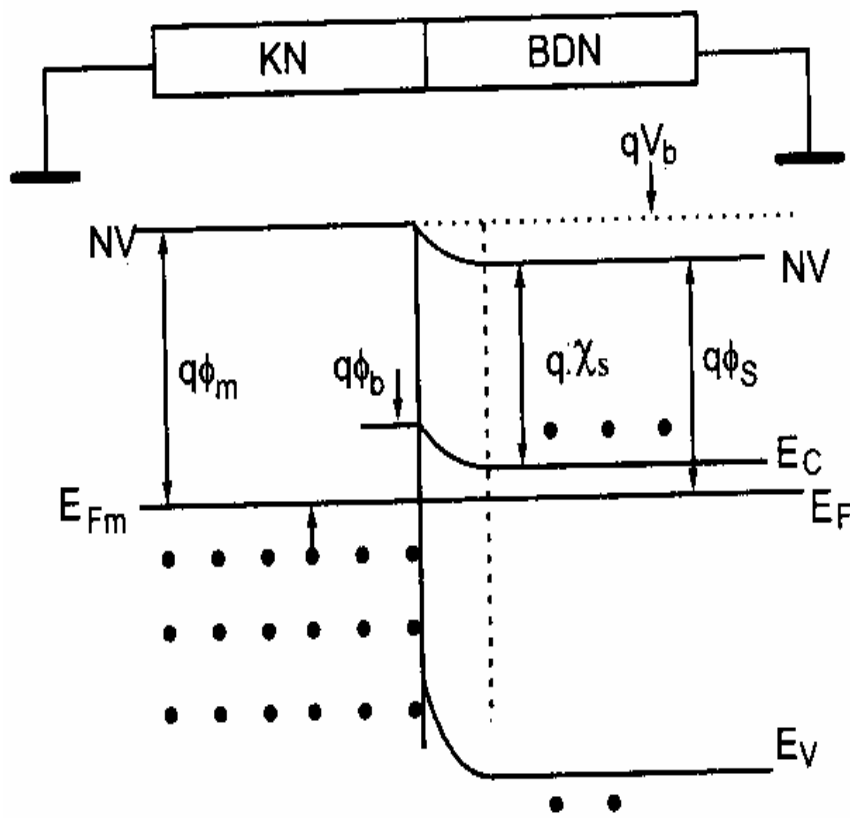
Đặc điểm diode tunnel

- Nồng độ tạp chất rất cao ($> 1e+19/cm^3$) nên xuất hiện các lớp bán dẫn suy biến
- Có vùng điện trở vi phân âm, giảm đồ năng lượng vùng chuyển tiếp bị biến điệu mạnh
- Khi phân cực còn nhỏ, giảm đồ năng lượng hơi giảm xuống phía P, nên có dòng điện tử lớn xuyên qua vùng cấm bằng hiệu ứng tunnel nên dòng thuận tăng
- Phân cực thuận tiếp tục tăng cao: giảm đồ năng lượng tiếp tục hạ thấp, hiệu ứng tunnel bị giảm xuống
- Thế phân cực thuận tiếp tục tăng cao: chiều cao hàng rào thế giảm đến mức cho phép điện tử từ miền P⁺ phun sang N⁺ và lỗ trống từ N⁺ phun sang P⁺ nên dòng điện lại tăng.

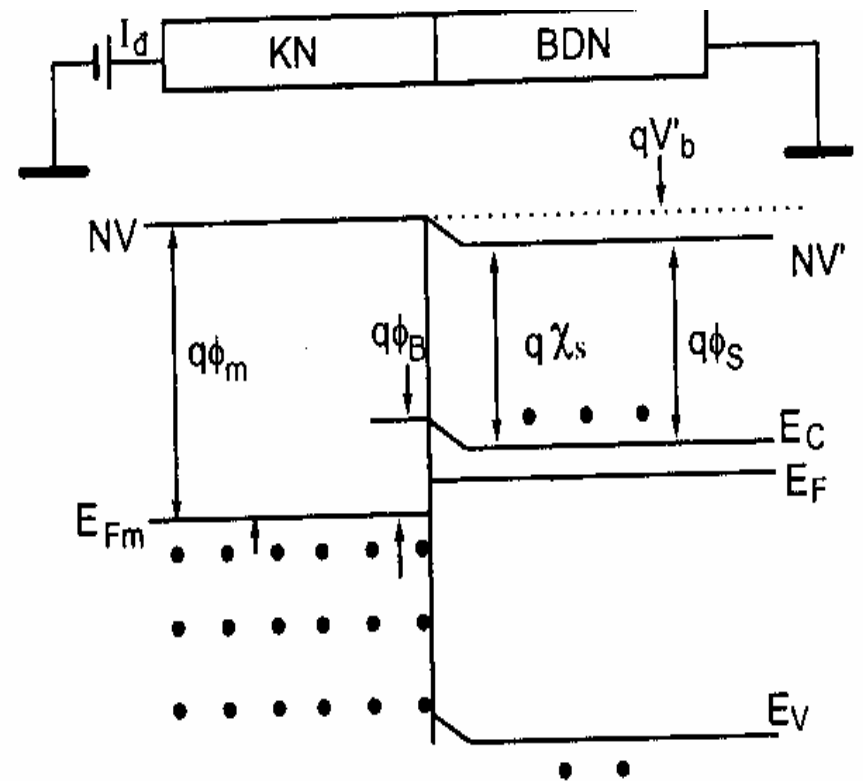


Hình 2.15. Cấu tạo của một diốt Gunn dùng GaAs.

- Khi tác động một điện trường mạnh vào tinh thể bán dẫn thì trong tinh thể xuất hiện dao động siêu cao tần, gọi là hiệu ứng Gunn.
- Các diode Gunn được lắp trong các hốc cộng hưởng để tạo ra sóng siêu cao tần, dùng chế tạo những radar công nghiệp.



a) Trạng thái cân bằng

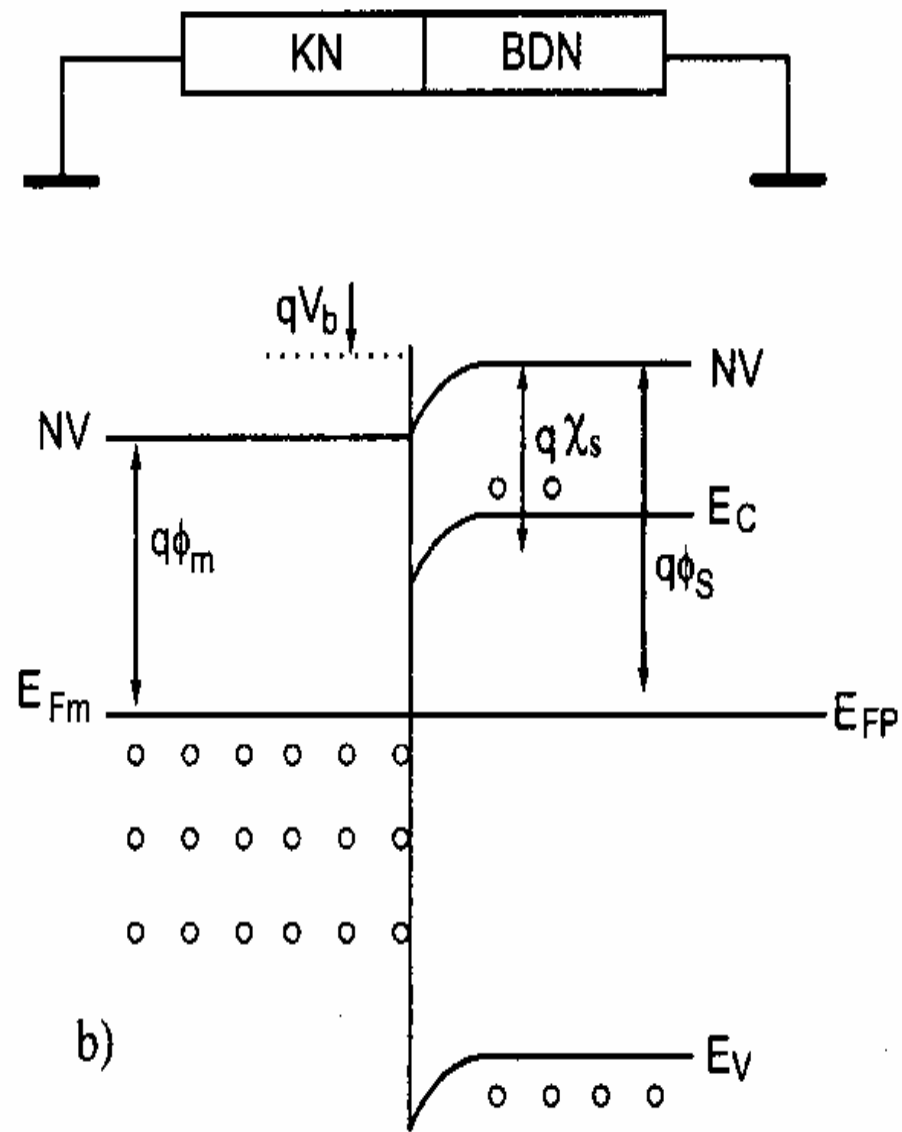
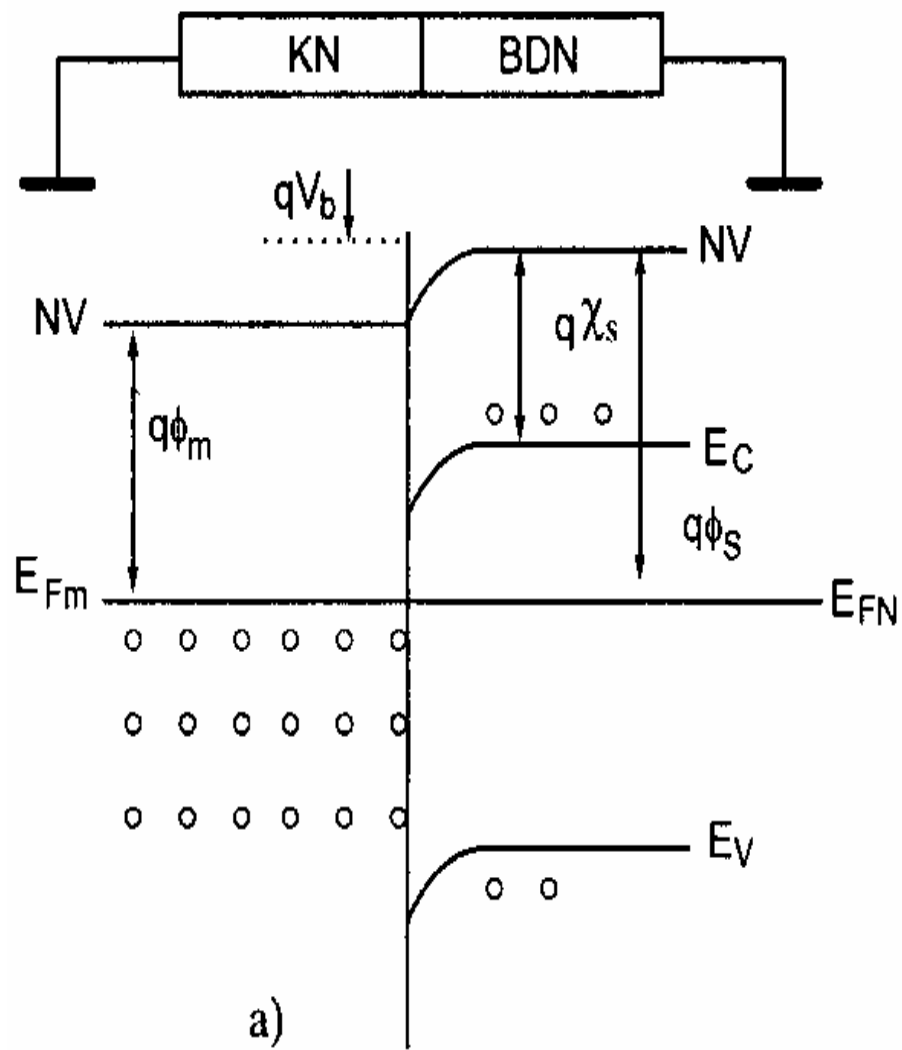


b) Phân cực thuận

Hình 3.5. Tiếp xúc kim loại - bán dẫn loại N.

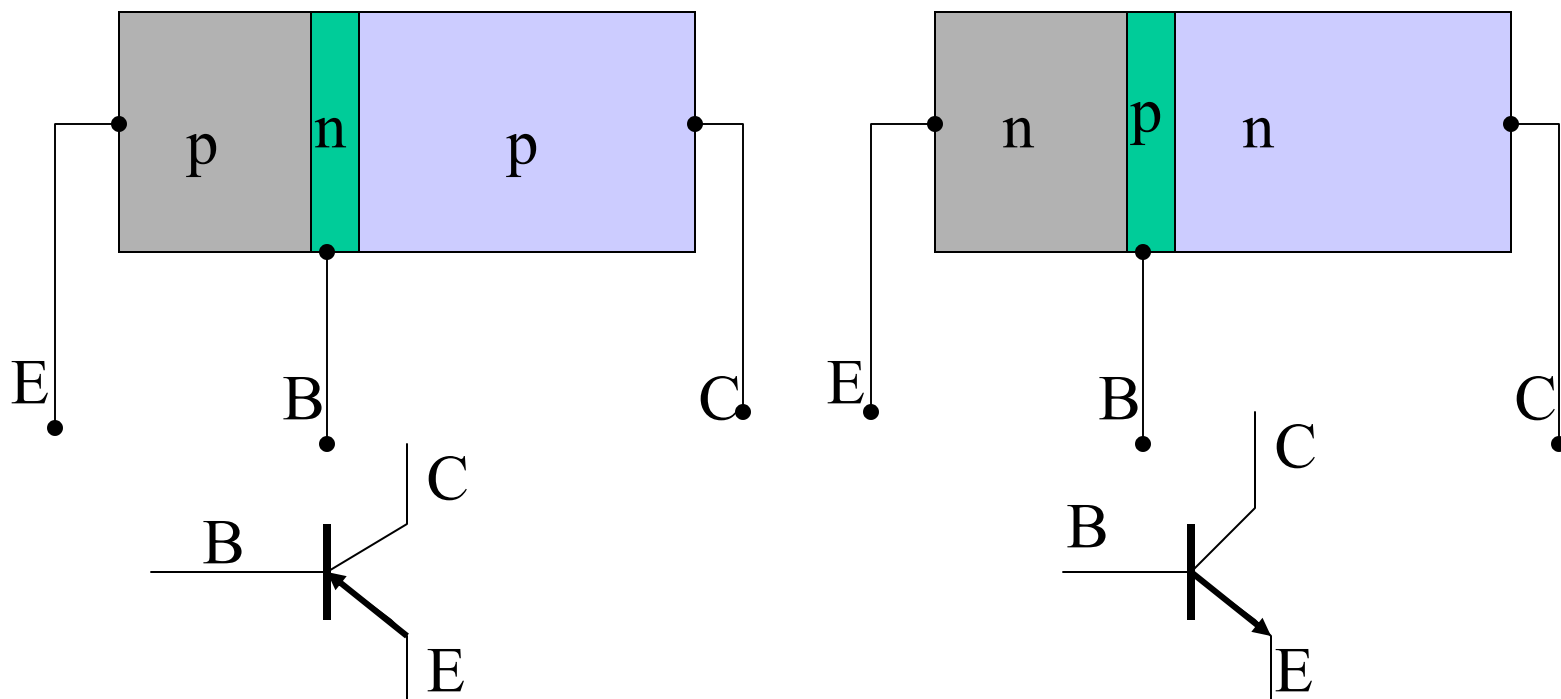
Tiếp xúc kim loại – bán dẫn

- Khi KL tiếp xúc với bán dẫn thì ở bề mặt tiếp xúc xuất hiện hàng rào thế, cấu trúc các vùng năng lượng phụ thuộc công thoát điện tử của KL và bán dẫn.
- Nếu bán dẫn loại N thì ở bán dẫn sẽ xuất hiện một vùng điện tích không gian dương, còn trong KL tích tụ một lớp mỏng điện tử ở gần bề mặt tiếp xúc.
- Nếu bán dẫn là loại P thì điện tích trong các vùng không gian sẽ ngược dấu với loại N.
- Dựa theo nguyên lý đó người ta chế tạo diode Schottky, nó dùng chỉnh lưu cao tần. (**xem internet**)

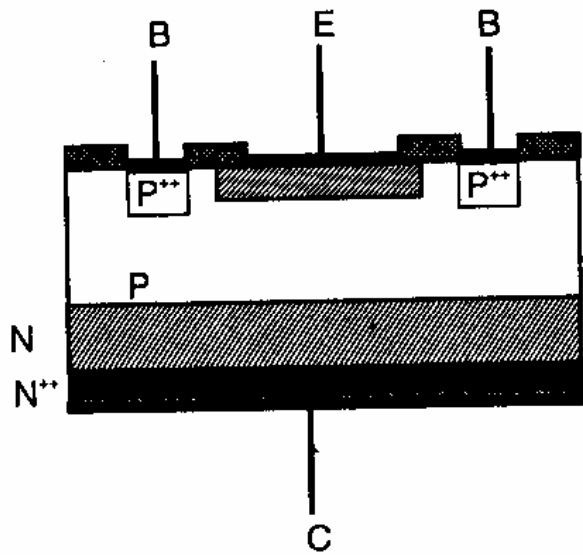


Hình 3.6. Tiếp xúc kim loại - bán dẫn loại P.

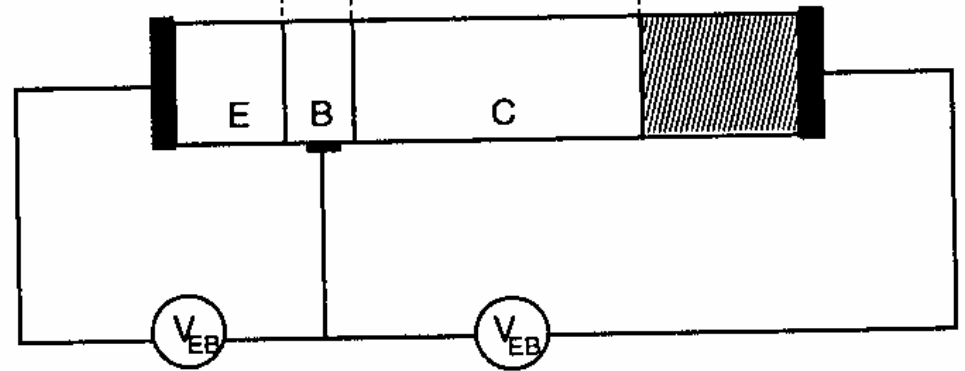
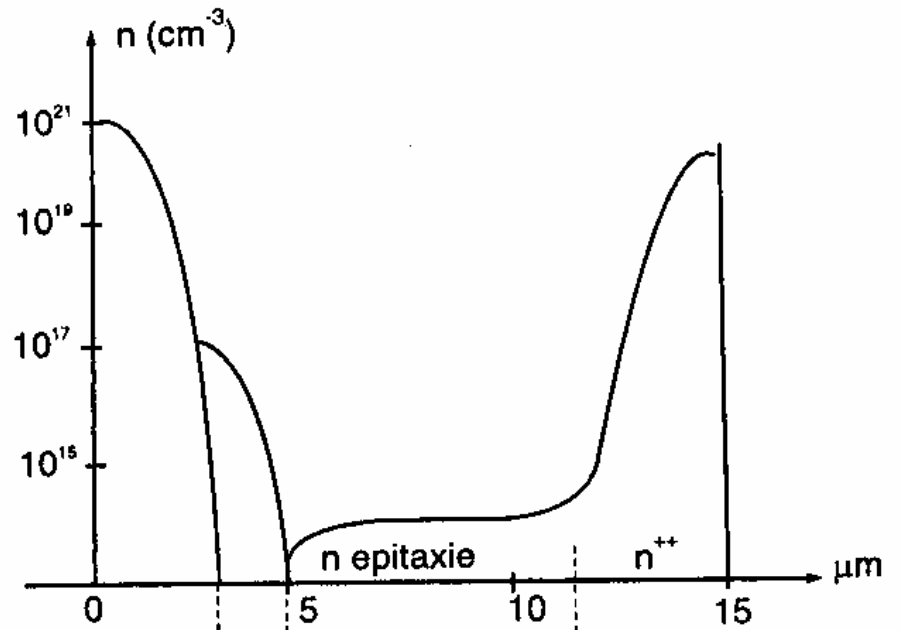
§3. Tranzitor lưỡng cực **BJT**-Bipolar Junction Tranzitor



- Cấu tạo: là tiếp giáp p-n-p(thuận) hay n-p-n(ngược)
- E: Emitter: cực phát, có bề dày trung bình và mật độ hạt dẫn lớn nhất
- B: Base: cực gốc, có bề dày mỏng nhất và mật độ hạt dẫn nhỏ nhất
- C: Collector: cực góp, có bề dày lớn nhất và mật độ hạt dẫn trung bình
- BJT được chế tạo bằng phương pháp ăn mòn hoặc khuếch tán, epitaxi..

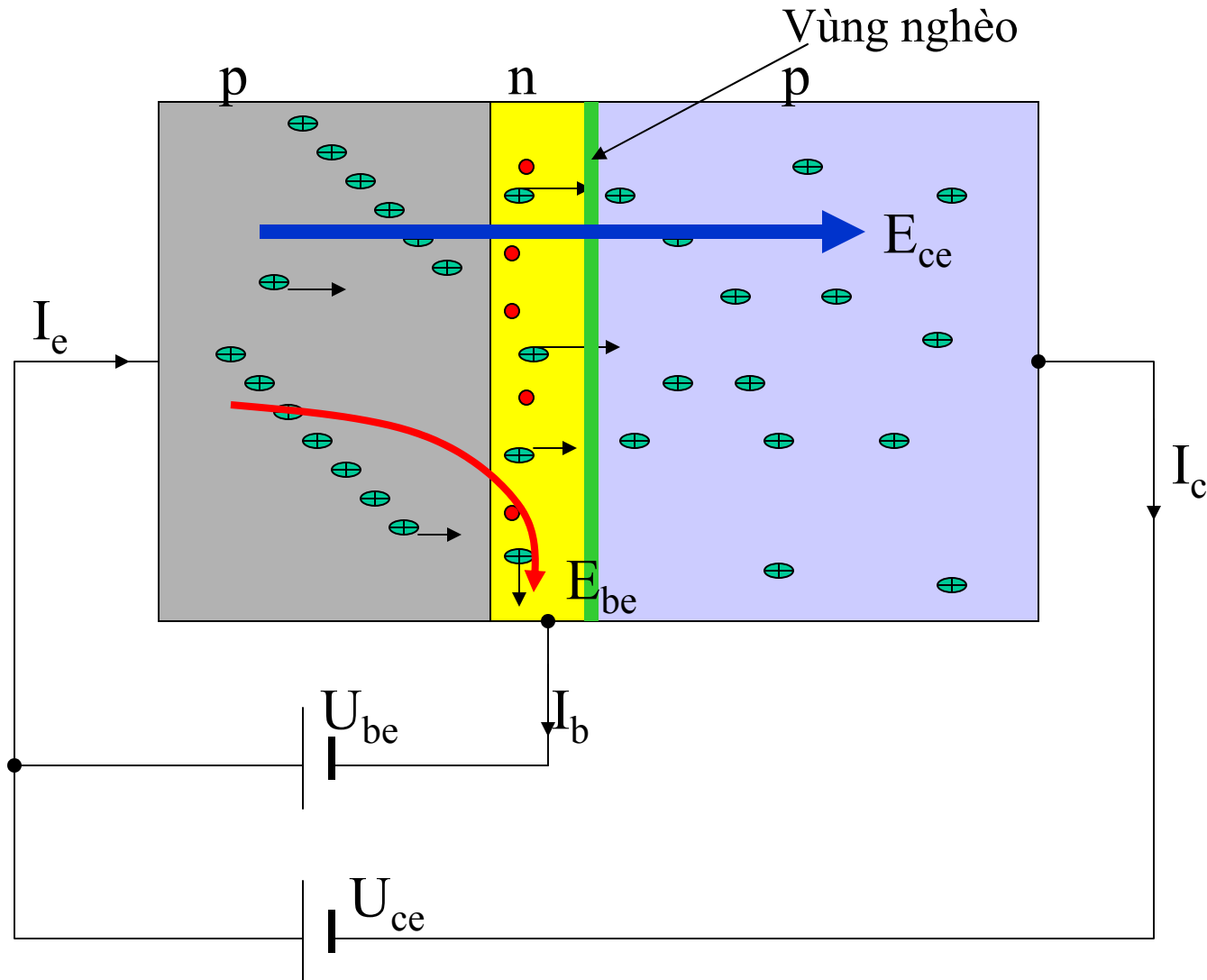


a) Cấu tạo



Hình 4.2. Cấu trúc thực và sự phân bố hạt tải trong tranzito NPN.

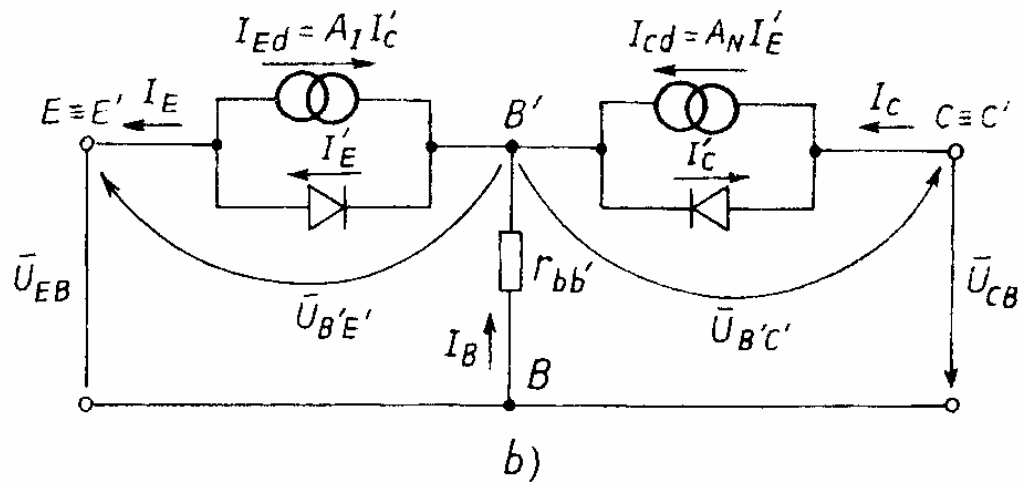
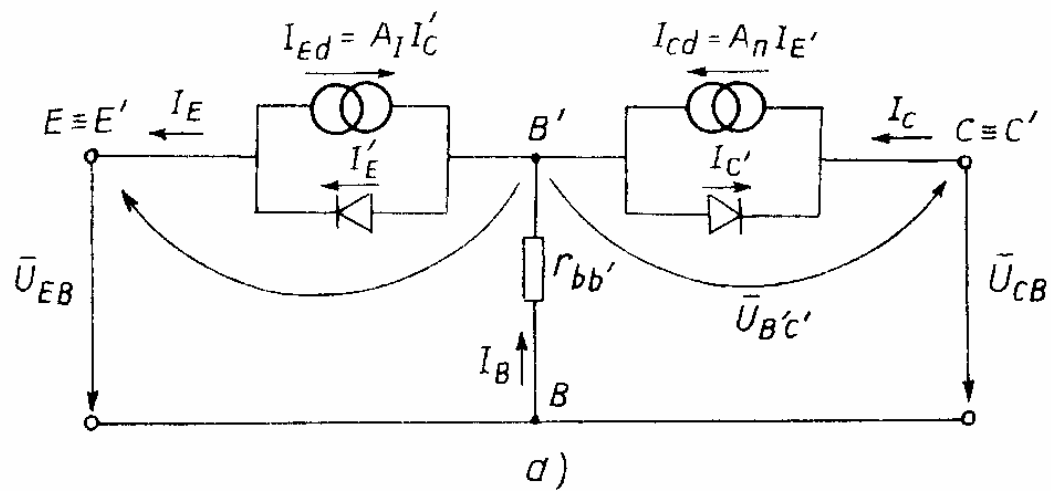
1. Nguyên lí hoạt động của BJT



$$I_c = \beta I_b$$

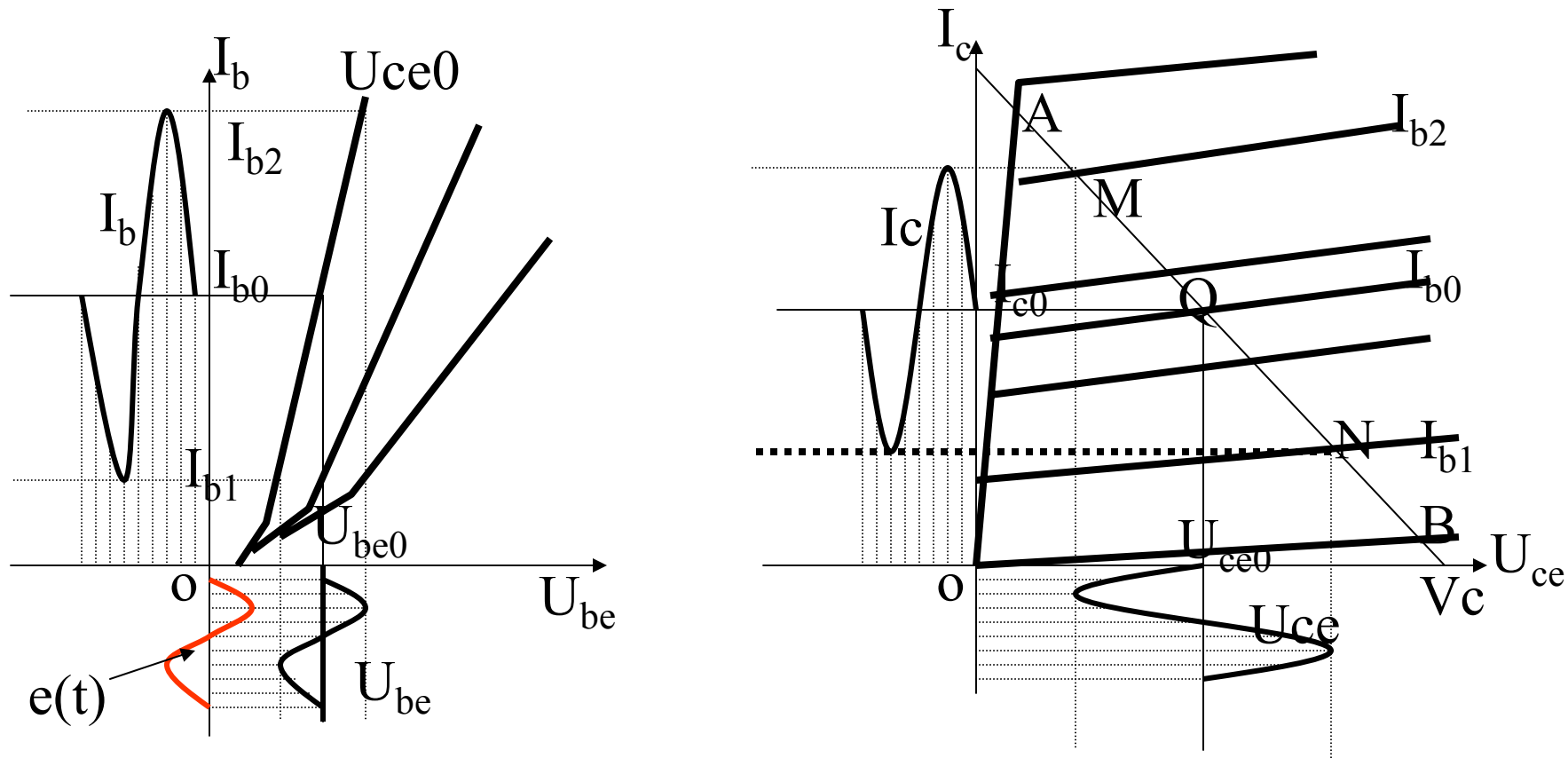
$$U_{be} \ll U_{ce}$$

- Tiếp giáp B-E phải phân cực thuận, tiếp giáp B-C phải phân cực ngược
- BJT hoạt động trên nguyên lí khuếch tán hạt dẫn (quan trọng-phải hiểu)

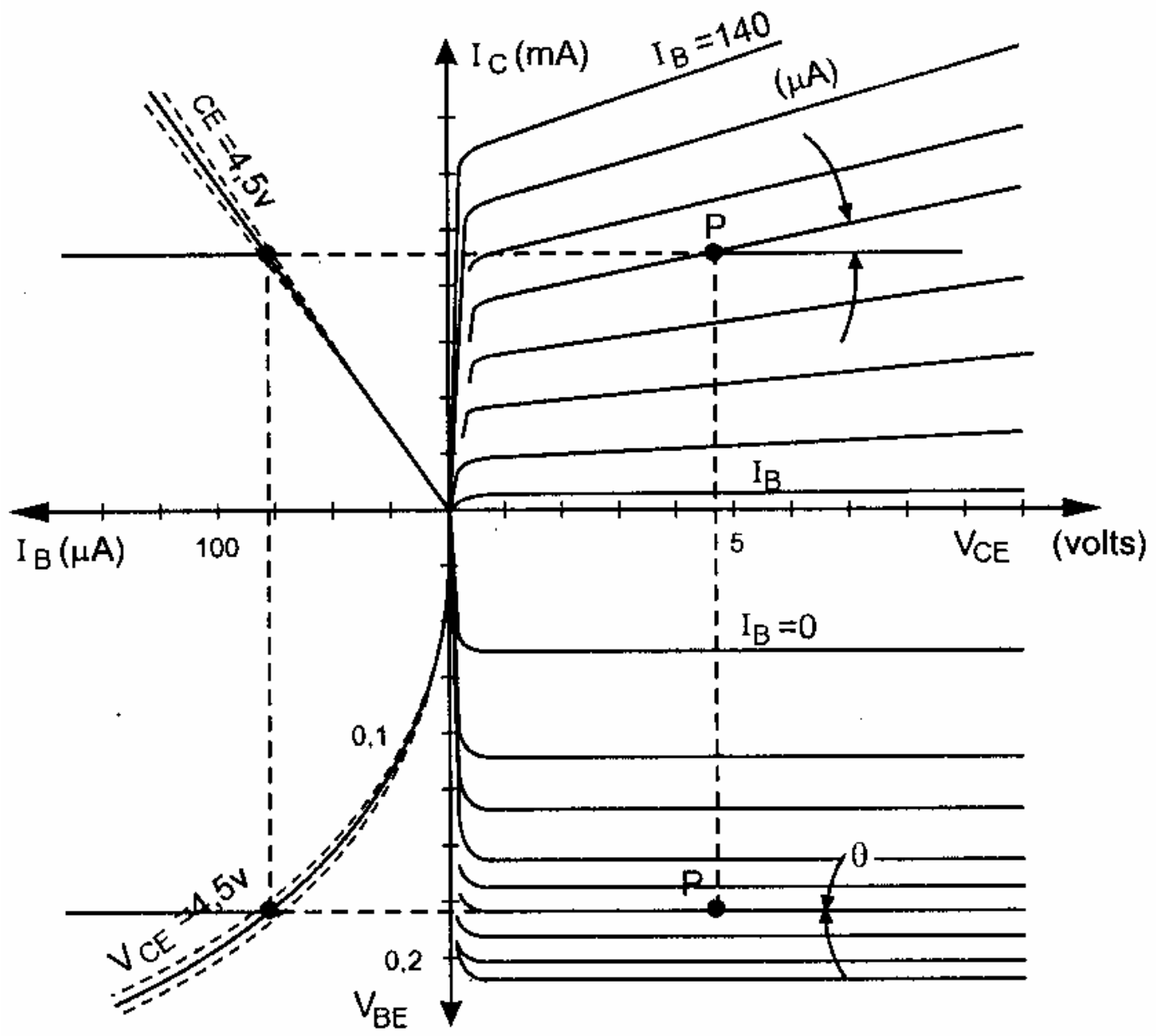


Hình 1.3. Sơ đồ tương đương Ebers-Moll của tranzistor *nnp* (a) và *pnp* (b).

2. Đặc tính V-A của BJT

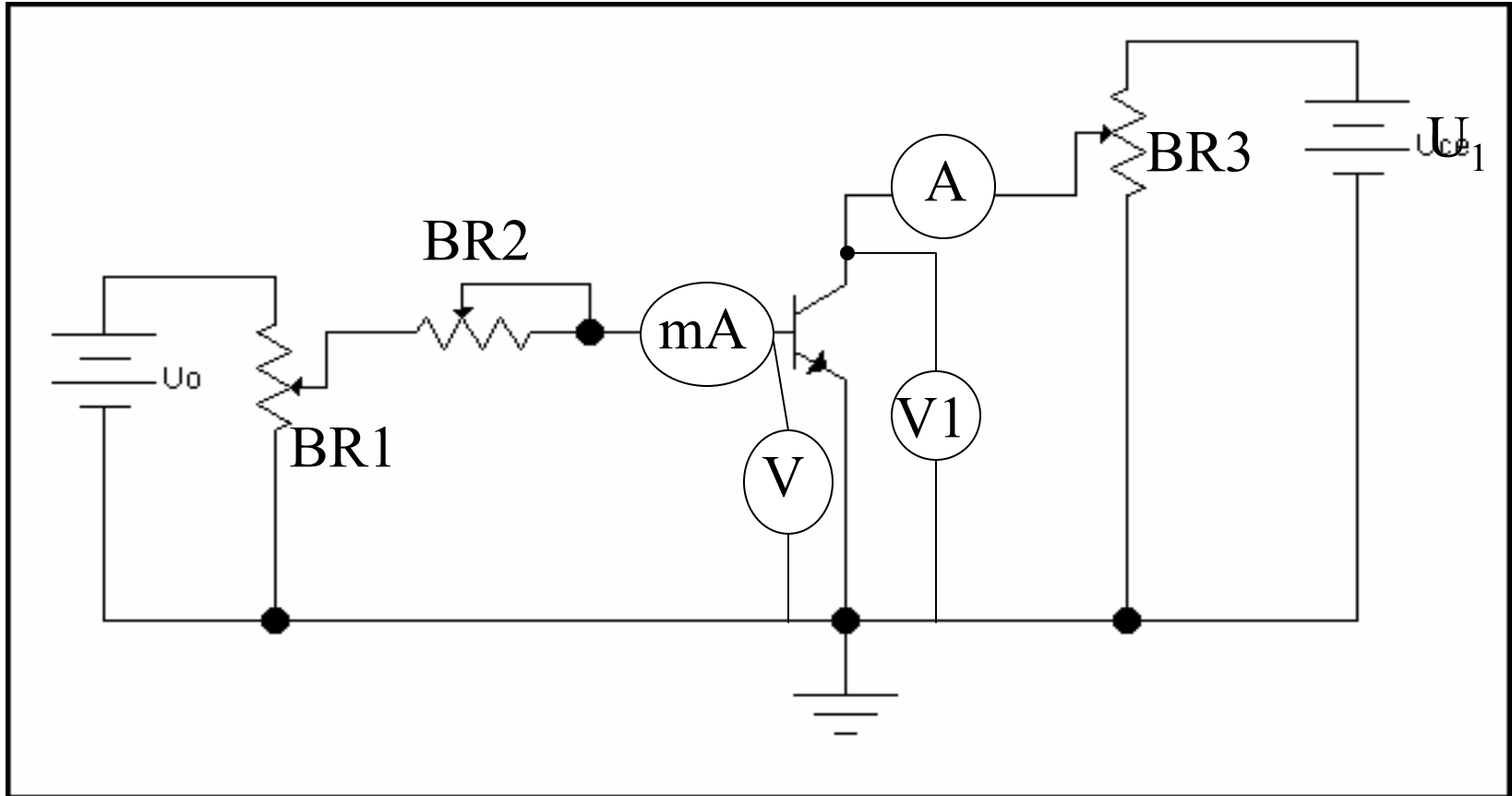


- Đặc tính vào $I_b = f(U_{be})$: lấy khi giữ U_{ce} không đổi
- Đặc tính ra $I_c = f(U_{ce})$; lấy khi giữ I_b không đổi.



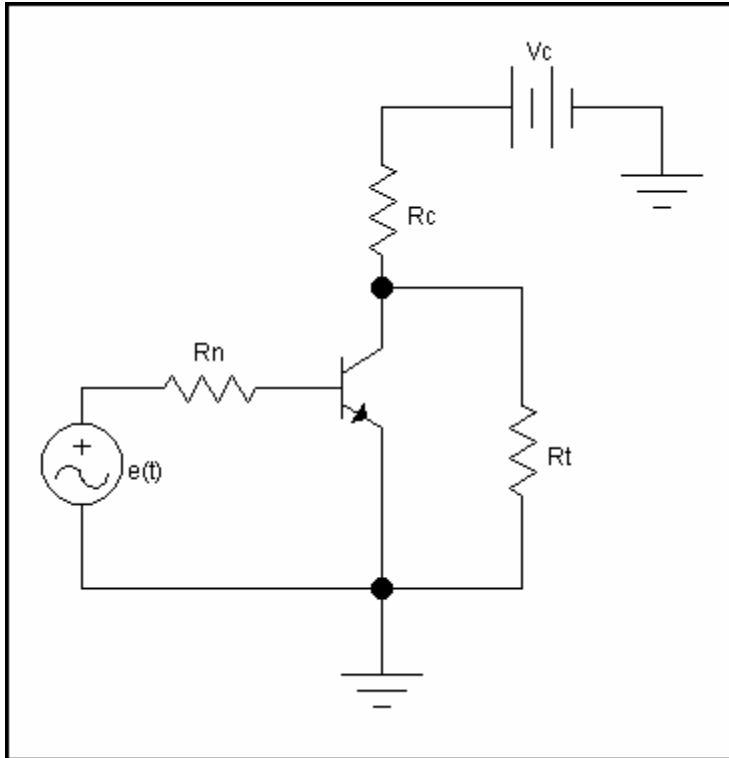
Hình 4.8. Các đặc trưng tĩnh của tranzito cho sơ đồ emitter chung.

Sơ đồ lấy đặc tính ra-sẽ thí nghiệm



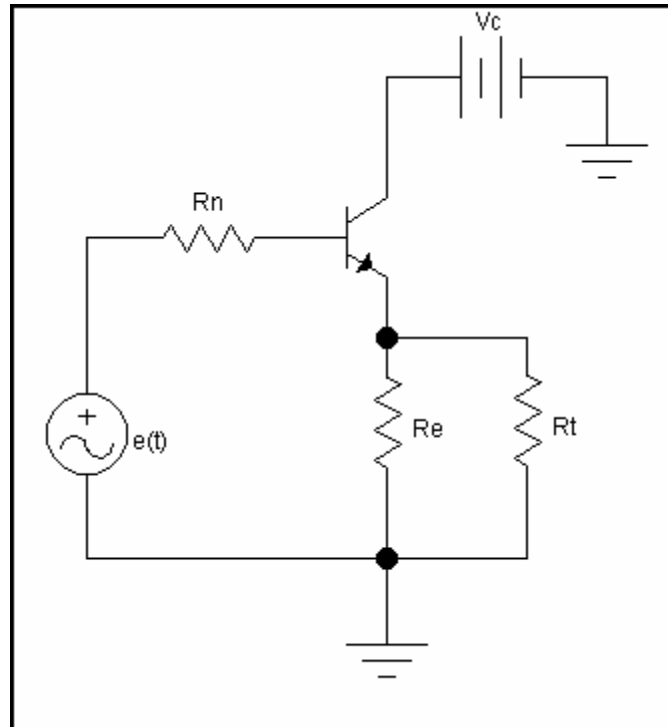
3. Các sơ đồ mắc BJT

Sơ đồ E-C (E chung)



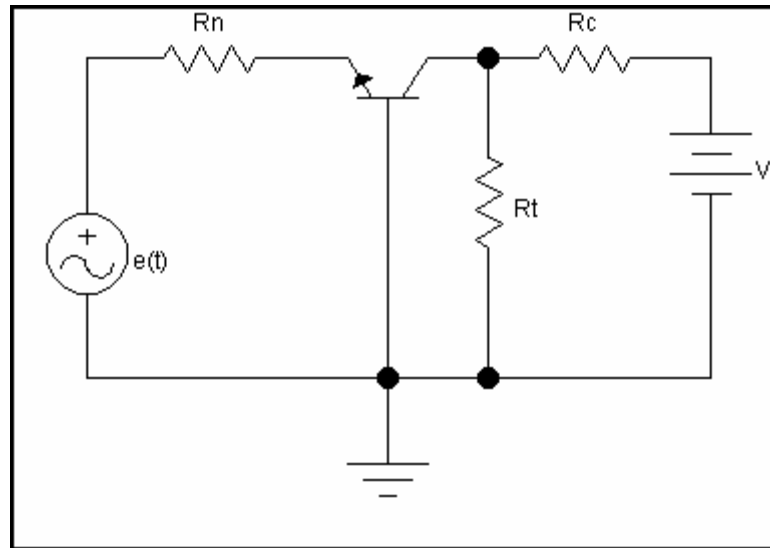
- Sơ đồ mắc E-C (emitter common)
- Sơ đồ B-C (base common)
- Sơ đồ C-C (collector common)

Sơ đồ C-C (C chung)



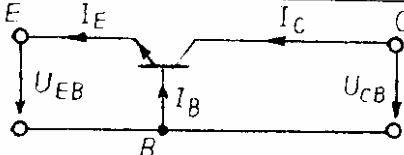
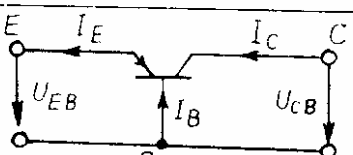
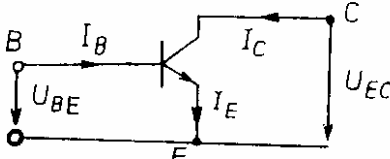
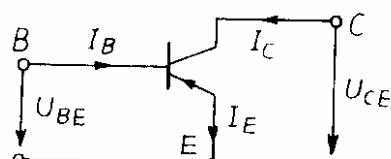
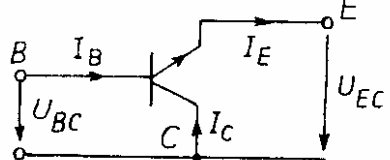
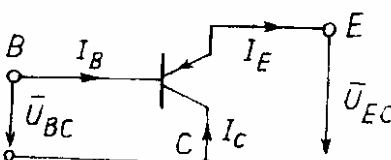
- Tín hiệu ra bị phản hồi âm mạnh nên trở kháng vào lớn và trở kháng ra nhỏ

Sơ đồ B-C (B chung)



- Mạch này không có tính khuếch đại mà chỉ làm tăng đệm để phối hợp trở kháng

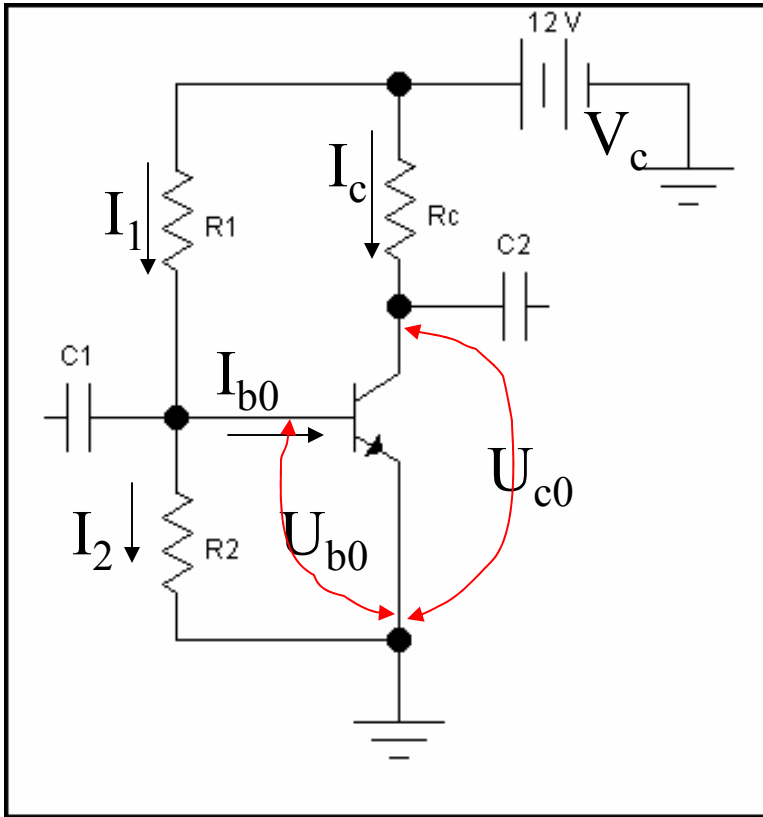
Bảng 1.1.

Loại Cách mắc	npn	pnp
Bazơ chung		
Emitơ chung		
Colectơ chung		

Phân cực cho BJT

- Là tạo một điện áp ban đầu cho cực B của BJT để vượt qua ngưỡng U_0 ban đầu (Si là 0,6 vôn và Ge là 0,2 vôn)
- Phân cực bằng điện áp
- Phân cực bằng dòng điện
- Phân cực bằng phản hồi
- Điện áp tại chân B (mạch E-C) sau khi đã phân cực sẽ là:
- $U_b = U_{be0} + e(t)$
- với $e(t)$ là nguồn tín hiệu cần khuếch đại. Muốn khuếch đại được thì U_{be0} phải lớn hơn hoặc bằng biên độ $e(t) + U_{0+}$.

Phân cực bằng điện áp

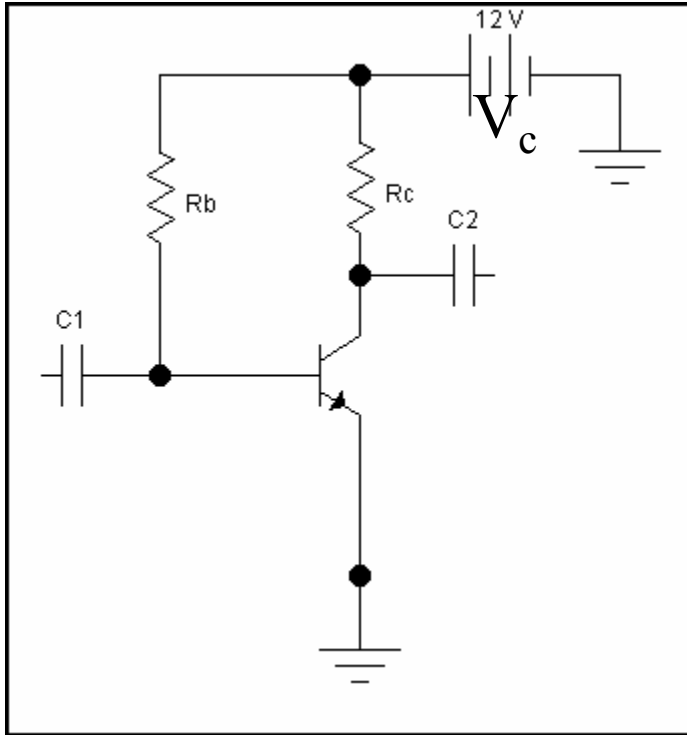


- Chọn dòng I_{b0} (kí hiệu 0 chỉ đại lượng phân cực)
- Chọn dòng $I_2 = (5 \text{ :-: } 10)I_{b0}$ (qui ước lấy $I_2=10I_{b0}$). Dòng phân cực càng lớn càng tốt nhưng sẽ gây tổn hao công suất nhiều.
- Chọn U_{be0} (0,6 vôn với Si và 0,2 vôn với Ge) hay U_{b0}

$$R_2 = \frac{U_{b0}}{I_2}; \quad R_1 = \frac{V_c - U_{b0}}{I_2 + I_{b0}}$$

$$R_c = \frac{V_c - U_{c0}}{I_{c0}} = \frac{V_c - U_{c0}}{\beta I_{b0}}$$

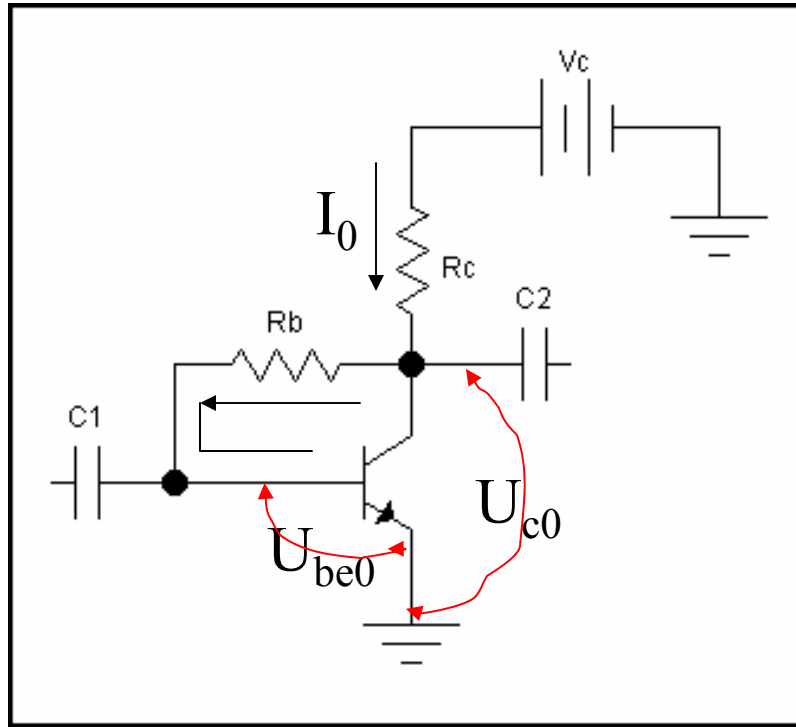
Phân cực bằng dòng điện



$$R_b = \frac{V_c - U_{b0}}{I_{b0}}$$

- Chọn trước U_{be0} , I_{b0}

Phân cực bằng phản hồi



$$I_0 = I_{c0} + I_{b0} = (\beta + 1)I_{b0}$$

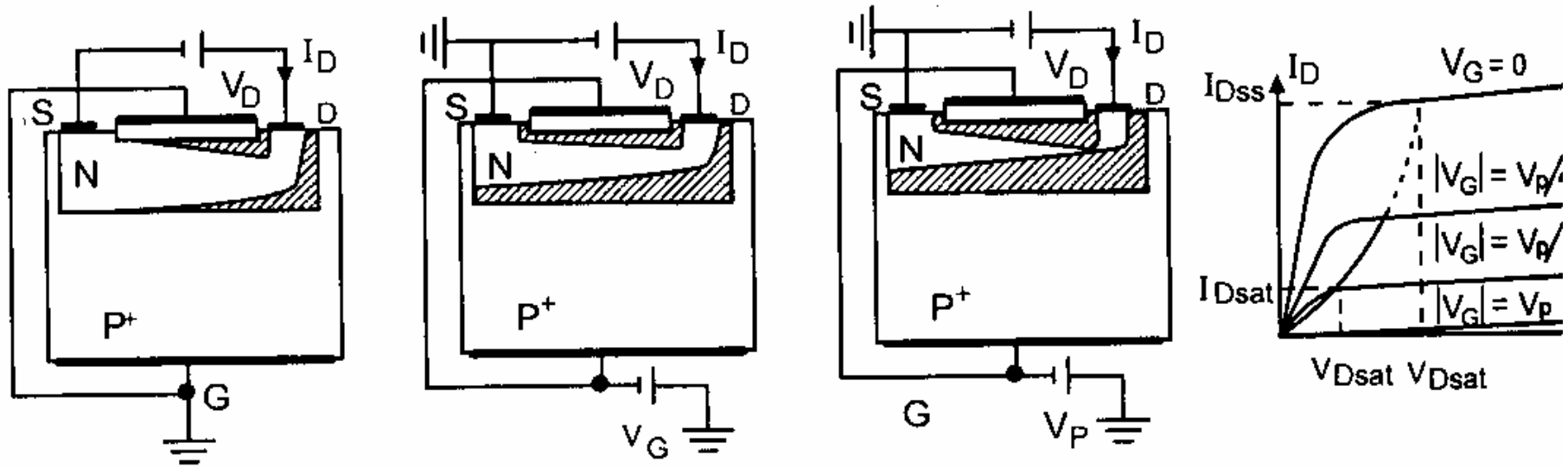
$$U_{c0} = V_c - I_0 R_c$$

$$R_b = \frac{U_{c0} - U_{be0}}{I_{b0}}$$

$$R_c = \frac{V_c - U_{c0}}{I_0}$$

- Chọn trước I_{b0} , U_{be0}
- Chọn trước U_{c0}

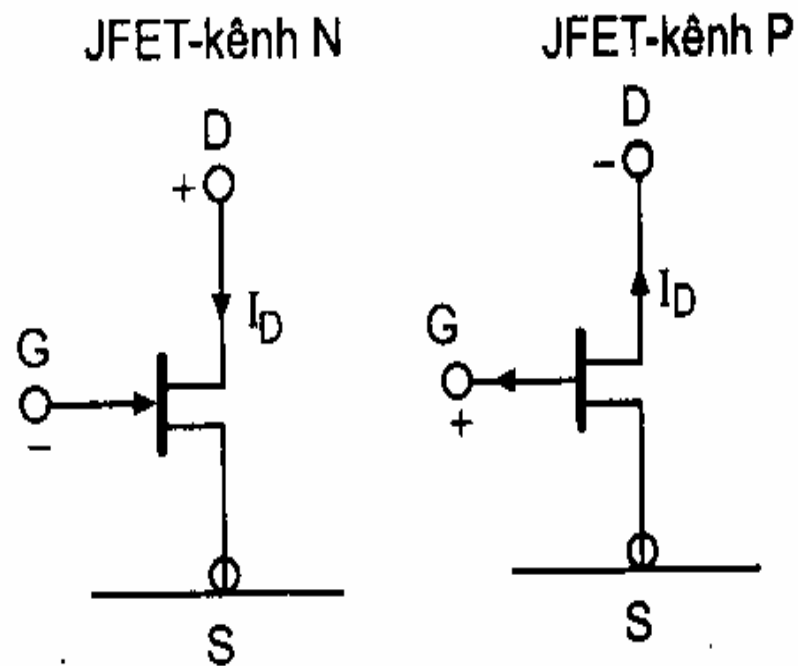
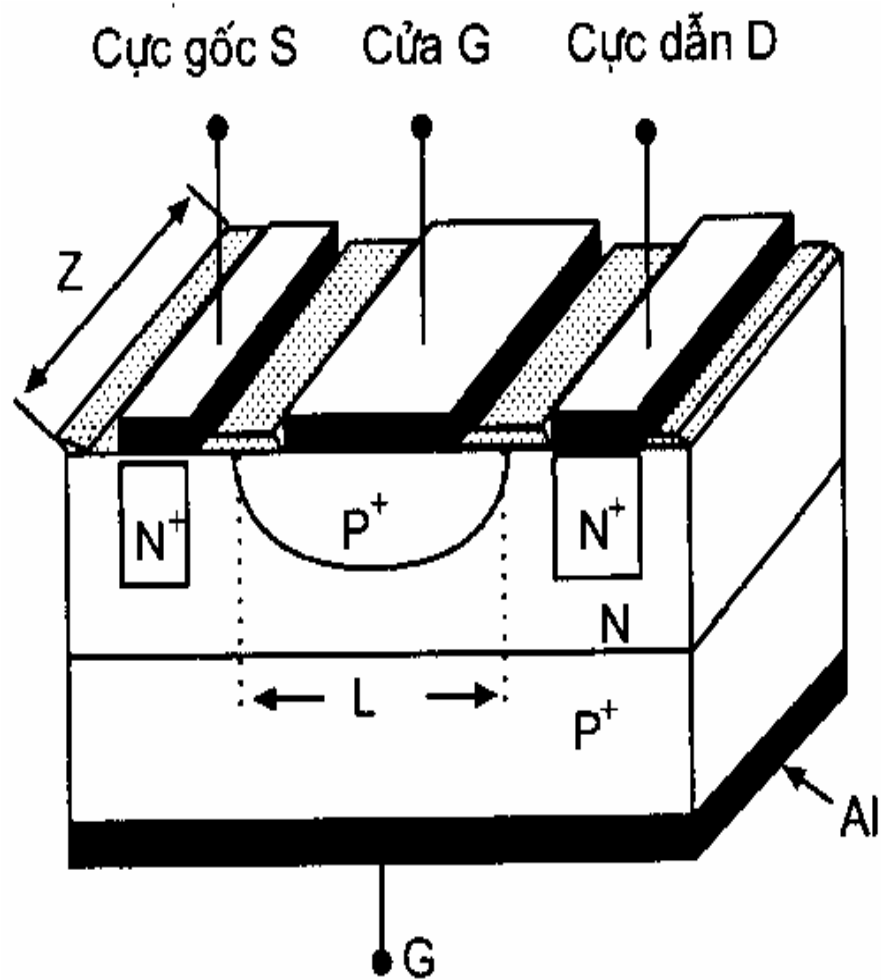
§4. Transistor trường FET (Field Effect Transistor)



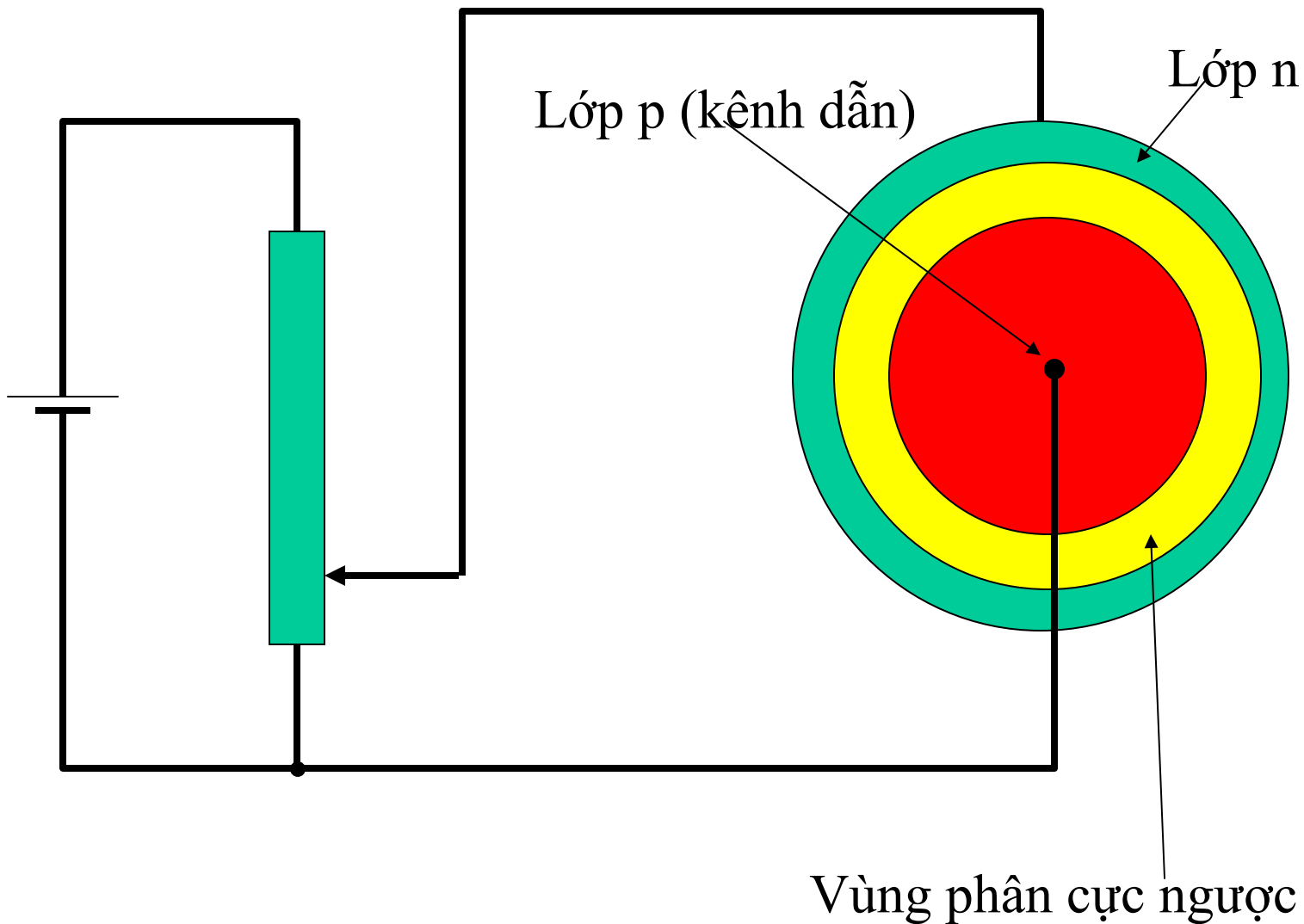
V_D : nhỏ, $V_G = 0$; a) $V_D > 0$ $V_G < 0$; b) Cắt kênh; c) Đặc trưng $I(V)$.

Hình 6.2. Thiết diện của kênh thay đổi với thế V_D .

- JFET – Junction Field Effect Transistor
- MOSFET – Metal Oxide Semiconductor FET
- IGBT – Insulate Gate Bipolar Transistor



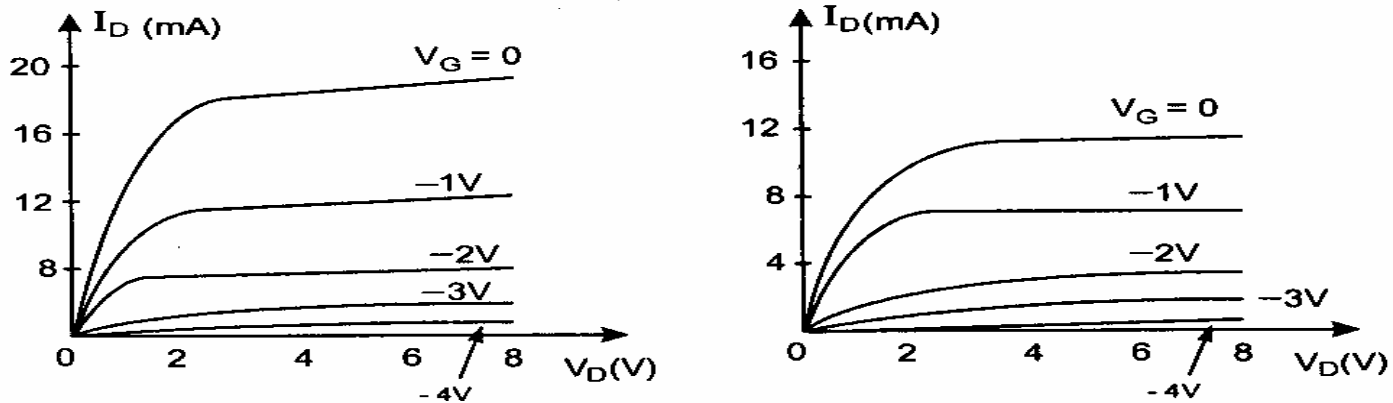
Hình 6.1. Cấu tạo của các loại JFET kênh N: a) JFET-kênh N đối xứng; b) Ký hiệu.



- Cực cửa G: Gate
- Cực nguồn S: Source
- Cực máng D: Drain
- Dòng điện theo qui ước chảy từ cực máng đến cực nguồn trong kênh n và ngược lại trong kênh p.

Nguyên lý: Khi thay đổi điện áp U_{GS} , sẽ làm thay đổi độ rộng vùng phân cực ngược, nên độ rộng kênh dẫn cũng thay đổi, từ đó sẽ khống chế (điều khiển) được dòng I_D .

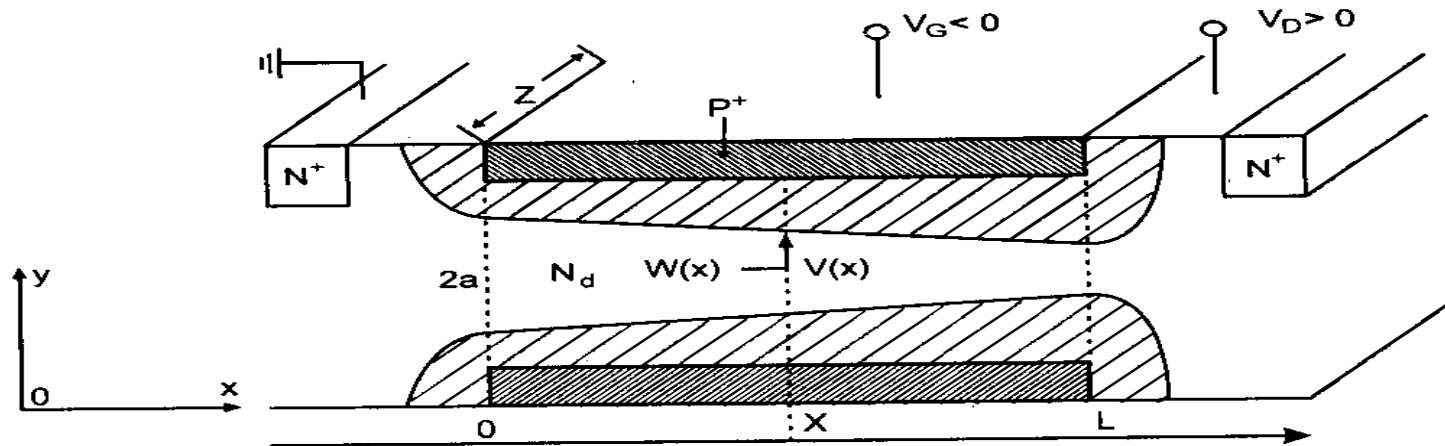
- Đặc trưng cơ bản là FET được điều khiển bằng điện áp nên dòng vào rất nhỏ, công suất đầu vào sẽ rất nhỏ, thích hợp với những tín hiệu vào bé.
- Tổng trở vào của FET có thể đến $1e+9$ Ohm, MOSFET đến $1e+14$ Ohm.



Hình 6.3. Họ đặc trưng của JFET kênh N.
a) lý thuyết; b) thực nghiệm.

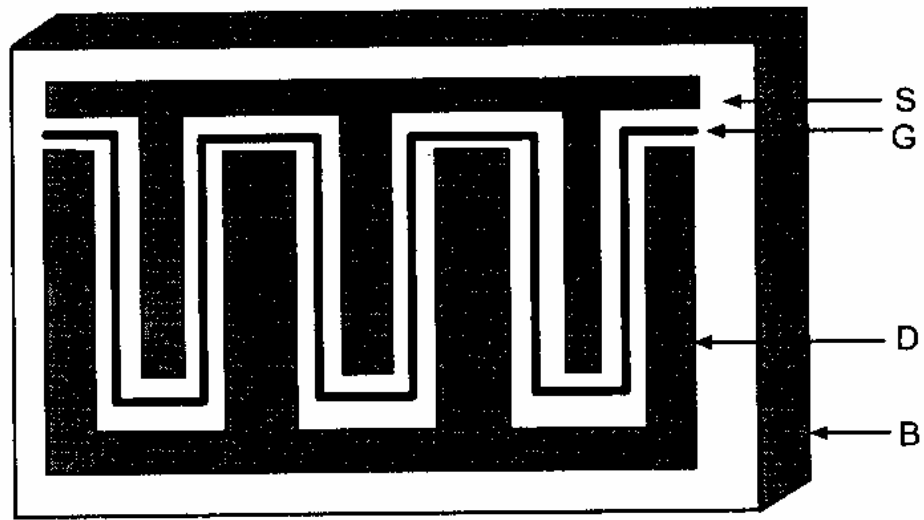
2. Nghiên cứu định lượng

Giả sử JFET kênh N đối xứng (hình 6.4). Để đơn giản mô hình, ta giả thiết:

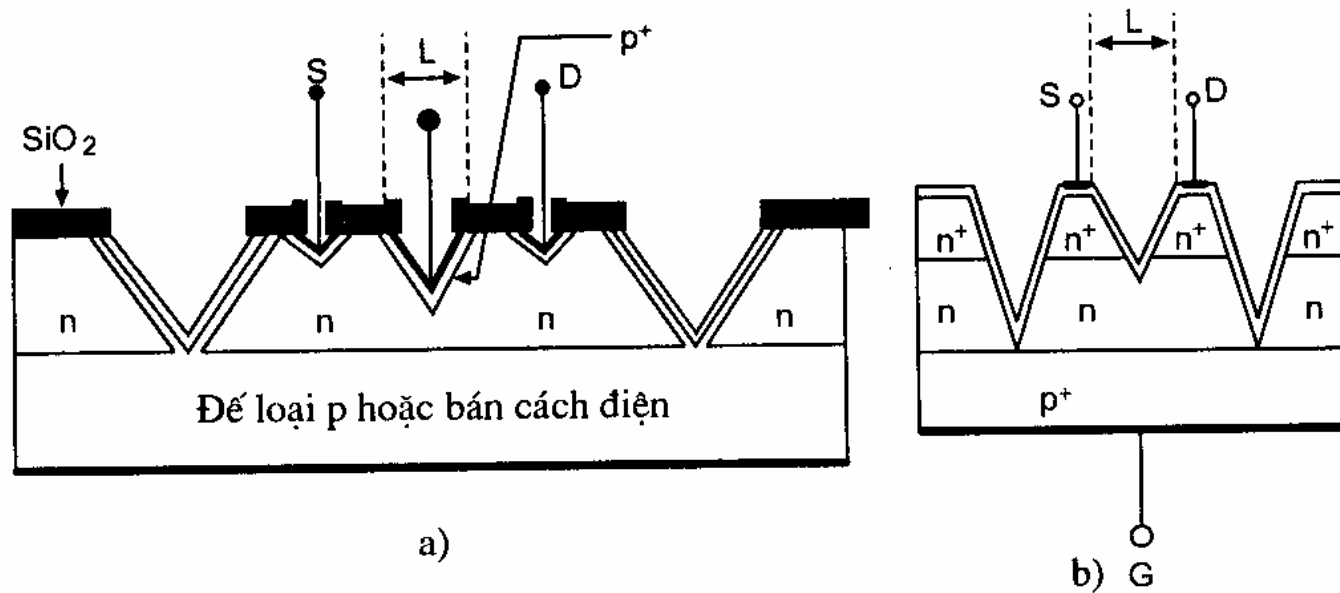


Hình 6.4. Mô hình của vùng DTKG trong JFET.

- * Chiều dài của kênh (L) ít nhất lớn gấp hai lần chiều rộng của nó.
- * Hai cửa giống hệt nhau, dài Z và pha tạp mạnh loại P.
- * Chuyển tiếp cửa/kênh phẳng và nhảy bậc.

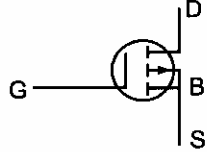
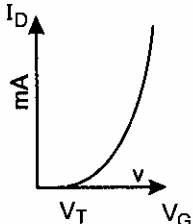
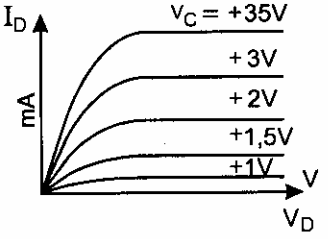
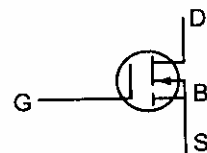
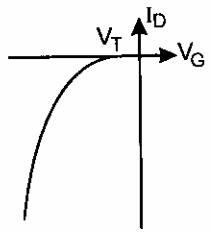
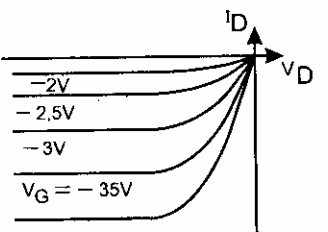
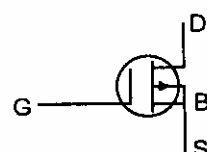
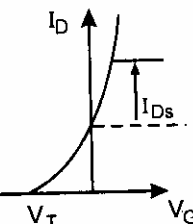
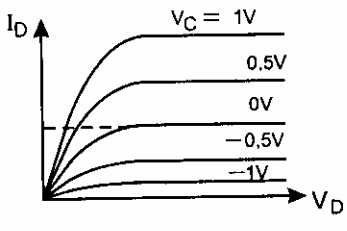
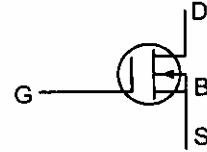
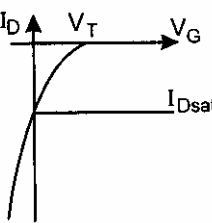
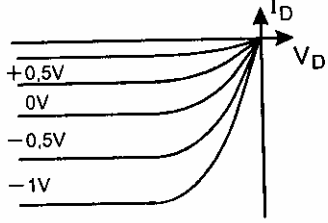


Hình 6.6. Cấu trúc "răng lược" của JFET.



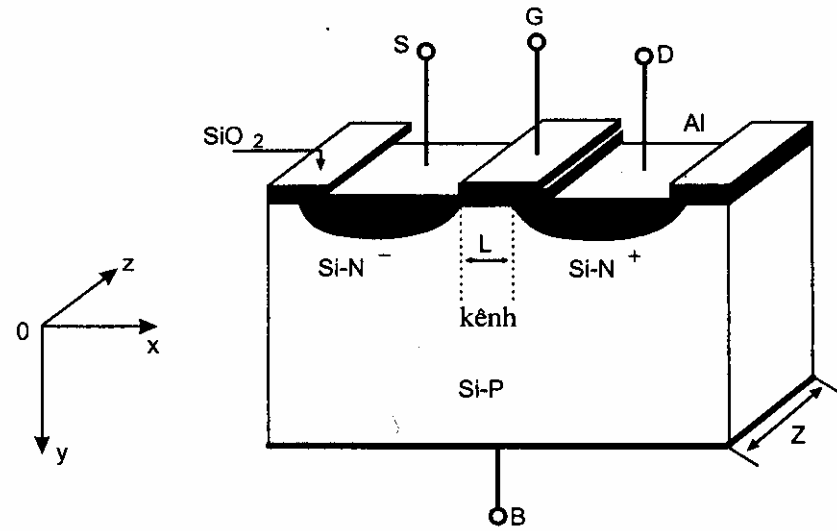
Hình 6.7. Cấu trúc khía chữ V của JFET.

MOSFET – Metal Oxide Semiconductor Field Effect Transistor

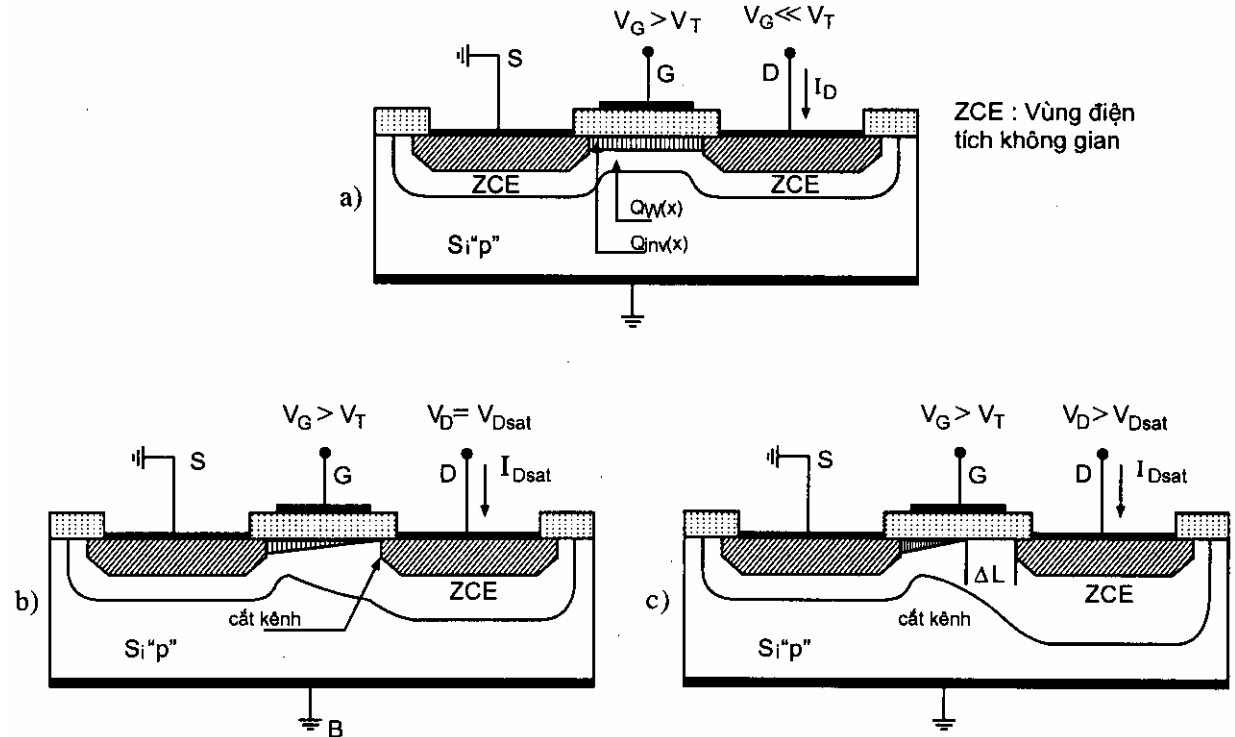
Ký hiệu và phân loại	Đặc trưng $I_D(V_G)$	Đặc trưng $I_D(V_D)$
<p>MOS kênh N làm giàu</p> 		
<p>MOS kênh P làm giàu</p> 		
<p>MOS kênh N làm nghèo</p> 		
<p>MOS kênh P làm nghèo</p> 		

Hình 6.9. Ký hiệu và đặc trưng của các loại MOS.

MOSFET – Metal Oxide Semiconductor Field Effect Transistor



Hình 6.10. Cấu tạo của một MOS kênh N làm giàu.



Hình 6.11. Nguyên tắc hoạt động của MOS kênh N.

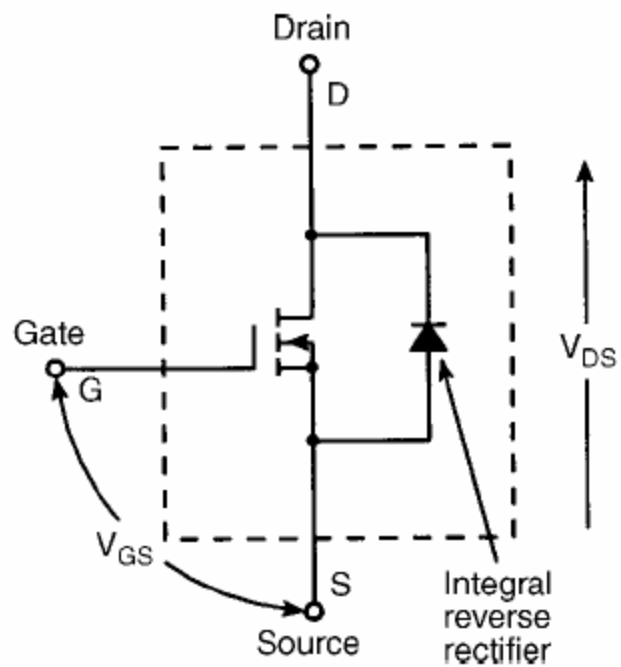


FIGURE 1.5 Power MOSFET circuit symbol. (From Bose, B.K., *Modern Power Electronics: Evaluation, Technology, and Applications*, p. 7. © 1992 IEEE. With permission.)

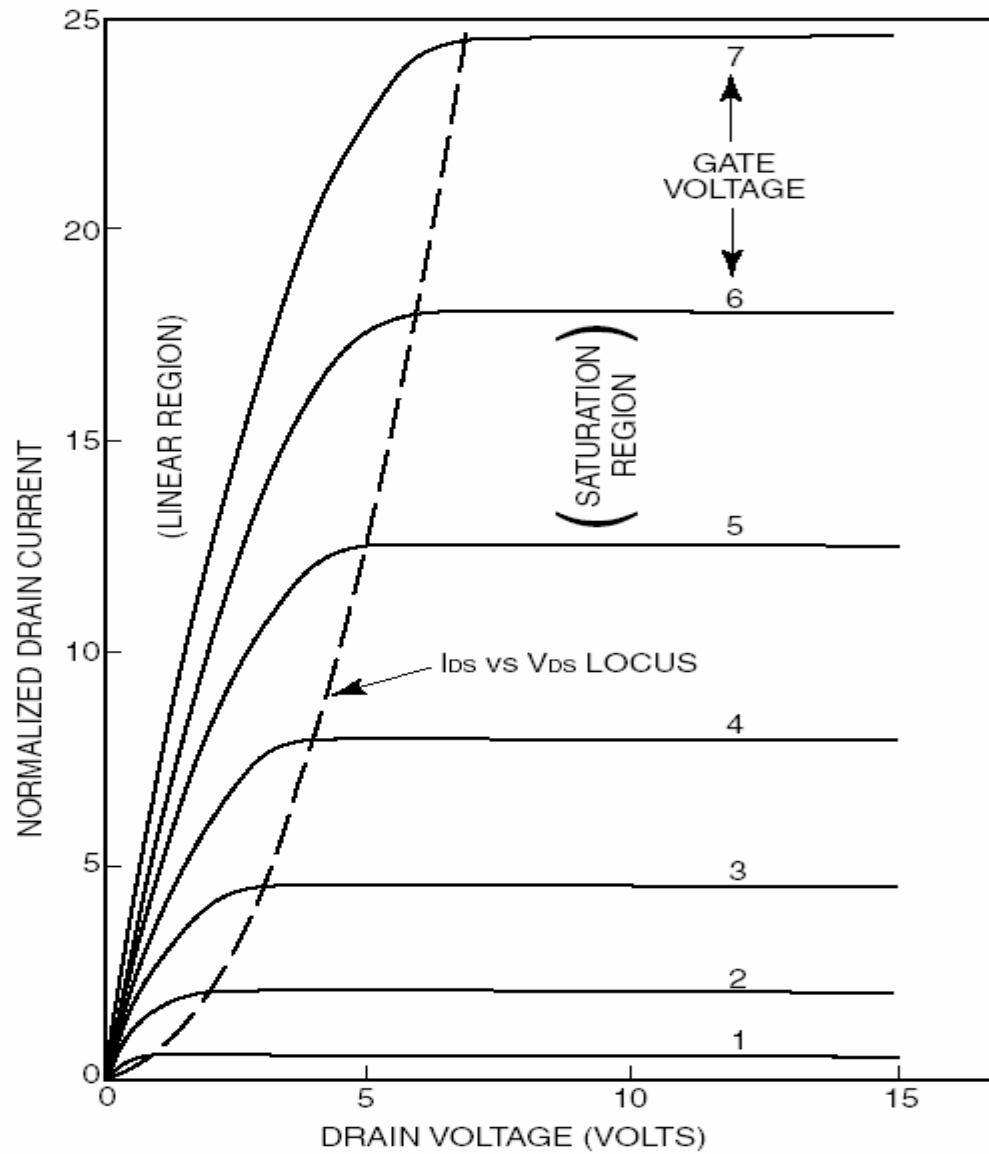


FIGURE 1.59 Current-voltage characteristics of a power MOSFET.

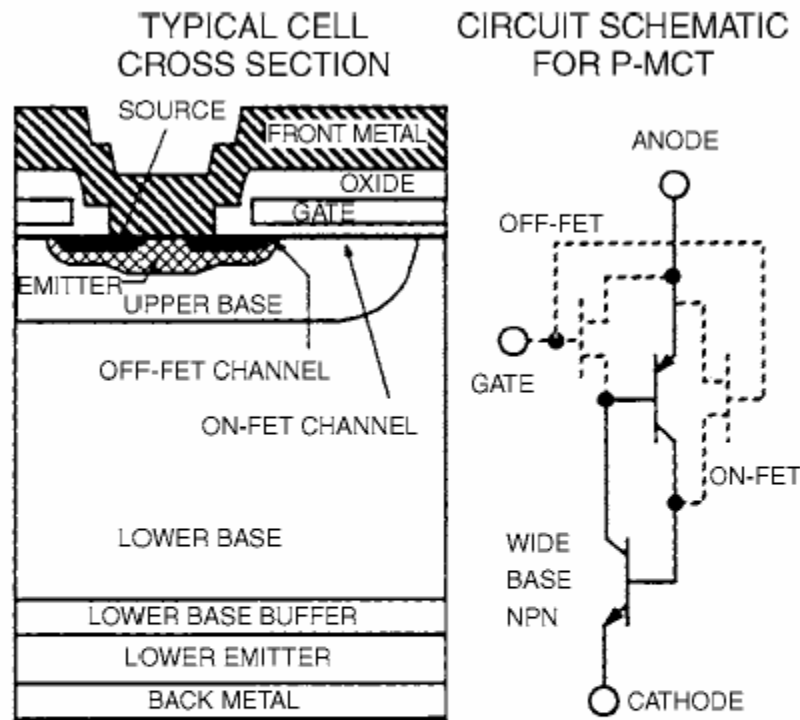
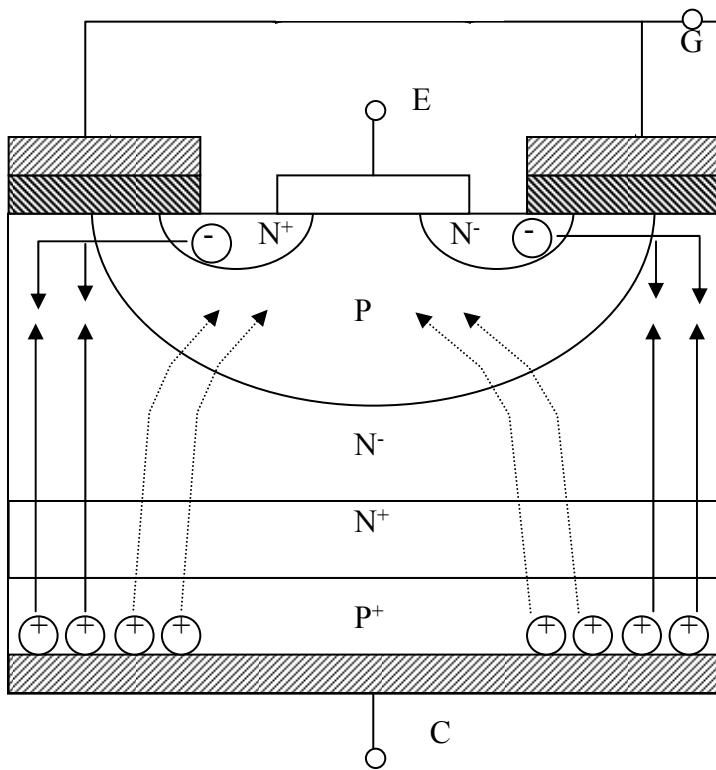


FIGURE 1.7 Typical cell cross section and circuit schematic for P-MCT. (From Harris Semiconductor, *User's Guide of MOS Controlled Thyristor*. With permission.)

MOS-Controlled Thyristor (MCT)

The MCT is a new type of power semiconductor device that combines the capabilities of thyristor voltage and current with MOS gated turn-on and turn-off. It is a high-power, high-frequency, low-conduction drop and a rugged device, which is more likely to be used in the future for medium and high power applications. A cross-sectional structure of a *p*-type MCT with its circuit schematic is shown in Fig. 1.7. The MCT has a thyristor type structure with three junctions and *pnpn* layers between the anode and cathode. In a practical MCT, about 100,000 cells similar to the one shown are paralleled to achieve the desired current rating. MCT is turned on by a negative voltage pulse at the gate with respect to the anode, and is turned off by a positive voltage pulse.

The MCT was announced by the General Electric R&D Center on November 30, 1988. Harris Semiconductor Corporation has developed two generations of *p*-MCTs. Gen-1 *p*-MCTs are available at 65 A/1000 V and 75 A/600 V with peak controllable current of 120 A. Gen-2 *p*-MCTs are being developed at similar current and voltage ratings, with much improved turn-on capability and switching speed. The reason for developing a *p*-MCT is the fact that the current density that can be turned off is two or three times higher than that of an *n*-MCT; but *n*-MCTs are the ones needed for many practical applications.



VIII. GIỚI THIỆU IGBT:

(Insulated gate bipolar tranzitor):

Là loại Tranzitor lưỡng cực có cực điều khiển cách ly. Nó kết hợp hai ưu điểm của Tranzitor bipolar và MOSFET là chịu được dòng lớn và điều khiển bằng điện áp như MOSFET.

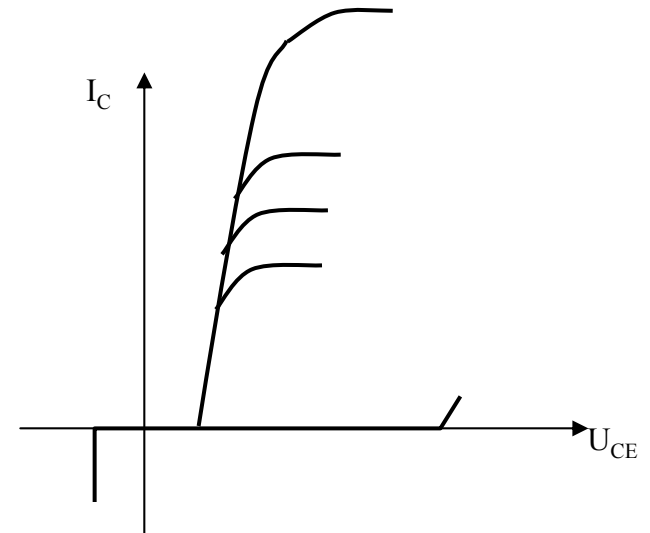
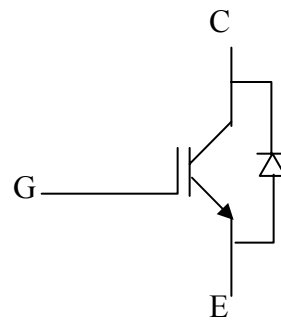




FIGURE 1.89 Photograph of a 1200-A, 3300-V IGBT module in which 24 1-cm² IGBT dies are paralleled together by wire bonds.

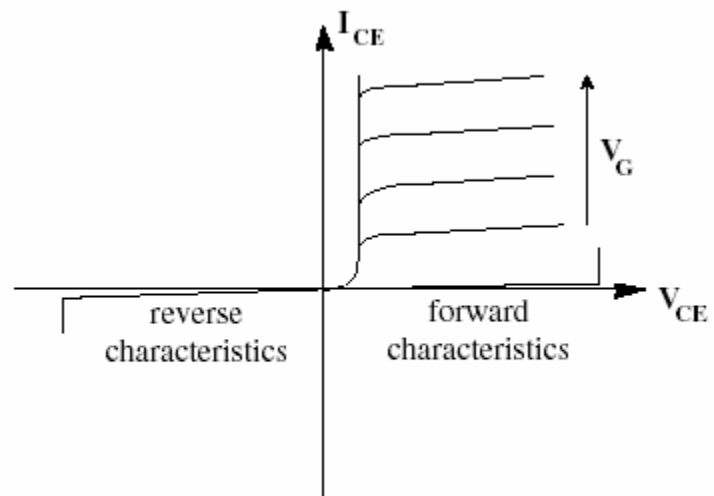


FIGURE 1.90 Output characteristics of the IGBT.

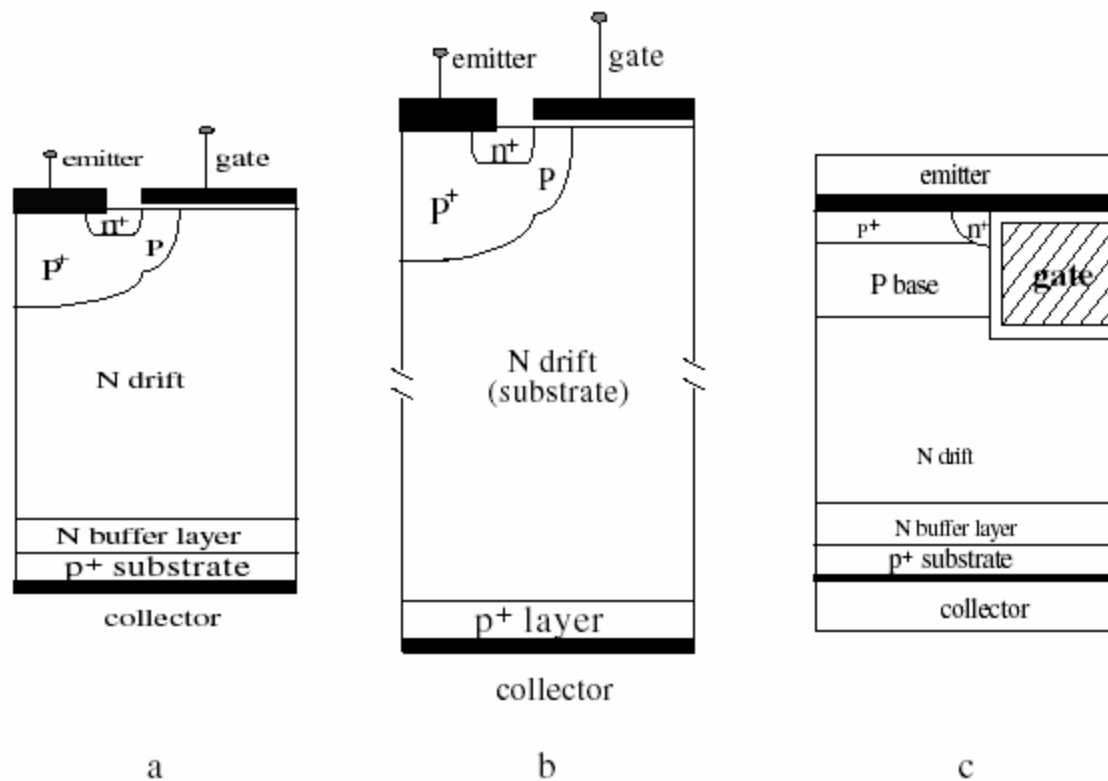


FIGURE 1.91 (a) PT IGBT structure, (b) NPT IGBT structure, and (c) UMOS gate PT IGBT structure.

- Trên hình vẽ thể hiện loại IGBT kênh N, tất cả những mô tả ở đây, được thể hiện cho kênh N nhưng loại IGBT kênh P cũng được phân tích theo nguyên lý tương tự.
- Cấu tạo của IGBT rất giống với Transistor MOSFET khuếch tán, nó có đặc điểm là có vùng khuếch tán kém, một trong vùng P và một trong vùng N.
- Tiếp giáp phân cực ngược có thể được tạo ra dưới cực cửa bằng cách đưa điện áp tương ứng vào cực cửa giống như đối với MOSFET. Sự khác nhau chính là việc dùng một lớp bán dẫn P⁺ cho cực máng kết quả của sự thay đổi này là kiểu transistor lưỡng cực tức là việc phun các lỗ tử vùng bán dẫn P vào vùng bán dẫn N.

□ ***b. Hoạt động chung:***

- IGBT thường được điều khiển ở trạng thái ON/OFF giống như MOSFET bằng cách đặt điện áp lên cực của VG (do vùng tuyến tính nhỏ nên dùng kiểu ON/OFF).
- Nếu điện áp đưa vào cực của so với Emitơ nhỏ hơn điện áp ngưỡng V_{th} thì không tạo ra được vùng tiếp giáp ngược như MOSFET. Cho nên thiết bị ở trạng thái OFF trong trường hợp này một điện áp phân cực thuận sẽ đặt lên tiếp giáp ngược J2, lúc này chỉ dòng điện rò chảy qua tiếp giáp có trị số rất nhỏ.

- Điện áp đánh thủng theo chiều thuận bằng điện áp đánh thủng của tiếp giáp này, đây là một tham số rất quan trọng. Bởi vì trong thực tế các thiết bị công suất này sử dụng điện áp và dòng điện khá cao, điện áp đánh thủng của tiếp giáp một mặt nó phụ thuộc vào lớp bán dẫn có nồng độ tạp chất nhỏ (N-) gọi là lớp N-.
- Đây là nguyên nhân làm cho lớp tạp chất nồng độ thấp mở rộng ra và do vậy trong vùng nghèo điện tích này sẽ có điện trường cực đại.

□ Trong vùng này mật độ tạp chất của lớp N- phải ít hơn nhiều so với lớp P kế cận, cấu tạo như vậy nó cho phép thiết bị có thể chịu được điện áp đánh thủng lên 600V. Lớp đệm N+ có tác dụng tạo sự khuếch tán dễ dàng qua tiếp giáp J2 cho các hạt dẫn đến collector P của Transitor lưỡng cực. Tạp chất của lớp này sẽ suy giảm rất mạnh hình thành nên điện dung tiếp giáp. Điện dung này phụ thuộc vào điện áp đánh thủng của tiếp giáp J3 là tiếp giáp phân cực ngược khi chịu điện áp ngược, tác dụng của vùng đệm này là để làm mỏng bớt vùng N . Do đó làm cho IGBT khóa (mở) dễ dàng hơn.

- Trạng thái làm việc ON:
- Khi ta đặt lên một điện áp VG lớn hơn điện áp ngưỡng VTH nó sẽ làm cho vùng phân cực ngược ở dưới cực cửa, hình thành lên một kênh liên kết giữa nguồn tới vùng N (là tiếp giáp J2), các điện tử sẽ được chảy vào từ nguồn vào vùng này ngay thời điểm tiếp xúc J3 được phân cực thuận. Các lỗ trống được chảy vào vùng nghèo điện tích N- (J2).

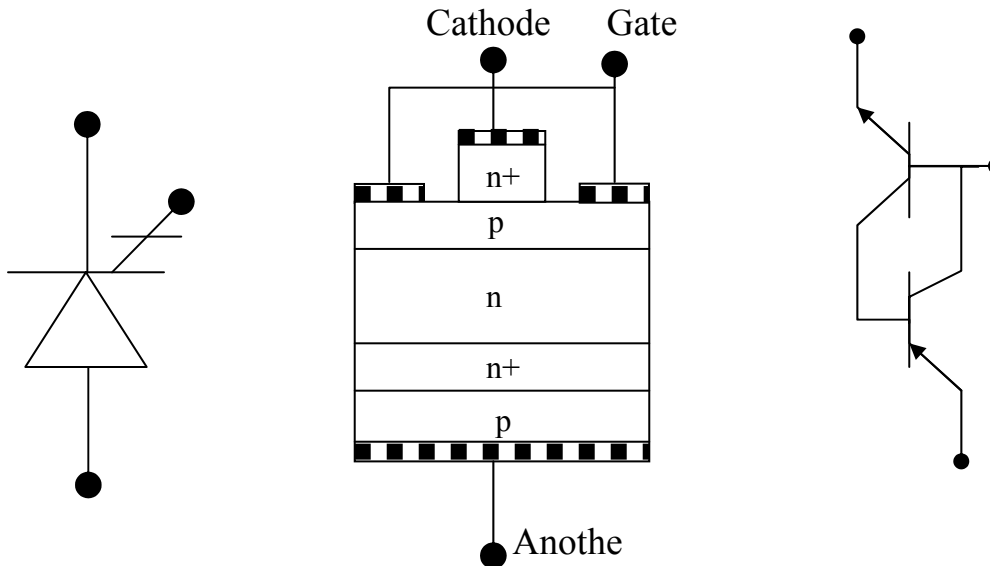
□ Sự chảy vào các hạt dẫn này làm thay đổi độ lớn của vùng nghèo điện tích, trong đó cả mật độ điện tử và lỗ trống sẽ lớn hơn mật độ ban đầu trong lớp N⁻ , điều này sẽ làm cho IGBT chuyển sang trạng thái ON, bởi vì điện trở của vùng N⁻ giảm xuống rất nhanh, một số lỗ trống chảy vào sẽ được kết hợp với điện tử trong vùng N⁻ trở thành những phân tử trung hòa tức thời, rồi tiếp tục khuếch tán đến vùng P (colector).

□ Hoạt động của IGBT có thể được mô tả tương tự như Transistor PNP. Trong đó dòng điện bazơ được cung cấp dòng của MOSFET thông qua kênh và mạch tương đương của thiết bị này được mô tả trong hình (a), hình (b) mô tả một mạch tương đương đầy đủ gồm một Transistor NPN nối song song thể hiện được nguồn kiểu MOSFET N+ nguồn P và vùng dẫn N- nó đồng thời thể hiện cả điện trở của lớp P. Nếu dòng điện đi qua điện trở này đủ lớn nó làm giảm điện áp rơi trên tiếp giáp phân cực thuận bởi vùng N+ được kích hoạt, do đó nó có thể được xem như sơ đồ tương đương một Transistor khi cực điều khiển (G) bị mất điện áp, các điện tử trong lớp N+ sẽ không chảy vào lớp P nữa và IGBT chuyển qua trạng thái khóa.

GTO – Gate Turn-off Thyristor

Gate Anode

Về cơ bản, GTO cũng giống như Thyristor thông thường, nhưng nó có thêm một bộ phận để khóa (Turn-off) khi đã mở.



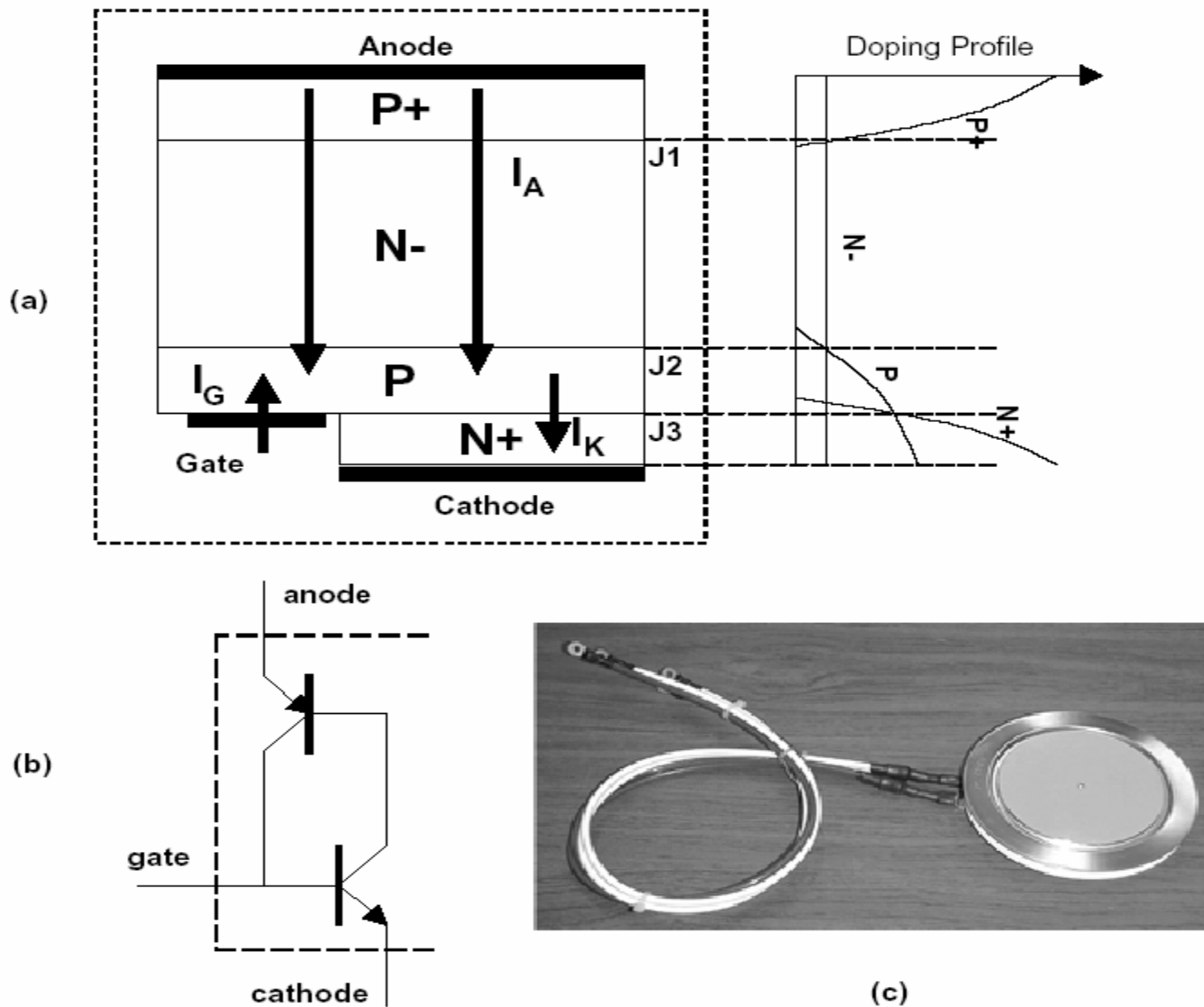


FIGURE 1.75 (a) GTO cell structure and its doping profile; (b) The two-transistor GTO model; (c) a photograph of a 4-in. GTO along with its gate lead.

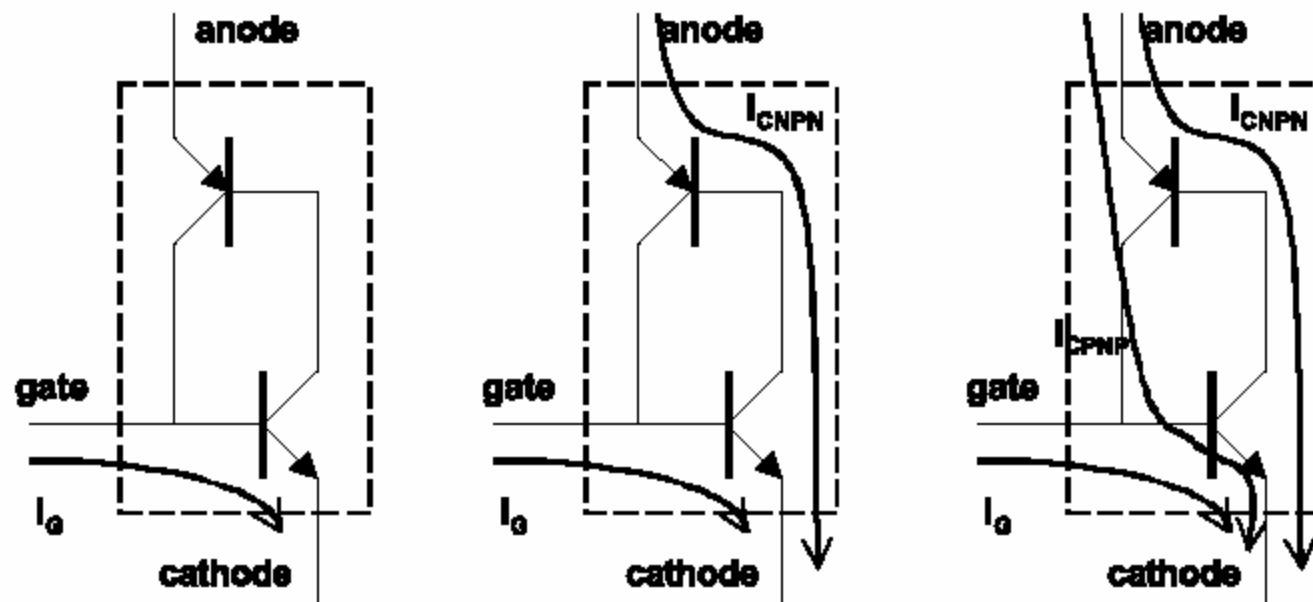


FIGURE 1.76 Turn-on and current-sustaining process in a GTO.

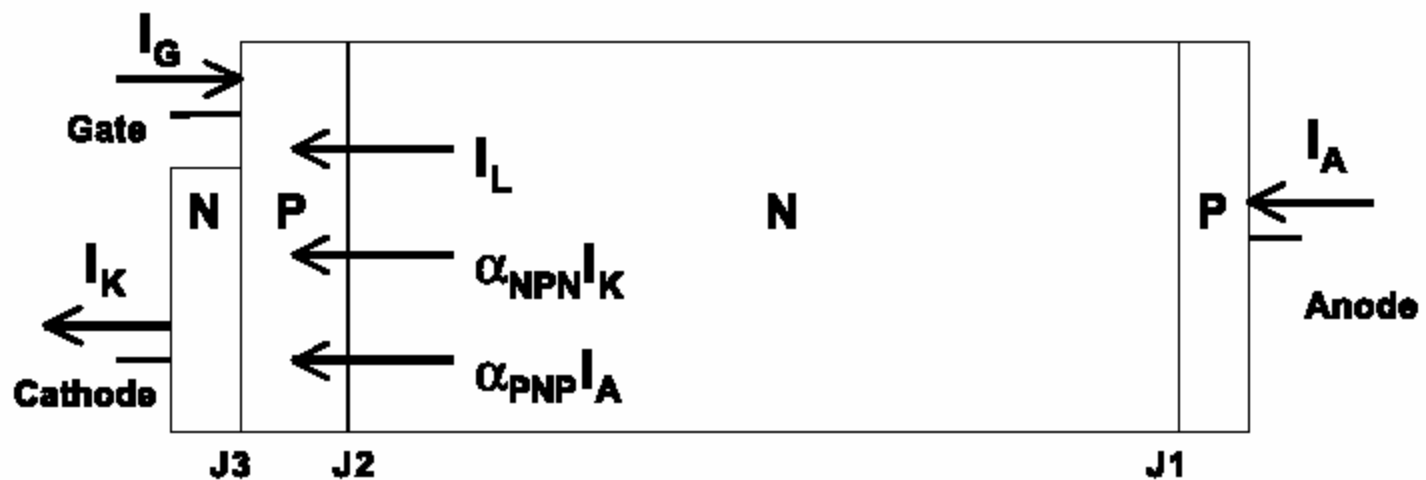
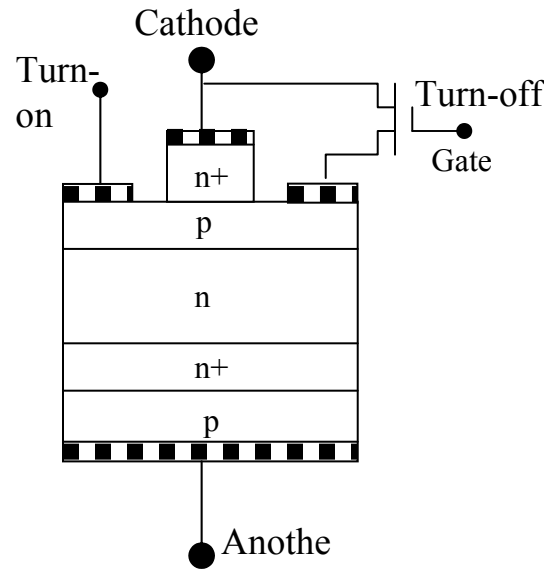


FIGURE 1.77 Current flow in a GTO with gate drive current.

Như sơ đồ cấu tạo và sơ đồ tương đương, để khóa van, người ta cấp một dòng điện ngược vào Transistor npn trên từ cathode, khi đó npn sẽ bị khóa dẫn đến transistor phía dưới cũng bị khóa. Tuy nhiên, đặc điểm loại van này là dòng khóa khá lớn, nếu với van 1000A, cần xung dòng để mở từ 3-5% I_{dm} , khoảng 30A và kéo dài trong $10\mu s$, thì xung dòng khóa phải 30% (300A) và kéo dài 20-50 μs , biên độ xung áp khóa từ 10-20V. Mặc dù vậy, năng lượng cần cho quá trình khóa cũng không phải là quá lớn.

MTO – MOS Turn-off Thyristor

MTO do tập đoàn SPCO chế tạo. Nó kết hợp khéo léo giữa GTO và MOSFET, mục đích là để hạn chế năng lượng phun vào cực điều khiển và hạn chế tốc độ gia tăng dòng điện.

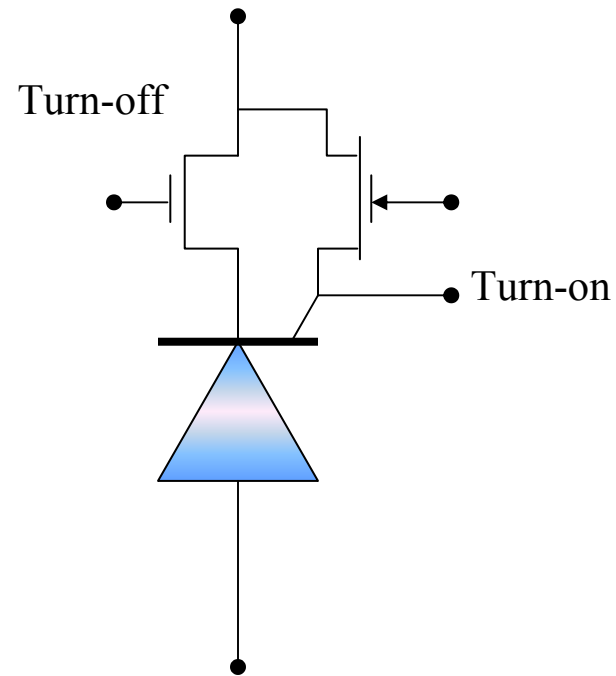
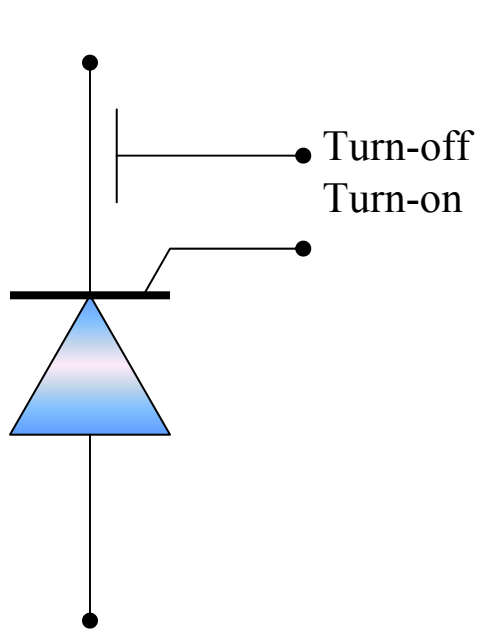


- Nguyên lý cấu tạo như hình vẽ. Cấu trúc MOSFET cho phép tăng dòng điện khóa mà không bị vướng vào cực điều khiển mở. Loại van này có thể chịu đựng điện áp lên đến 10kV và dòng điện đến 4000A.

ETO – EMITTER TURN-OFF

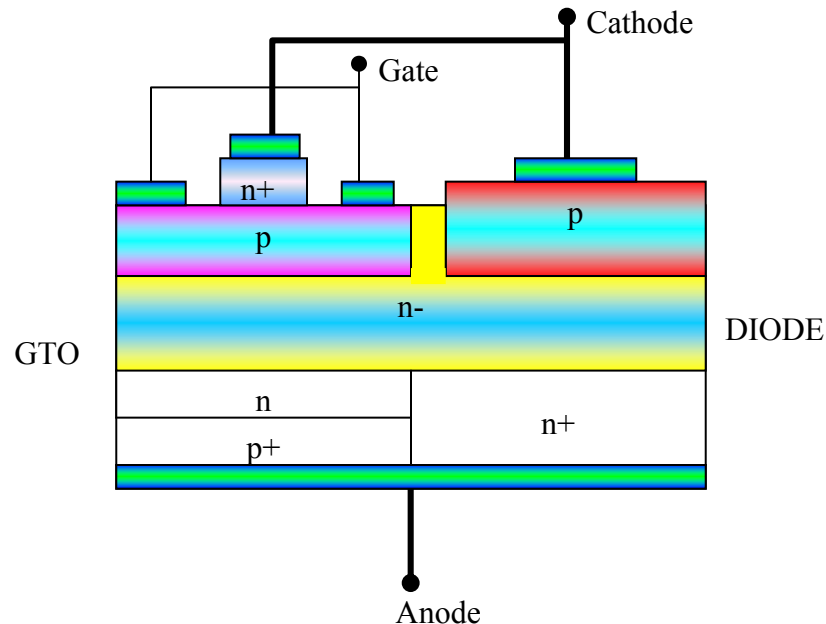
Cũng như MTO, ETO là một dạng biến thể khác của thyristor và transistor, nghĩa là gồm GTO và MOSFET.

Turn-on Turn-on Turn-off



INTERGRATED GATE-COMMUTATED THYRISTOR (GCT VÀ IGCT)

Đây là loại linh kiện có tốc độ chuyển mạch nhanh và dòng xung lớn, như dòng làm việc. linh kiện này có thể đẩy tất cả dòng từ cathode đến cực cửa trong $1 \mu\text{s}$ để khóa hoàn toàn van. Cấu tạo nguyên lí như hình vẽ. IGCT có khác một chút là có nhiều lớp mạch in của cực cửa hơn. Cả hai loại đều có diode ngược. Cấu trúc này cho phép tốc độ tăng dòng cửa đến $4\text{kA}/\mu\text{s}$ với điện áp K-G là 20V . Trong $1 \mu\text{s}$ transistor phía trên của GTO tắt và pnp phía dưới sẽ tắt vì chân B hở.



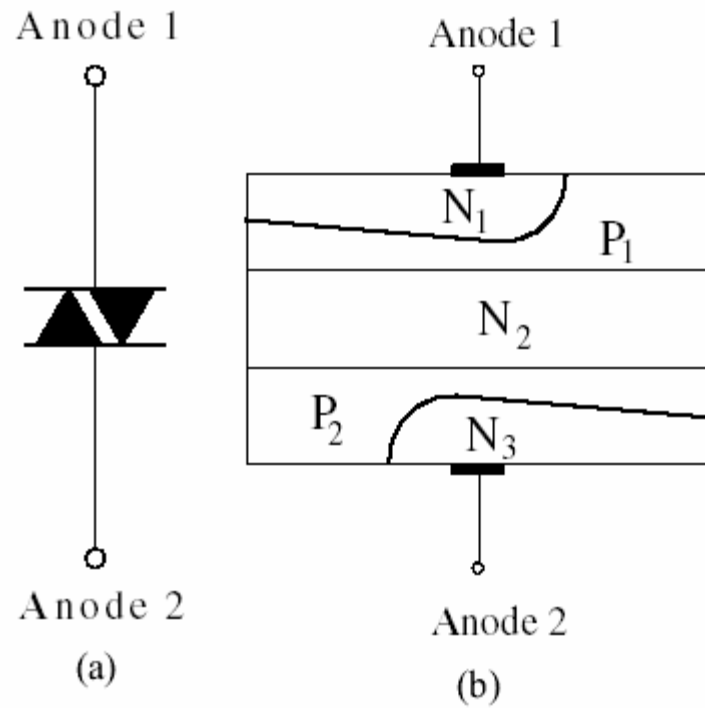


FIGURE 1.24 (a) The DIAC symbol; (b) the DIAC structure.

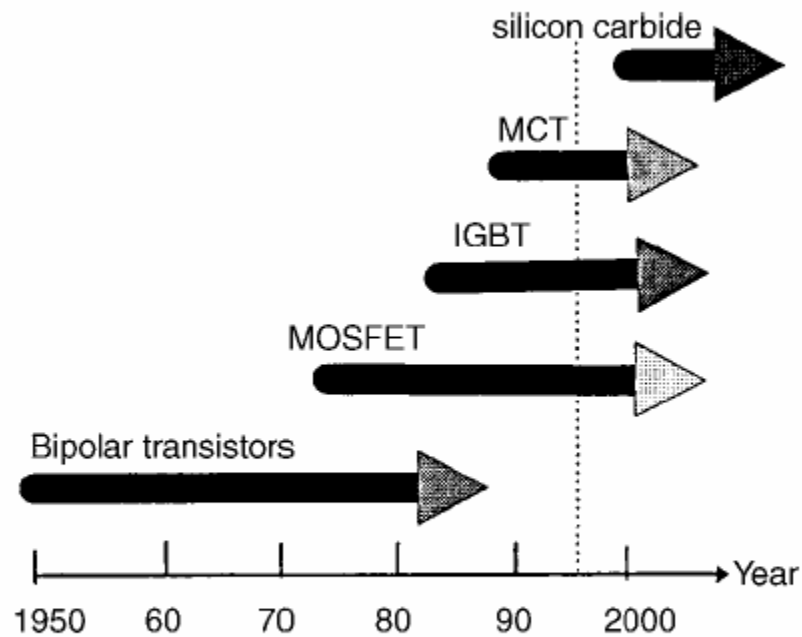
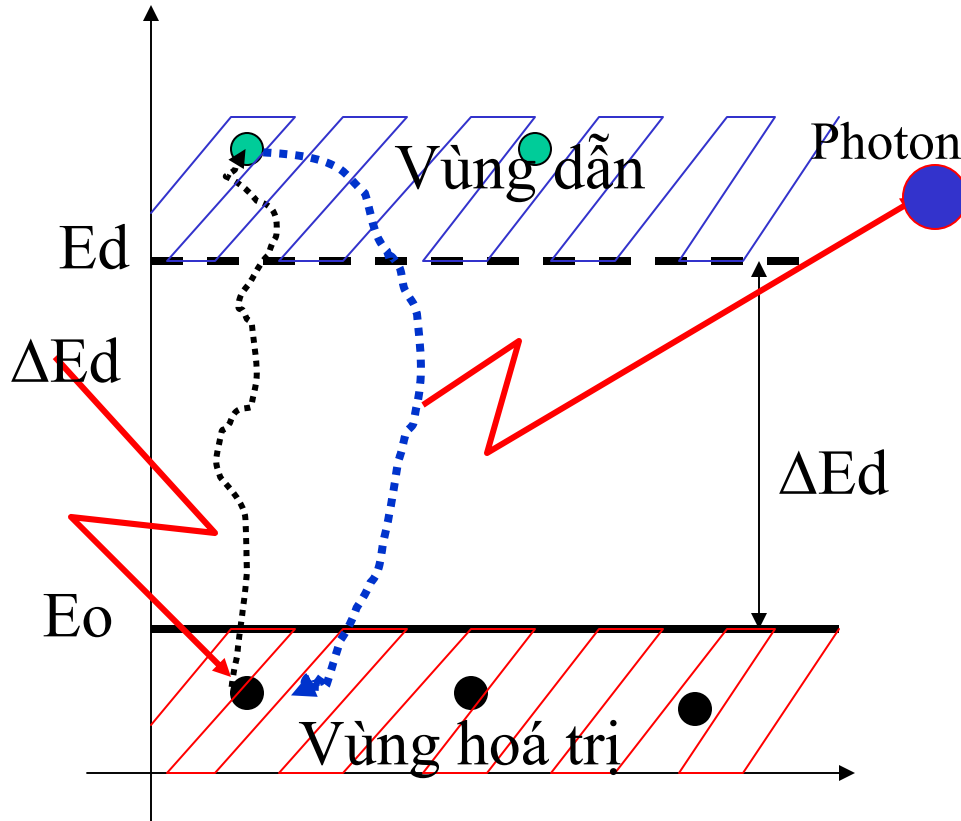


FIGURE 1.8 Current and future power semiconductor devices development direction. (From Huang, A.Q., Recent developments of power semiconductor devices, *VPEC Seminar Proceedings*, pp. 1–9. With permission.)

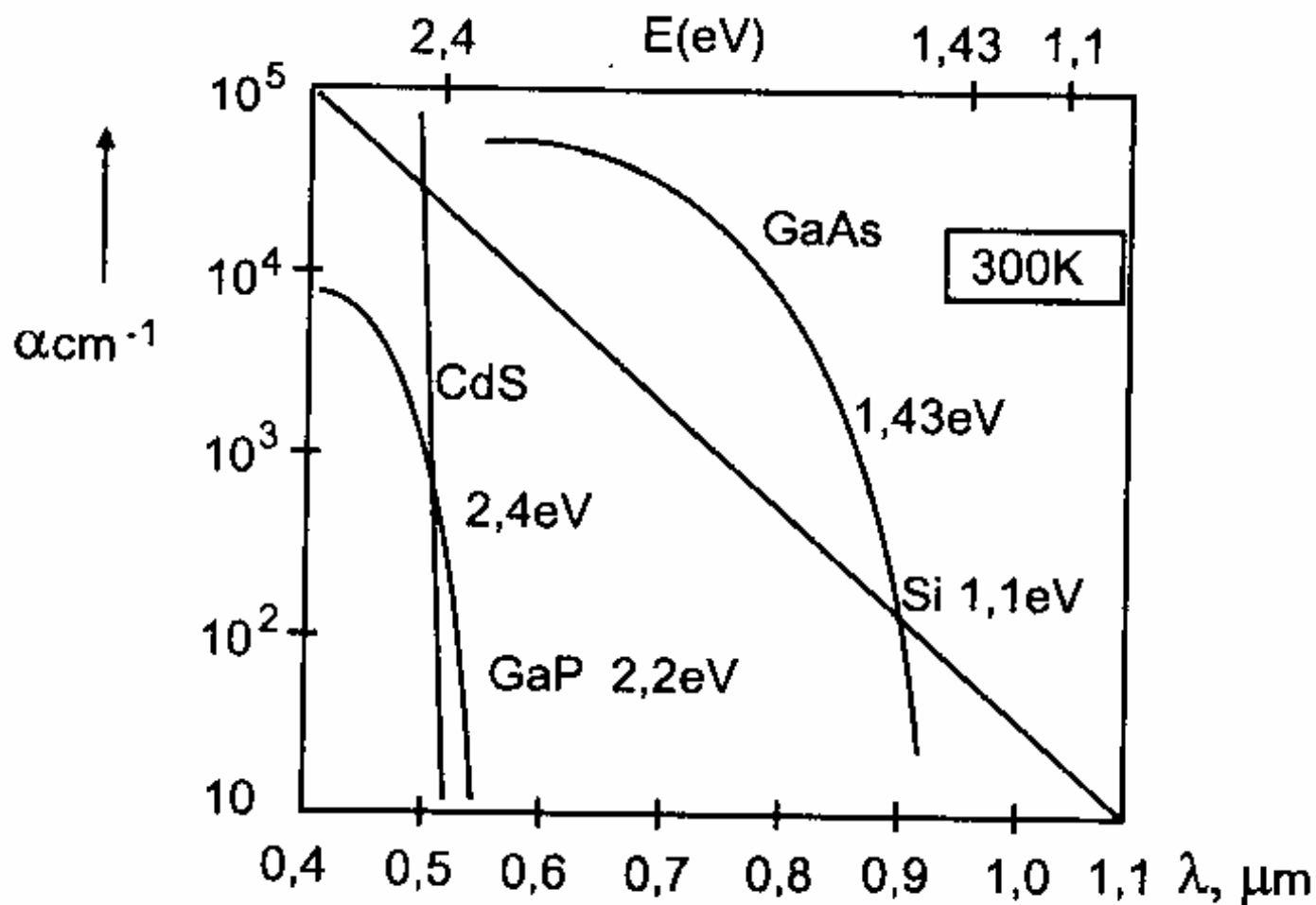
Linh kiện quang điện tử

- Linh kiện phát quang: dựa trên nguyên lí: hạt dẫn khi có điện trường kích thích sẽ đẩy điện tử lên mức cao với thời gian sống ngắn, khi quay trở về mức cũ, điện tử sẽ trả ra năng lượng đã kích thích dưới dạng photon.
- Linh kiện thu quang: dựa trên nguyên lí: hạt dẫn khi có ánh sáng chiếu vào sẽ tạo ra điện tích khuếch tán, do đó sẽ làm thay đổi điện trở bán dẫn hoặc tạo điện áp hai đầu tiếp giáp p-n.
- Màu sắc phụ thuộc vào bản chất nguyên tử tạp chất
- Các linh kiện phát: LED(Light Emitter Diode). LCD(Liquid Crystal Display)
- Các linh kiện thu: photodiode, phototranzitor
- Linh kiện phối hợp: optocoupler

Linh kiện phát quang – photoemettor

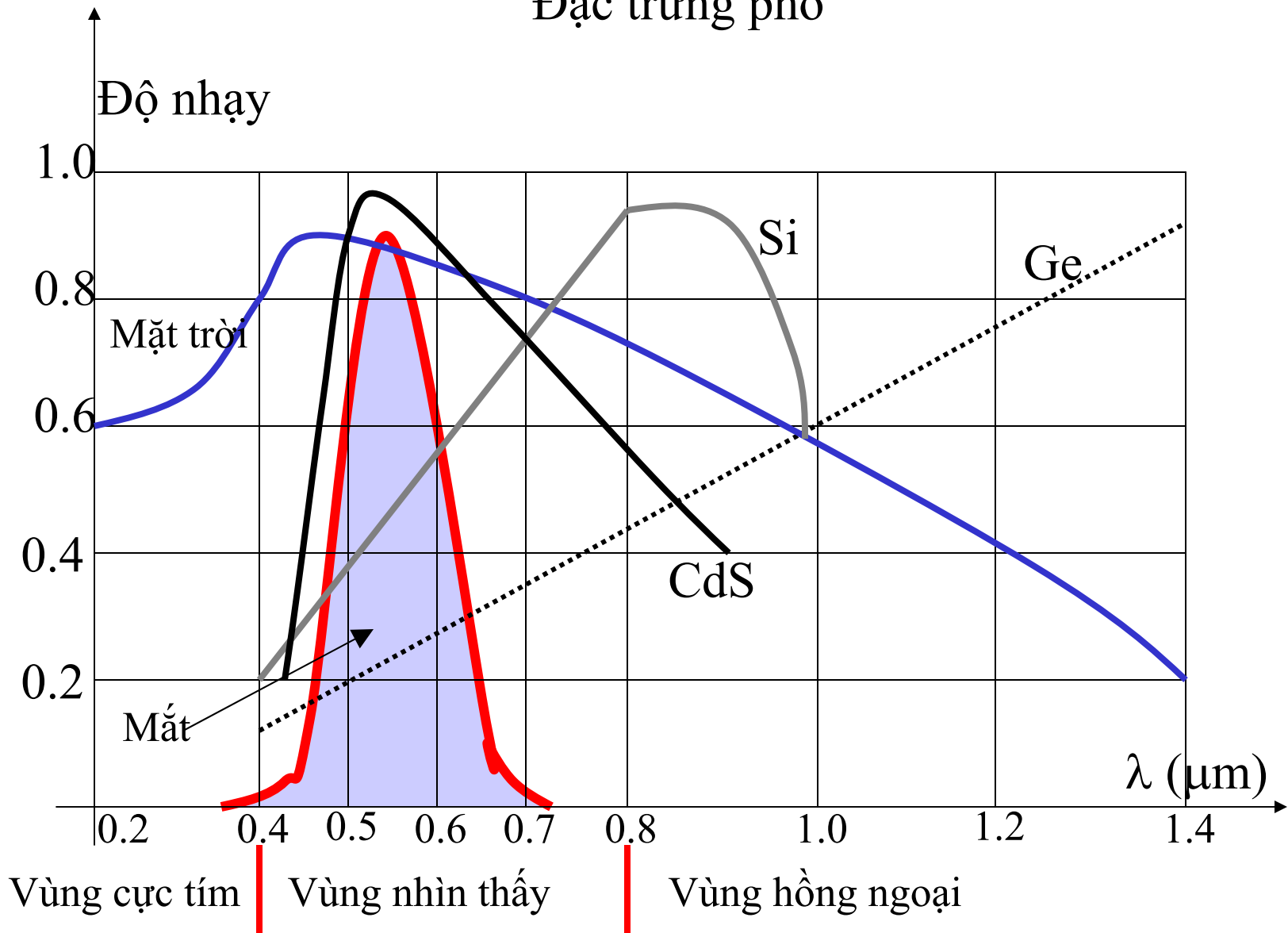


- Hiện tượng này xảy ra với một số loại nguyên tử dễ bị quang kích thích ở điều kiện thường. Nhất là kim loại kiềm. Vật liệu bán dẫn khó hơn nên cần phải dùng liên kết p-n yếu.



Hình 7.3. Hệ số hấp thụ tia sáng của một số vật liệu.

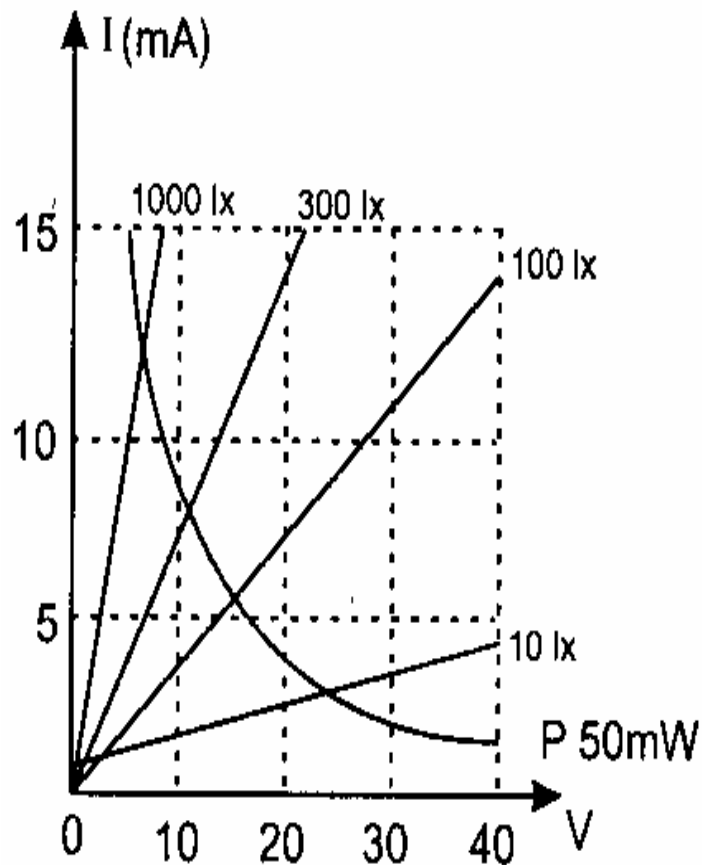
Đặc trưng phổ



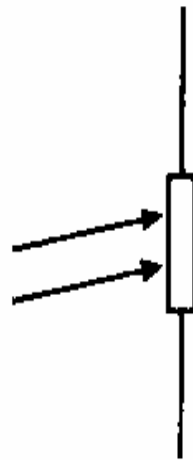
- Một loại vật liệu bán dẫn chỉ có thể hấp thụ hoặc phát xạ một số tia sáng xác định, được gọi là đặc trưng phổ.

Sự hấp thụ quang học

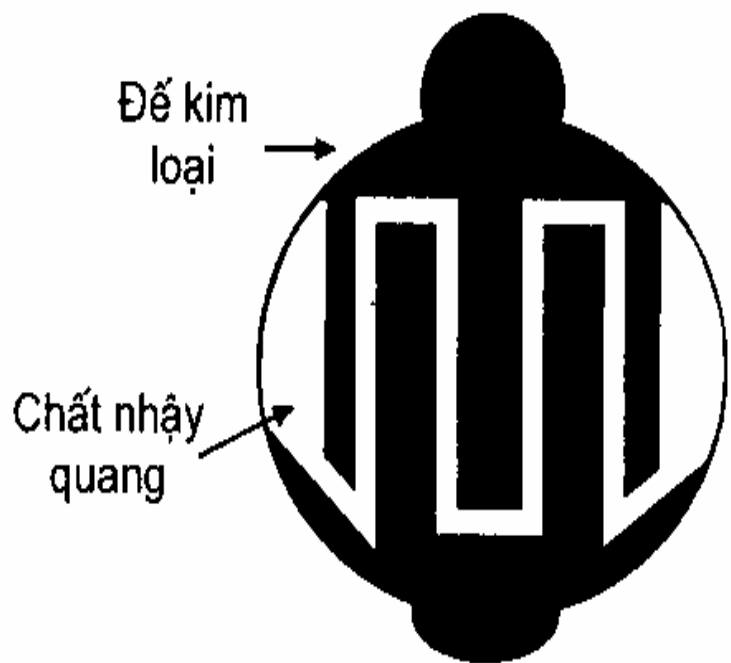
- Gọi thông lượng $P_i(E)$, năng lượng E , hệ số phản xạ $R(E)$
- $P_t(E) = P_i(E) [1-R(E)]$
- Hệ số hấp thụ a của vật liệu bán dẫn $a = (1/dx) [dP(E)/P(E)]$
- Do đó: $P(E,x) = P_t(E) \exp(-ax)$
- $P(E,x) = P_i(E) [1-R(E)] \exp(-a(E)x)$
- Hệ số phản xạ $R(E)$ phụ thuộc vào bản chất bán dẫn và điều kiện bề mặt, giá trị của nó chủ yếu phụ thuộc góc đến của tia tới, sự phản xạ nhỏ nhất khi tia tới vuông góc bề mặt bán dẫn.
- $R(E) = [(n-1)^2 + (ga/4\pi)^2] / [(n+1)^2 + (ga/4\pi)^2]$
- với $n = n_2/n_1$; n_1 là chiết suất không khí, n_2 là chiết suất chất bán dẫn. a là hệ số hấp thụ, g là bước sóng tia tới.



a) Đặc trưng I(V)



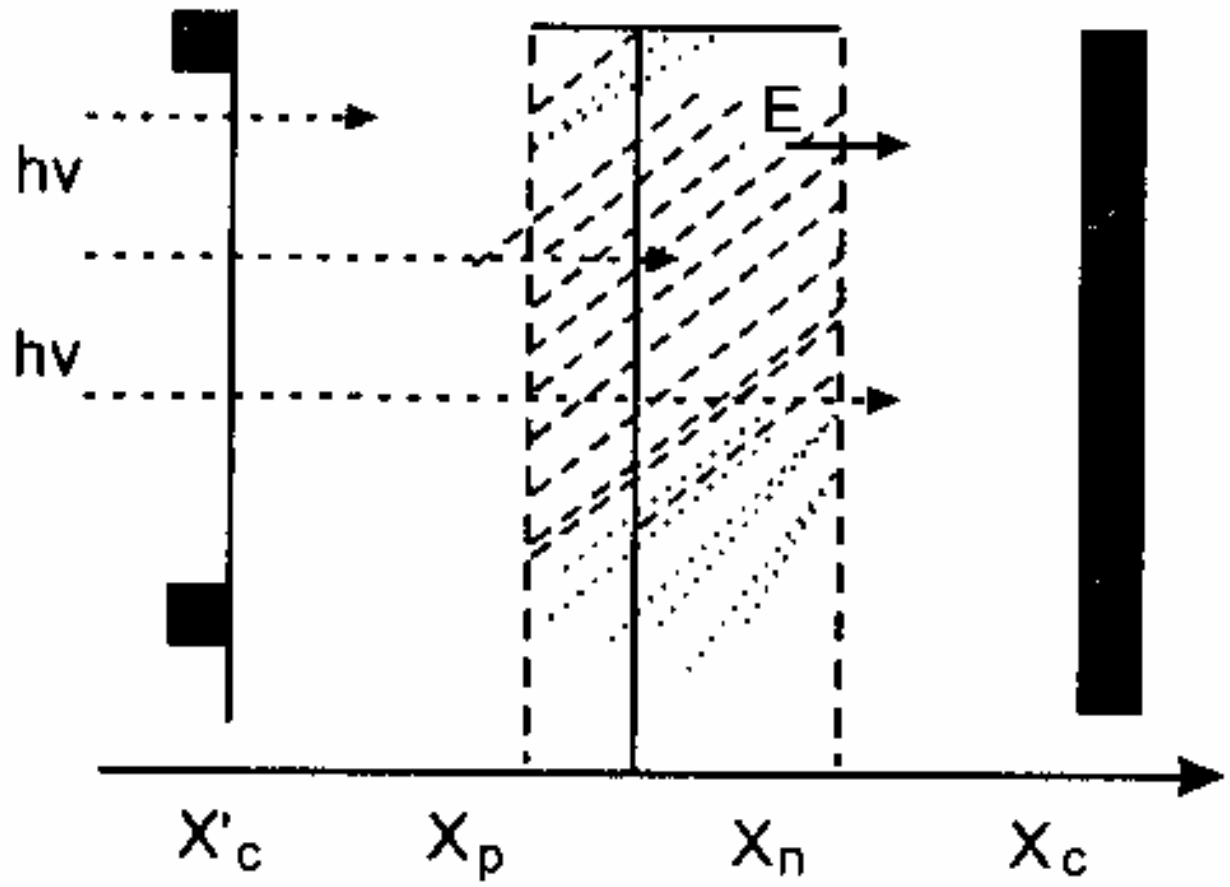
b) Ký hiệu



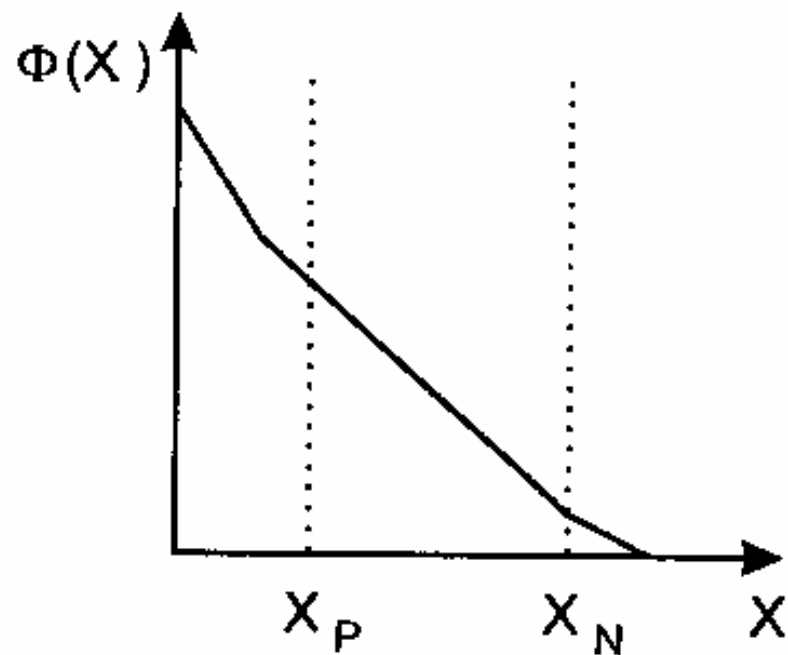
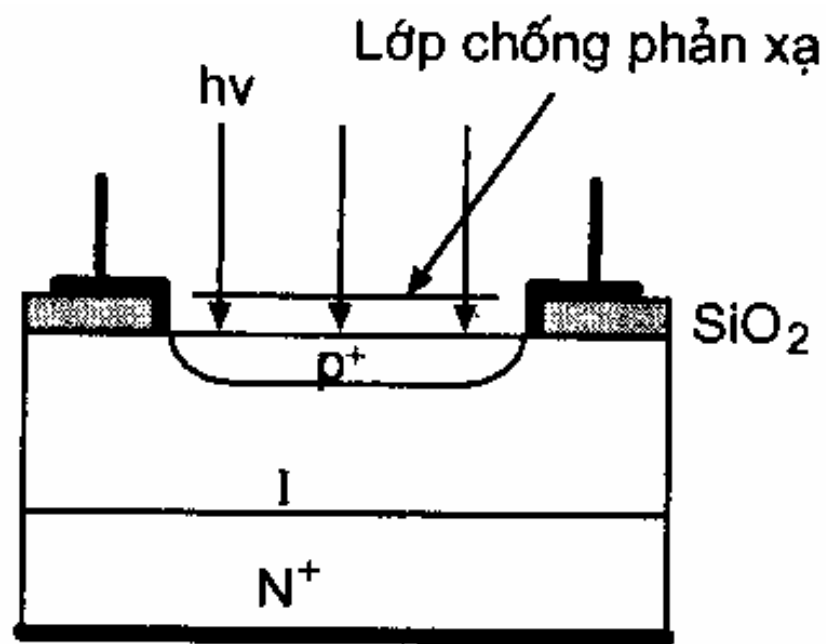
c) Cấu tạo

Hình 7.5. Các đặc trưng của một quang dẫn.

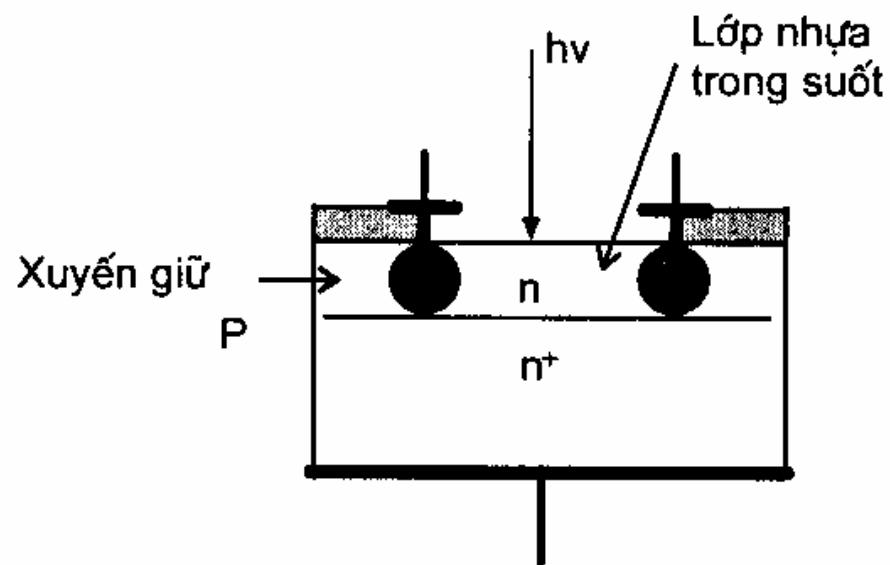
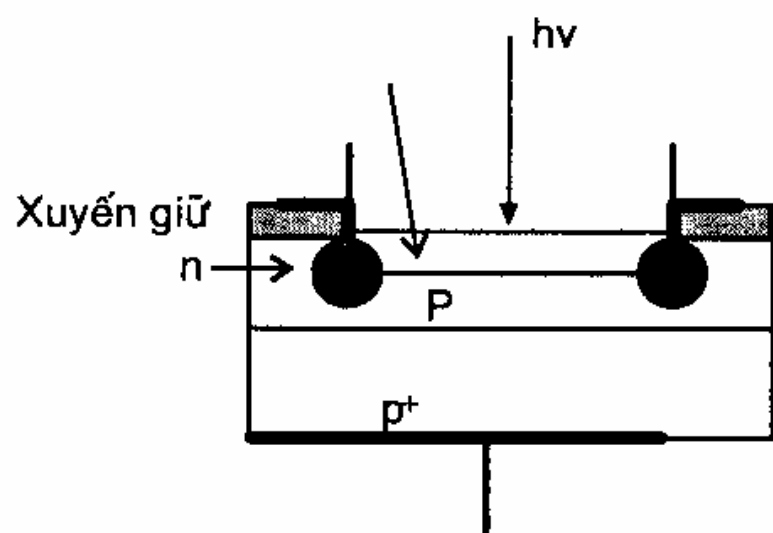
Tiếp xúc ohmic Vùng DTKG Tiếp xúc ohmic



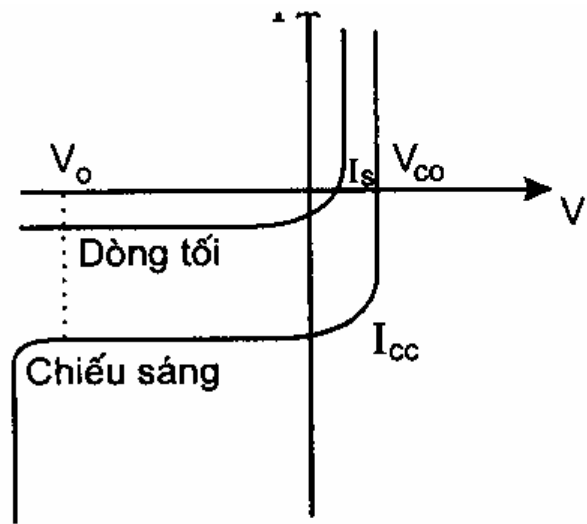
Hình 7.6. Sự phát sinh hạt tải trong photô - điốt.



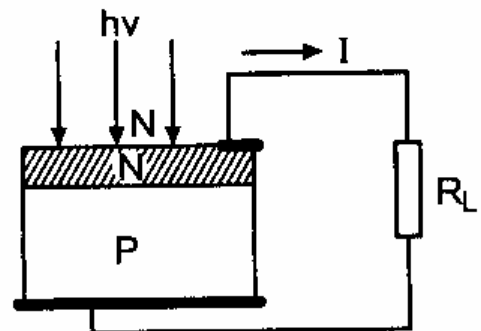
Hình 7.7. Cấu tạo của photodiốt PIN.



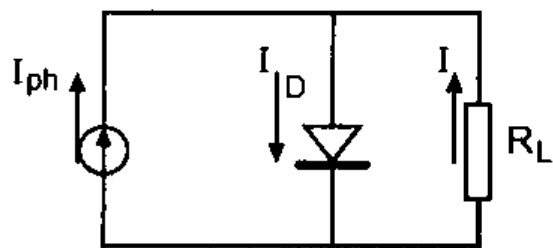
Hình 7.8. Cấu tạo của photô diốt thác lũ.



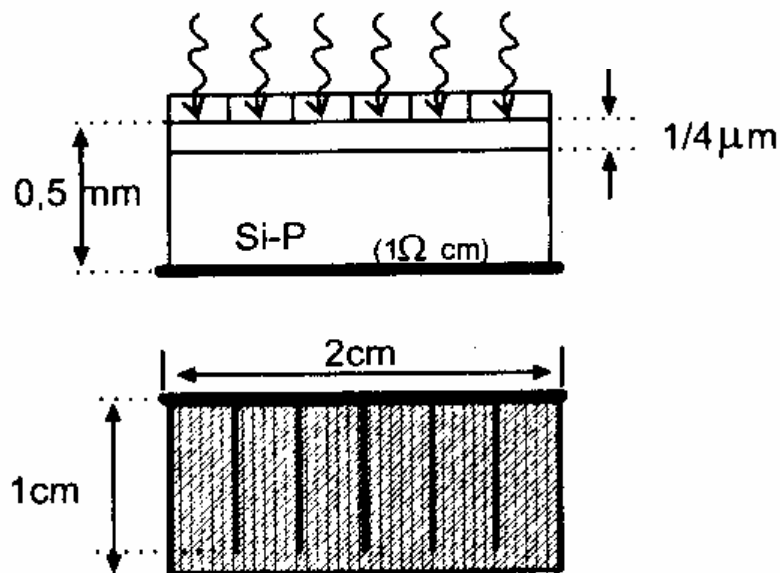
a) Đặc trưng $I(V)$



b) Cách nối pin mặt trời với tải.

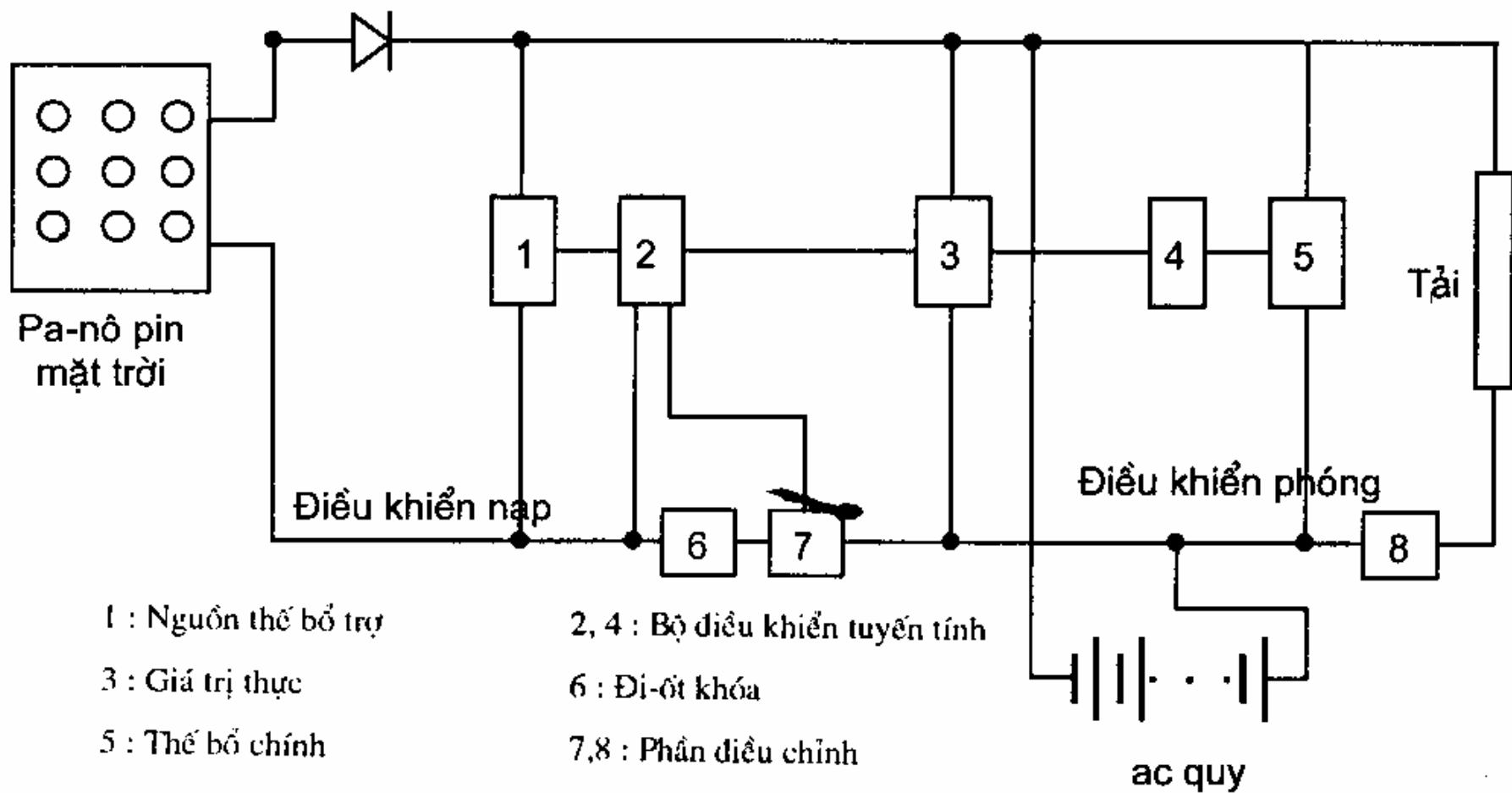


c) Sơ đồ tương đương

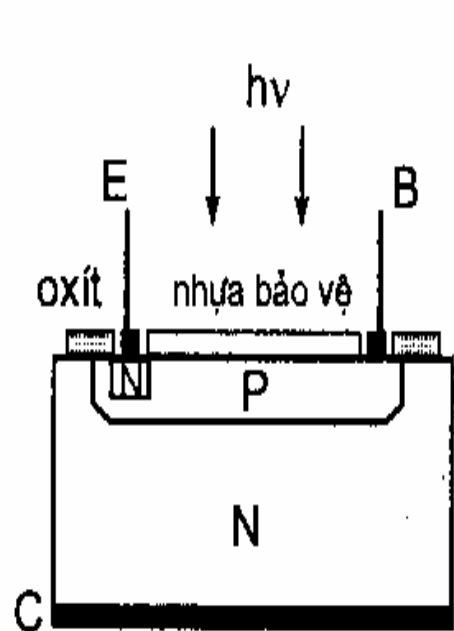


d) Cấu tạo nhìn từ trên xuống

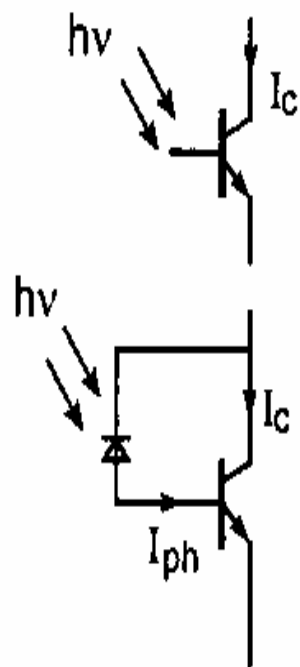
Hình 7.9. Đặc trưng và cấu tạo của pin mặt trời.



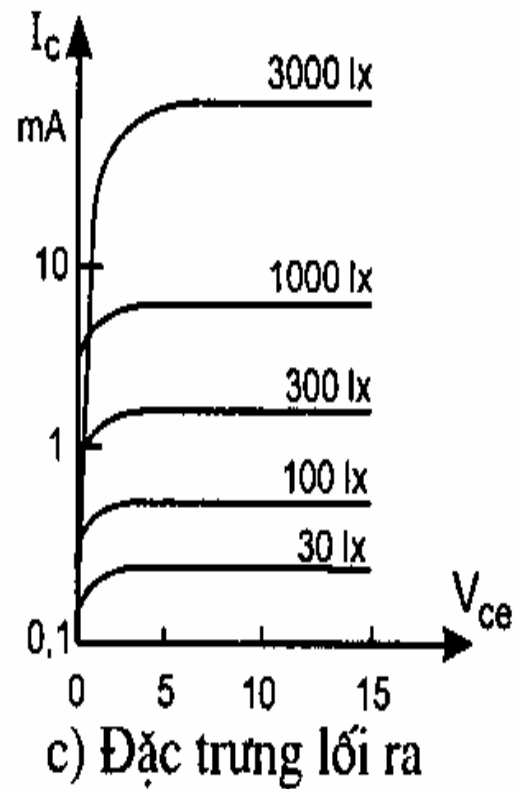
Hình 7.11. Sơ đồ điều khiển nạp và phóng điện của một trạm pin mặt trời.



a) Cấu tạo

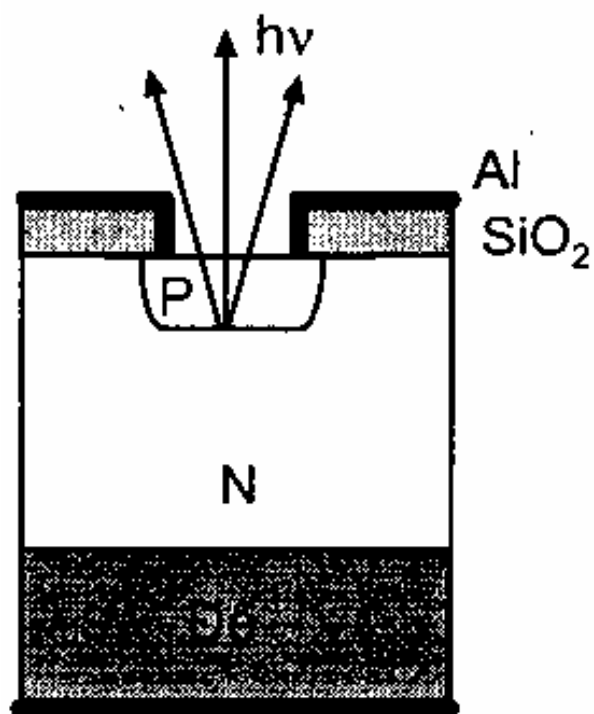


b) Ký hiệu

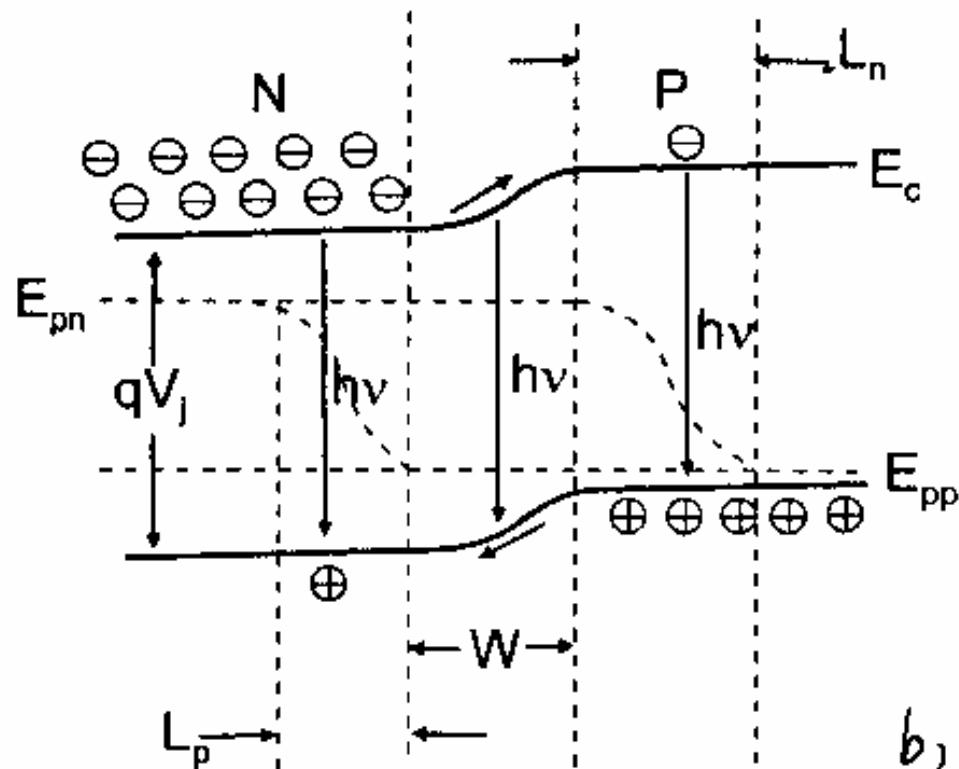


c) Đặc trưng lối ra

Hình 7.12. Cấu tạo và đặc trưng lối ra của phôtô tranzito.

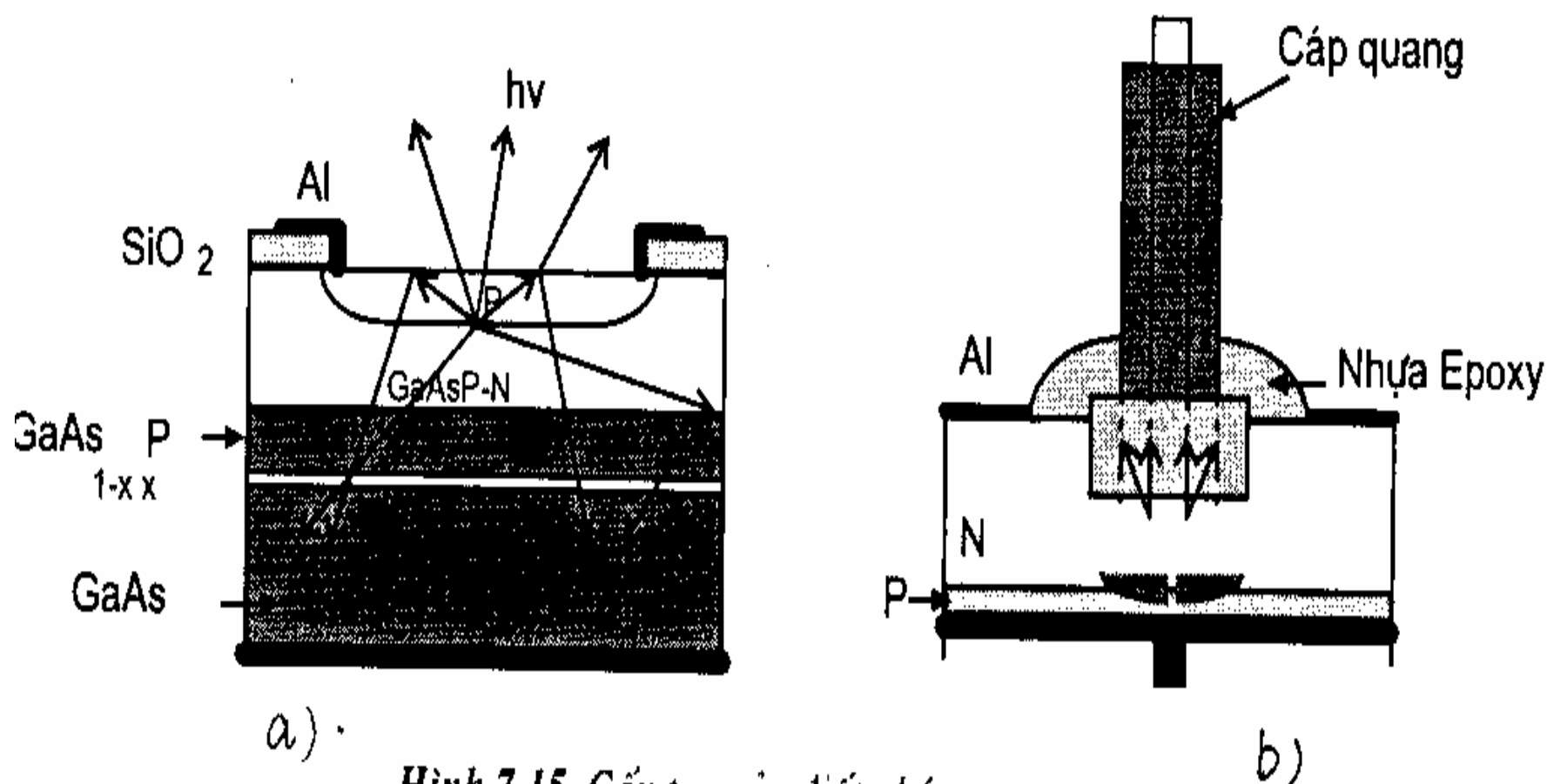


a)

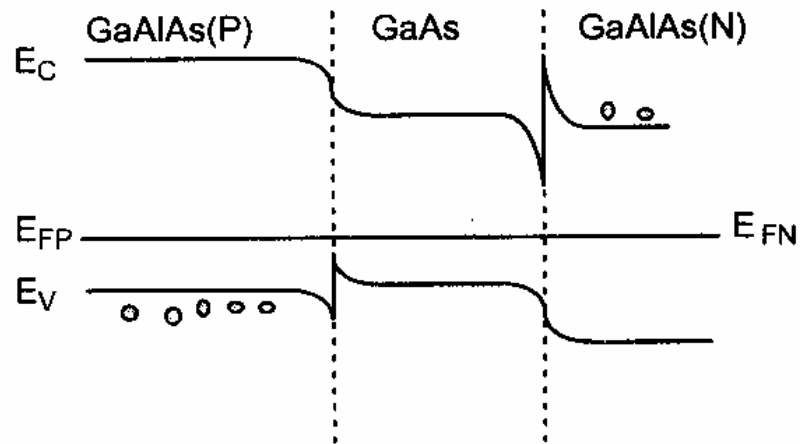


b)

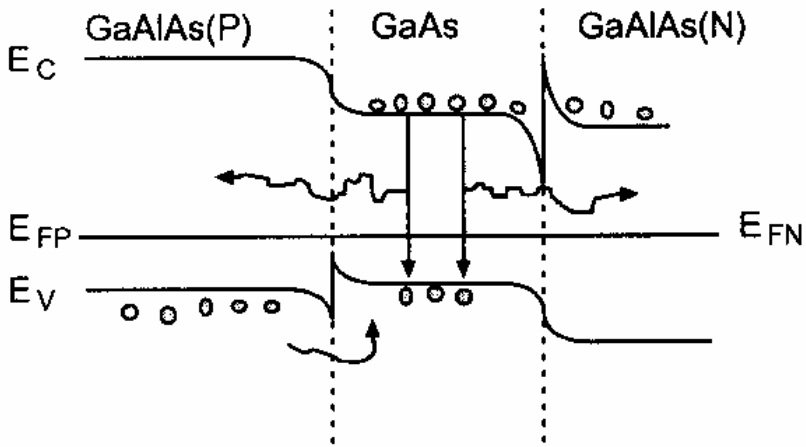
Hình 7.14. Cấu tạo và sự tái hợp trong LED.
a) cấu tạo; b) sự phát xạ photon



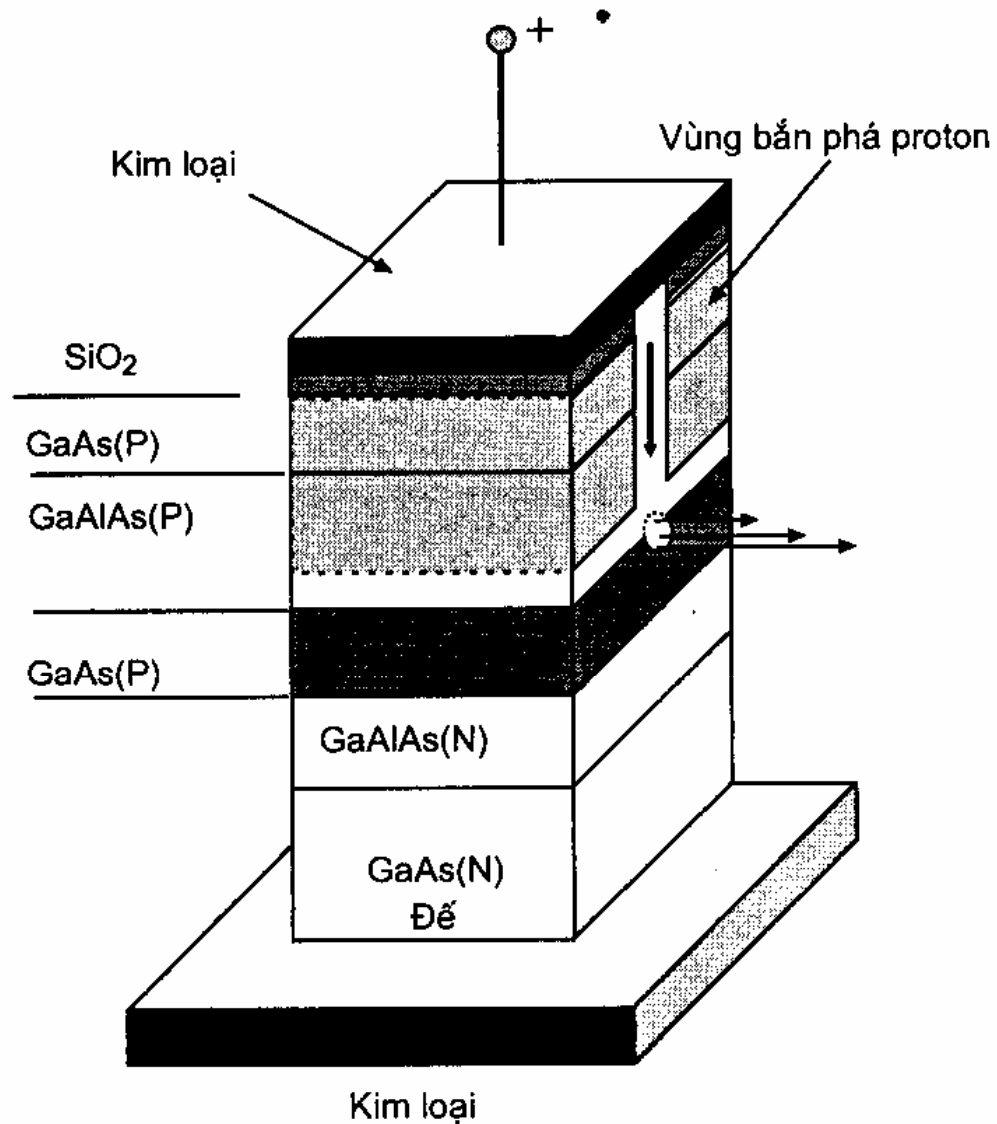
Hình 7.15. Cấu tạo của diốt phát quang :
 a) Cấu tạo của diốt phát quang ; b) Diốt phát quang ghép nối với sợi quang.



b) Diốt chưa phân cực

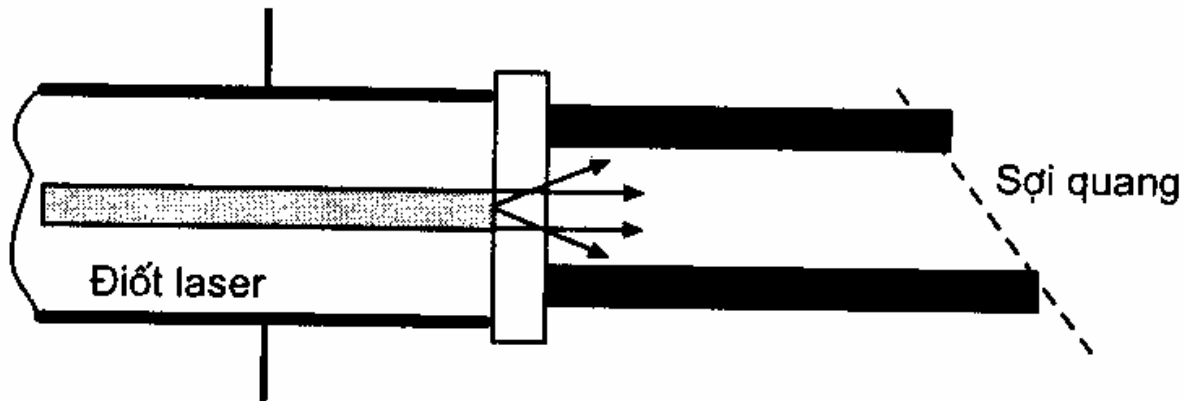


c) Diốt laser phân cực

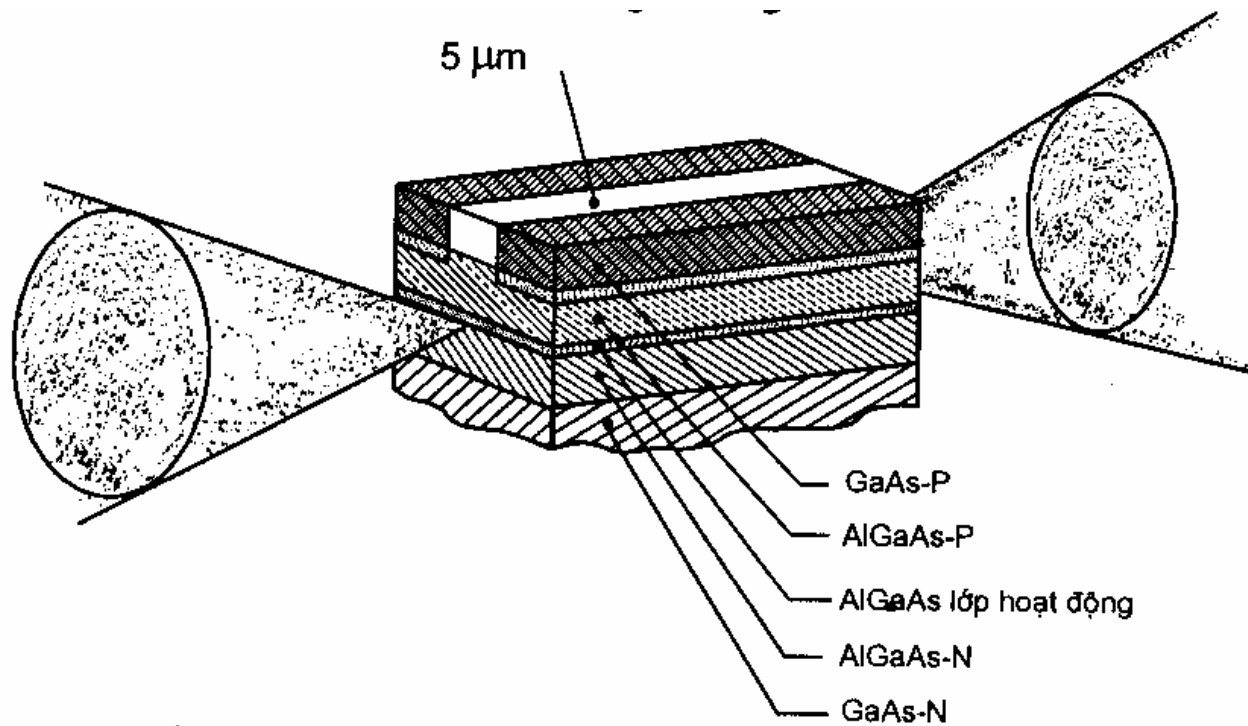


a) Cấu tạo

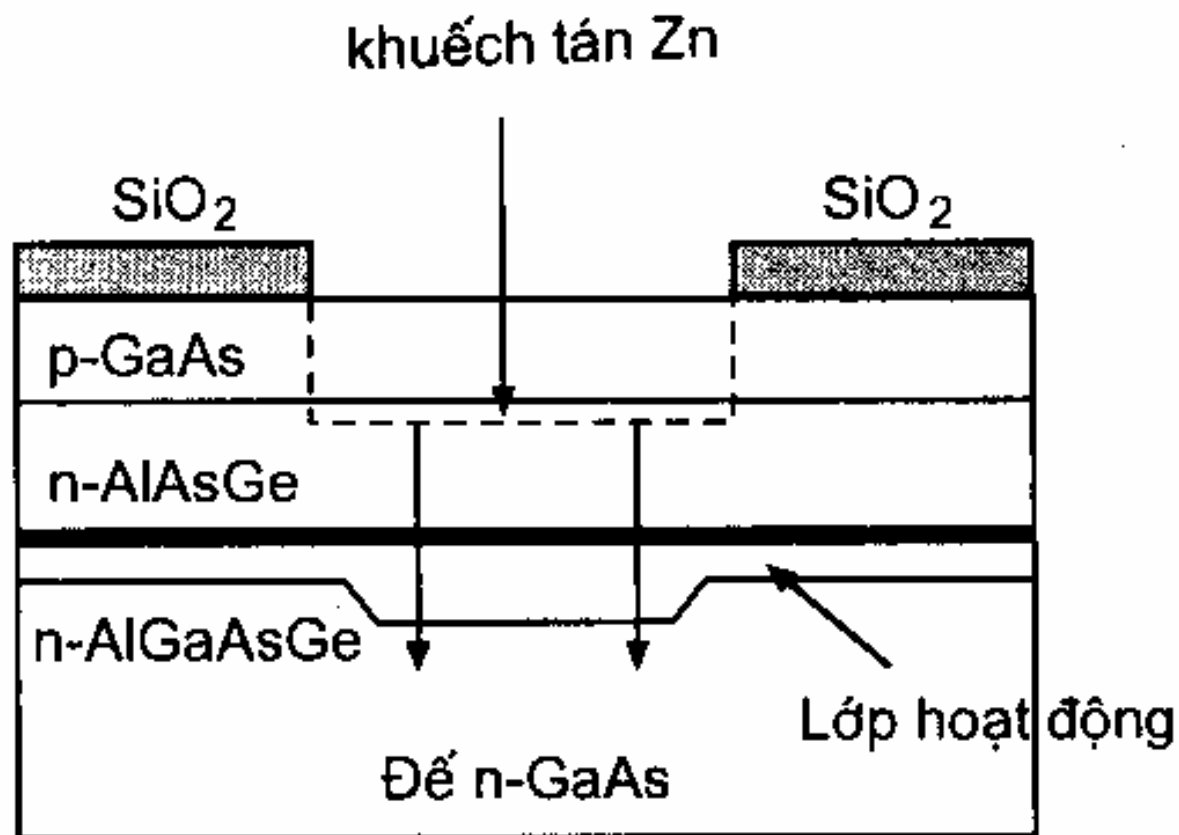
Hình 7.19. Cấu trúc và giản đồ năng lượng của diốt laser DH.



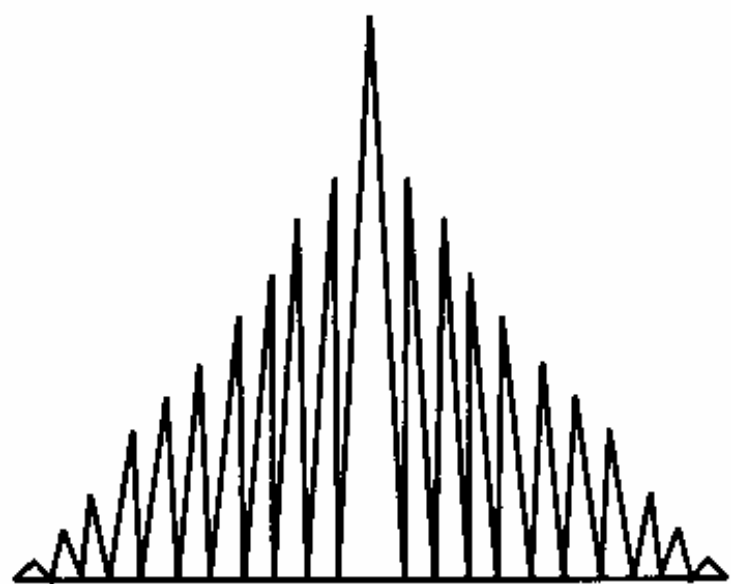
Hình 7.20. Ghép nối điốt laser với sợi quang.



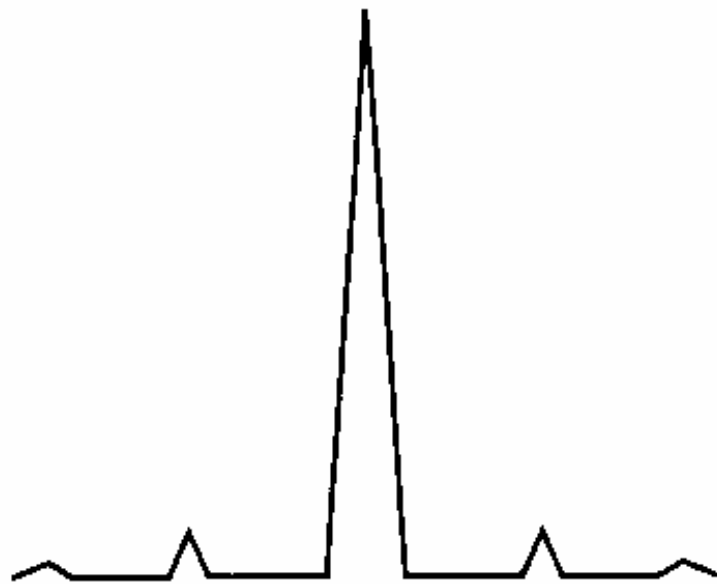
Hình 7.21. Cấu tạo của laser đa một trong các bước sóng từ 820 đến 880nm.



Hình 7.22. Cấu trúc cắt ngang của laser lưõng sỏng nhờ chiết suất với bước sỏng 780 nm.

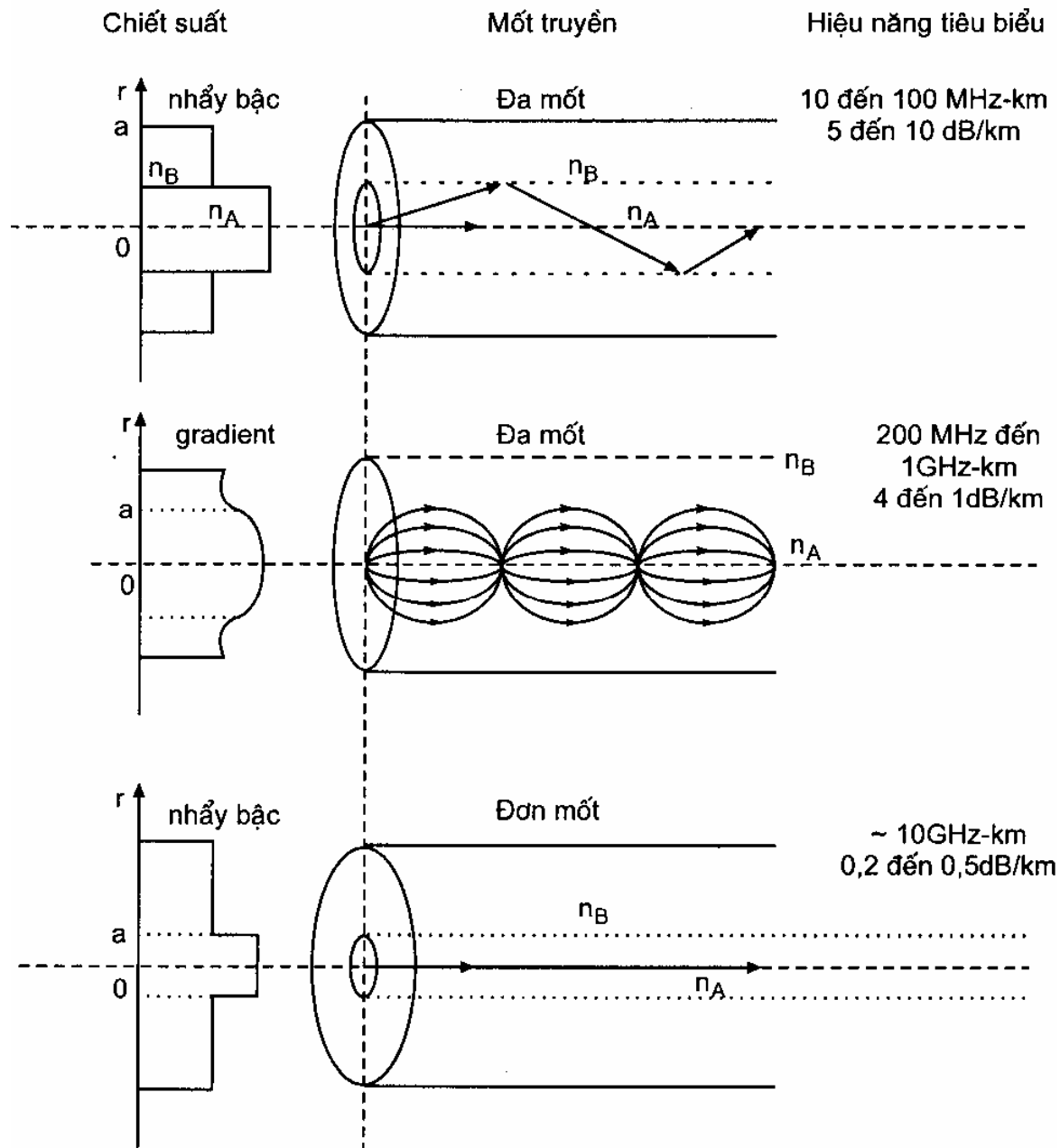


a)

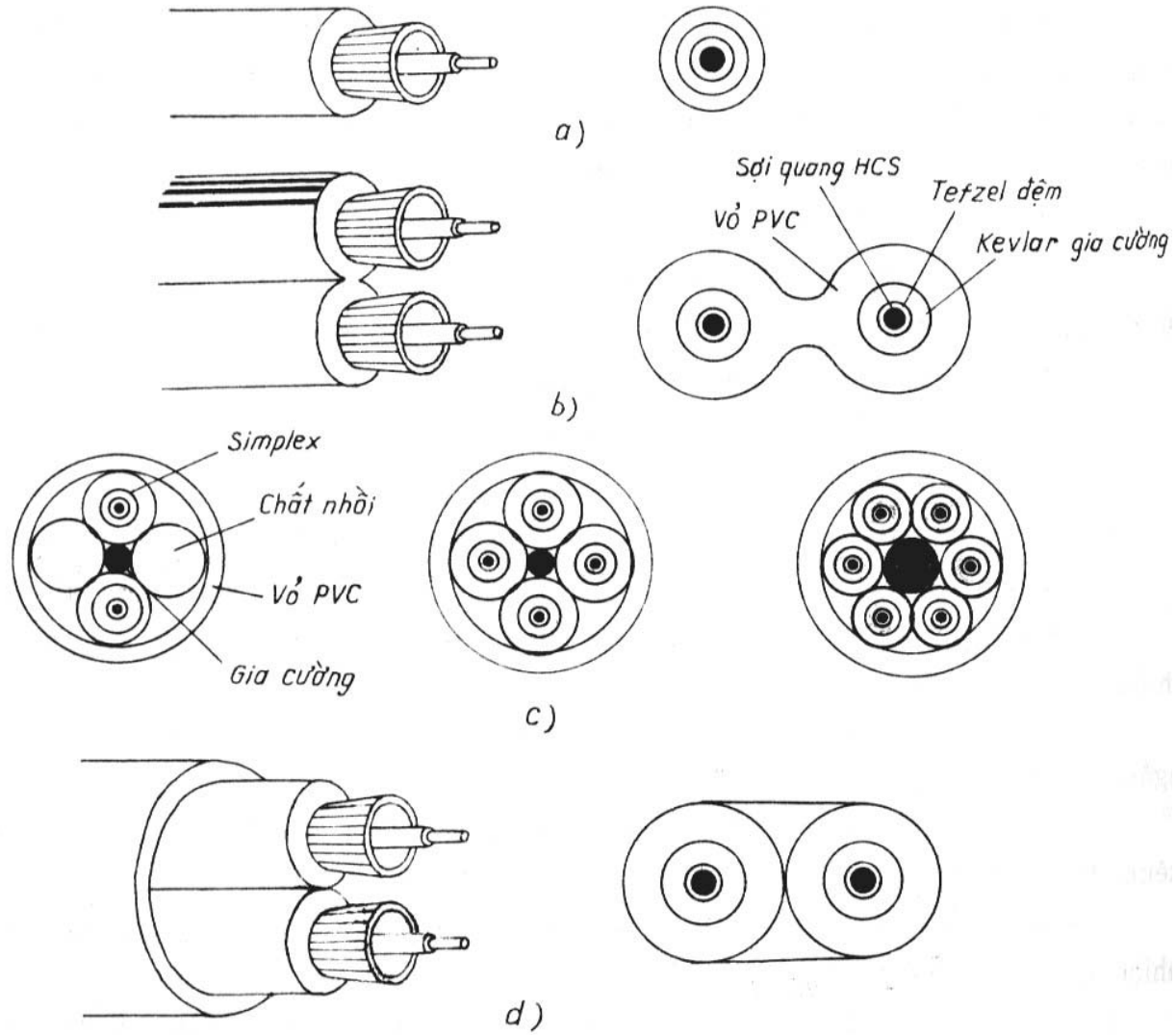


b)

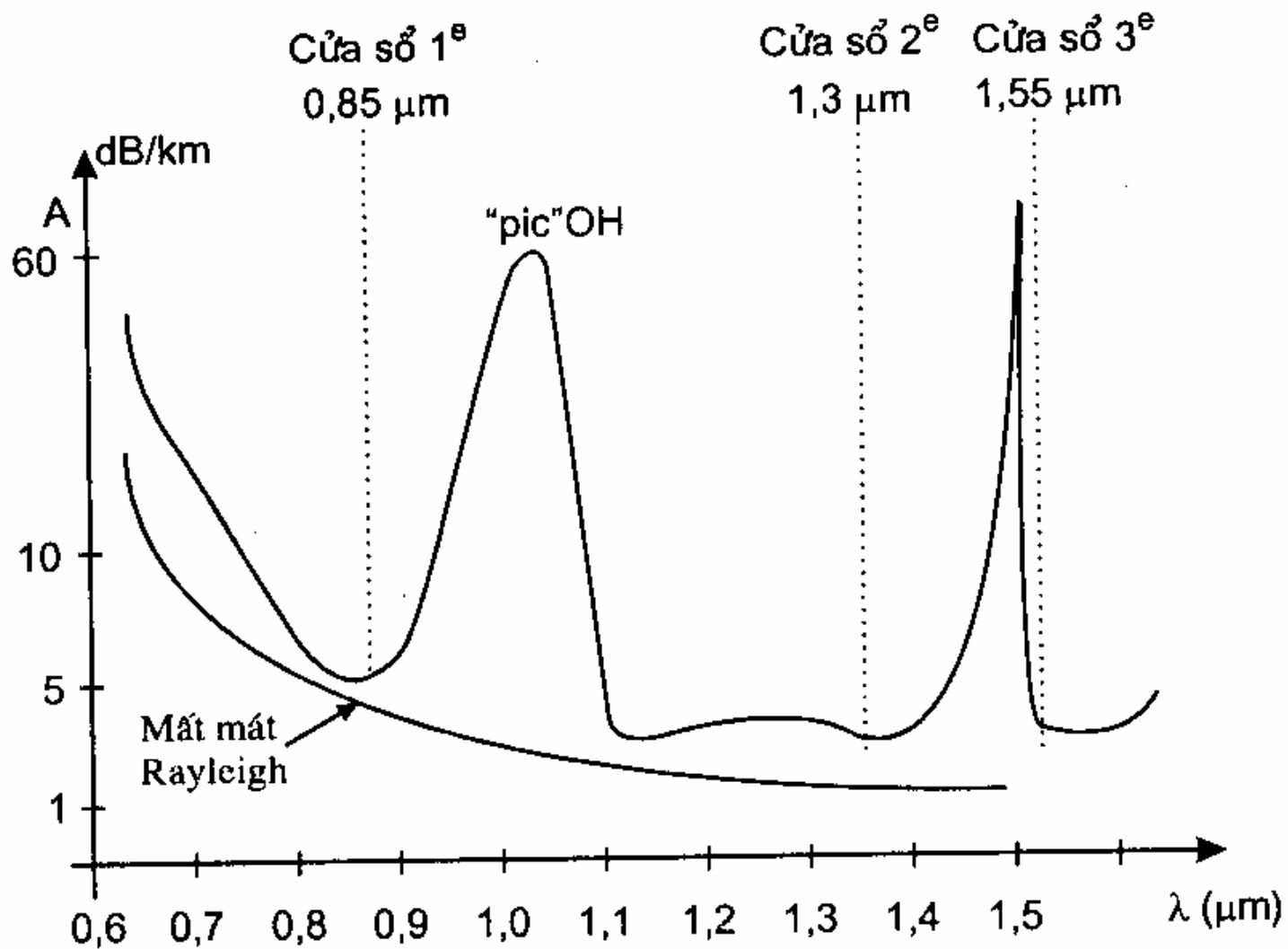
Hình 7.23. Phổ phát xạ của các laser $0,8 \mu\text{m}$.
a) Đa mốt; b) Đơn mốt



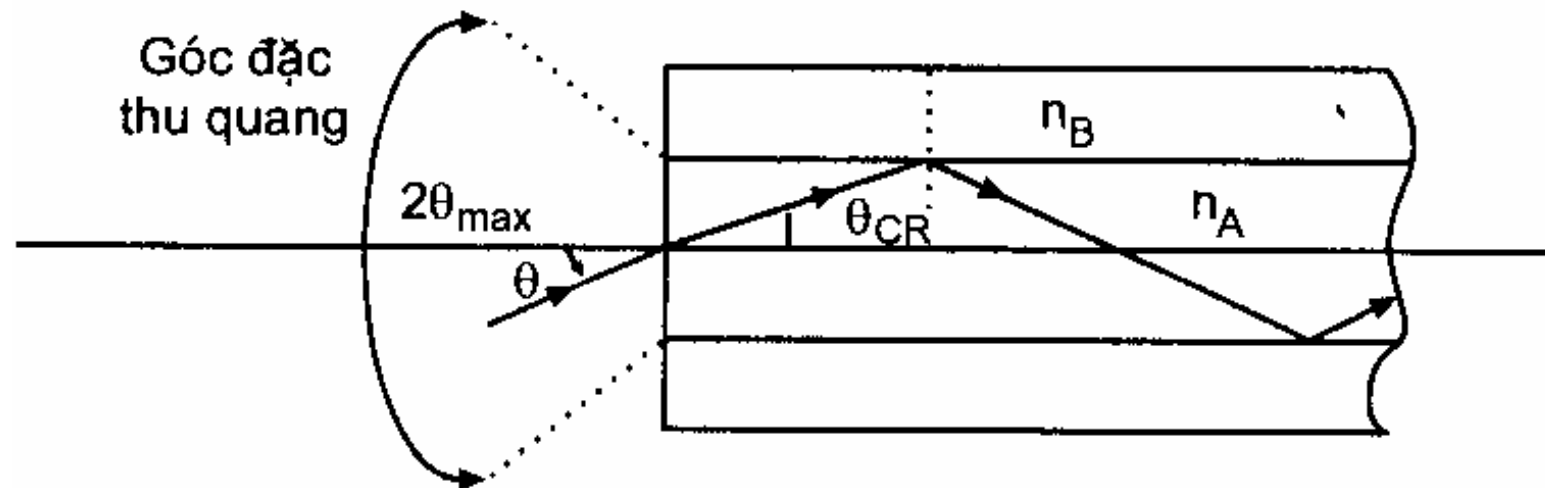
Hình 7.24. Ba loại sợi quang tiêu biểu.



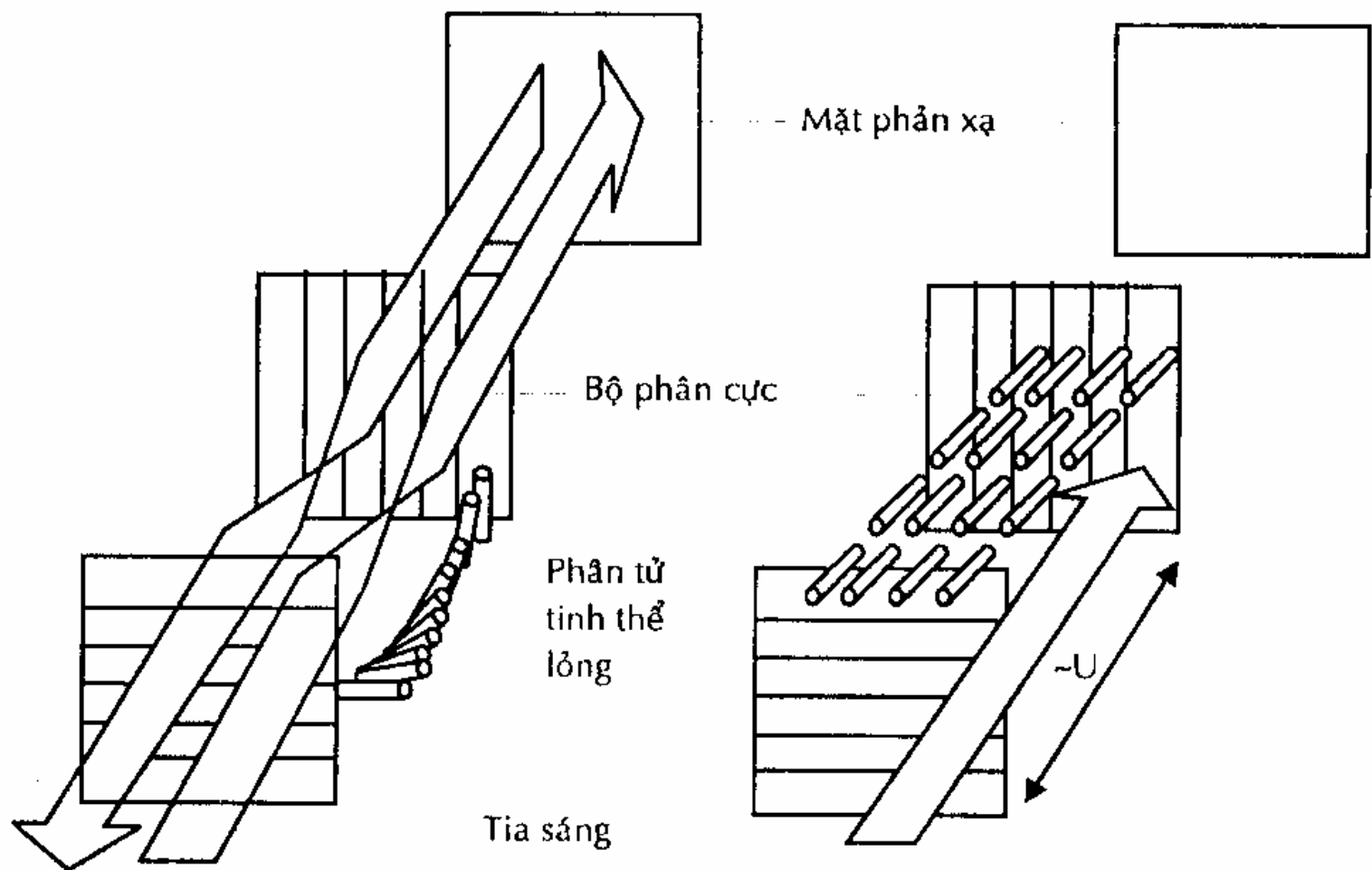
Hình 3.18. Một số loại cáp quang thông dụng trong đo lường-điều khiển công nghiệp.



Hình 7.25. Sự thay đổi của sự suy giảm theo bước sóng trong sợi quang.

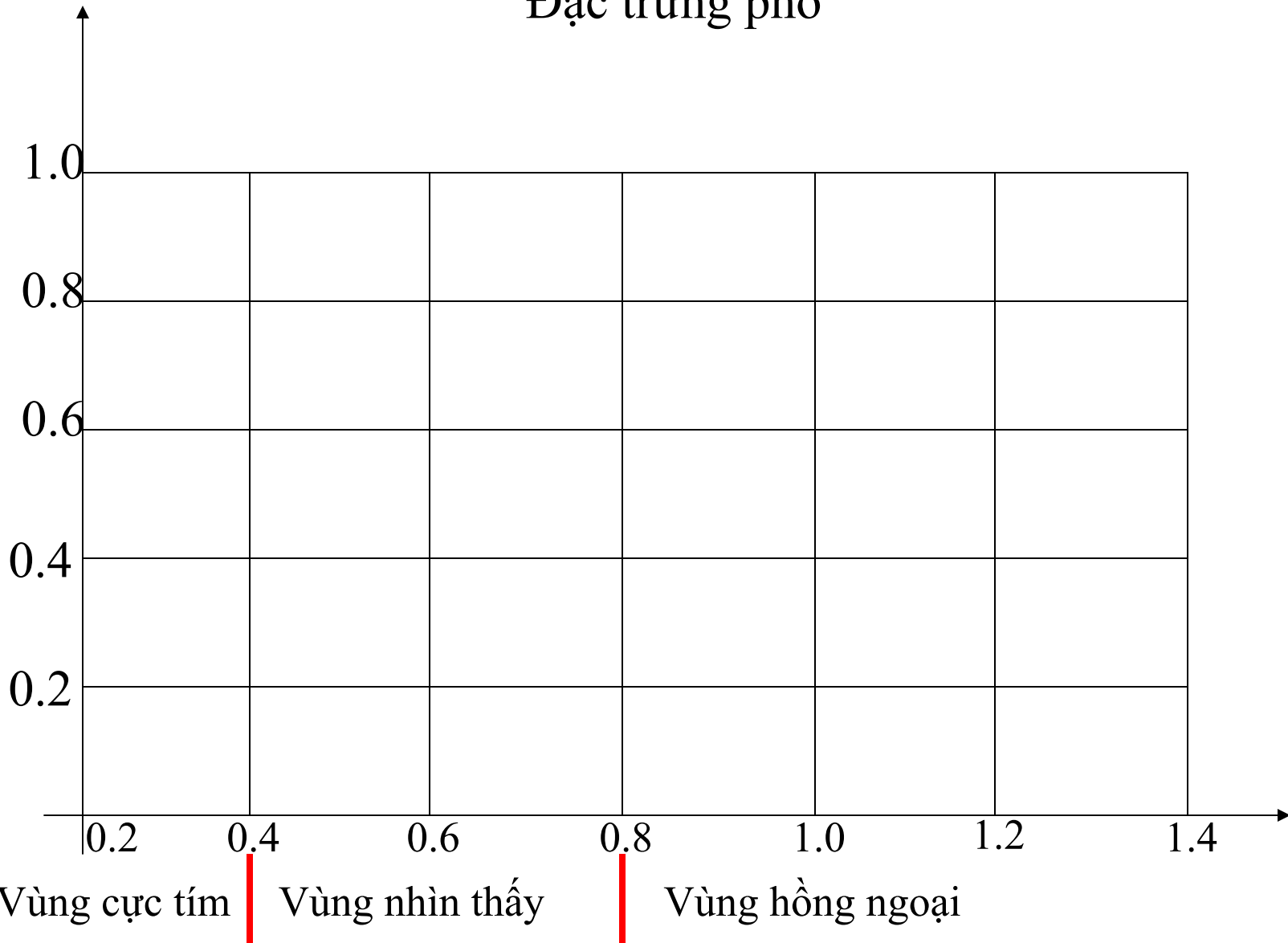


Hình 7.26. Định nghĩa góc tới hạn θ_{CR} .



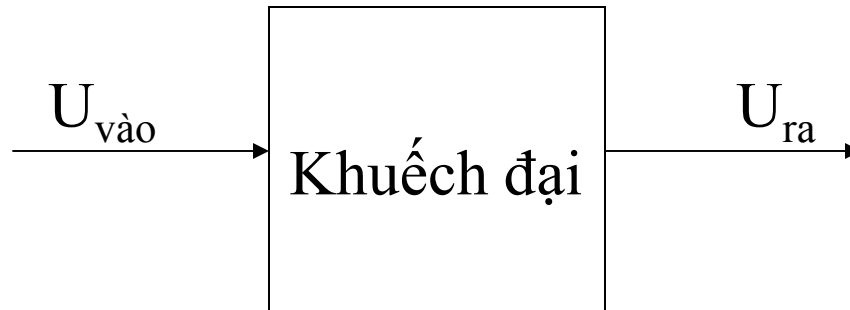
Hình 6.9: Nguyên tắc hoạt động của một điểm hình trong màn hình tinh thể lỏng. Trong hình bên trái, điểm hình ở trạng thái tĩnh (không có hiệu điện thế) khiến phân tử tinh thể lỏng dẫn tia sáng phản xạ trở lại. Trong hình bên phải, điểm hình ở trạng thái kích hoạt (có hiệu điện thế) khiến tia sáng không phản xạ được trở lại và điểm hình trở nên sẫm màu.

Đặc trưng phổ

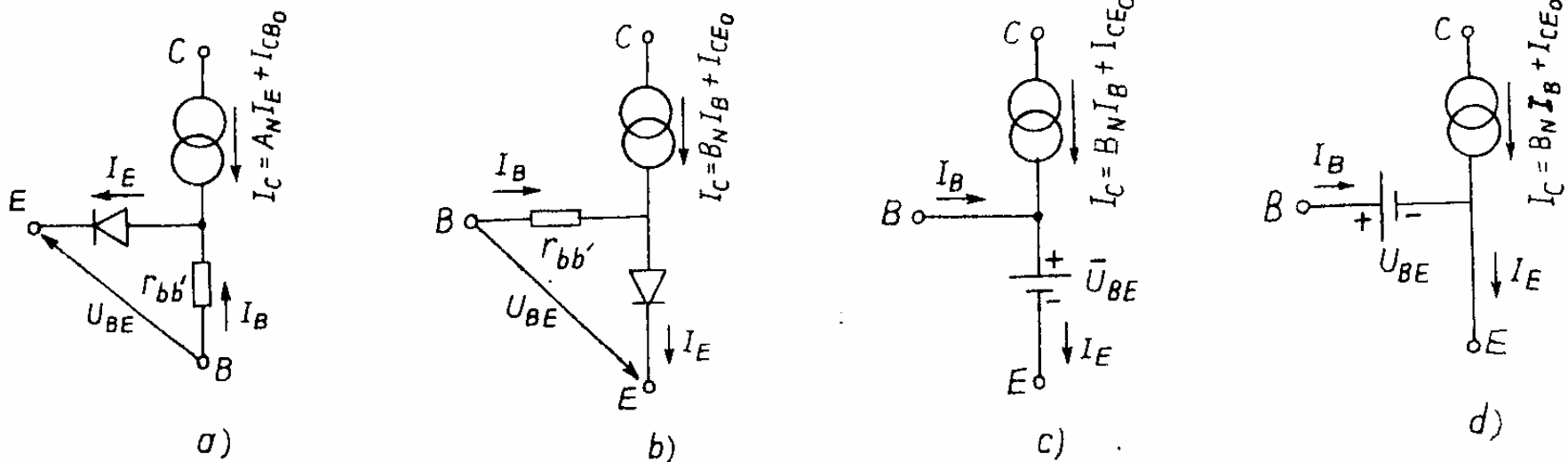


- Một loại vật liệu bán dẫn chỉ có thể hấp thụ hoặc phát xạ một số tia sáng xác định, được gọi là đặc trưng phổ.

Chương 2- **Khuếch đại dùng BJT** – Khái niệm

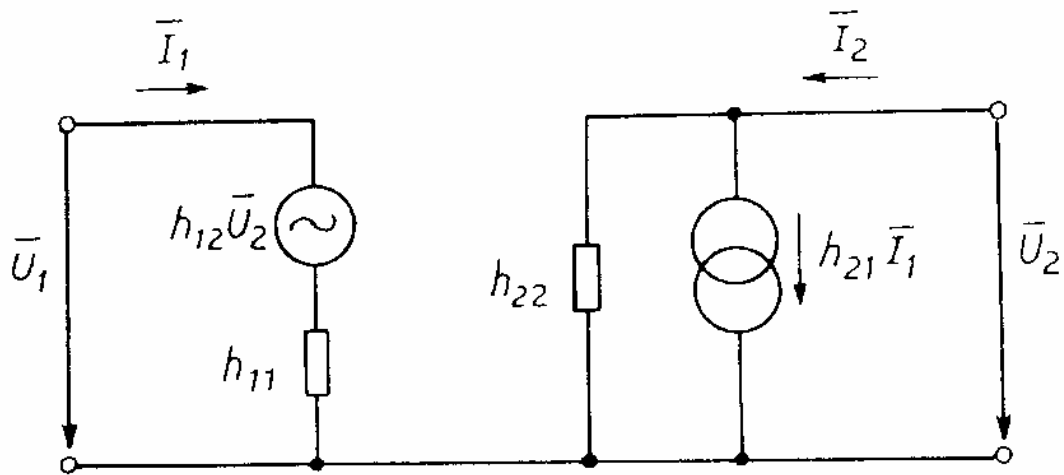


- Khuếch đại là quá trình biến đổi một công suất tín hiệu vào nhỏ thành công suất tín hiệu ra lớn hơn.
- **Yêu cầu:**
 - - Biên độ tín hiệu ra phải lớn hơn tín hiệu vào
 - - Không gây méo tín hiệu
 - - Không tạo phổ đồng loại

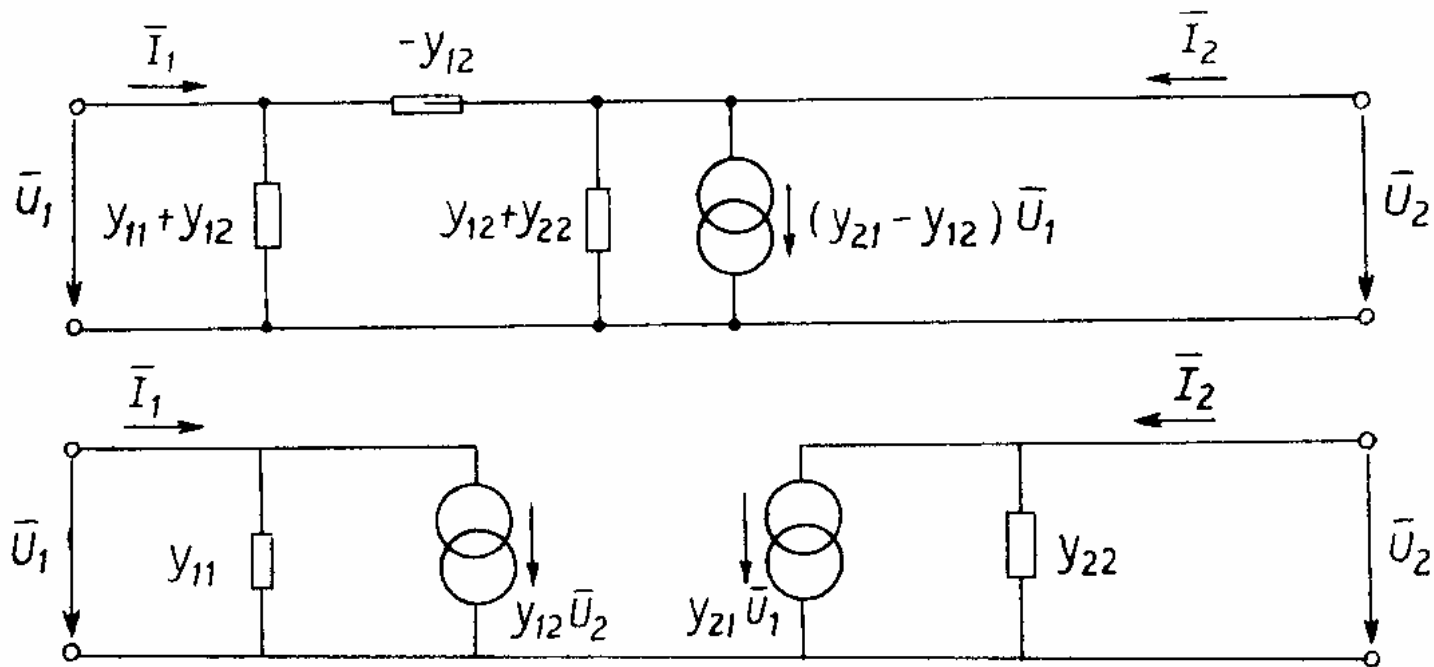


Hình 1.4. Sơ đồ tương đương Ebers – Moll của tranzistor *npn* cho trường hợp diot colecto ngắt (tranzistor làm việc trong miền tích cực) :

a) và b) sơ đồ tương đương đầy đủ ; c) và d) bỏ qua hạ áp trên $r_{bb'}$, và đưa vào nguồn áp U_{BE} .
 Với tranzistor *pnp* thì đổi chiều diot (a),(b) hoặc đổi chiều nguồn áp U_{BE} (c hoặc d).

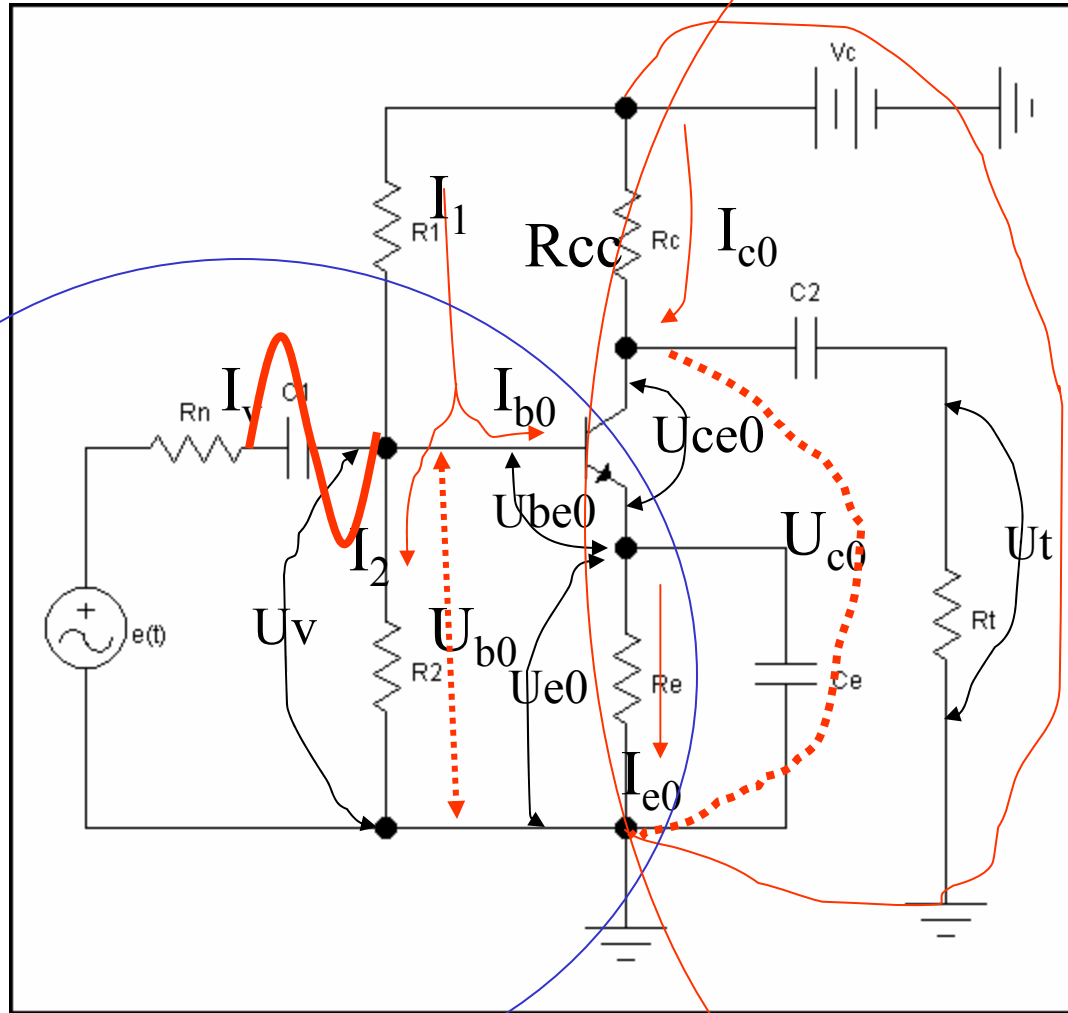


Hình 1.6. Sơ đồ tương đương hỗn hợp của một mạng bốn cực.

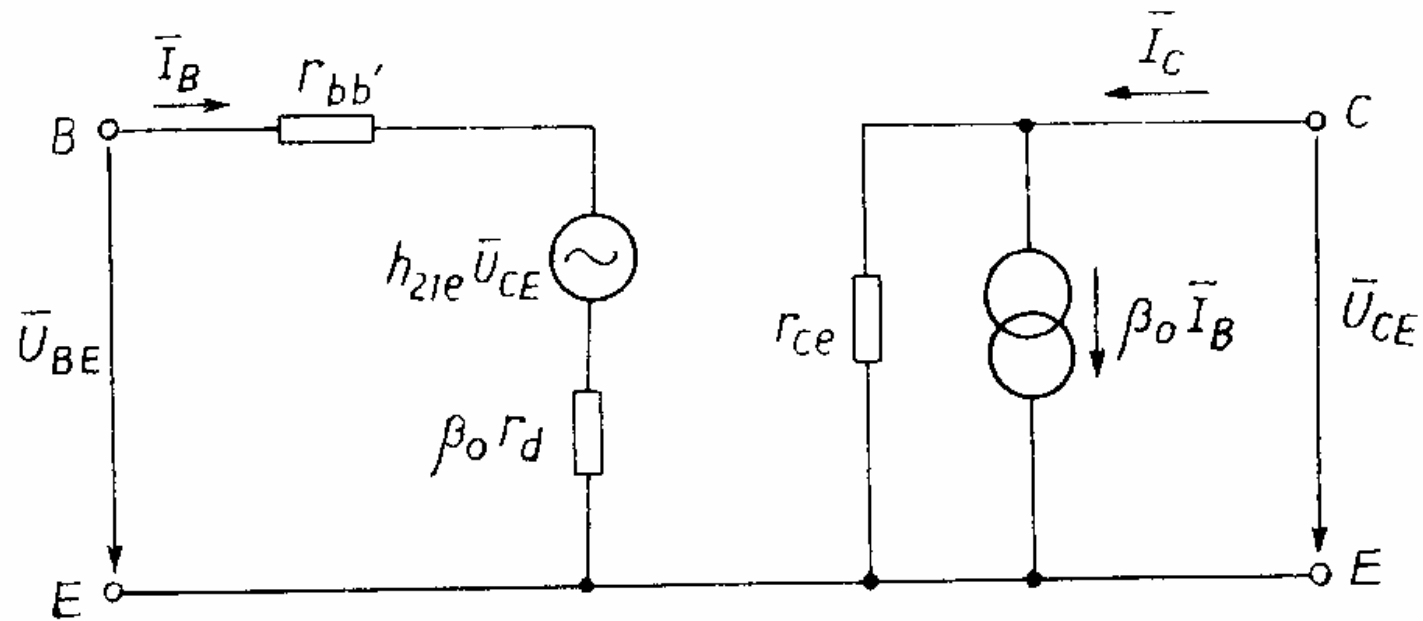


Hình 1.7. Hai dạng sơ đồ tương đương dẫn nạp của một mạng bốn cực.

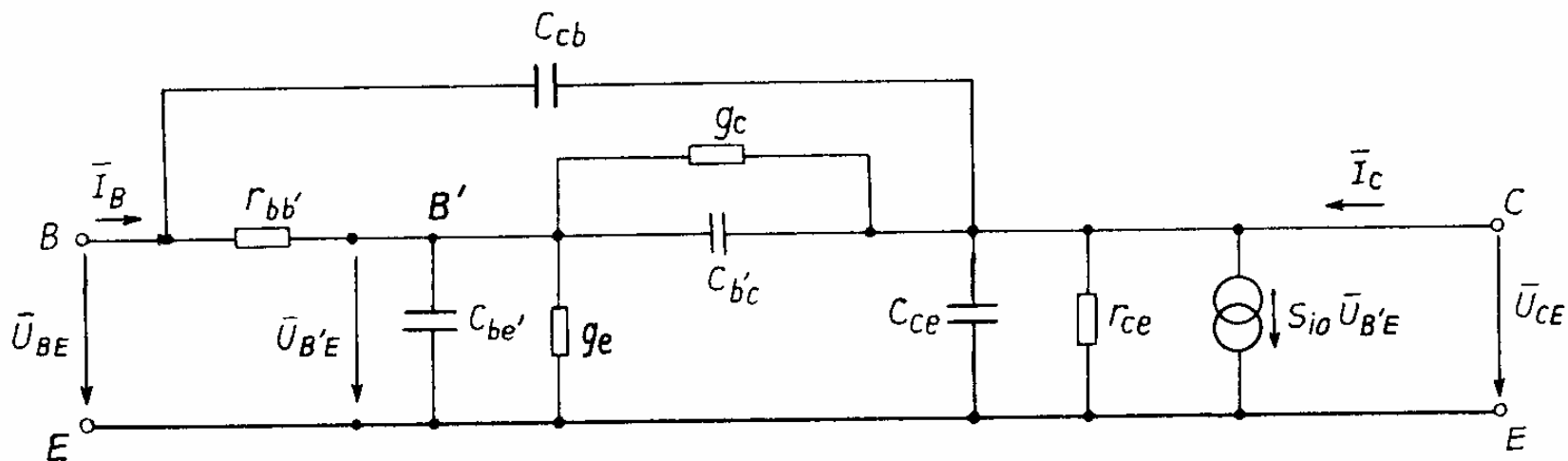
Khuếch đại dùng sơ đồ EC và sơ đồ tương đương



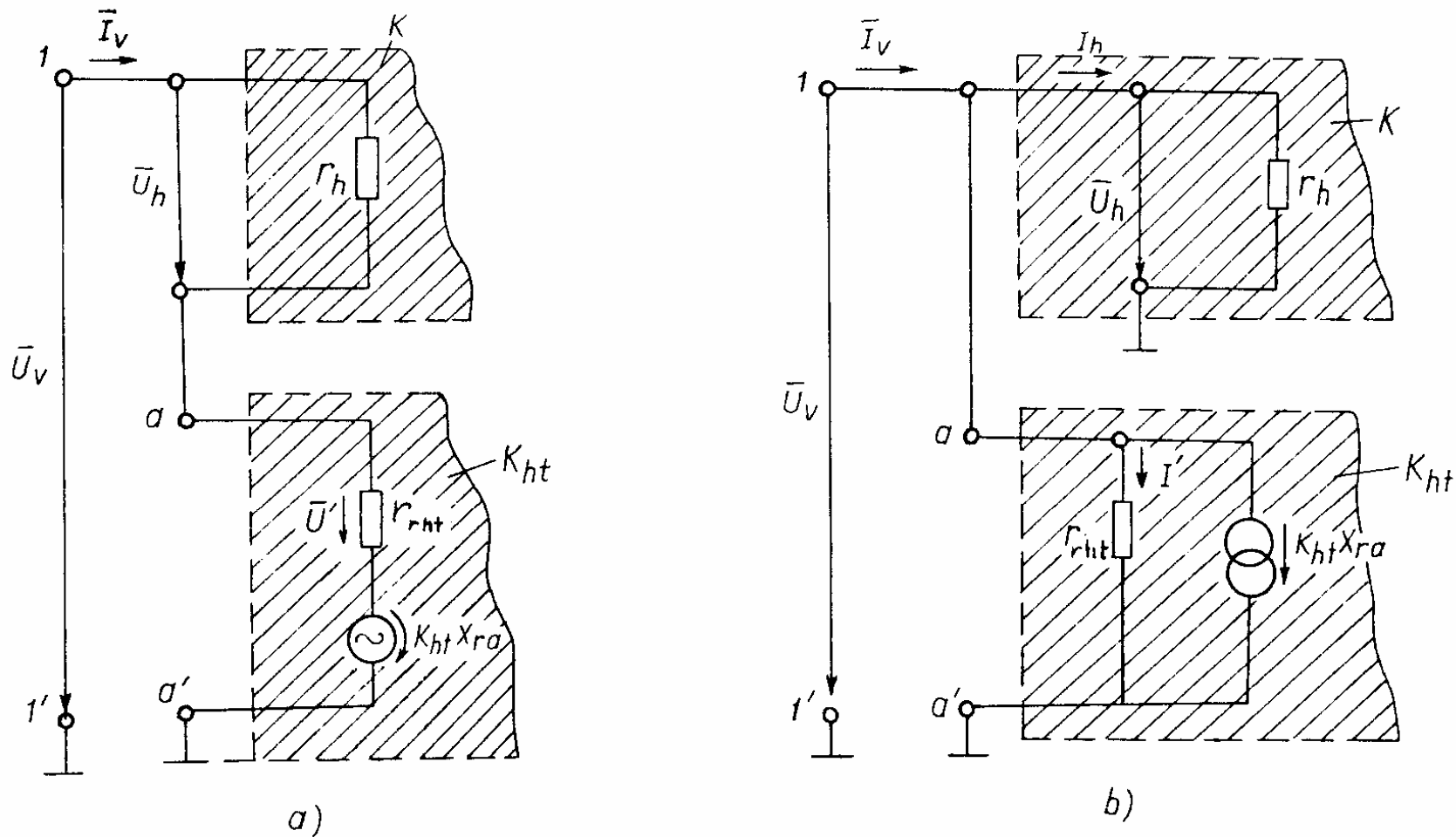
- Sơ đồ nguyên lí mạch khuếch đại EC. Tín hiệu ra ngược pha với tín hiệu vào



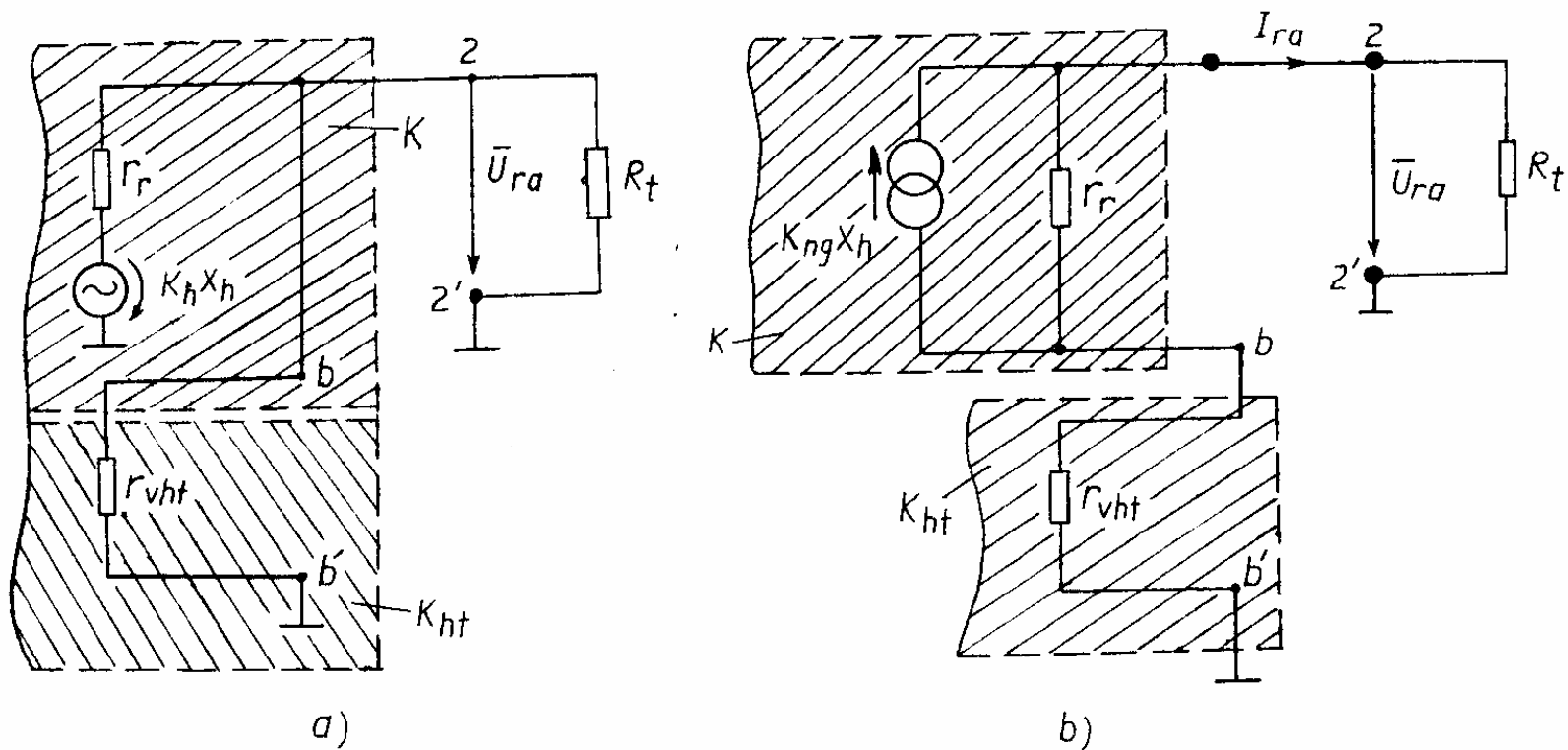
Hình 1.8. Sơ đồ tương đương hỗn hợp của tranzistor.



Hình 1.10. Sơ đồ tương đương π (sơ đồ tương đương dẫn nạp của tranzistor) của tranzistor.

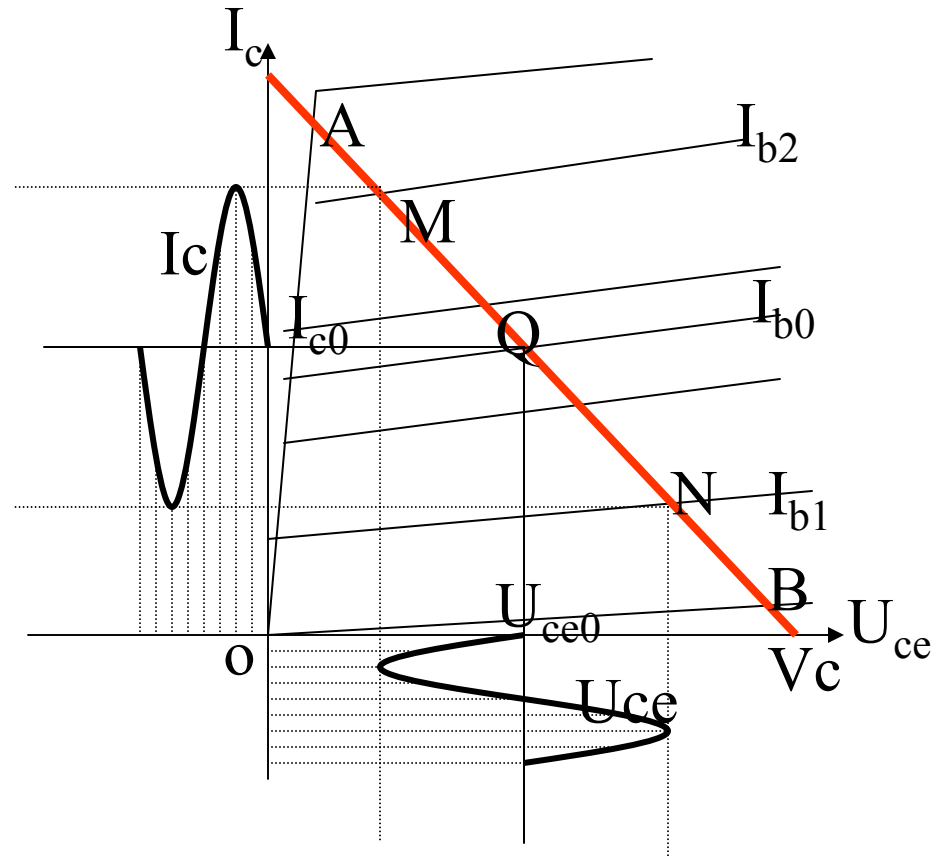
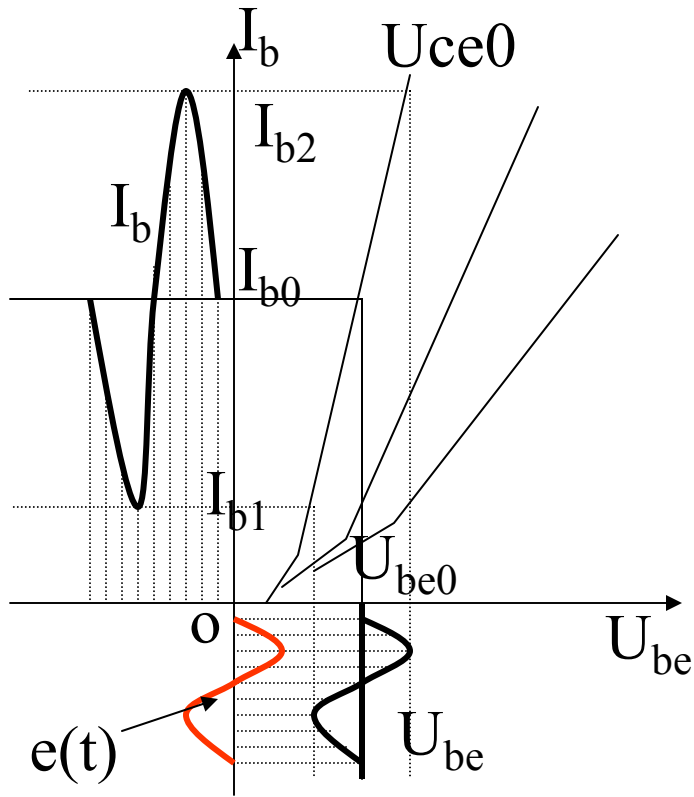


Hình 2.6. Sơ đồ tương đương đầu vào của bộ khuếch đại có hồi tiếp (dùng để tính trở kháng vào).
 a) hồi tiếp nối tiếp ; b) mạch hồi tiếp song song.



Hình 2.7. Sơ đồ tương đương đầu ra của bộ khuếch đại có hồi tiếp .
 a) hồi tiếp điện áp ; b) hồi tiếp dòng điện.

Khuếch đại dùng sơ đồ EC và sơ đồ tương đương



- Lấy đặc tính vào và ra để xác định phân cực

Q: điểm công tác

Khuếch đại dùng sơ đồ EC và sơ đồ tương đương

- Tính phân cực một chiều:
- Xác định dòng I_{b0} (U_{be0})(chọn trước).
- Từ đặc tính vào xác định được U_{be0} (I_{b0})
- Xác định U_{be0} theo biên độ tín hiệu $e(t)$ của tín hiệu vào, sao cho không bị méo
- Xác định trước nguồn V_c , từ đó xác định đường tải AB.
- Xác định I_{c0} theo đặc tính ra
- Xác định U_{ce0}
- *Chọn trước một giá trị của R_e hoặc R_c . Thông thường chọn trước R_E với giá trị từ vài ôm đến vài trăm ôm*

Tính phân cực một chiều

$$\beta = \frac{I_{c0}}{I_{b0}}$$

$$U_{e0} = (\beta + 1)I_{b0}R_e \rightarrow R_c = \frac{V_c - U_{ce0} - U_{e0}}{I_{c0}}$$

$$I_2 = (5 \div 10)I_{b0} \rightarrow U_{b0} = U_{be0} + U_{e0}$$

$$R_2 = \frac{U_{b0}}{I_2} \rightarrow R_1 = \frac{V_c - U_{b0}}{I_2 + I_{b0}}$$

- Qui ước thống nhất: chọn I_2 bằng 10 lần I_{b0} .

Tính phân cực một chiều theo kinh nghiệm

- Nếu không có đặc tính V-A của BJT, việc tính toán được chọn theo kinh nghiệm:
- Với BJT loại Si chọn $U_{be0}=0,6$ vôn, loại Ge chọn $U_{be0}=0,2$ vôn
- Dòng I_{c0} được chọn theo dòng cực đại cho phép của BJT. Chọn bằng một nửa giá trị cực đại.
- Điện áp U_{ce0} được chọn bằng một nửa đến hai phần ba giá trị nguồn V_c .
- Dòng $I_{b0}=I_{c0}/\beta$
- Chọn một trong hai điện trở R_c hoặc R_e .

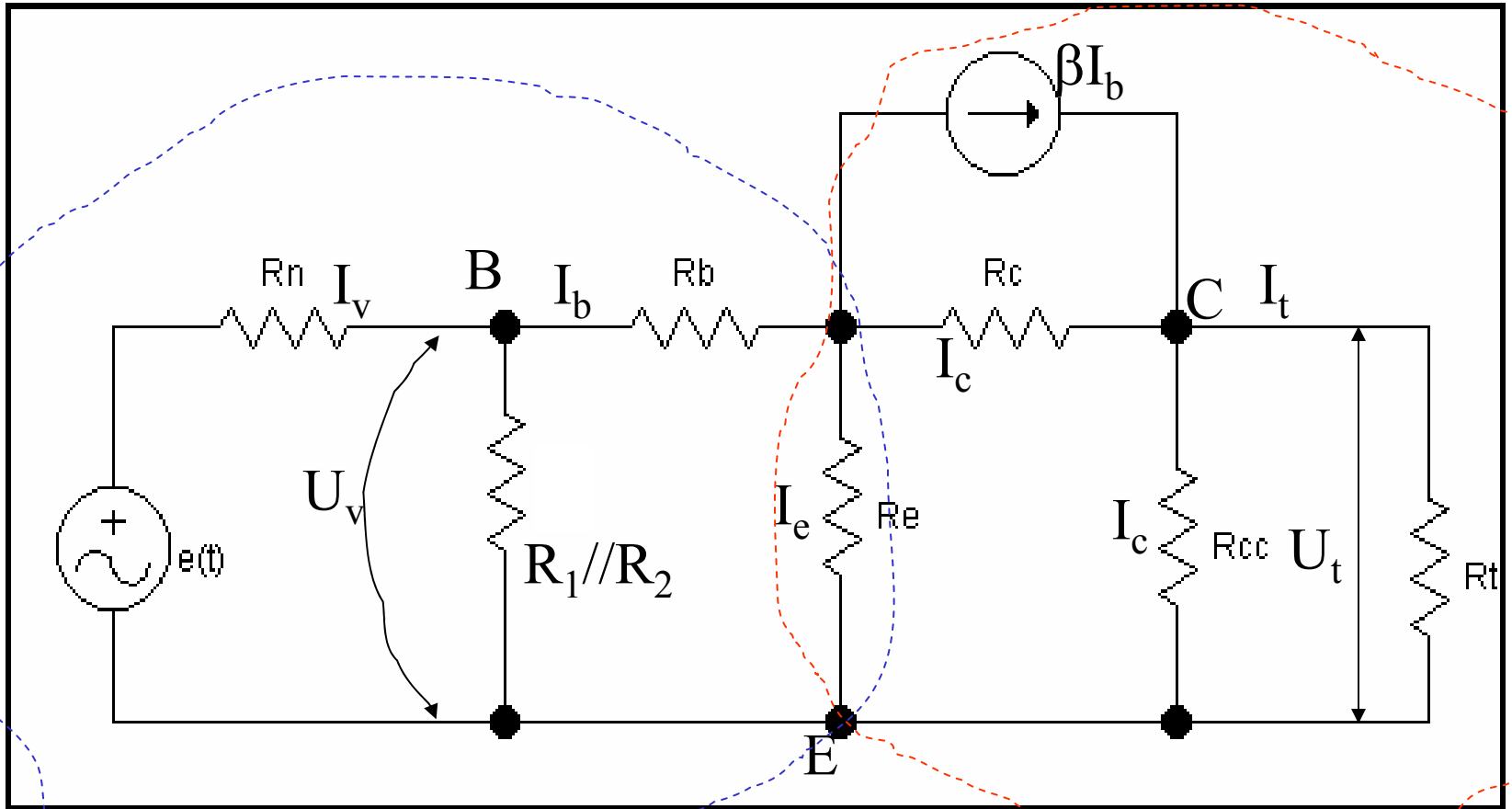
Tính phân cực một chiều theo kinh nghiệm

$$U_{e0} = (\beta + 1)I_{b0}R_e$$

$$R_2 = \frac{U_{e0} + U_{be0}}{10I_{b0}}; R_1 = \frac{V_c - U_{b0}}{11I_{b0}}$$

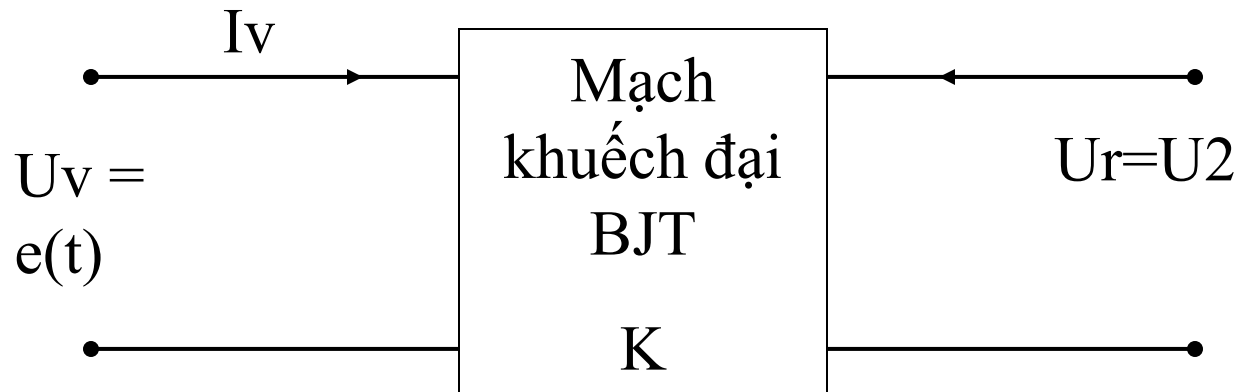
$$R_c = \frac{V_c - U_{ce0} - U_{e0}}{I_{c0}}$$

Sơ đồ xoay chiều tương đương

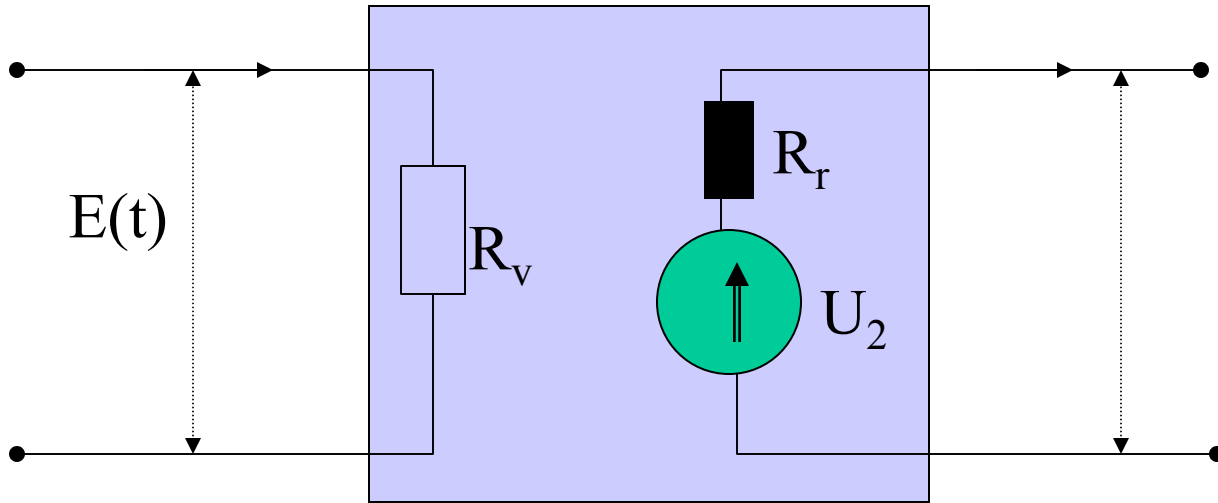


Tính toán xoay chiều khuếch đại

- **Bộ tham số tính toán:**
- Tổng trở ngõ vào R_v
- Tổng trở ngõ ra R_r
- Hệ số khuếch đại dòng điện K_i
- Hệ số khuếch đại điện áp K_u
- Hệ số khuếch đại công suất K_p



Mô hình mạch khuếch đại hai cửa



$$U_v = I_b R_b + (\beta + 1) I_b R_e = [R_b + (\beta + 1) R_e] I_b$$

$$\Rightarrow R_v = R_1 // R_2 // [R_b + (\beta + 1) R_e] = R_1 // R_2 // r_v;$$

$$\beta I_b R_c + (\beta + 1) I_b R_e = \beta I_b R_{ce} = U_r = U_t$$

$$\Rightarrow R_r = R_{cc} // R_{ce}$$

Tính toán các hệ số khuếch đại

$$K_u = \frac{U_t}{e(t)}; \quad e(t) = (R_v + R_n)I_v$$

$$I_v R_v = U_v = I_b r_v \Rightarrow I_v = \frac{r_v}{R_v} I_b$$

$$U_r = U_t = R_t I_t = \beta I_b (R_r // R_t) \Rightarrow$$

$$\Rightarrow K_u = \frac{\beta I_b (R_r // R_t)}{(R_v + R_n) I_b} \frac{R_v}{r_v} = \beta \frac{R_v}{r_v} \frac{(R_r // R_t)}{(R_v + R_n)}$$

Tính toán các hệ số khuếch đại

$$K_i = \frac{I_t}{I_v}; \Rightarrow I_t R_t = U_t = \beta I_b (R_r // R_t)$$

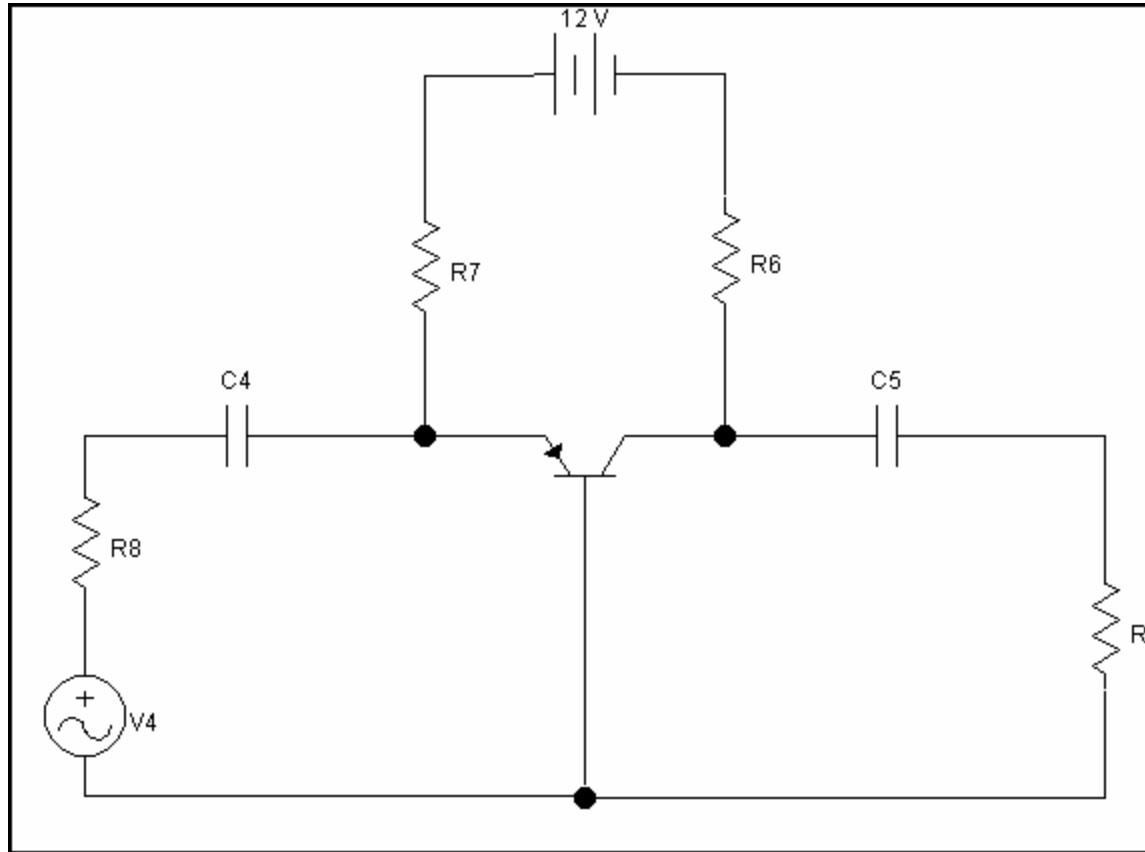
$$I_t = \frac{\beta I_b (R_r // R_t)}{R_t}$$

$$\Rightarrow K_i = \beta \frac{R_v}{r_v} \frac{(R_r // R_t)}{R_t} = \beta \frac{(R_{ce} // R_{cc}) // R_t}{R_t}$$

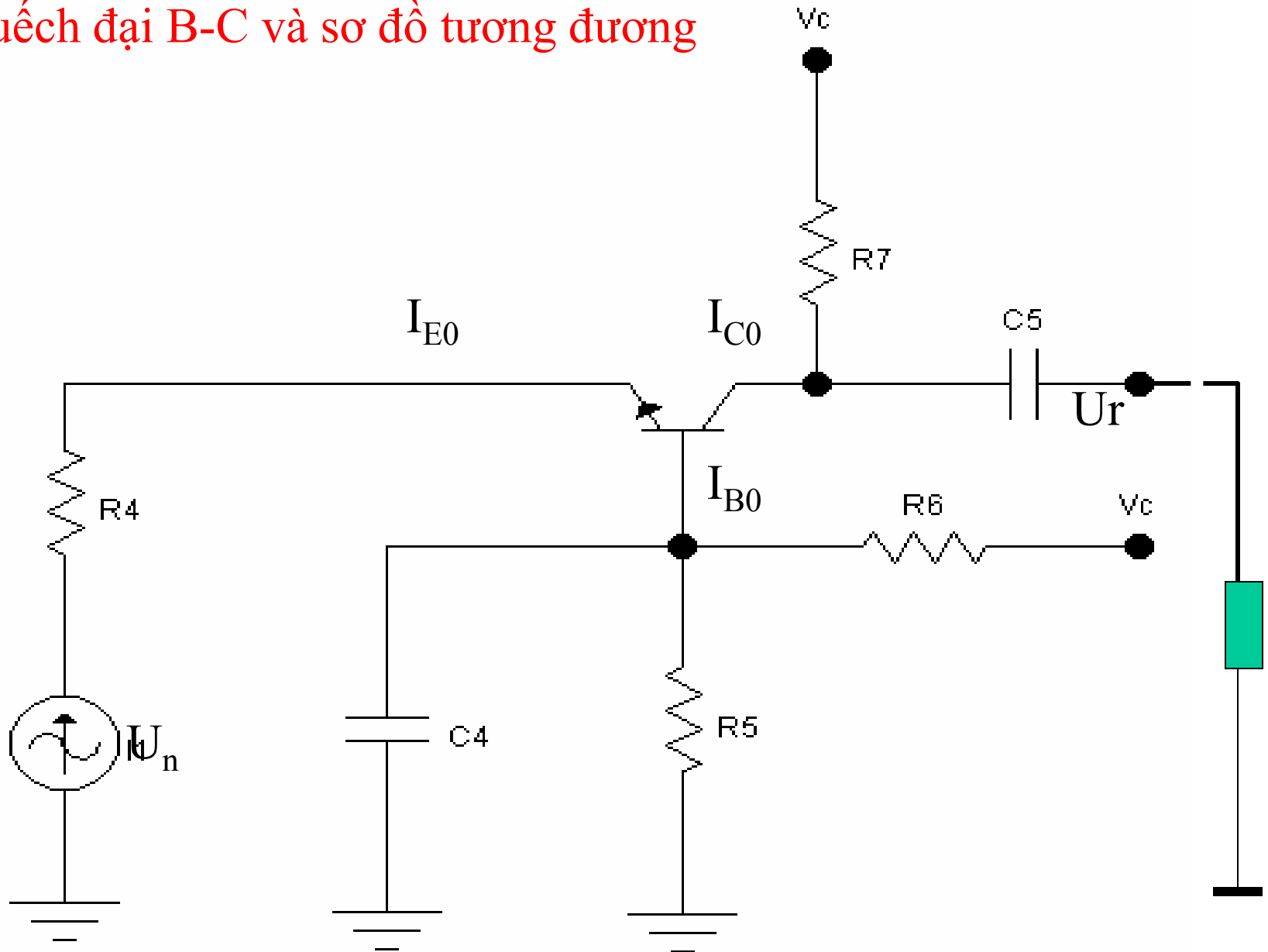
$$\Rightarrow K_p = \frac{P_{ra}}{P_{vao}} = \frac{U_t}{e(t)} \frac{I_t}{I_v} = K_u K_i$$

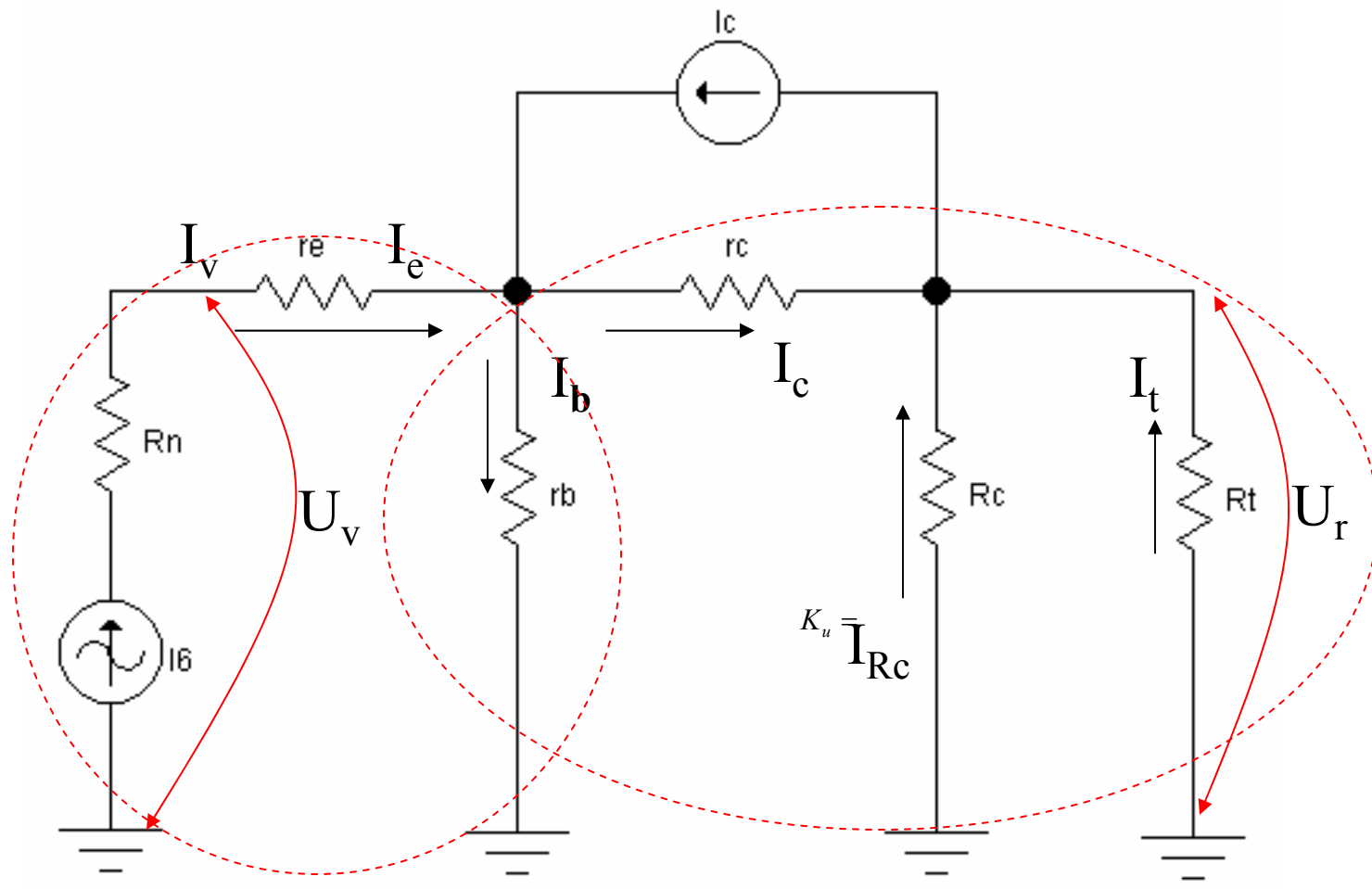
- Sinh viên tự đọc khuếch đại C-C và B-C ở nhà

Khuếch đại B-C và sơ đồ tương đương



Khuếch đại B-C và sơ đồ tương đương





Mạch vào

Mạch ra

Sơ đồ tương đương xoay chiều của khuếch đại B-C

Tính toán tham số mạch xoay chiều mạch B-C

* Tổng trở vào: tổng trở vào được tính theo mạch vòng E-B. dòng ra $I_c = \alpha I_e$

$$U_v = R_v I_e = [r_e + (1-\alpha)r_b] I_e; \quad U_c = (R_c // r_{c(B)}) I_c$$

$$R_v = [r_e + (1-\alpha)r_b]$$

$$R_r = R_c // r_{c(B)}$$

* Hệ số khuếch đại dòng điện

$$K_i = \frac{I_t}{I_v} \cdot \text{mà } I_c (R_c // R_t) = I_t R_t$$

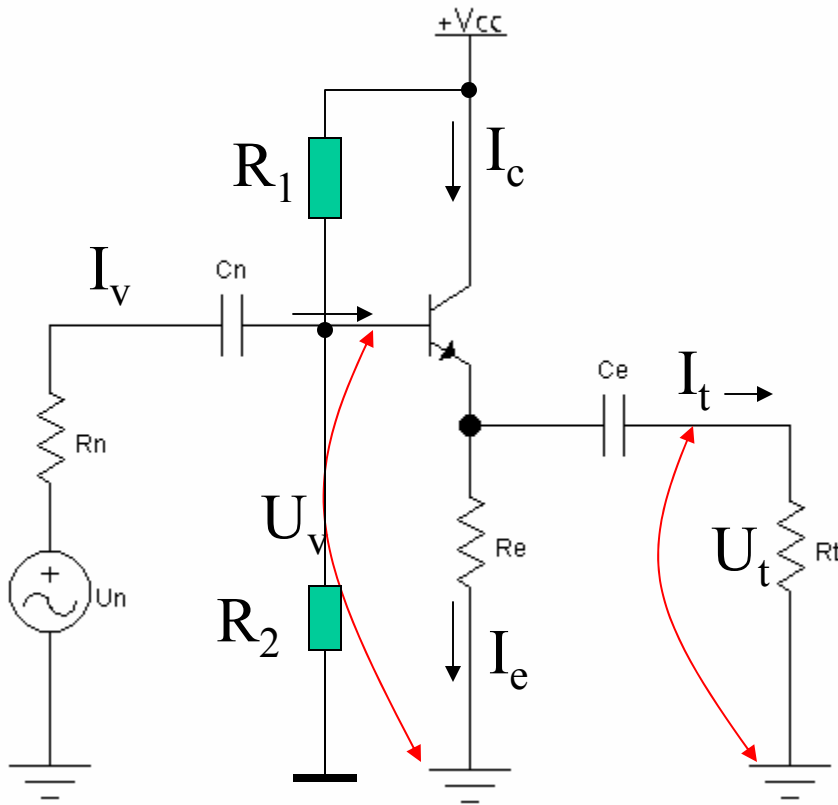
$$I_t = I_c \frac{R_c // R_t}{R_t} = \alpha I_v \frac{R_c // R_t}{R_t}$$

$$K_i = \alpha \left(\frac{R_c // R_t}{R_t} \right)$$

* Hệ số khuếch đại điện áp

$$K_u = \frac{U_t}{U_n} = \frac{I_t R_t}{I_v (r_n + R_v)} = K_i \frac{R_t}{(r_n + R_v)} \implies K_u = \alpha \frac{R_c // R_t}{r_n + R_v}$$

Khuếch đại C-C và sơ đồ tương đương



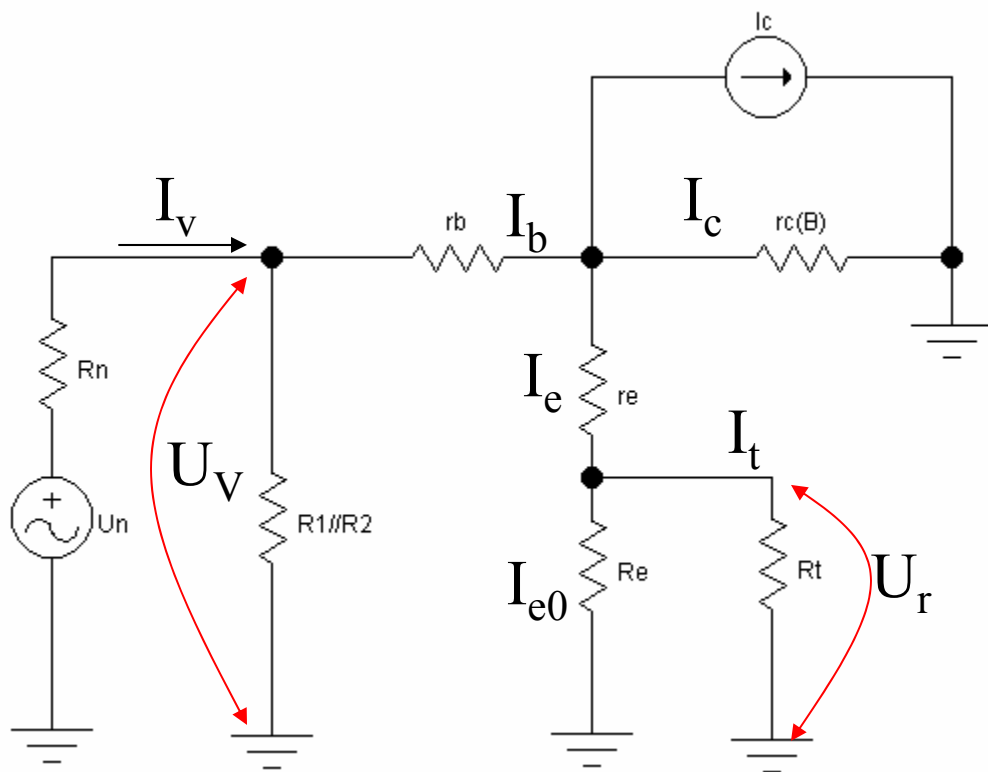
Phân cực DC được tính toán tương tự như mạch E-C và B-C. riêng điện trở định thiên R_E được xác định theo hệ số phản hồi âm dòng điện cần thiết.

Các tính toán dựa trên đặc tính V-A vào và ra

Độ ổn định của mạch có thể tính toán dựa trên tiêu chuẩn Routh hoặc các tiêu chuẩn tần số

- Mạch khuếch đại C-C có hệ số phản hồi âm lớn nên dải tần công tác rộng.
- Đặc tính tần số biên độ Logarit có độ dốc cao tần là -20dB/dec

Sơ đồ tương đương xoay chiều của khuếch đại C-C



Tính tham số xoay chiều:

* Dòng điện vào được tính là dòng I_b tại cực B của BJT

$$R_v = [r_b + (1 + \beta)(r_e + R_e // R_t)] // R_1 // R_2$$

Nếu điện trở vào được chọn lớn

$$R_v = [r_b + (1 + \beta)(r_e + R_e // R_t)] // R_1 // R_2 // r_{c(E)}$$

Điện trở ra của tầng C-C

$$R_r = R_e // \left(r_e + \frac{r_{c(E)} // (r_b + R_1 // R_2)}{1 + \beta} \right)$$

Với $r_{c(E)}$ lớn, ta có thể viết:

$$R_r = R_e // \left(r_e + \frac{(r_b + R_1 // R_2)}{1 + \beta} \right)$$

Hệ số khuếch đại dòng điện

$$I_v R_v = I_b r_v = I_b [r_b + (1 + \beta)(r_e + R_e // R_t)]$$

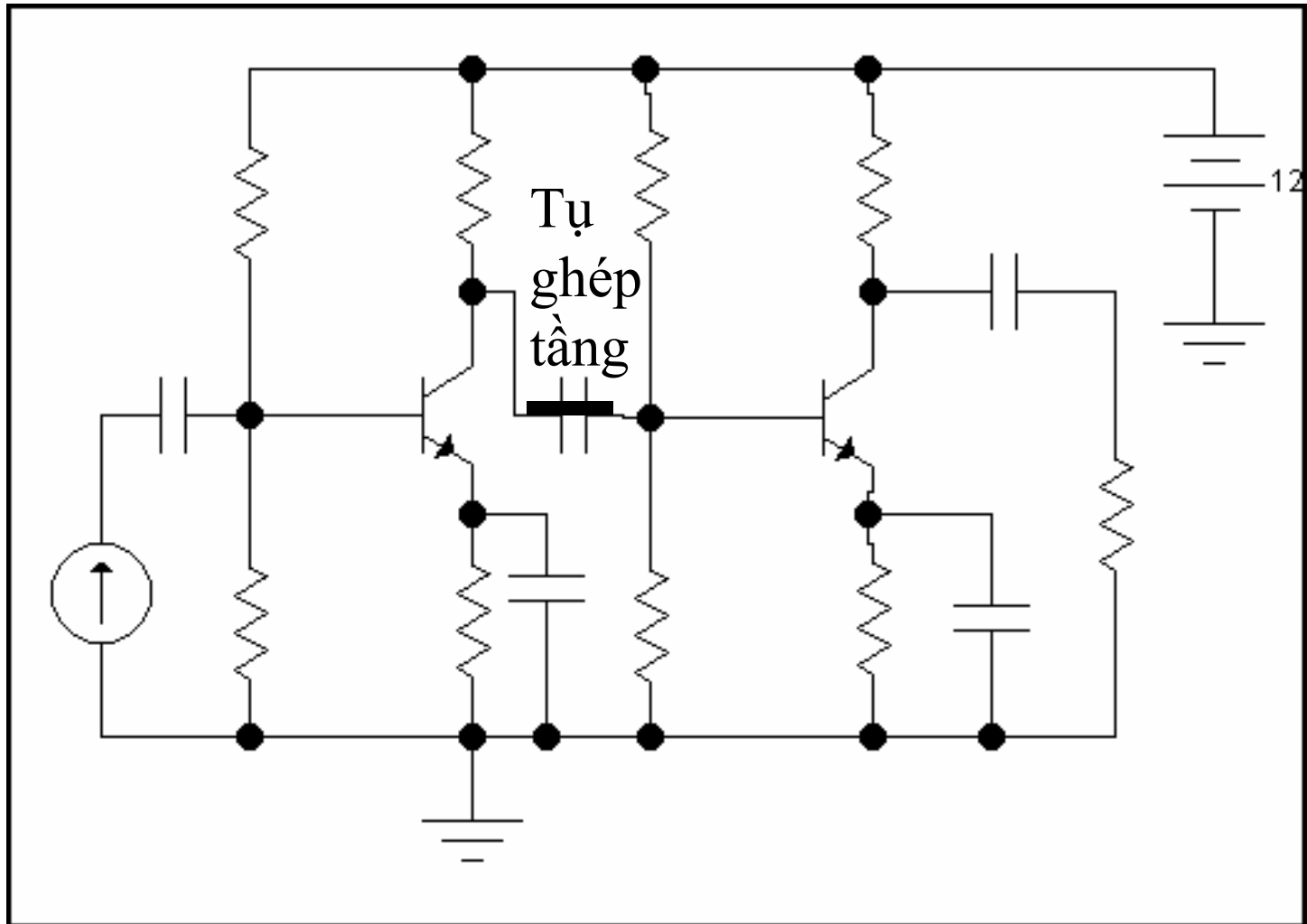
$$I_t R_t = I_e (R_e // R_t) = (1 + \beta) I_b (R_e // R_t)$$

$$K_i = \frac{I_t}{I_v} = (1 + \beta) \frac{R_v}{r_v} \frac{R_e // R_t}{R_t}$$

Hệ số khuếch đại điện áp

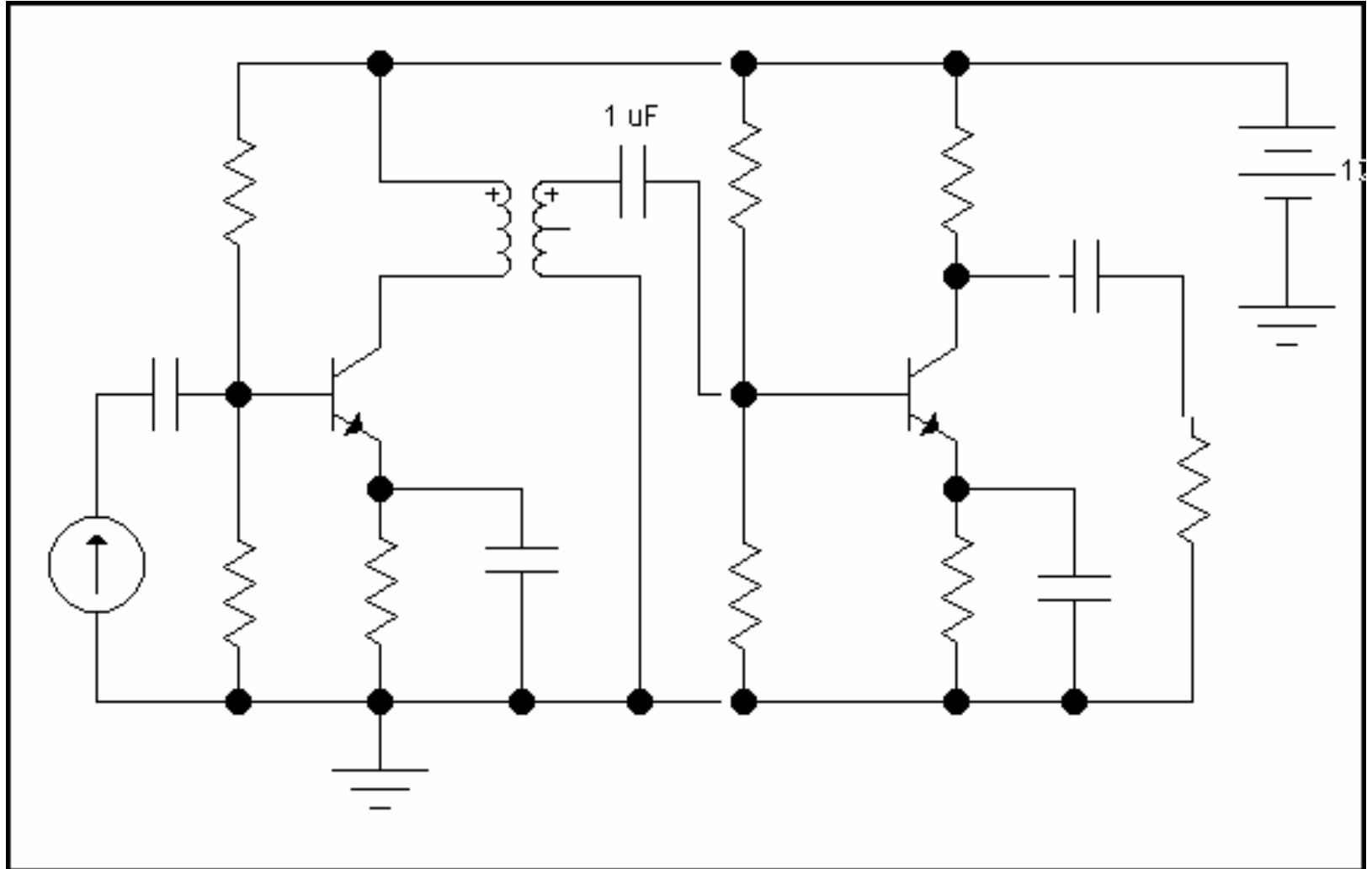
$$K_u = \frac{U_t}{U_n} = \frac{I_t R_t}{I_v (R_v + R_n)} = K_i \frac{R_t}{(R_n + R_v)}$$

Ghép tầng trong bộ khuếch đại dùng điện dung



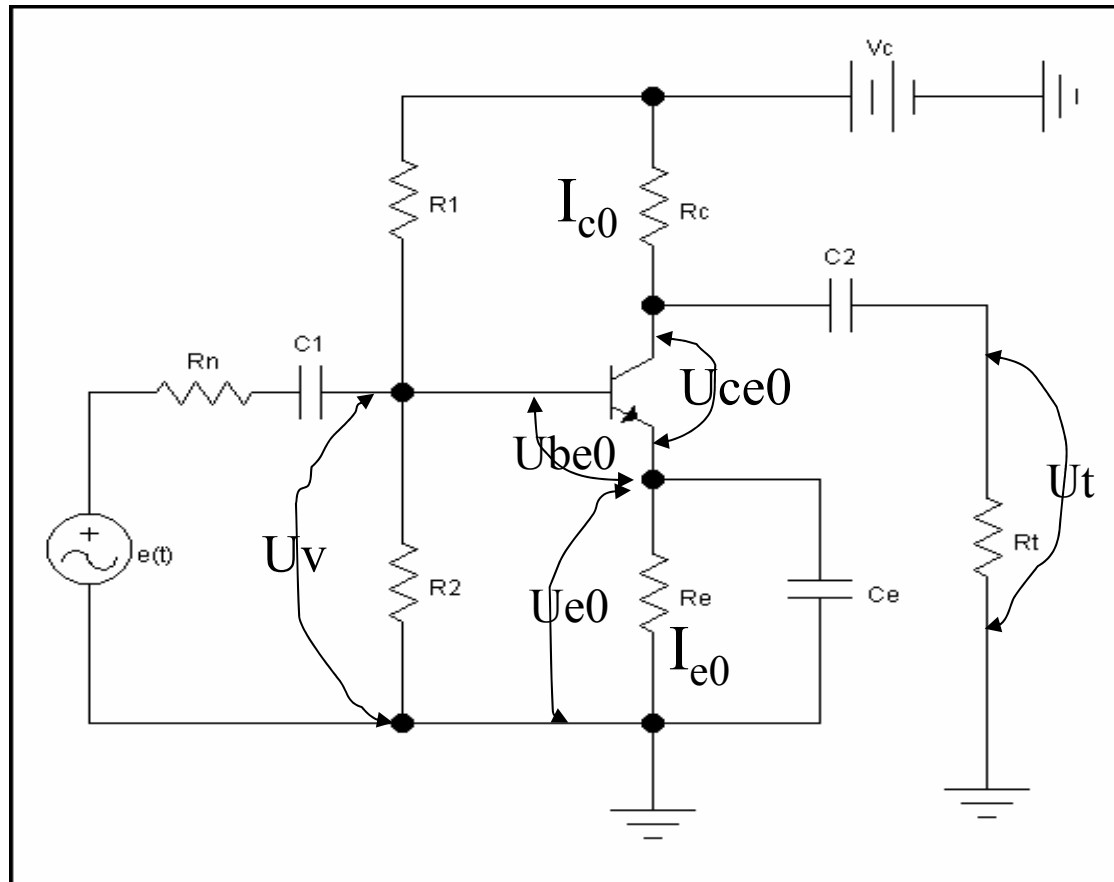
- Thông thường, một mạch khuếch đại chỉ có hệ số khuếch đại cỡ vài chục lần. Muốn có hệ số khuếch đại lớn phải ghép nhiều mạch với nhau, gọi là ghép tầng.

Ghép tầng trong bộ khuếch đại dùng biến áp



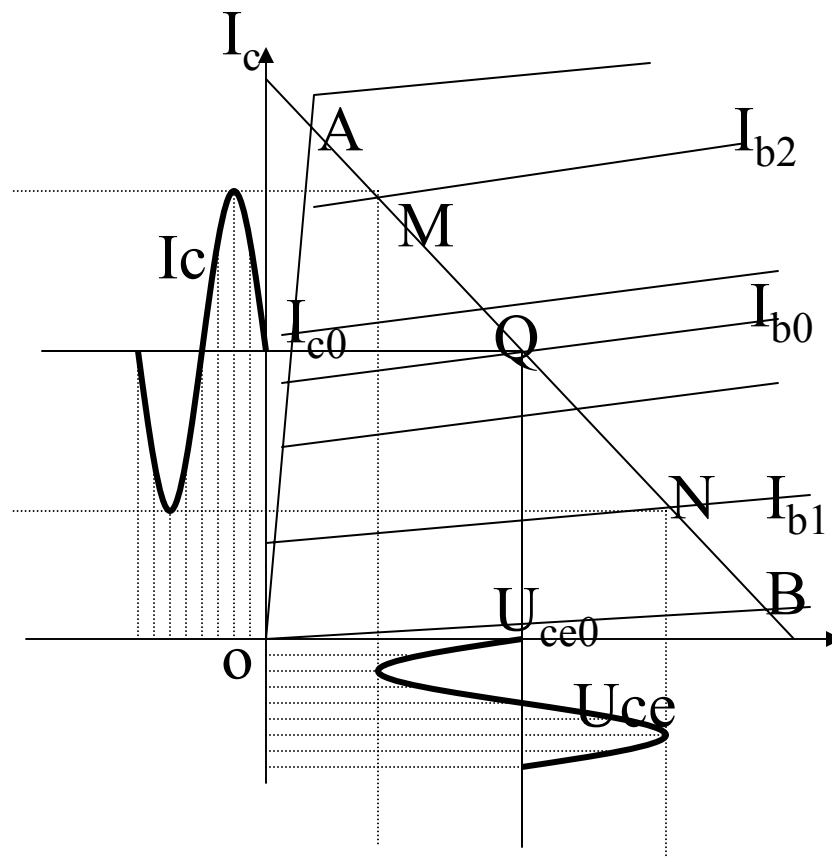
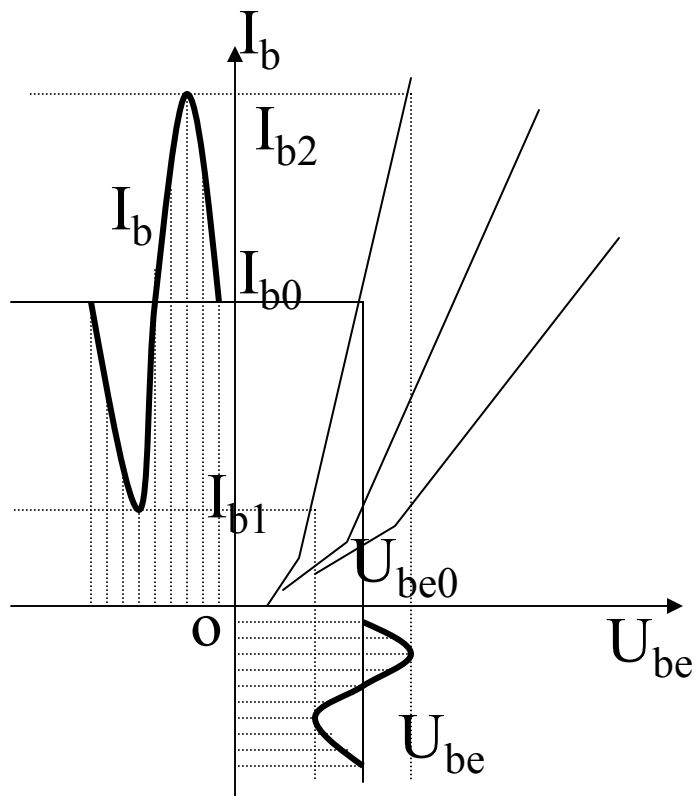
Khuếch đại công suất

- - Các tầng khuếch đại công suất có dòng điện và điện áp cao
- - Phân cực một chiều sẽ gây tổn thất công suất một chiều trong mạch khuếch đại
- - Cần hạn chế tổn hao này.

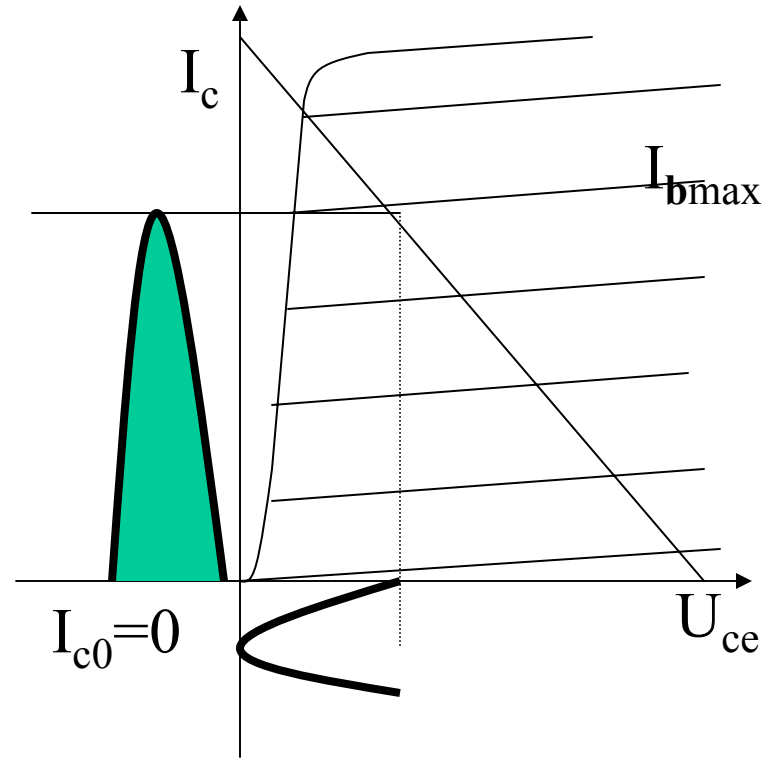
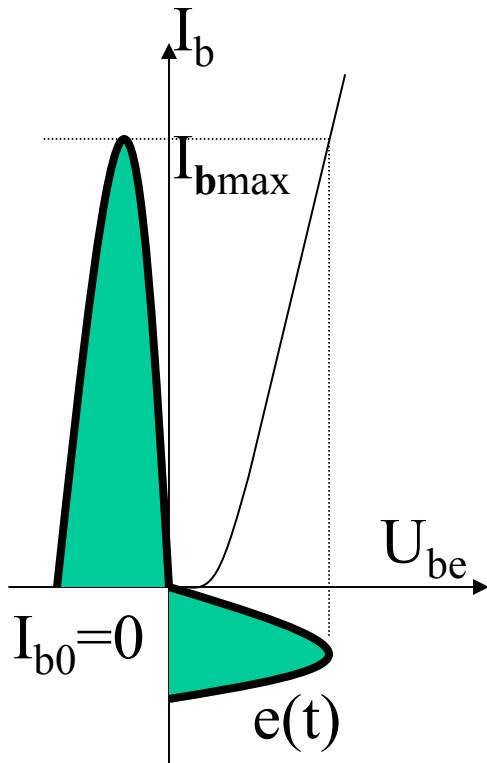


Tổn hao công suất trong mạch EC

- Tổn hao chính là dòng phân cực I_{c0} và điện áp U_{ce0}
- $P_0 = U_{ce0}I_{c0}$. Khi làm việc trong chế độ khuếch đại cả hai nửa chu kì.
- Vấn đề làm mát cho BJT, tăng công suất nguồn cung cấp.
- Chế độ khuếch đại cả hai nửa chu kì gọi là chế độ A

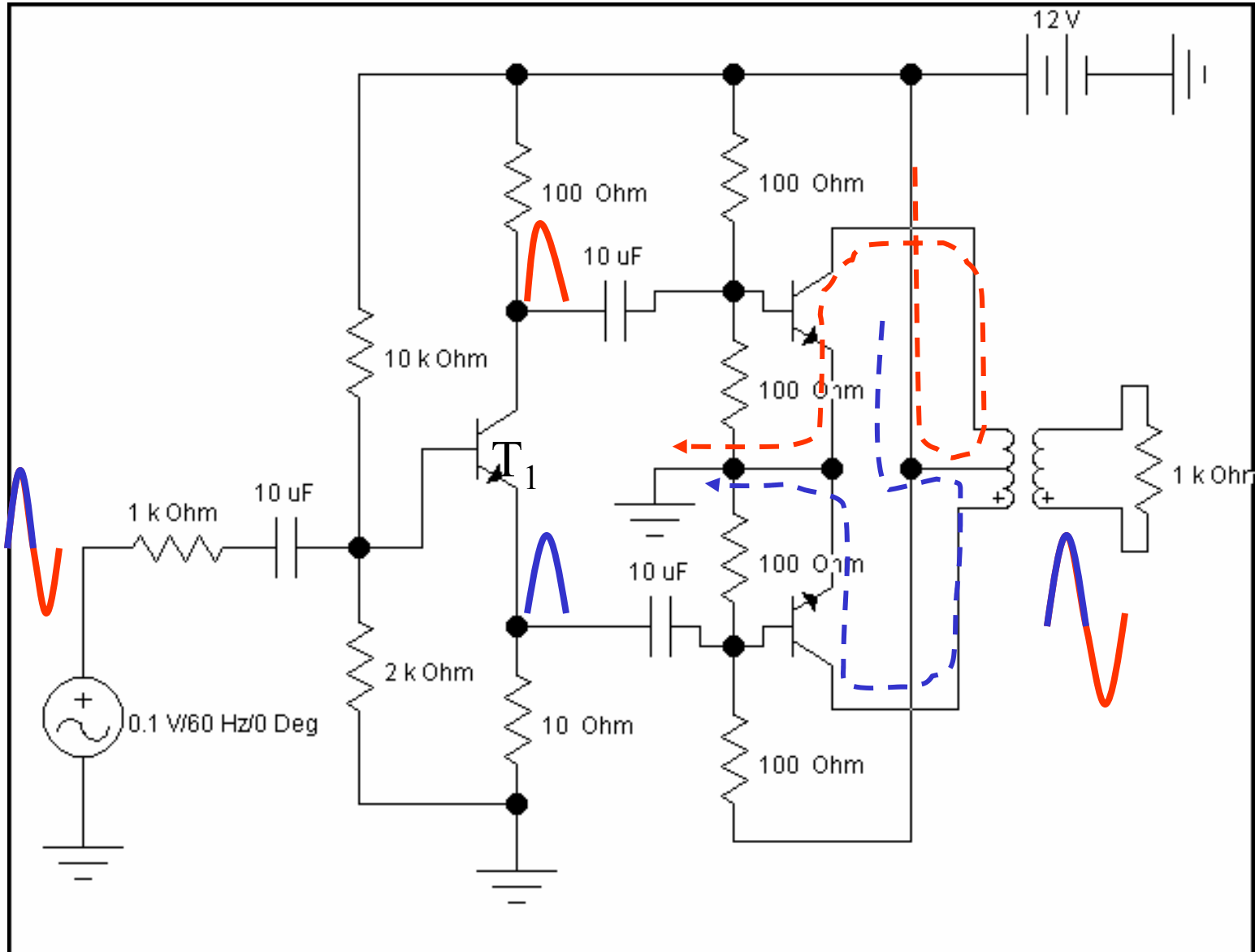


Khuếch đại công suất chế độ B (một nửa chu kỳ)



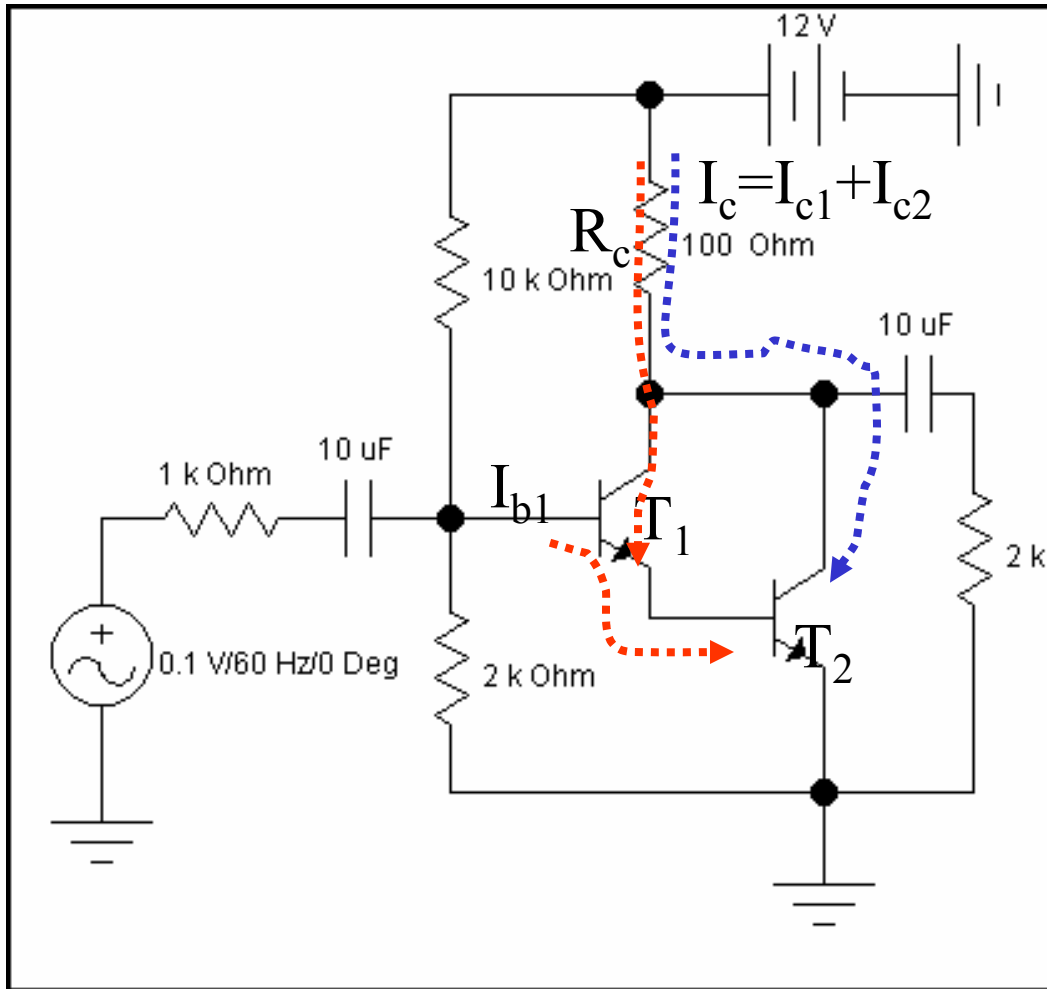
- Để khuếch đại cả hai nửa chu kỳ cần có hai mạch khuếch đại riêng
- Loại chế độ này sẽ không gây tổn hao một chiều

Nguyên lí mạch khuếch đại ghép dây kéo



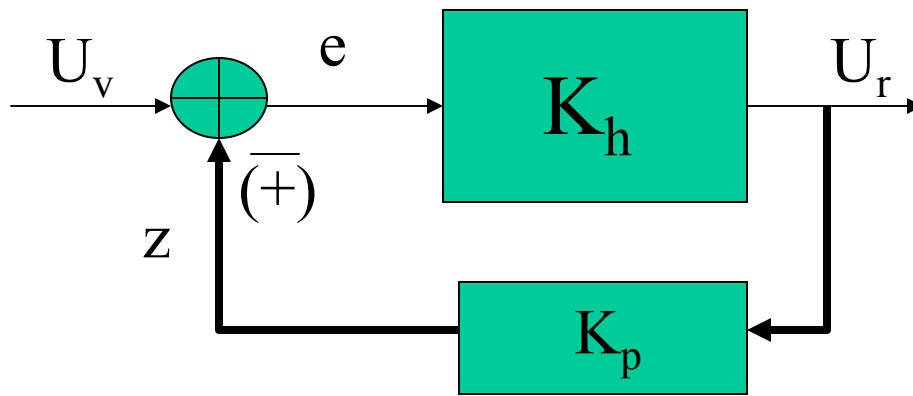
- Điện áp tại chân C và E của T₁ luôn bằng nhau và ngược pha

Khuếch đại Darlington



- Hệ số khuếch đại bằng tích hai hệ số khuếch đại tương ứng của BJT
- Mạch này thường dùng ở tầng khuếch đại cuối cùng.
- Nhược điểm là hay bị dao động tự kích.

Phản hồi trong bộ khuếch đại

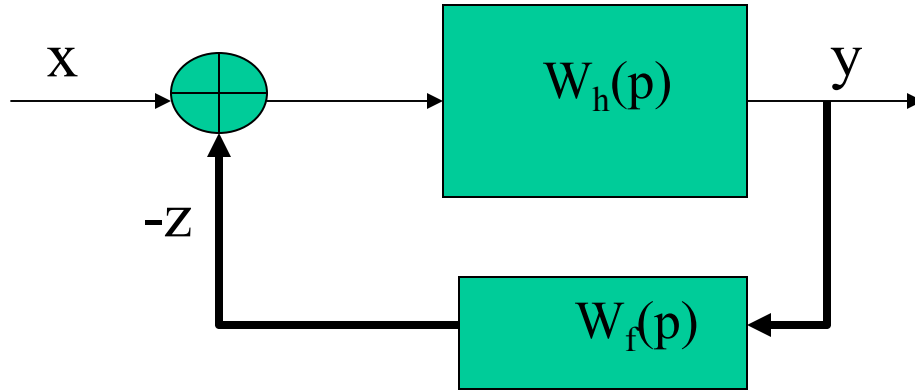


$$K_{ph} = \frac{K_h}{1 \pm K_h K_p}$$

âm (pointing to the minus sign in the denominator)
dương (pointing to the plus sign in the denominator)

- Phản hồi là lấy một phần tín hiệu ra đem quay trở lại trộn với tín hiệu đầu vào để cải thiện chất lượng bộ khuếch đại.
- Theo tín hiệu có phản hồi điện áp và dòng điện
- Theo hình thức phản hồi có phản hồi âm (ngược pha) và dương (cùng pha)
- Theo cấu trúc có phản hồi song song và phản hồi nối tiếp.
- *Tác dụng làm tăng tổng trở vào và giảm tổng trở ra*
- *Tăng độ rộng dải tần công tác*
- *Ổn định hoá bộ khuếch đại*
- *Nâng cao độ chống nhiễu và giảm khả năng dao động tự kích.*

Trong trường hợp tổng quát, một bộ khuếch đại được coi như một mạch điện với các phần tử tạo nên một quan hệ vào-ra tổng quát:



$$a_0 \frac{d^n y}{dt^n} + a_1 \frac{d^{n-1} y}{dt^{n-1}} + \dots + a_{n-1} \frac{dy}{dt} + a_n y = b_0 \frac{d^m x}{dt^m} + b_1 \frac{d^{m-1} x}{dt^{m-1}} + \dots + b_{m-1} \frac{dx}{dt} + b_m x$$

Với điều kiện đầu không nguồn

$$W_h(p) = \frac{Y(p)}{X(p)} = \frac{\sum_{k=0}^m b_k p^{m-k}}{\sum_{i=0}^n a_i p^{n-i}} \qquad W_f(p) = \frac{Z(p)}{Y(p)} = \frac{\sum_{l=0}^{m_f} c_l p^{m_f-l}}{\sum_{h=0}^{n_f} g_h p^{n_f-h}}$$

Hàm truyền của hệ kín

$$W_k(p) = \frac{W_h(p)}{1 + W_h(p)W_f(p)}$$

Trong miền Laplace: $p = \alpha + j\omega$

Trong miền tần số: $p = j\omega$

$$W_k(j\omega) = \frac{W_h(j\omega)}{1 + W_h(j\omega)W_f(j\omega)} = P_k(\omega) + jQ_k(\omega) = A(\omega)e^{j\varphi(\omega)}$$

Với hàm ảnh Furie của $y(t)$ và $x(t)$, ta có

$$Y(j\omega) = Y(\omega)e^{j\varphi(\omega)}; \quad X(j\omega) = X(\omega)e^{j\varphi(\omega)}$$

$$A(\omega) = \frac{|Y(\omega)|}{|X(\omega)|}; \quad \varphi(\omega) = \arctan \frac{Q_k(\omega)}{P_k(\omega)}$$

Tùy thuộc góc lệch pha, tín hiệu ra có thể cùng pha hay ngược pha, hay lệch một góc pha bất kì so với tín hiệu vào

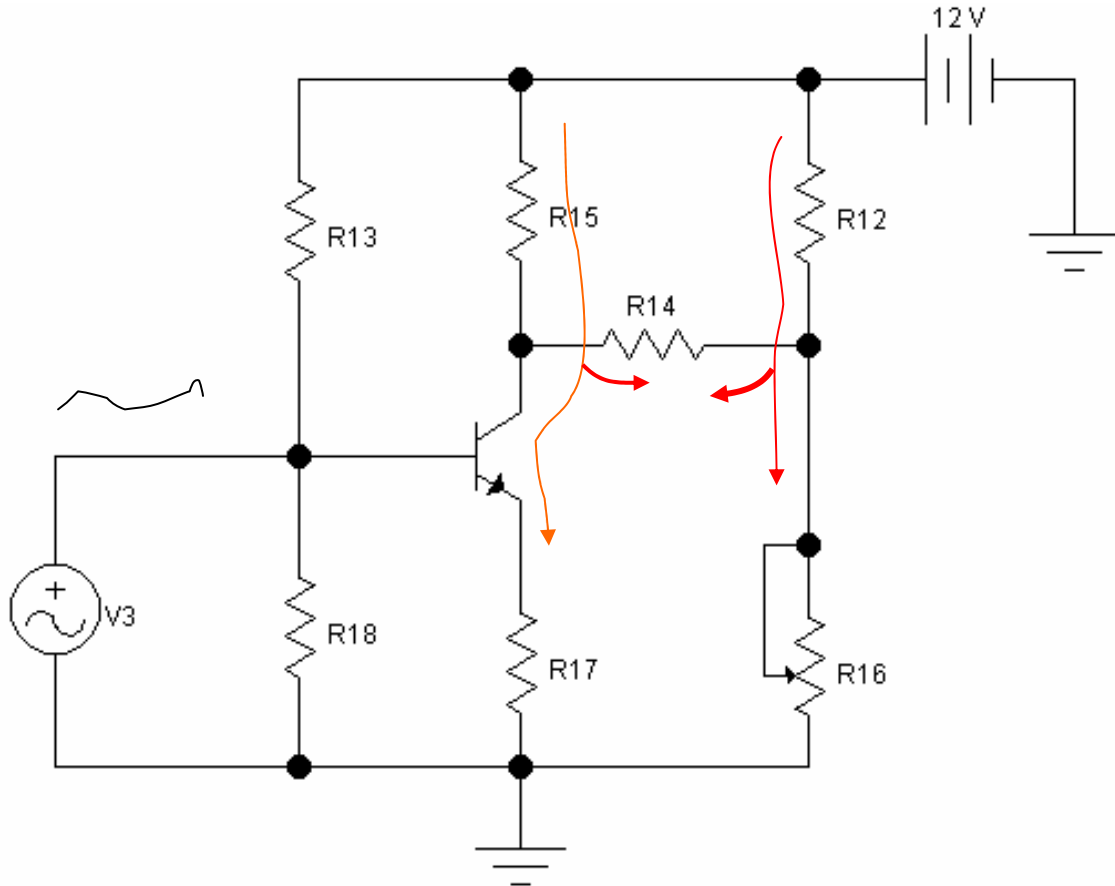
Đặt $A(\omega)=K$

$$W_k(j\omega) = \frac{K_h e^{j\varphi_h(\omega)}}{1 + K_h e^{j\varphi_h(\omega)} K_f e^{j\varphi_f(\omega)}} = K_k K_h e^{j\varphi_k(\omega)}$$

Nhận xét:

- Hệ số khuếch đại của mạch có phản hồi là một trị phức
- Góc lệch pha phụ thuộc cấu trúc mạch phản hồi
- Hệ số khuếch đại làm việc phụ thuộc tần số tín hiệu
- Mạch phản hồi làm việc ổn định nếu góc lệch pha không làm đảo dấu tín hiệu phản hồi theo qui ước.
- Quá trình quá độ phụ thuộc giá trị K_h , góc pha φ

KHUẾCH ĐẠI TÍN HIỆU BIẾN THIÊN CHẬM



•Đặc điểm:

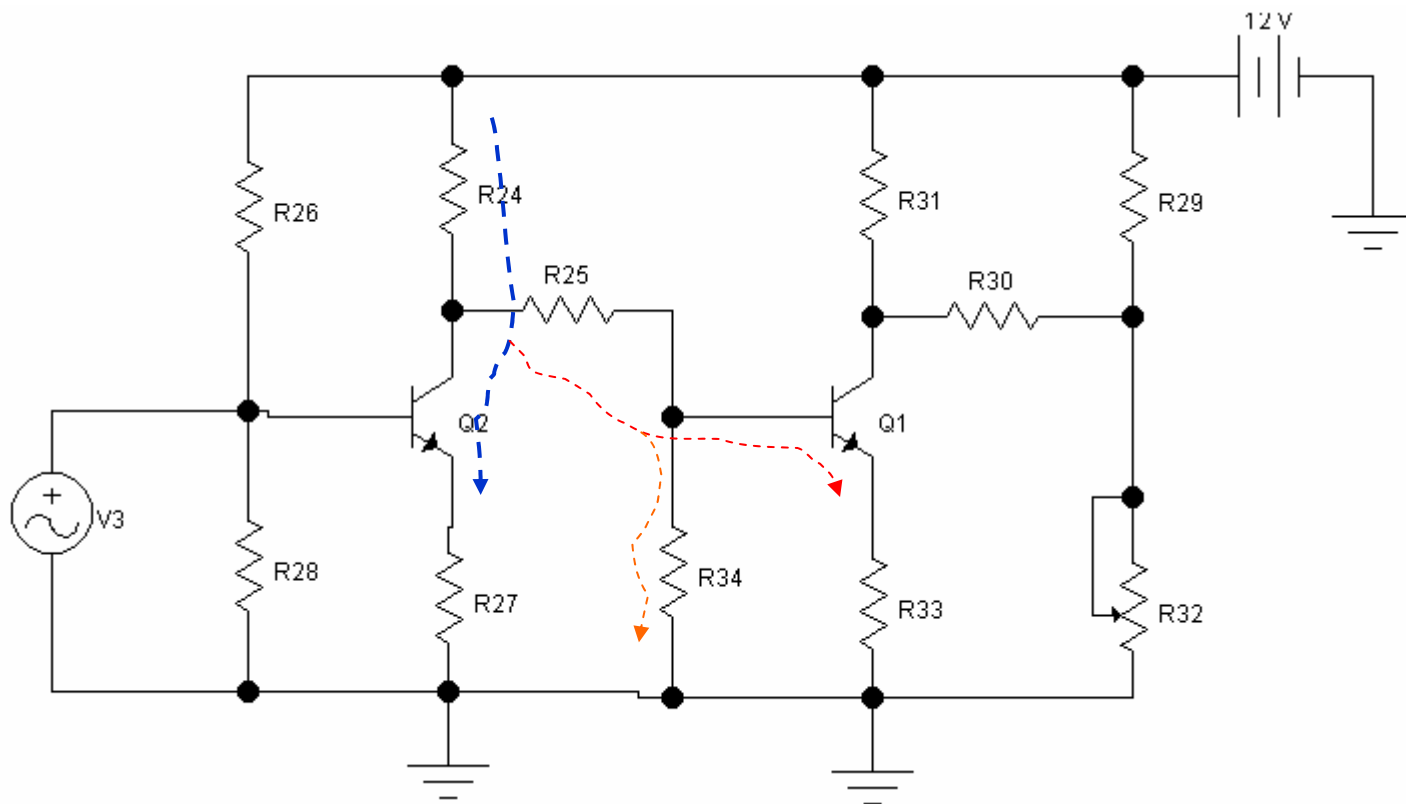
-Tín hiệu biến thiên rất chậm

-Không nối tầng bằng tụ hay biến áp

-Dễ bị trôi do nguồn và nhiệt độ

-Dễ mất cân bằng điện áp trên tải

Ghép tầng trong khuếch đại một chiều

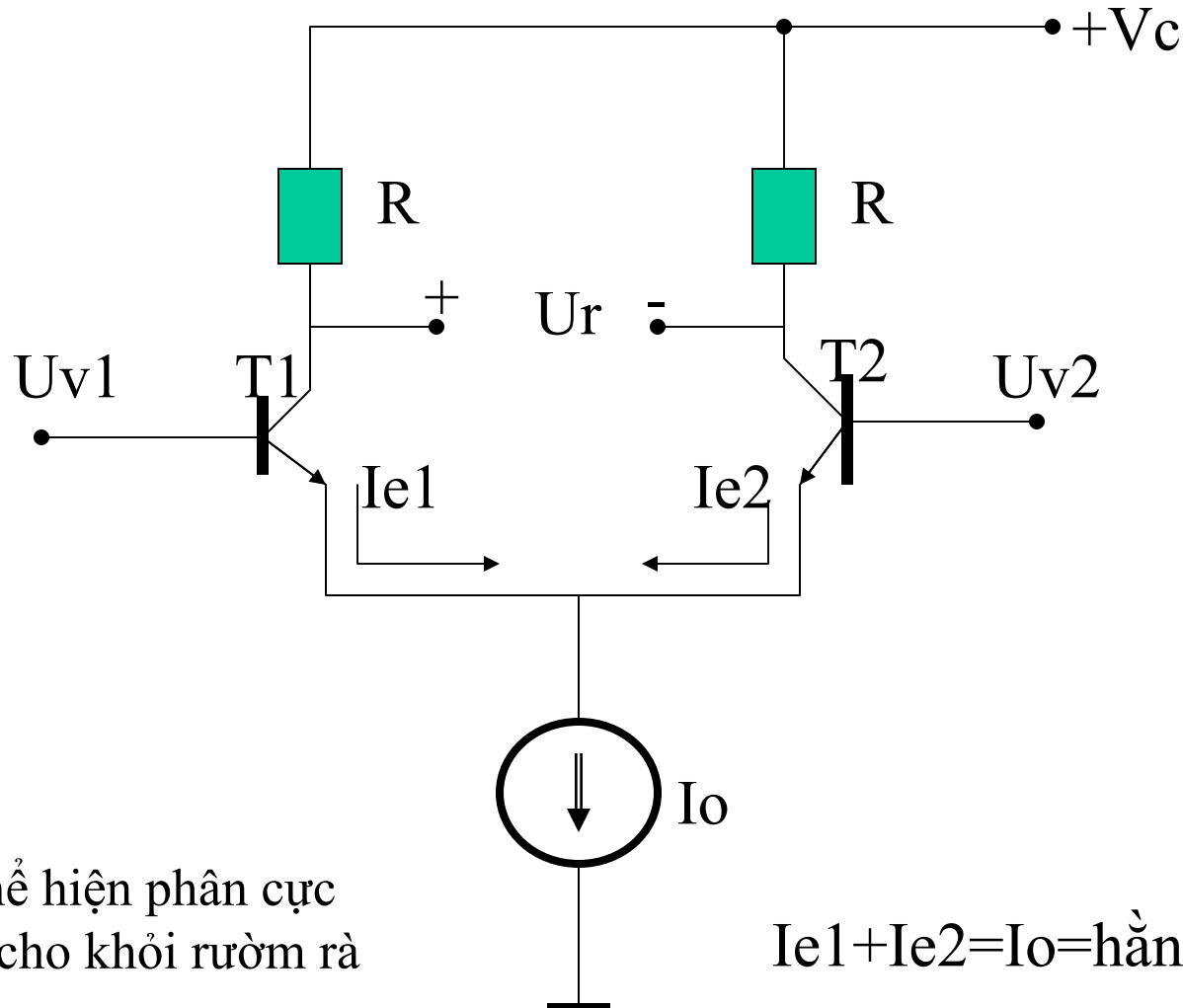


Thường ghép tầng trực tiếp hay ghép quang

Tín hiệu đầu vào bé, tổng trở tín hiệu biến thiên rộng

Tính toán phân cực phức tạp

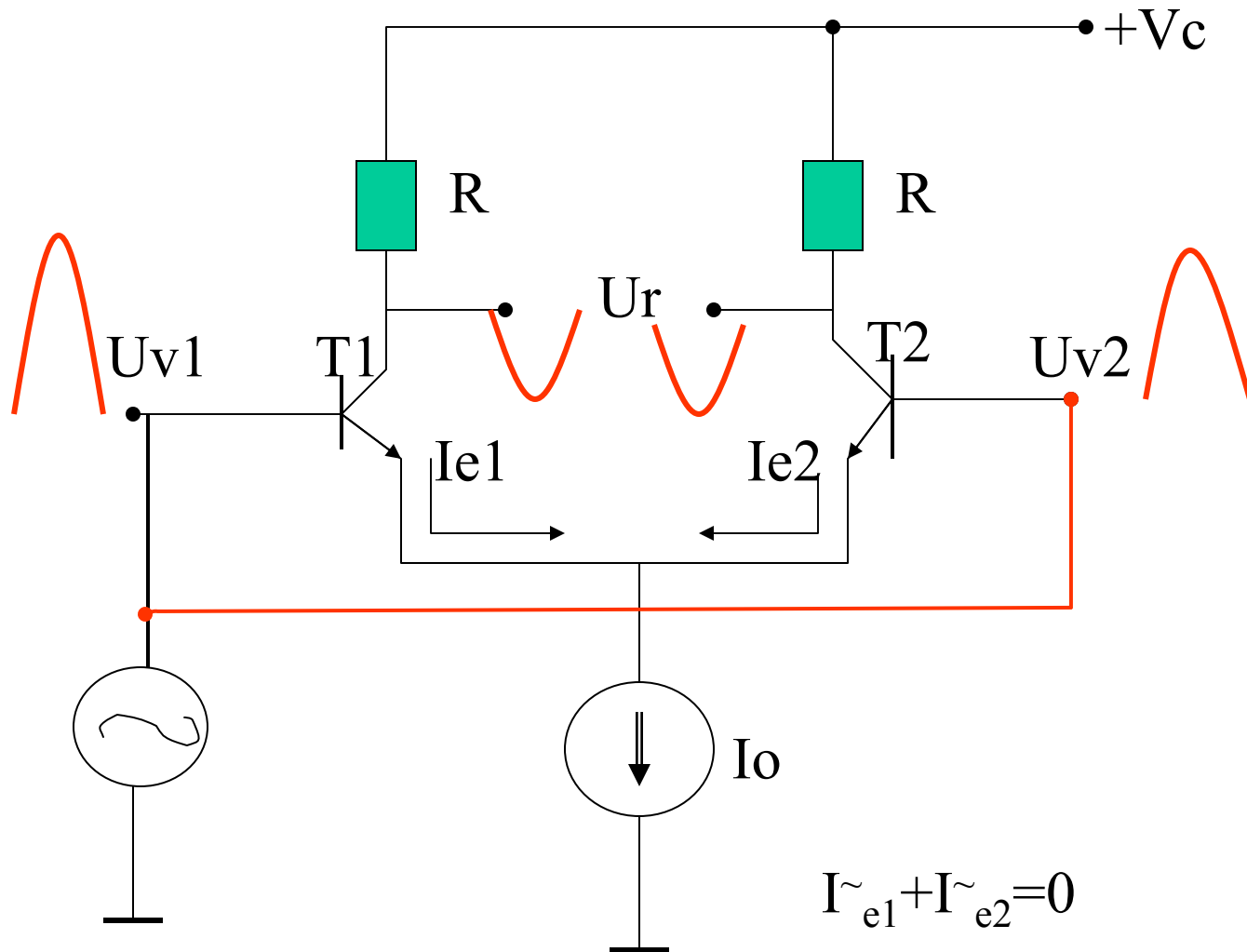
KHUẾCH ĐẠI VI SAI



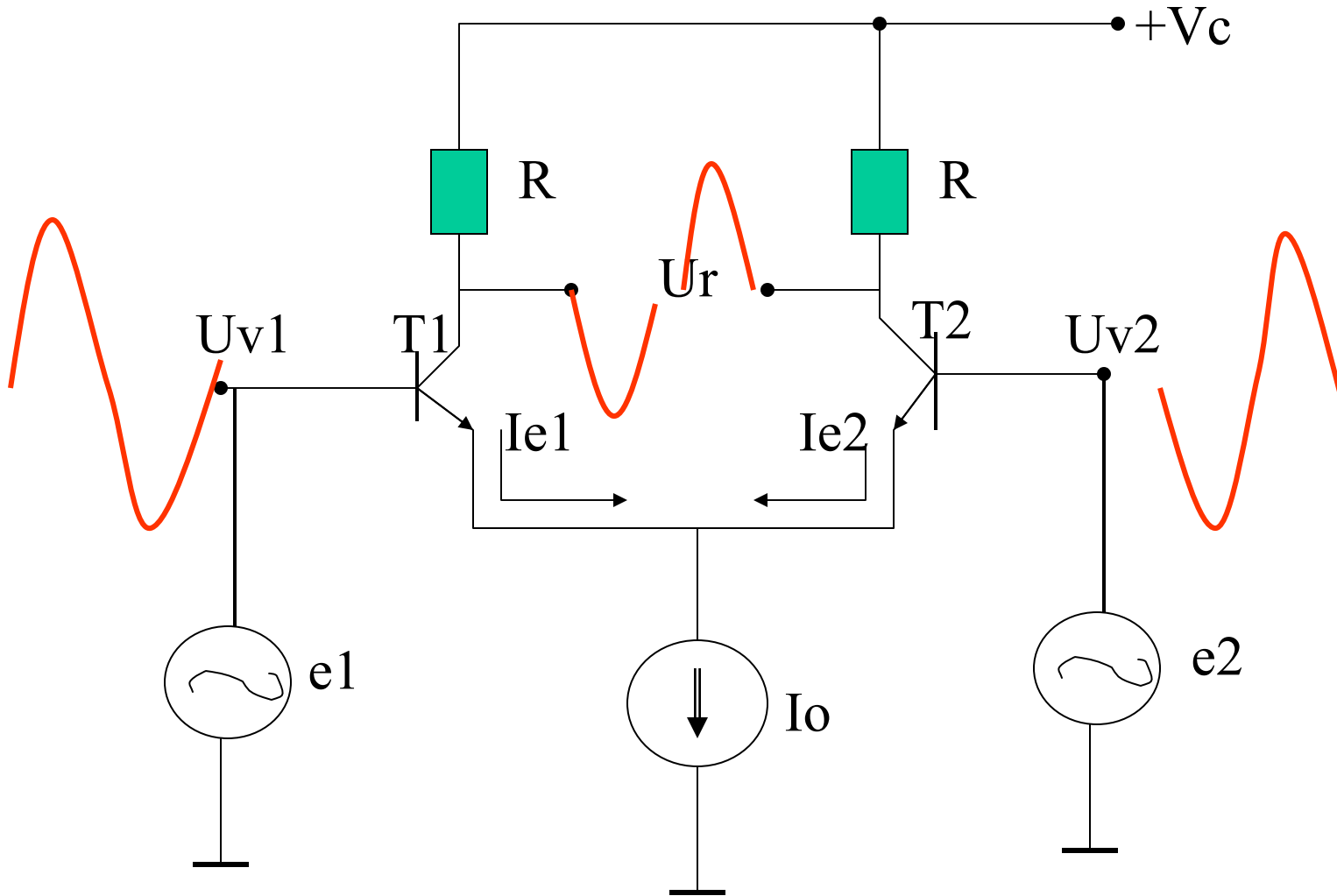
Không thể hiện phân cực
của BJT cho khởi rườm rà

$$I_{e1} + I_{e2} = I_o = \text{hằng số}$$

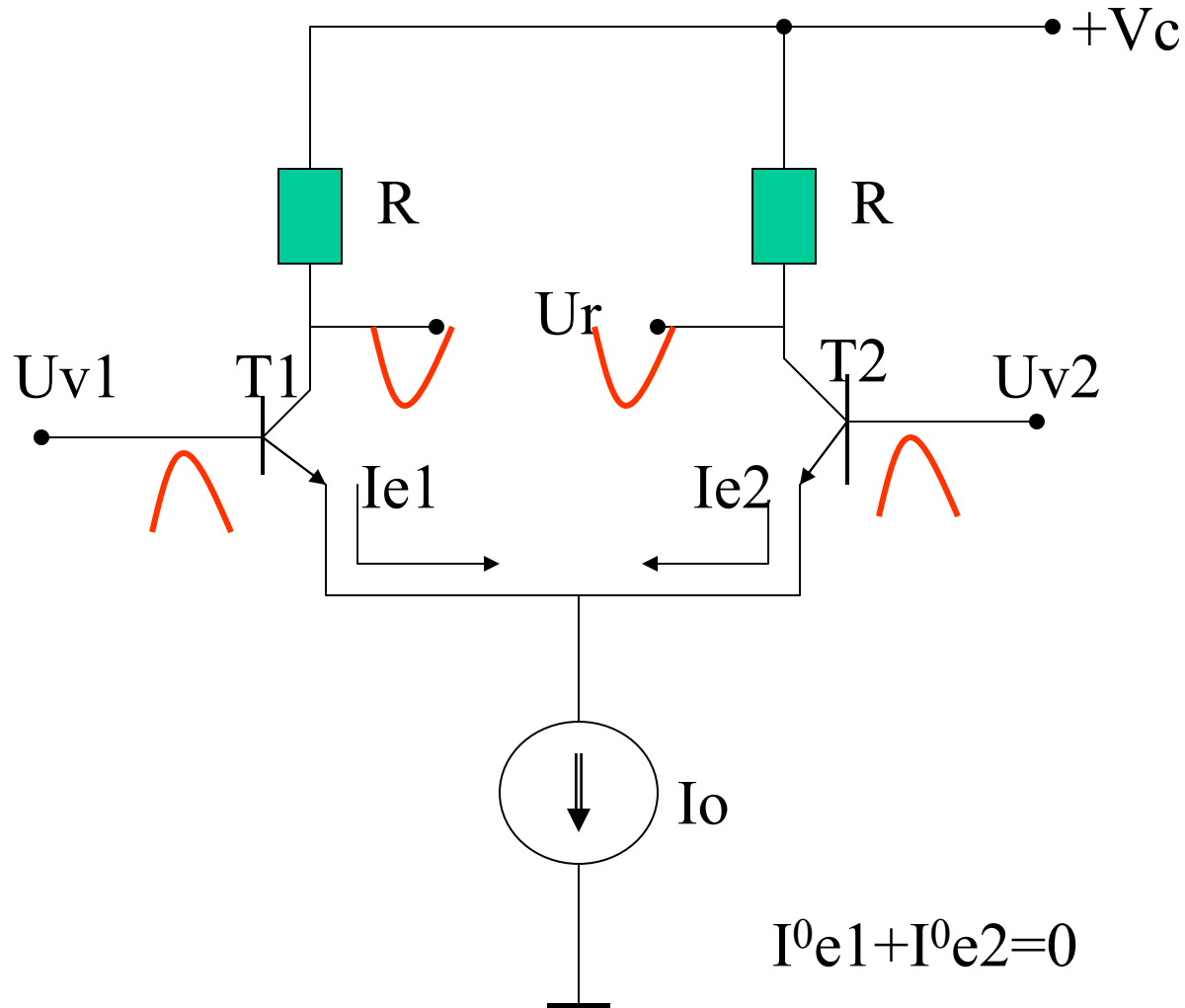
KHUẾCH ĐẠI VI SAI-cùng pha



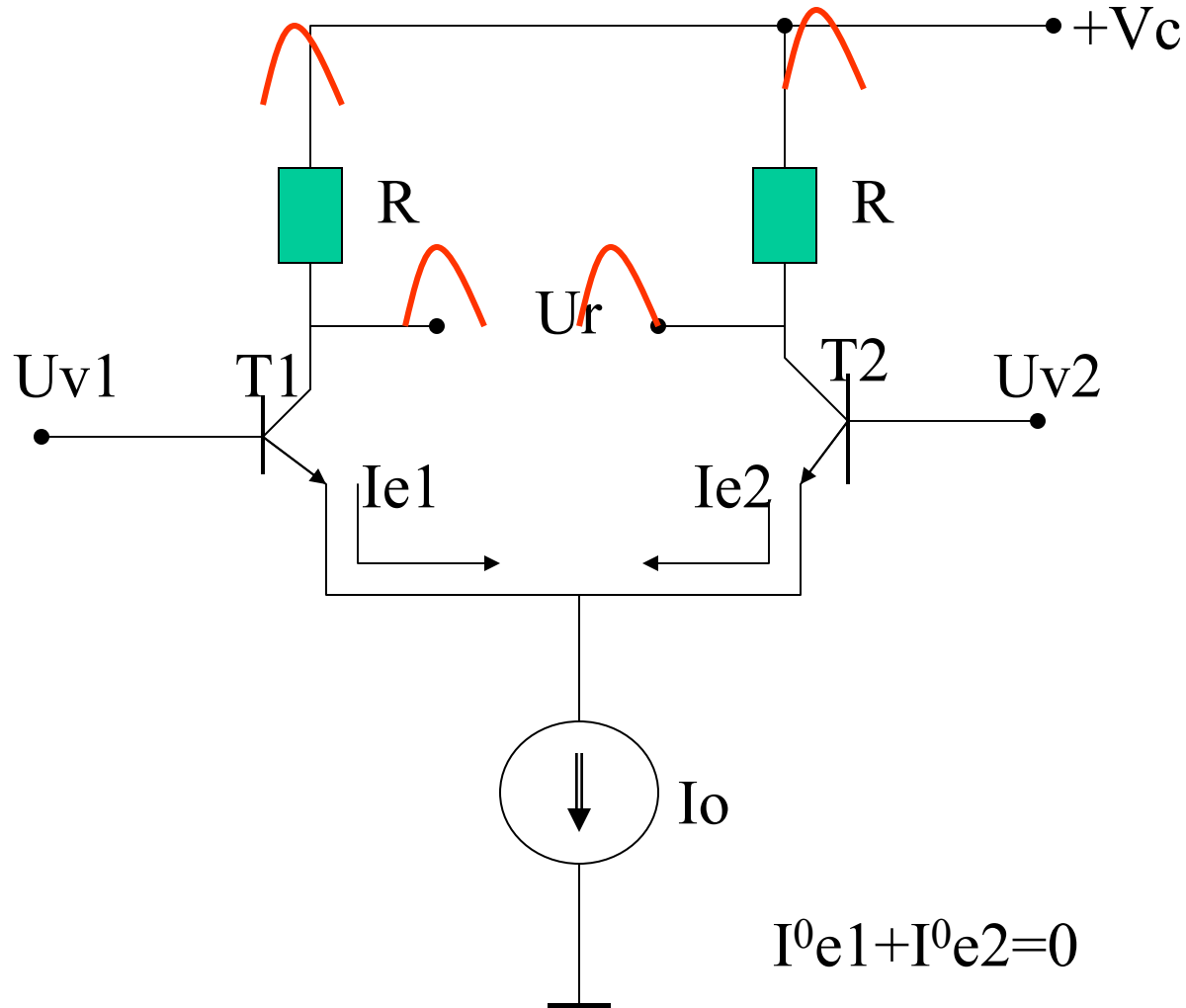
khuếch đại vi sai - ngược pha



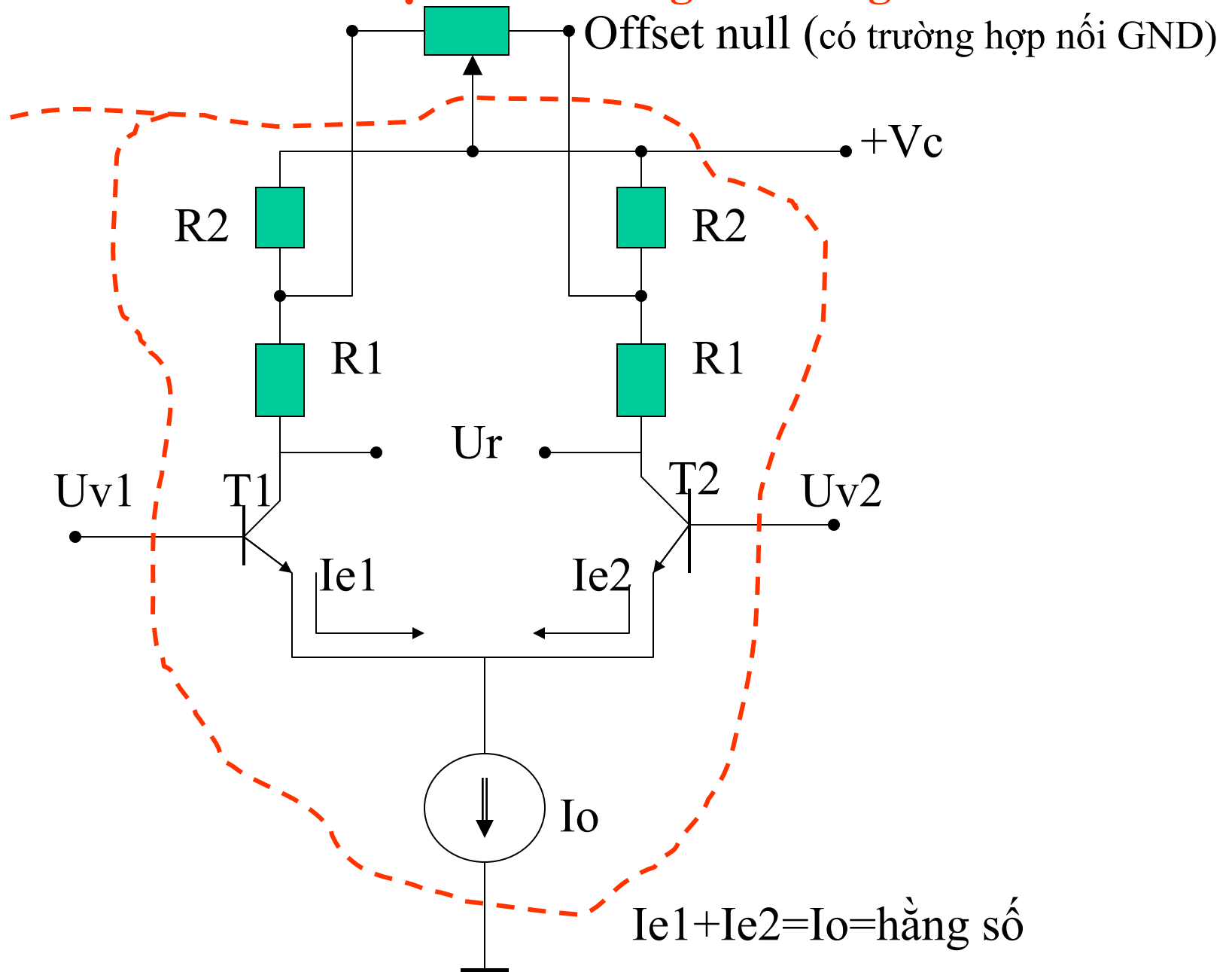
khuếch đại vi sai – trôi nhiệt



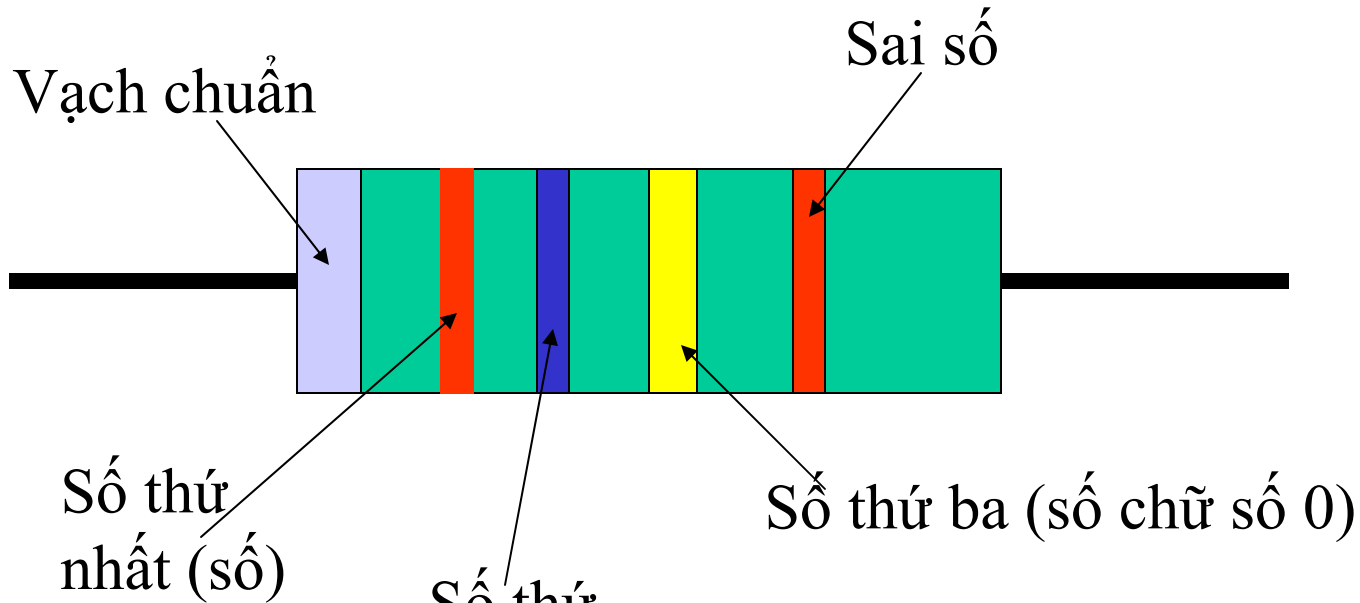
khuếch đại vi sai – trôi nguồn



Khuếch đại vi sai không cân bằng



Đọc giá trị điện trở



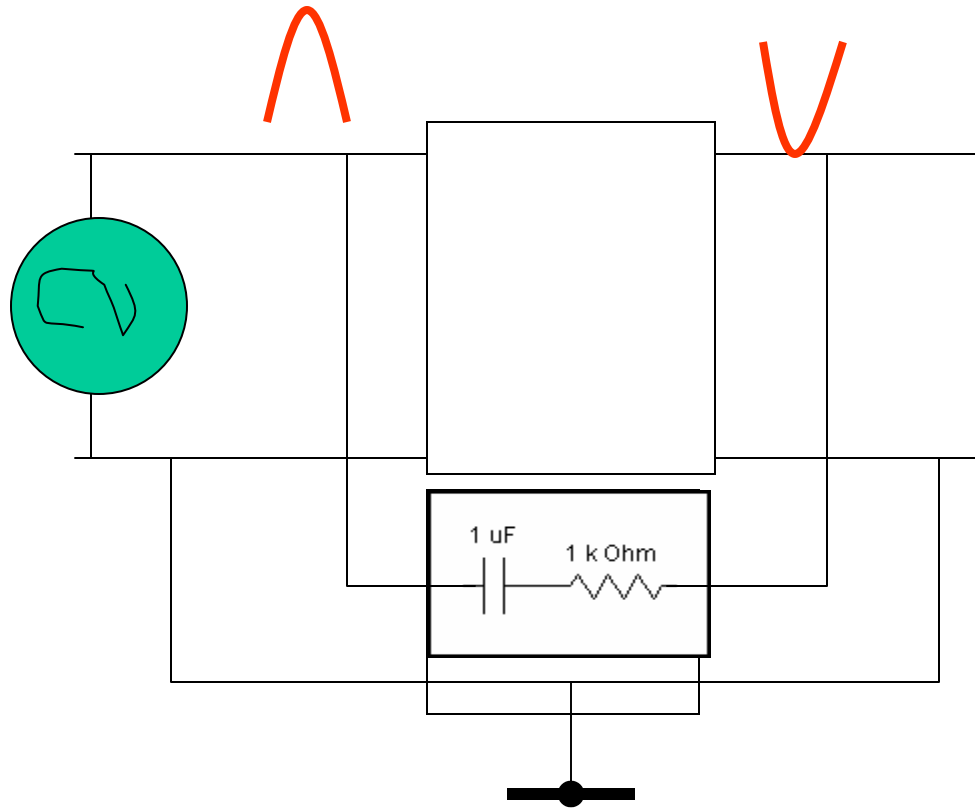
- 0 Đen
- 1 Nâu
- 2 Đỏ
- 3 Cam
- 4 Vàng
- 5 Xanh
- 6 Lơ (blue)

Số thứ hai (số)

- 7 Tím
- 8 Xám
- 9 Trắng

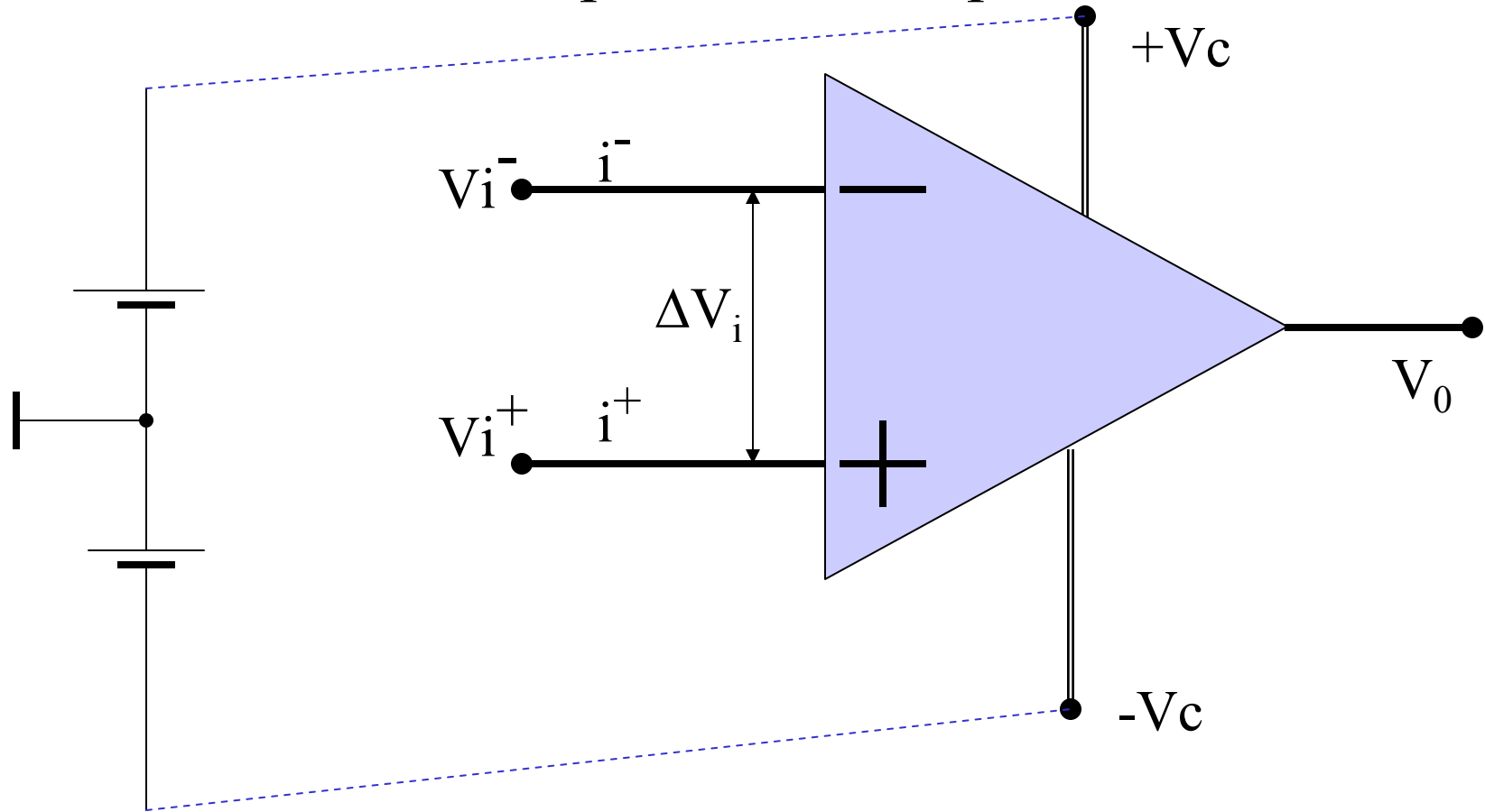
260000 ±2%

Phản hồi áp và dòng



Chương 3- KHUẾCH ĐẠI THUẬT TOÁN- OA

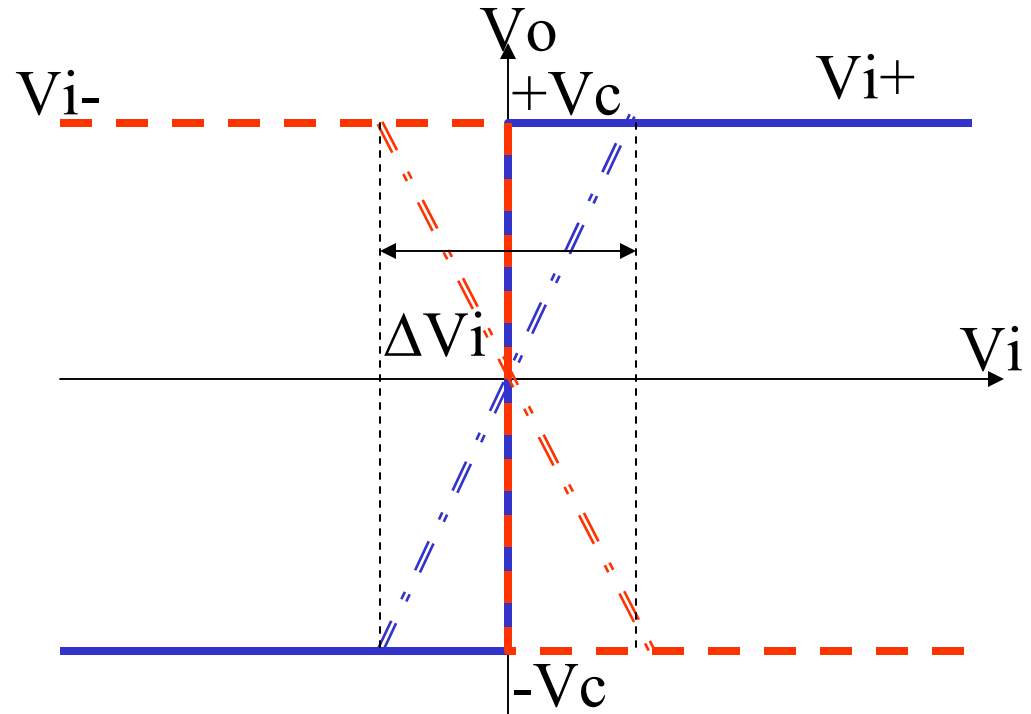
Operational Amplifier



$$R_v = \infty; R_r = 0; i^- = i^+ = 0; K_h = \infty; \quad \mathbf{V_0 = K_h \Delta V_i}$$

IC – Integrated Circuit

Đặc tính vào ra của OA



- Khi $V_i^+ > V_i^- \rightarrow V_o = +V_c$ ($V_i^- = 0$)
- Khi $V_i^+ < V_i^- \rightarrow V_o = -V_c$ ($V_i^- = 0$)
- Do OA thực tế không thể có $K_h = \infty$ mà chỉ 10^4 :- 10^6 nên tồn tại ΔV_i cỡ vài mV được khuếch đại tuyến tính
- Thực tế người ta không dùng vùng khuếch đại này

Các chế độ làm việc của OA

- A. Chế độ tuyến tính (khuếch đại): cần có phản hồi âm sâu để giảm hệ số khuếch đại. *Nói mạch phản hồi đầu ra về chân đảo*

Luôn có: $V_i^+ = V_i^-$
 $i^+ = i^- = 0$

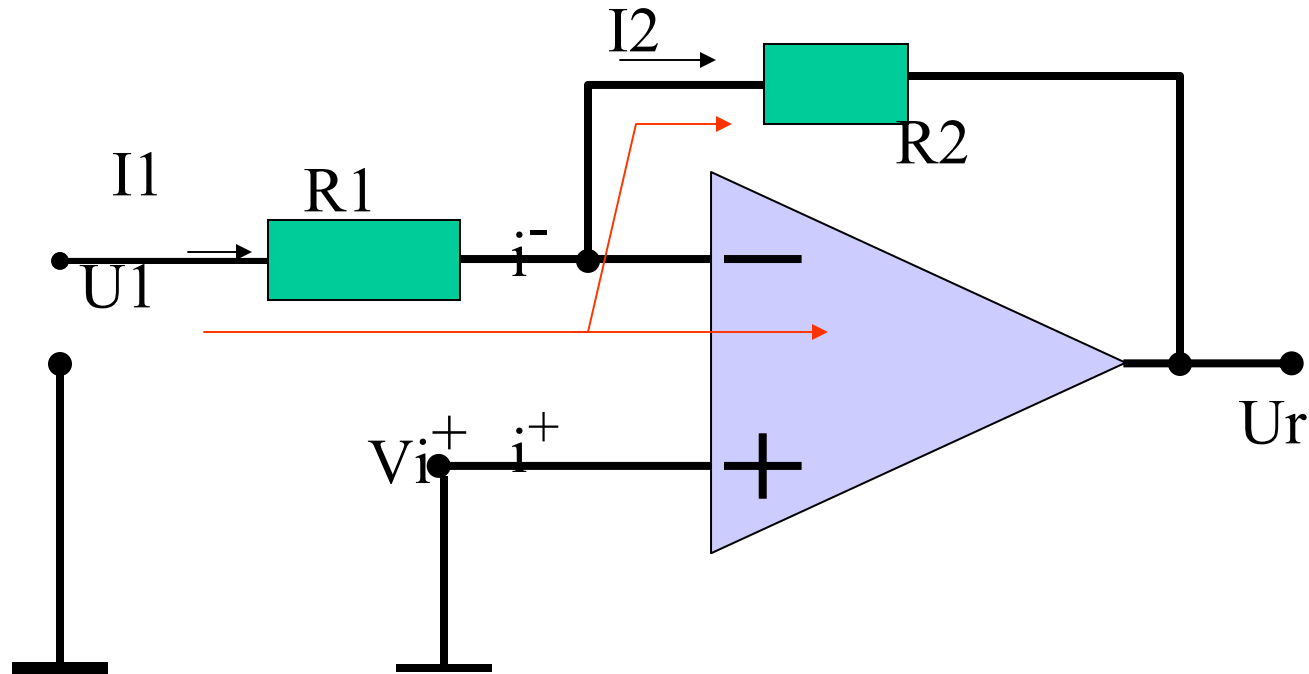
- B. Chế độ xung (**on** – **off**) (Không có phản hồi)

$$V_i^+ > V_i^- \rightarrow V_o = +V_c$$

$$V_i^+ < V_i^- \rightarrow V_o = -V_c$$

- C. Chế độ tự dao động: sóng sin, tam giác, răng cưa, chữ nhật... cần có phản hồi dương. Nói mạch phản hồi từ đầu ra về chân không đảo.

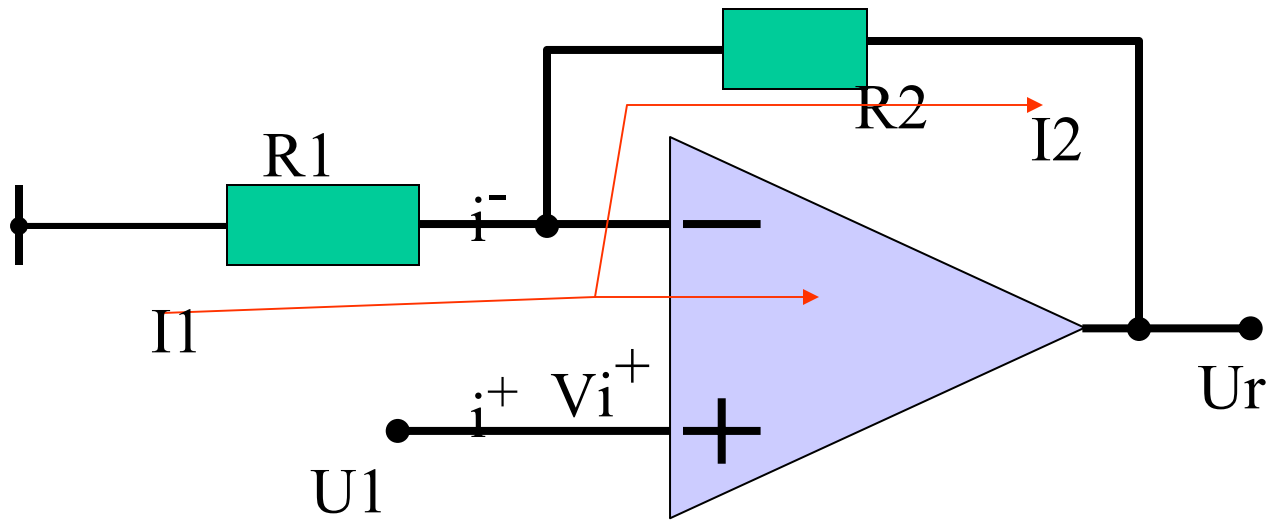
Các ứng dụng tuyến tính của OA



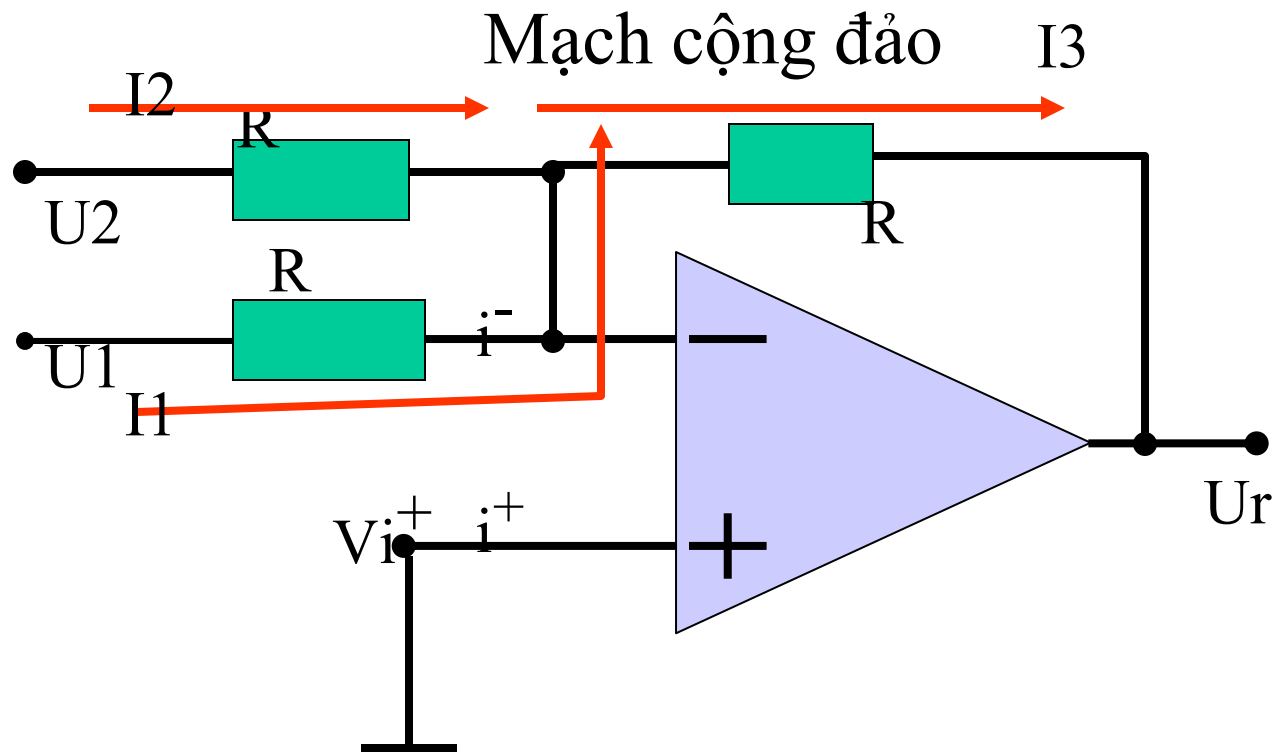
$$V_{i+} = V_{i-} = 0$$

$$\text{Mạch khuếch đại đảo: } U_r = -(R_2/R_1)U_1$$

Khuếch đại không đảo

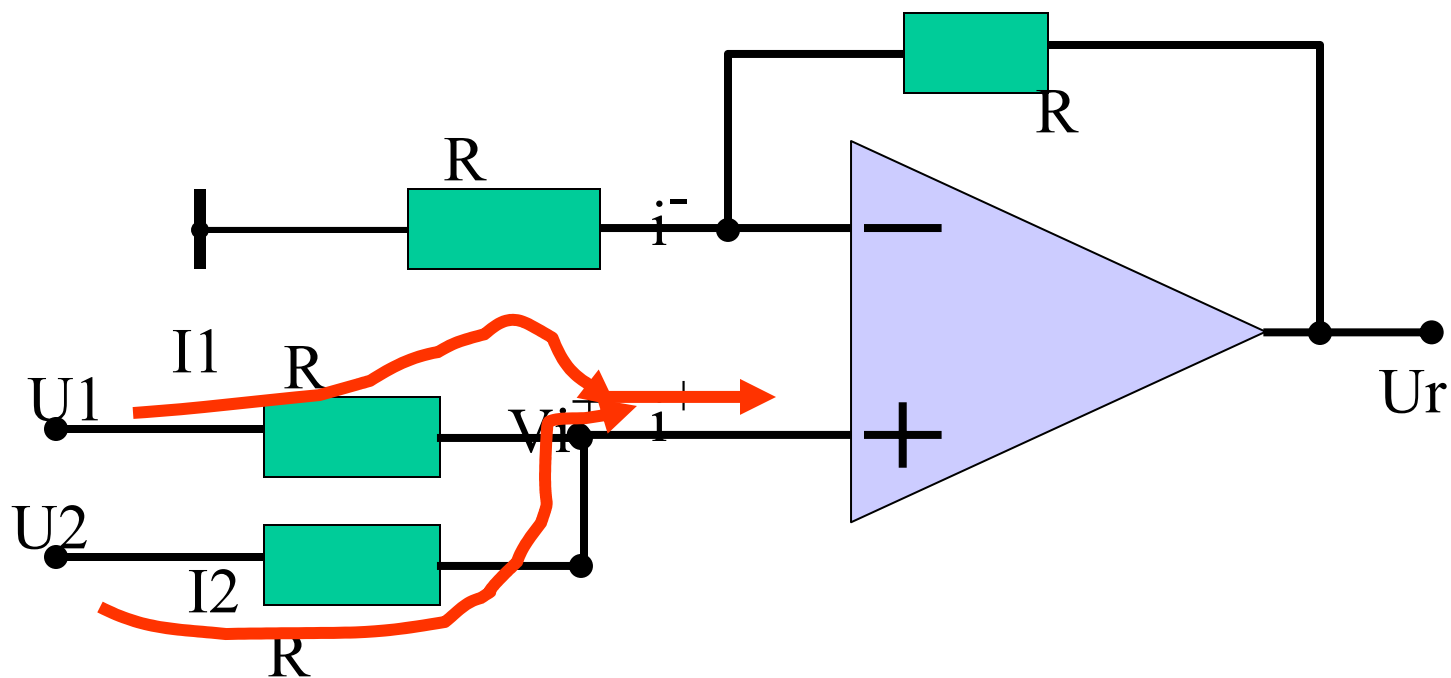


- $V_{i+} = V_{i-} = U_1$
- Điện áp ra: $U_r = (1 + R_2/R_1)U_1$

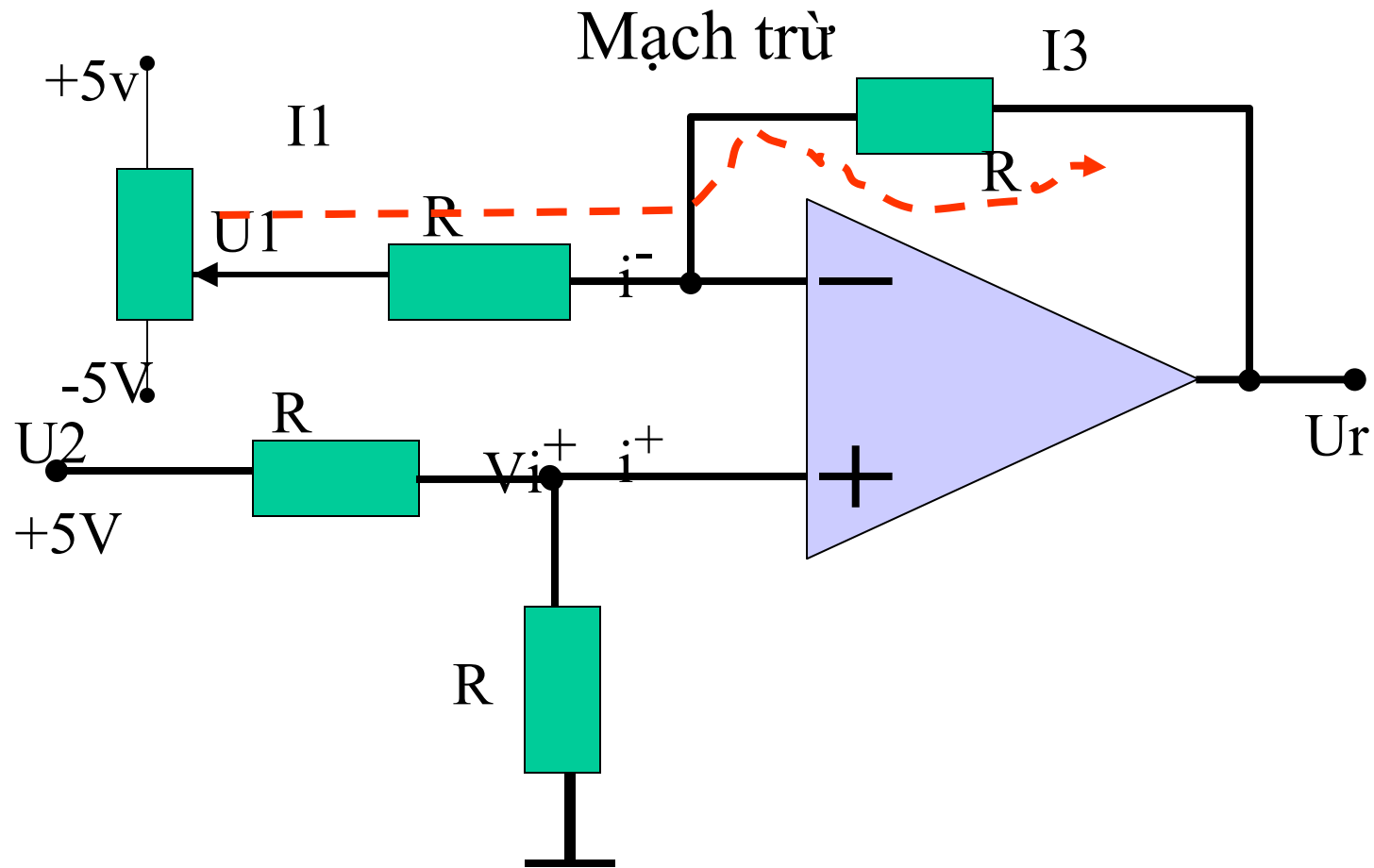


- $V_{i+} = V_{i-} = 0$
- $U_r = -(U_1 + U_2)$

Mạch cộng không đảo

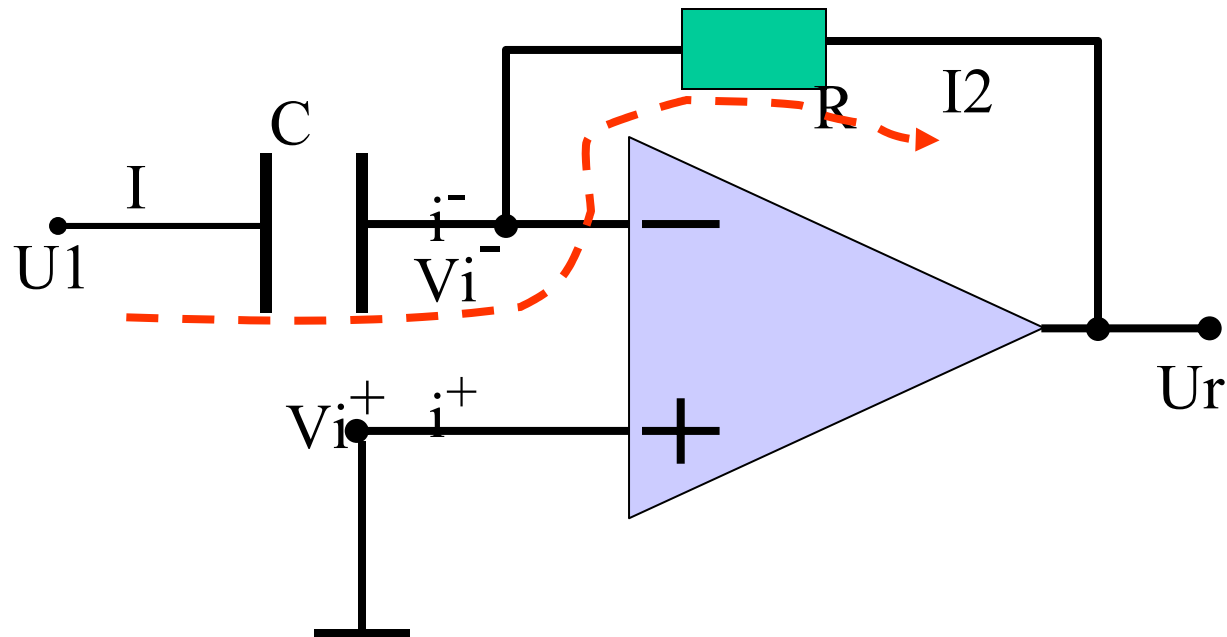


$$V_{i+} = V_{i-} = U_r/2; \quad U_r = U_1 + U_2$$



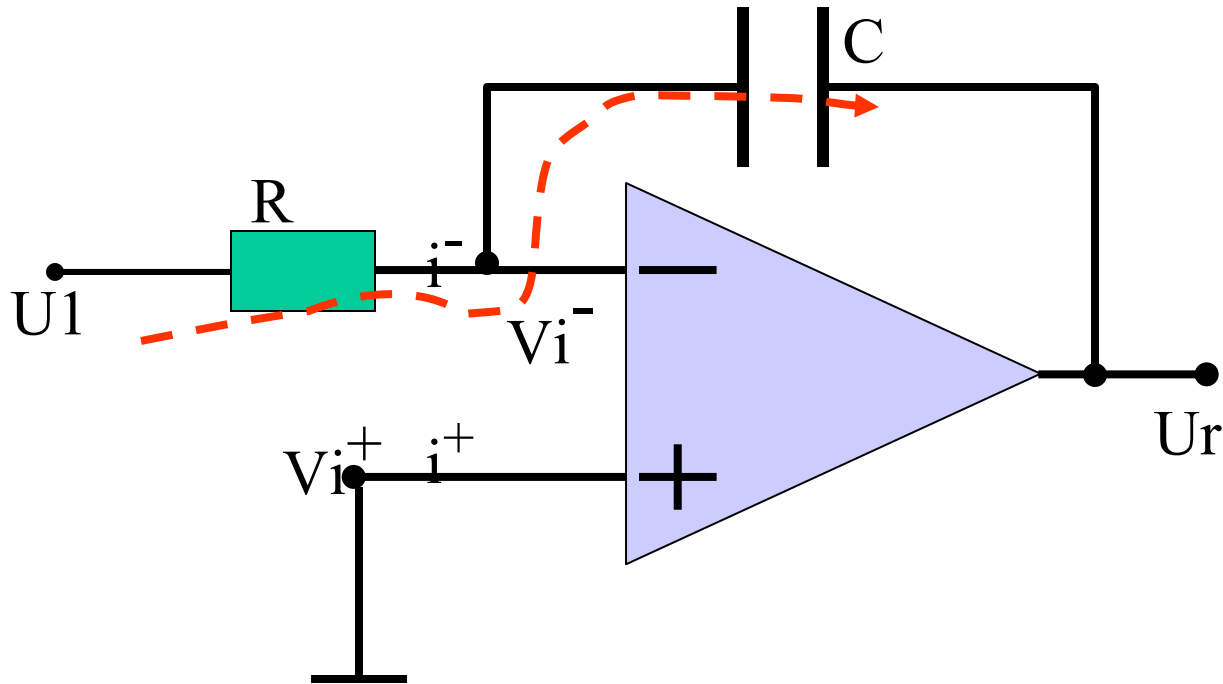
- $V_{i+} = V_{i-} = U_2/2$; $U_r = U_2 - U_1$
- $U_2 = U_r + U_1 \equiv \alpha_2 + \alpha_1 = \alpha = 180^\circ$

Mạch vi phân đảo



- $V_{i+} = V_{i-} = 0$
- $U_r = -RC(dU_1/dt) = -T.dU_1/dt$

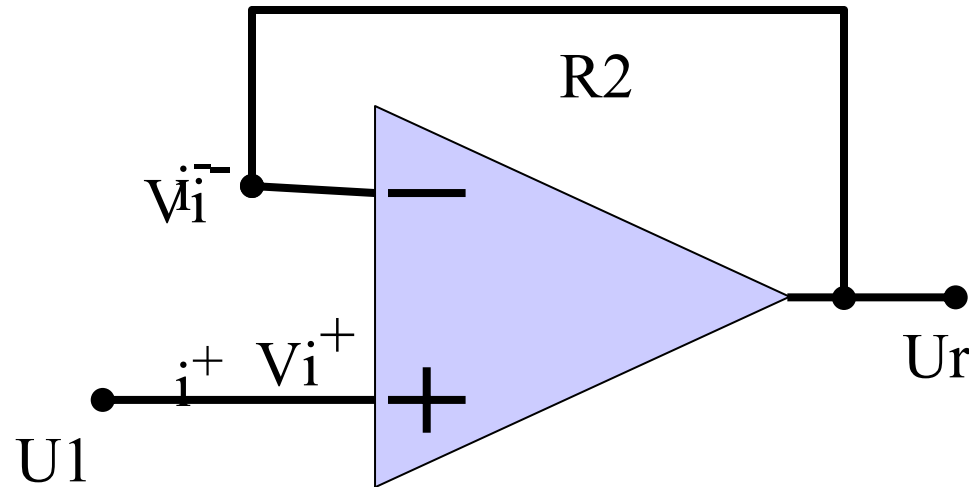
Mạch tích phân đảo



- $V_{i+} = V_{i-} = 0$

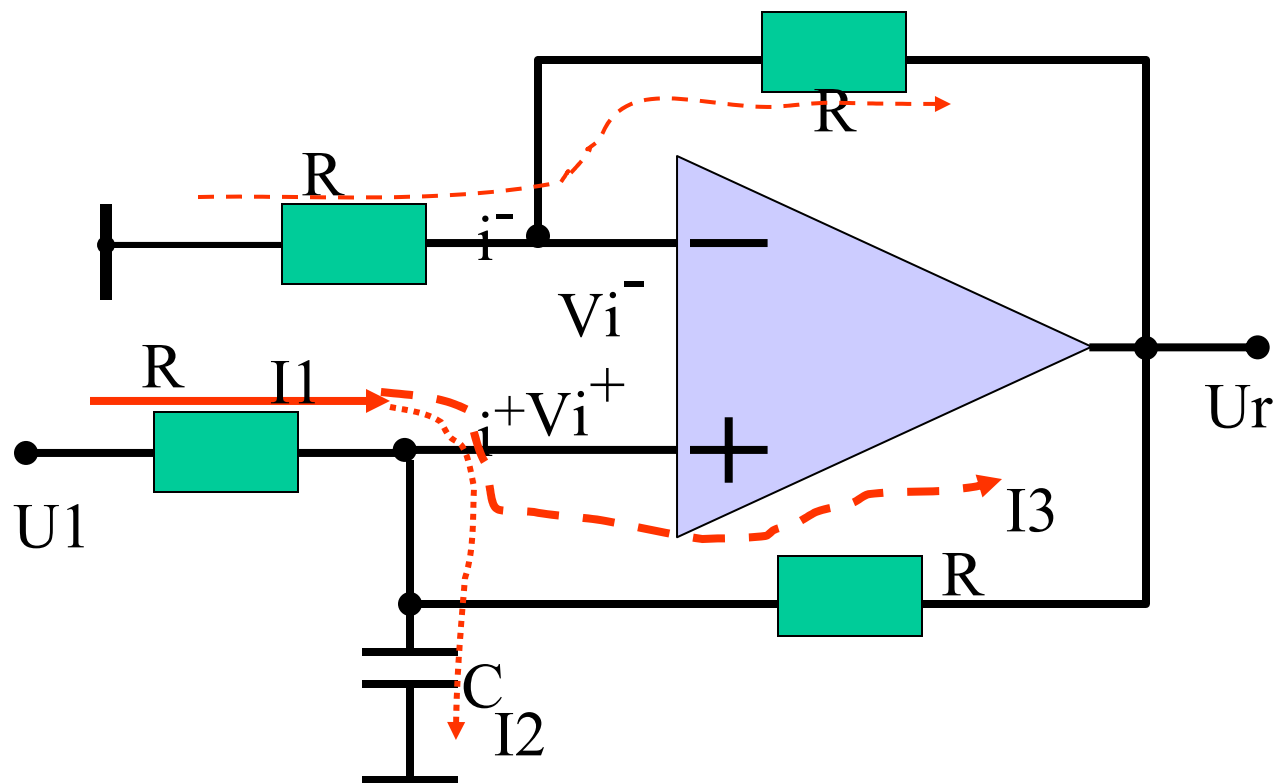
$$U_r = -\frac{1}{RC} \int U_1 dt$$

Mạch lặp điện áp



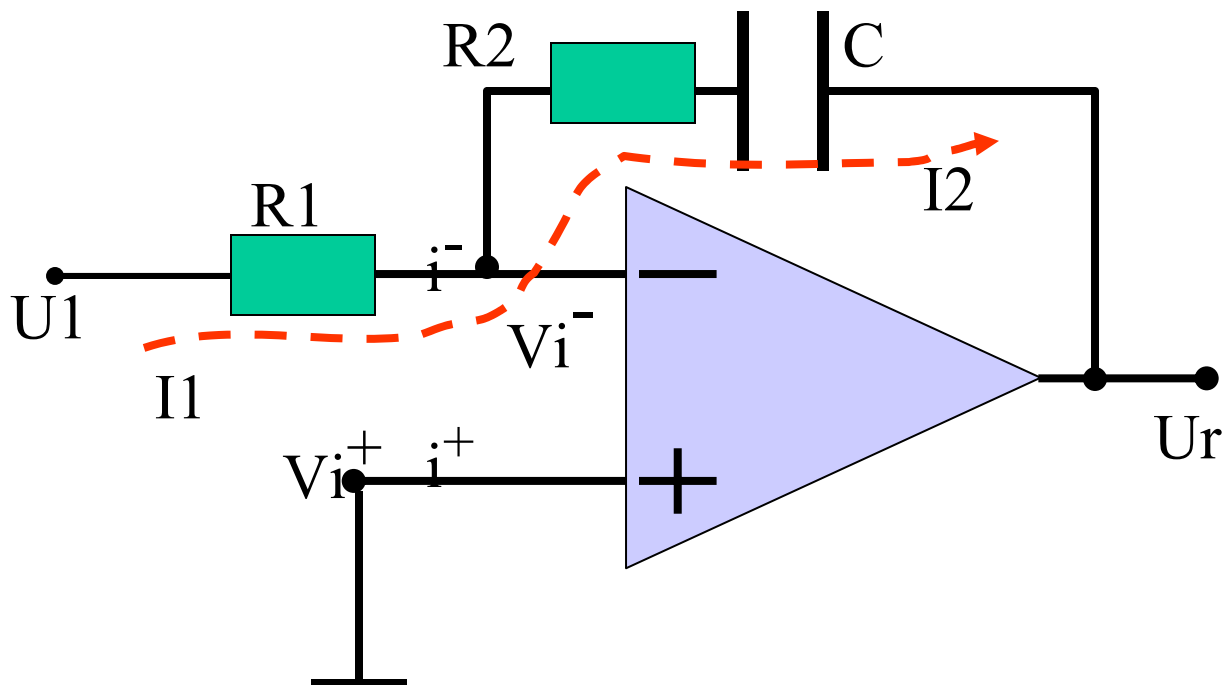
- $U_r = U_1$; dùng tạo trở kháng nguồn thấp

Mạch tích phân không đảo



$$U_r = \frac{2}{RC} \int U_1 dt$$

Mạch PI (Proportional Integrated)

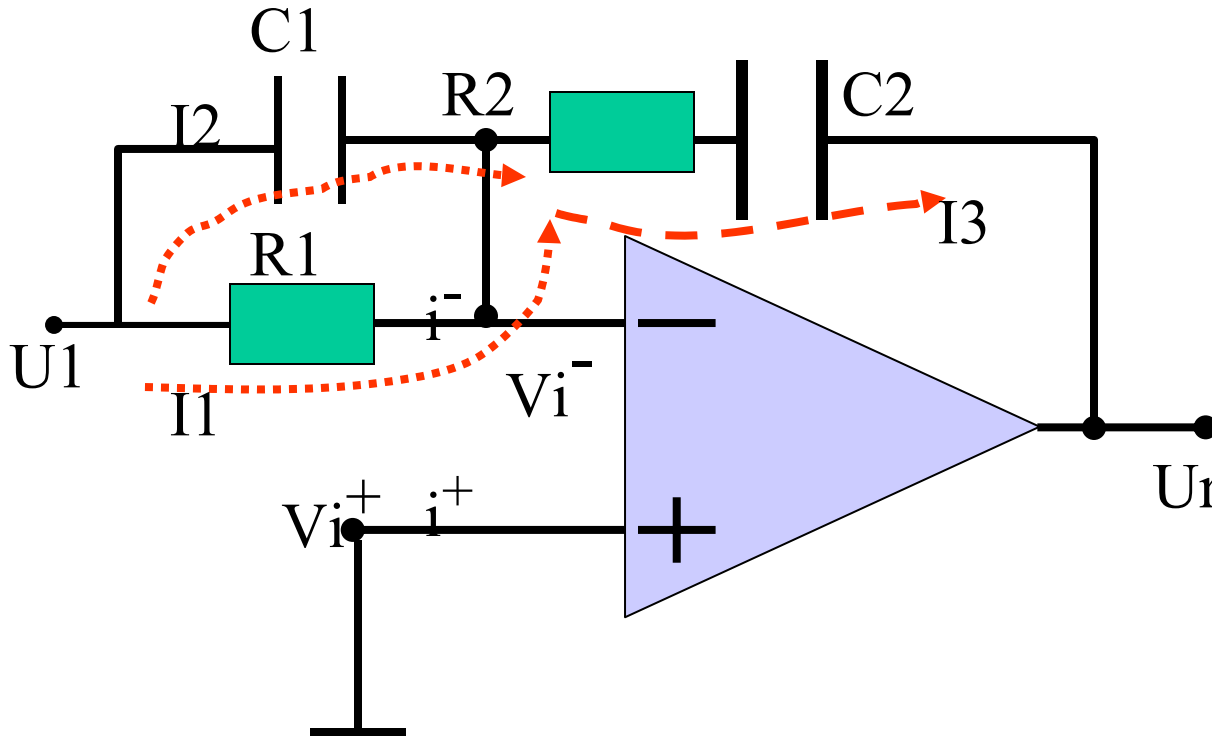


$$U_r = -\frac{R_2}{R_1} U_1 - \frac{1}{CR_1} \int U_1 dt$$

• Tỷ lệ

Tích phân

Mạch PID – Proportional Integrated Derivative

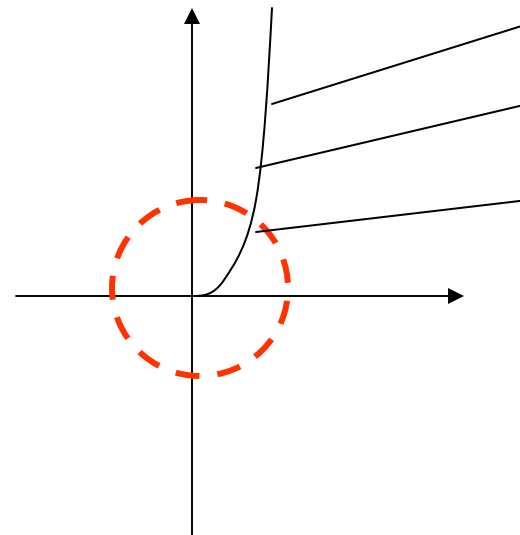


$$kU_1 + \frac{1}{T_i} \int U_1 dt + T_d \frac{dU_1}{dt}$$

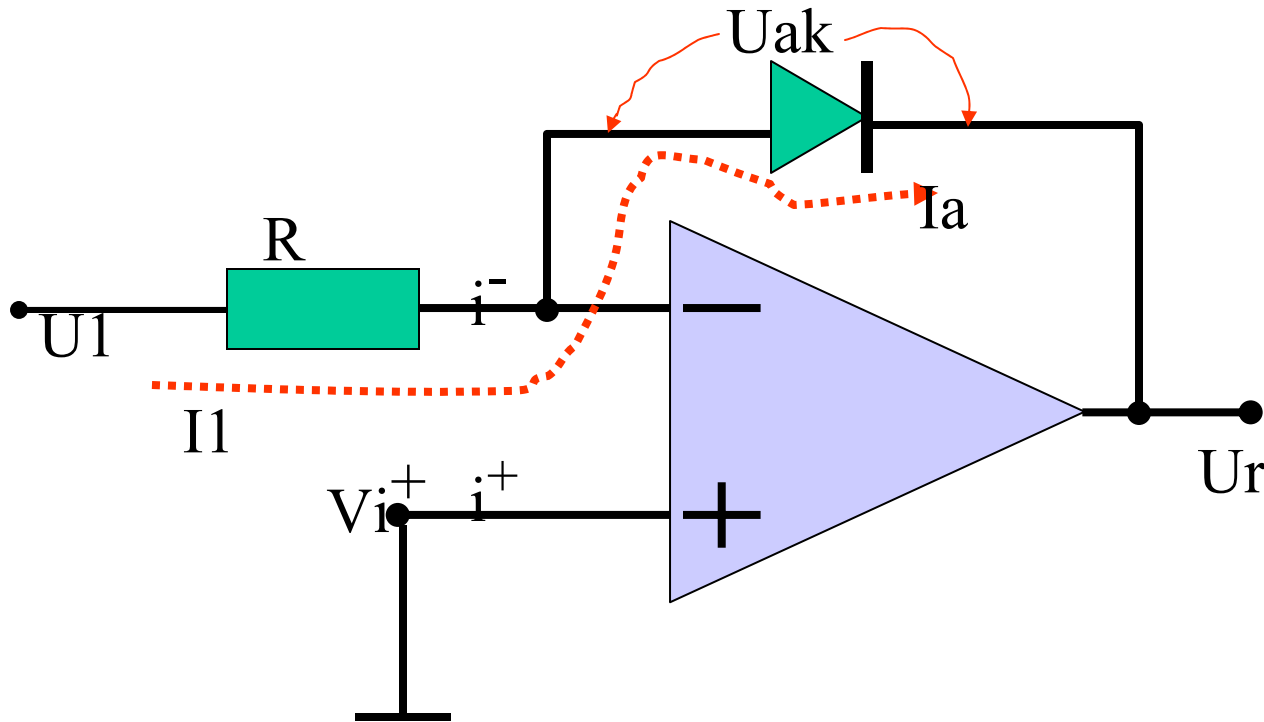
- Tỷ lệ
- Tích phân
- Vi phân

Quan hệ I và U trong tiếp giáp p-n trong vùng điện áp thấp và dòng nhỏ

- Trong Diode: $I_A = k \cdot e^{U_{ak}}$
- $U_{ak} = \ln I_A$
- Trong Tranzitor $I_c = k \cdot e^{U_{ce}}$
- $U_{ce} = \ln I_c$



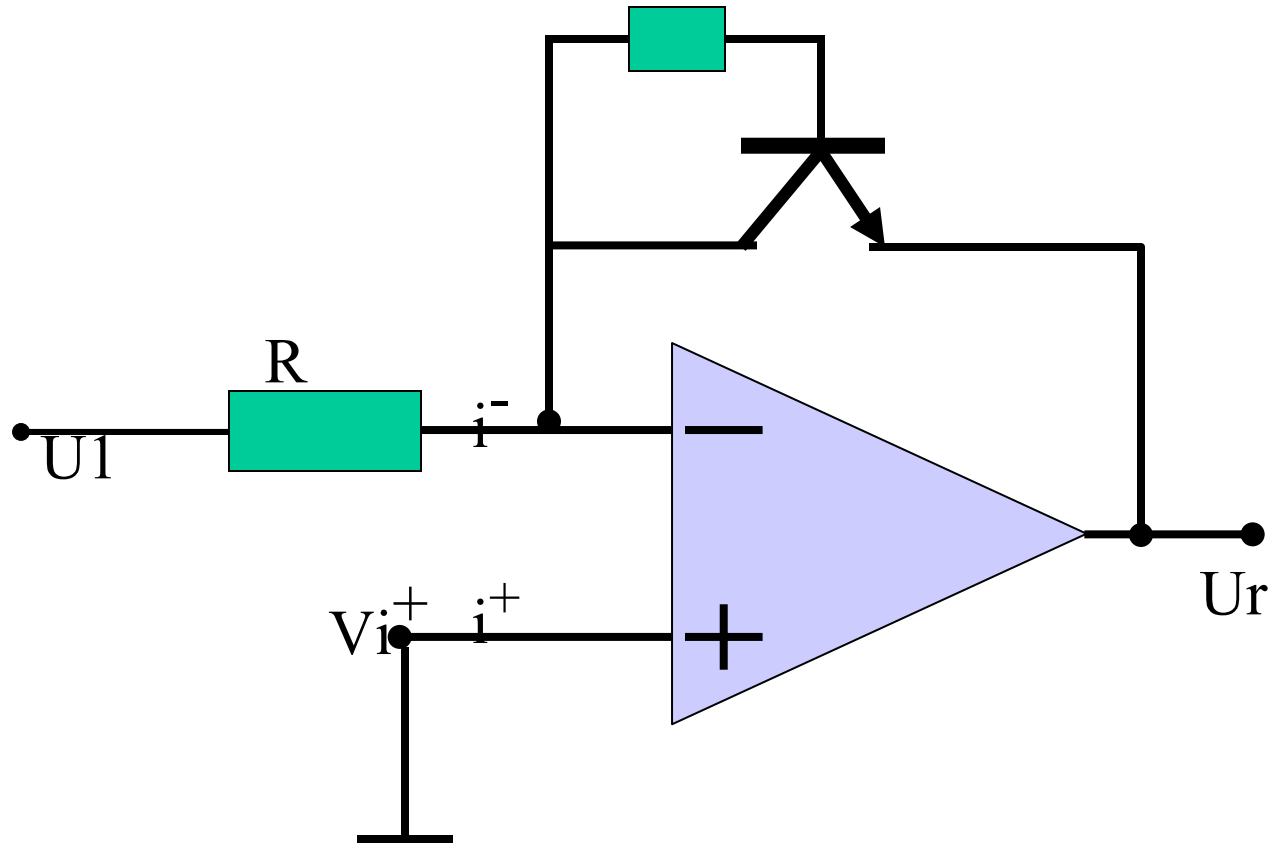
Mạch lấy logarit



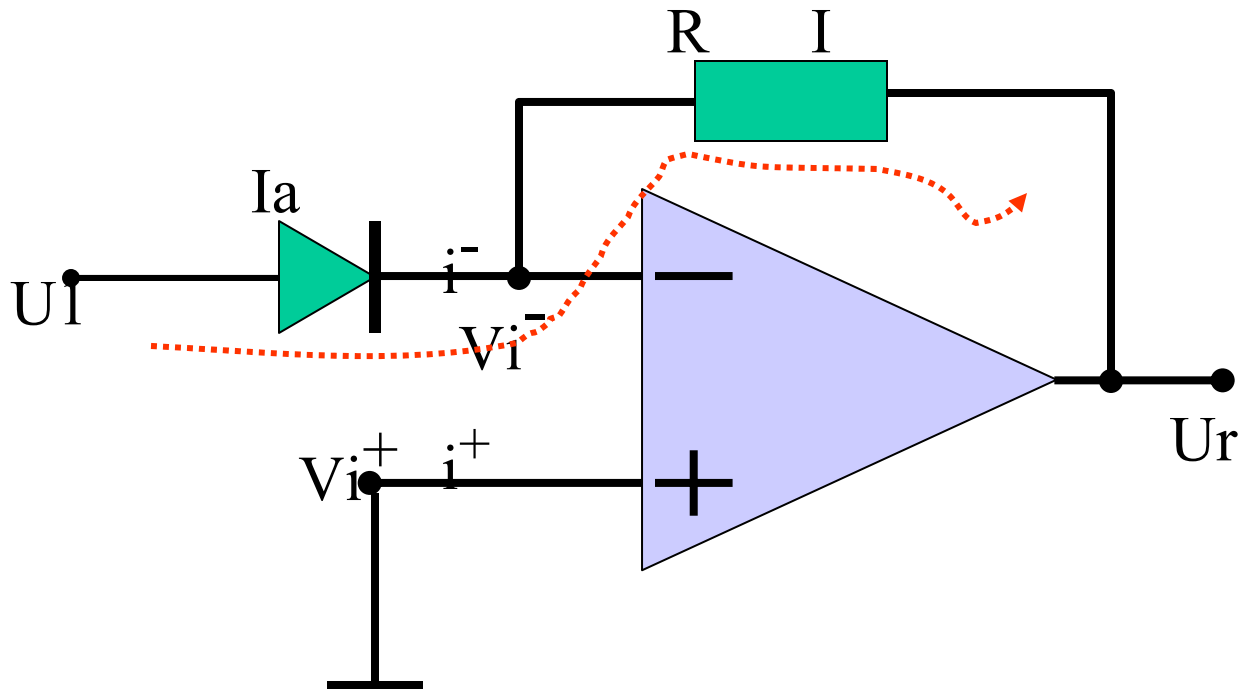
$$I_a = I_1 = U_1/R \rightarrow -U_r = U_{ak} = \ln(U_1/R)$$

Vậy điện áp ra tỉ lệ với logarit điện áp vào.

Mạch lấy logarit bằng BJT



Mạch lấy hàm mũ

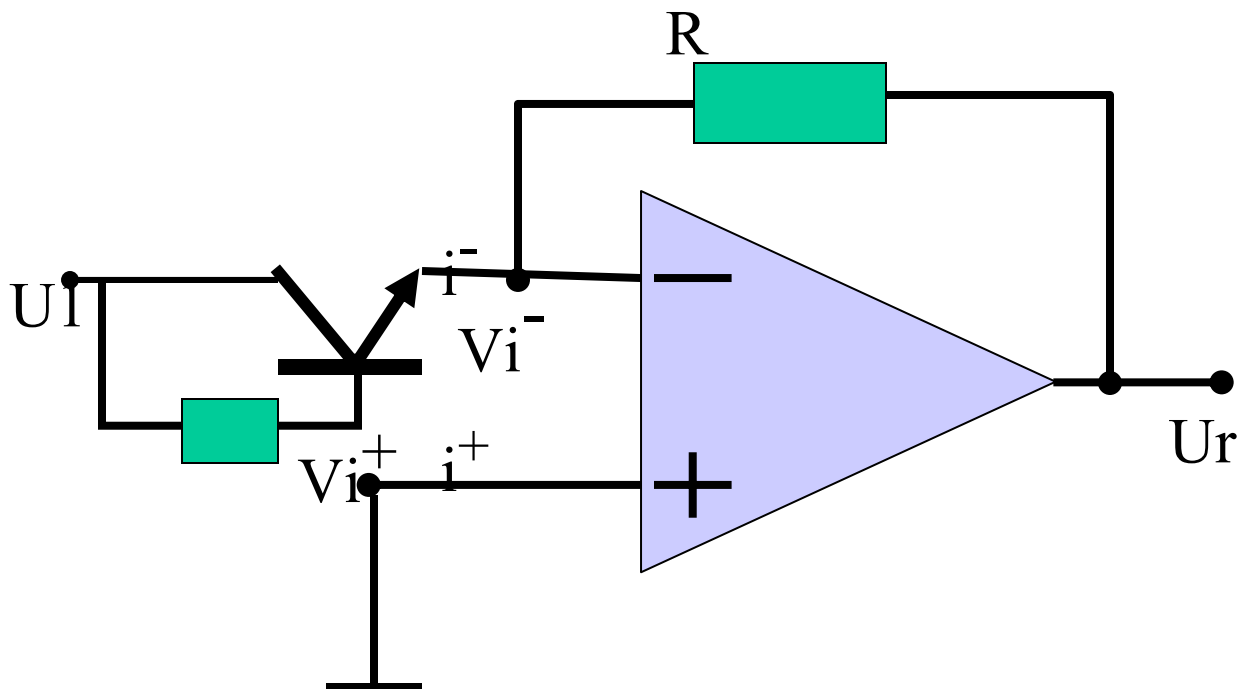


$$I_a = I = -U_r/R = k e^{U_{ak}}$$

$$U_r = -kR \cdot e^{U_1}$$

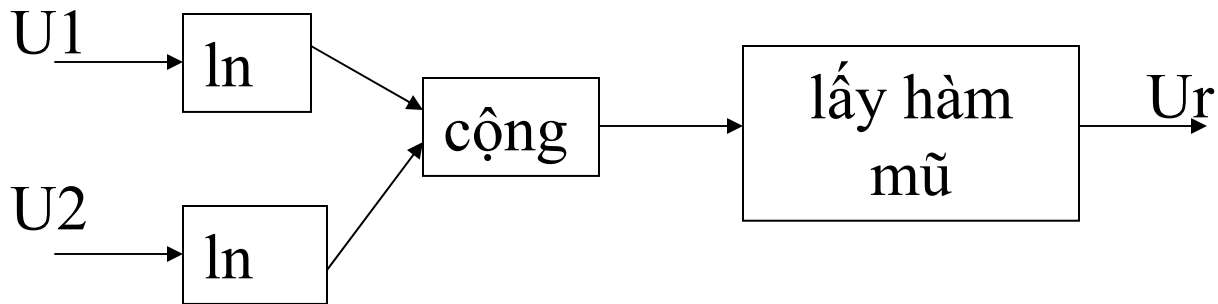
Vậy điện áp ra tỉ lệ với hàm mũ e của điện áp vào

Mạch tạo tín hiệu hàm mũ bằng BJT

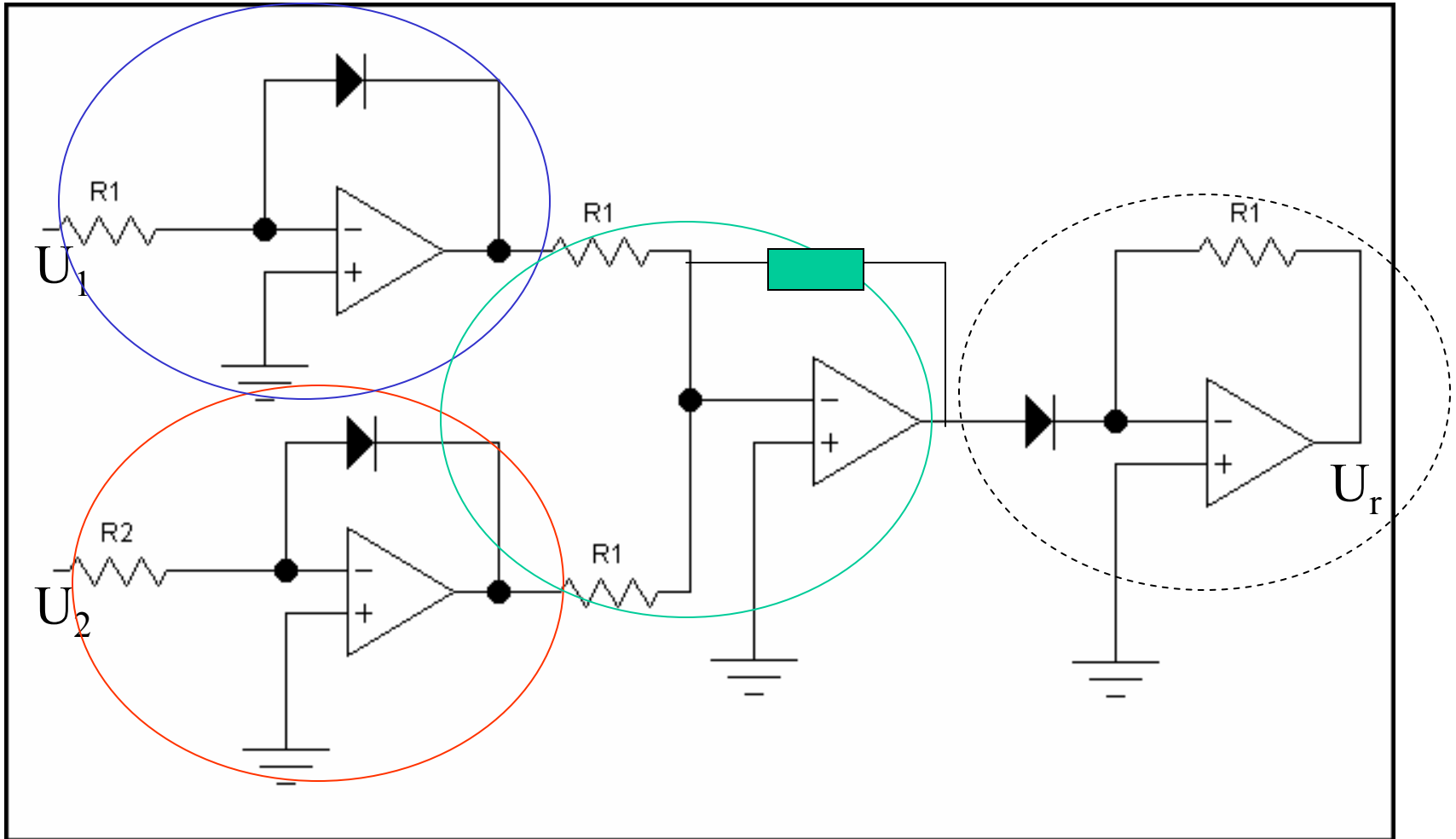


Mạch nhân hai điện áp

- $U_r = U_1 \times U_2$
- $\ln U_r = \ln(U_1 \cdot U_2) = \ln U_1 + \ln U_2$
- $U_r = e^{(\ln U_1 + \ln U_2)}$

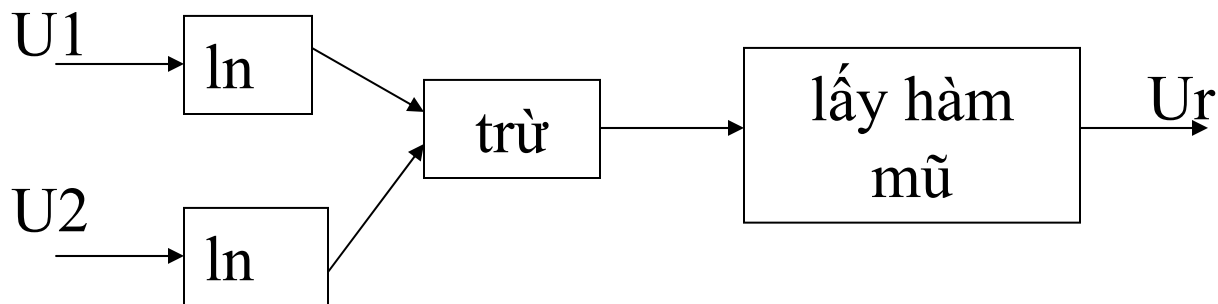


Mạch nhân dùng OA

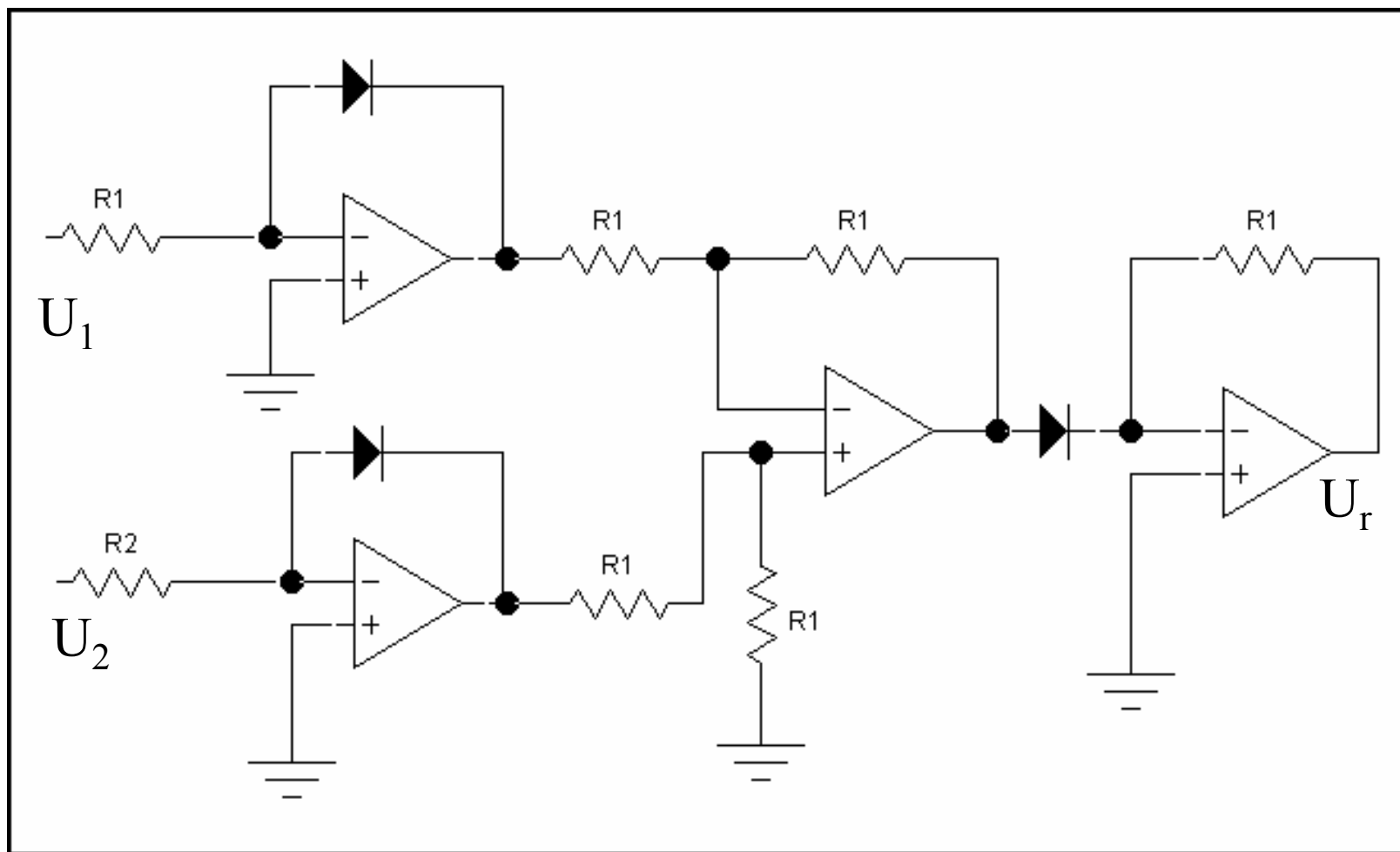


Mạch chia hai điện áp

- $U_r = U1/U2$
- $\ln U_r = \ln(U1/U2) = \ln U1 - \ln U2$
- $U_r = e^{(\ln U1 - \ln U2)}$



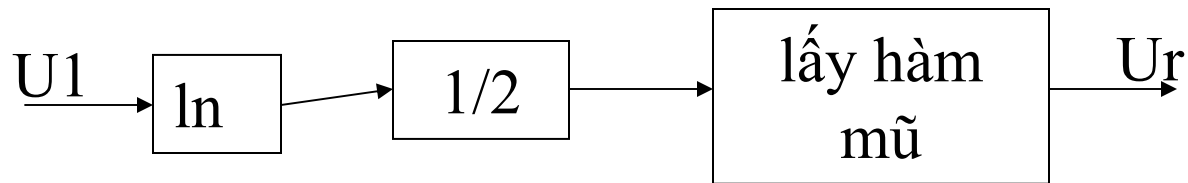
Mạch chia hai điện áp



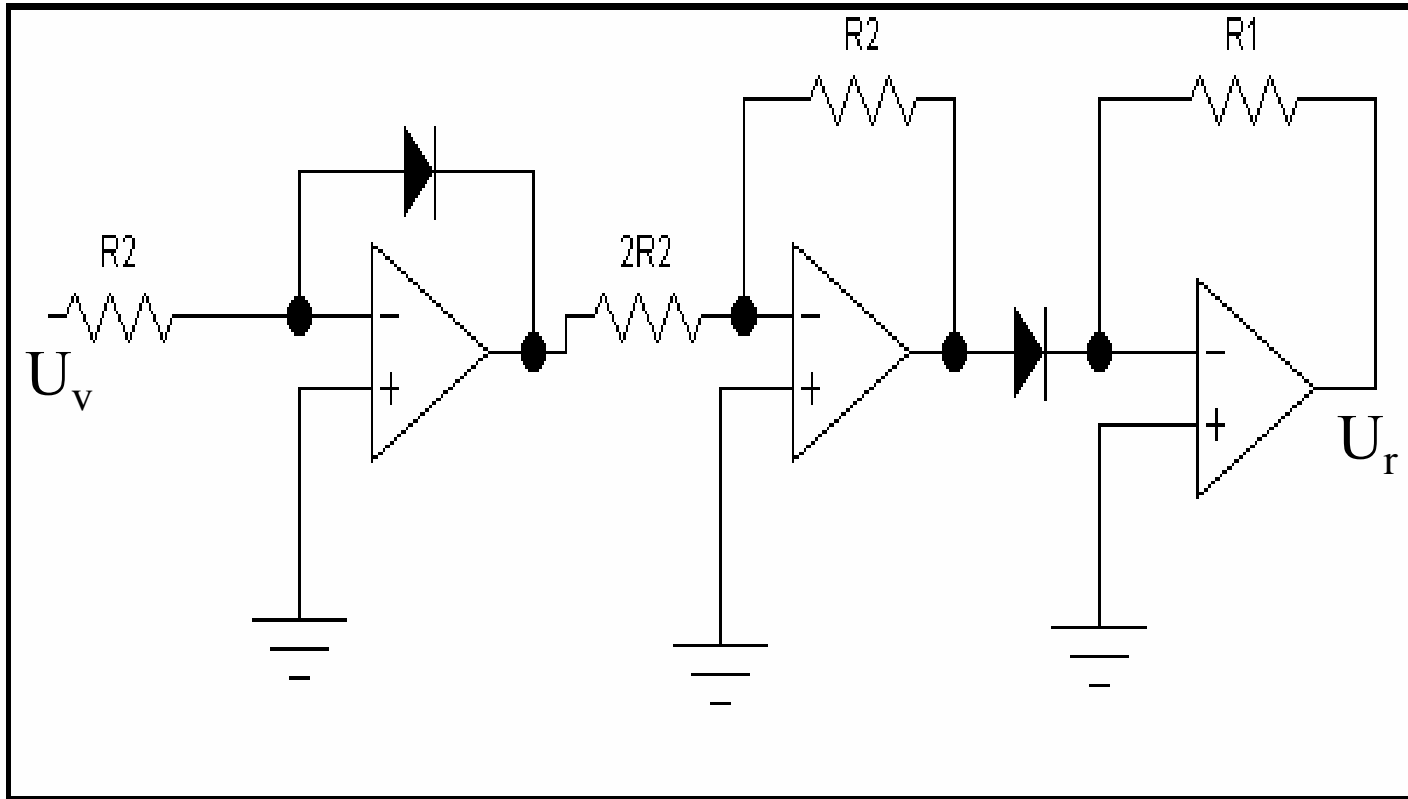
Mạch khai căn bậc hai

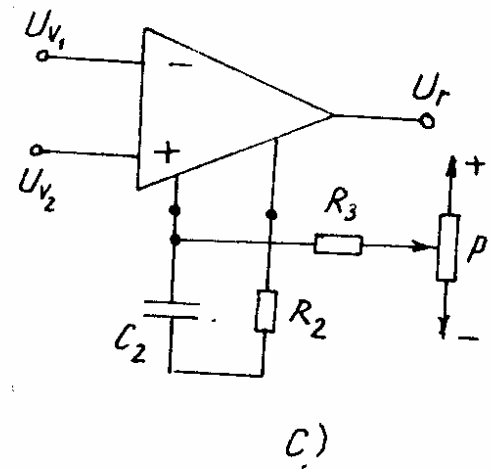
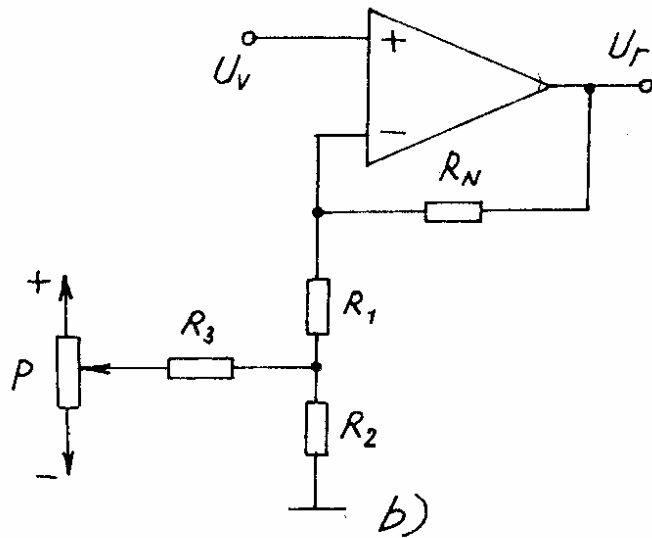
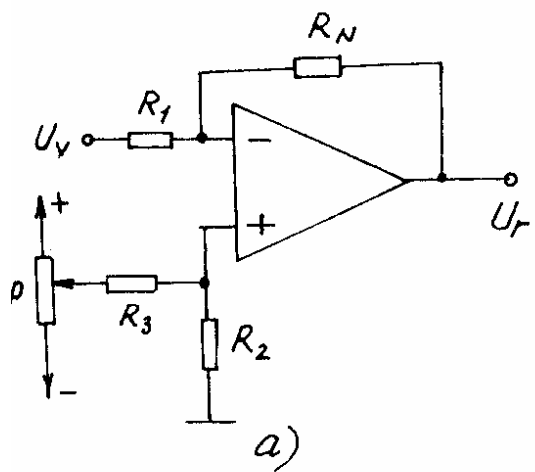
$$U_r = \sqrt{U_1} = U_1^{\frac{1}{2}}$$

$$\implies \ln U_r = \frac{1}{2} \ln U_1 \implies U_r = e^{\frac{1}{2} \ln U_1}$$

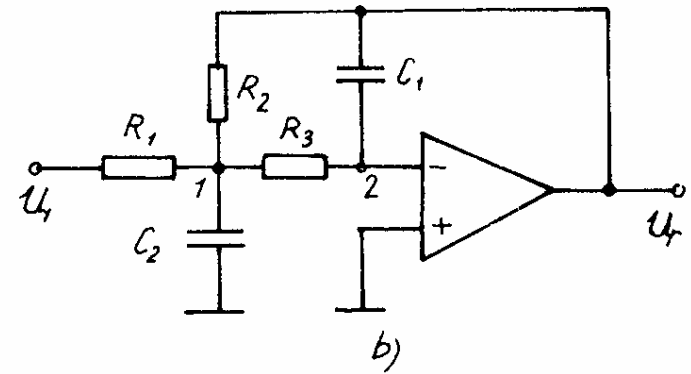
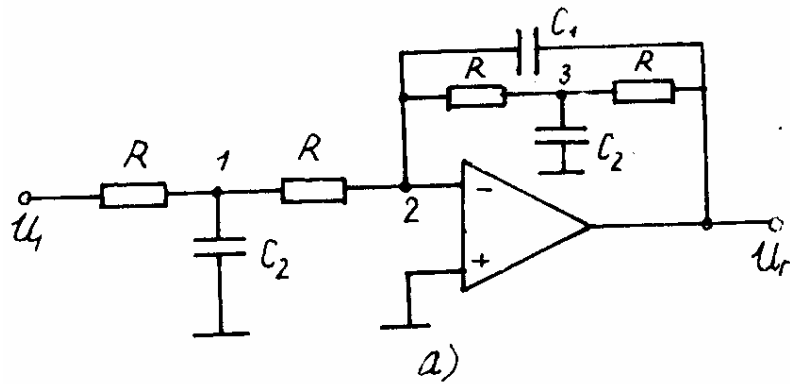


Mạch khai căn bậc hai





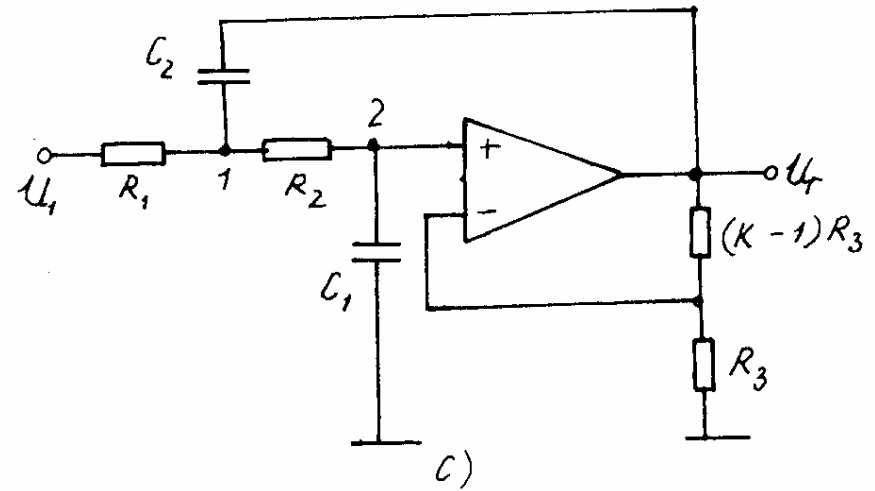
Hình 7.11. Các mạch bù lệch không.



giá trị chuẩn, điện trở và tụ còn lại được xác định như sau:

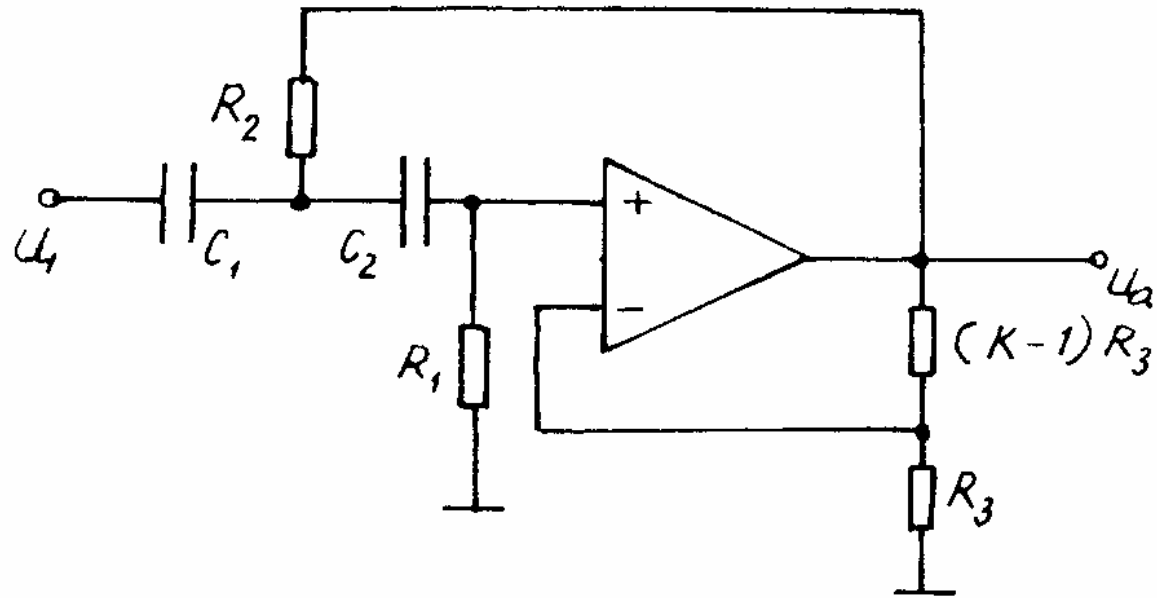
$$R = \frac{a_1}{4\pi f_g C_1} \quad \text{và} \quad C_2 = \frac{4b_1 C_1}{a_1^2}$$

Với mạch lọc thông thấp hồi tiếp âm nhiều vòng trên hình 8.43b cũng lập phương trình dòng điện nút cho các nút 1 và 2 để xác định hàm truyền đạt (8.58).

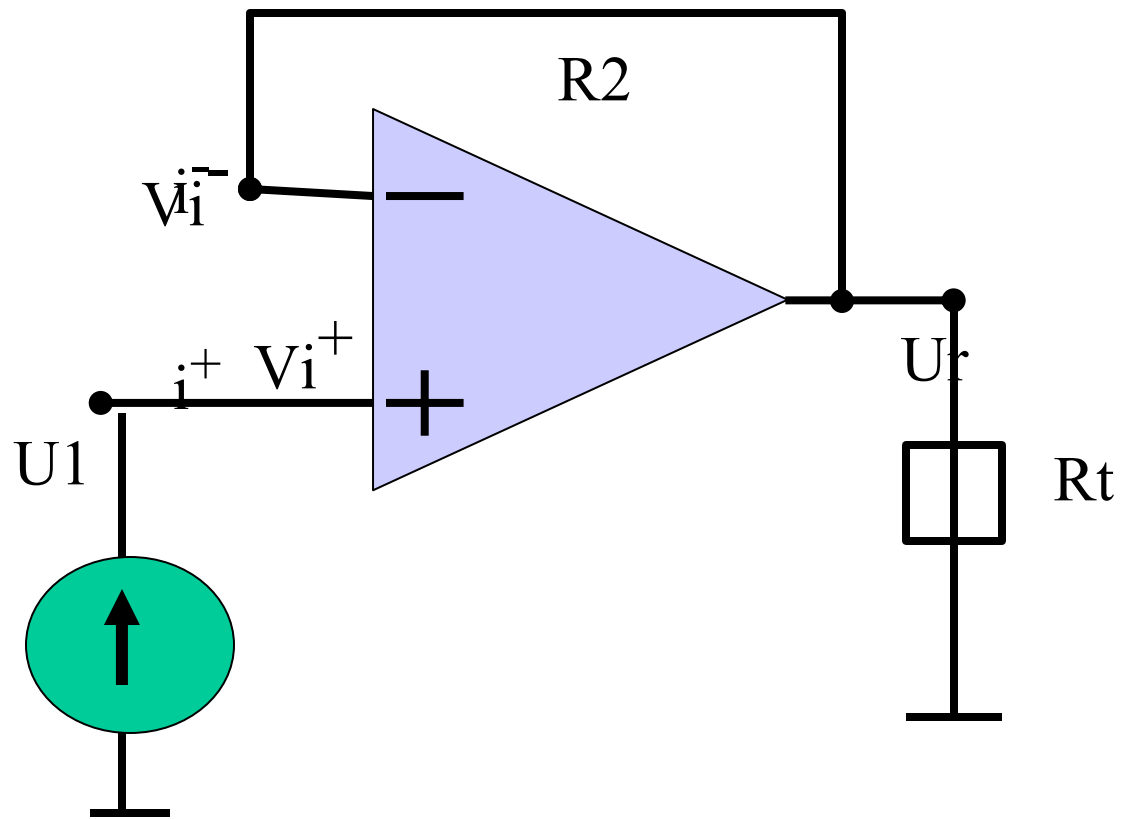


Hình 43. Mạch lọc thông thấp bậc hai:

- a) hồi tiếp âm một vòng; b) hồi tiếp âm nhiều vòng;
- c) hồi tiếp dương một vòng.

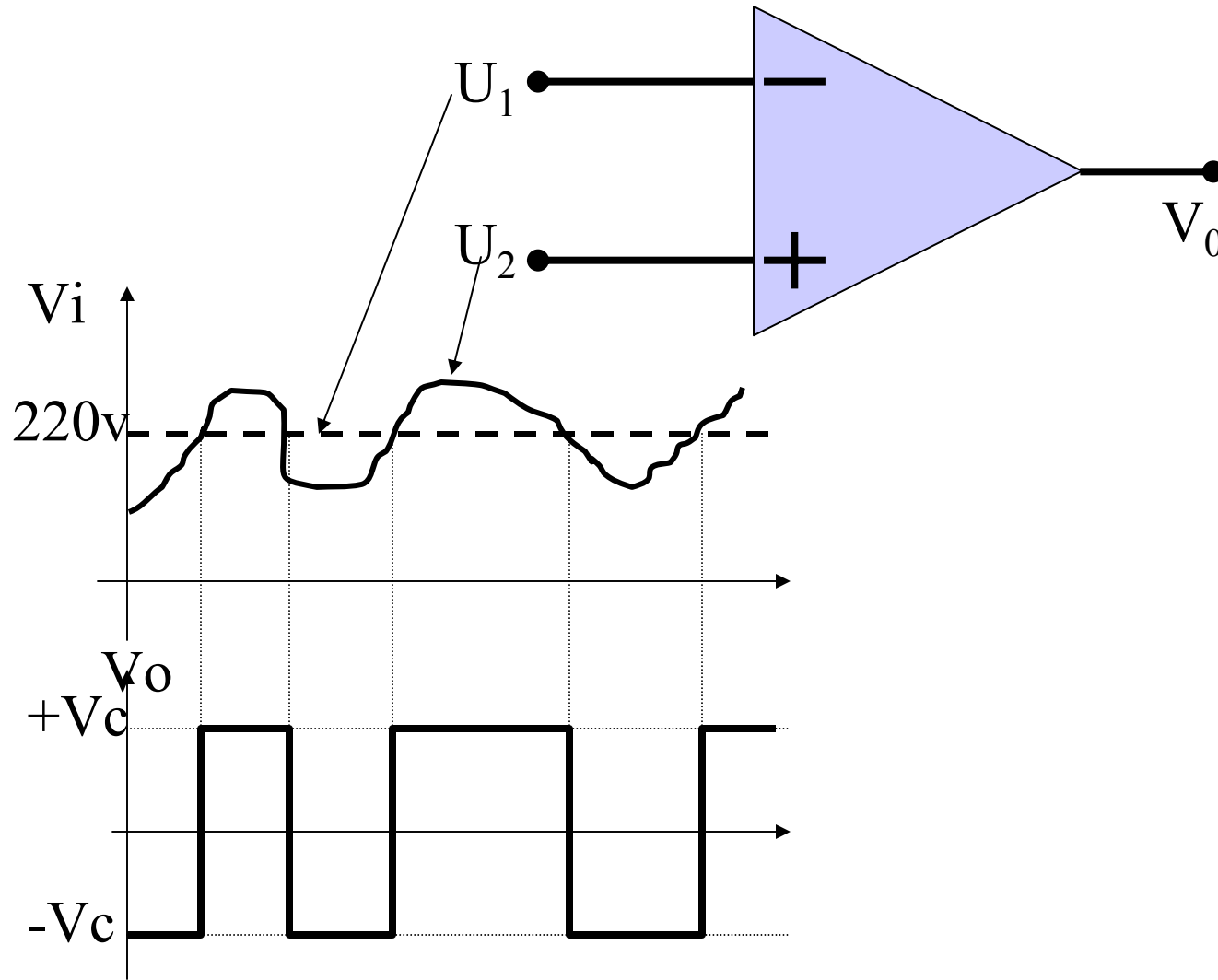


Hình 8.44. Sơ đồ mạch lọc thông cao bậc hai một vòng hồi tiếp dương .



- Nguồn áp: $r_n = 0$ hoặc $r_n \ll R_t$

Ứng dụng OA trong chế độ so sánh

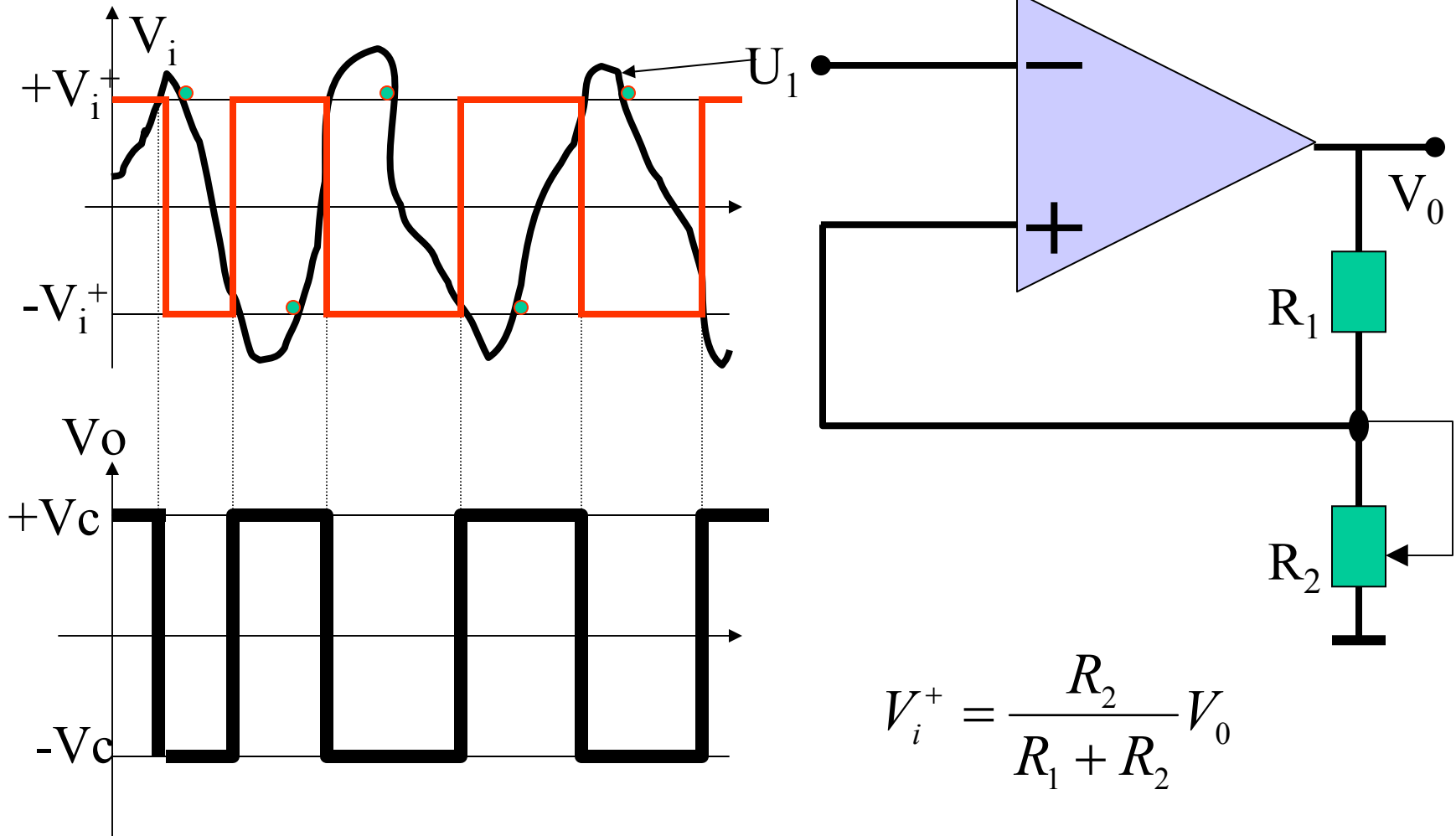


- Mạch so sánh một ngưỡng

Công dụng mạch so sánh một ngưỡng

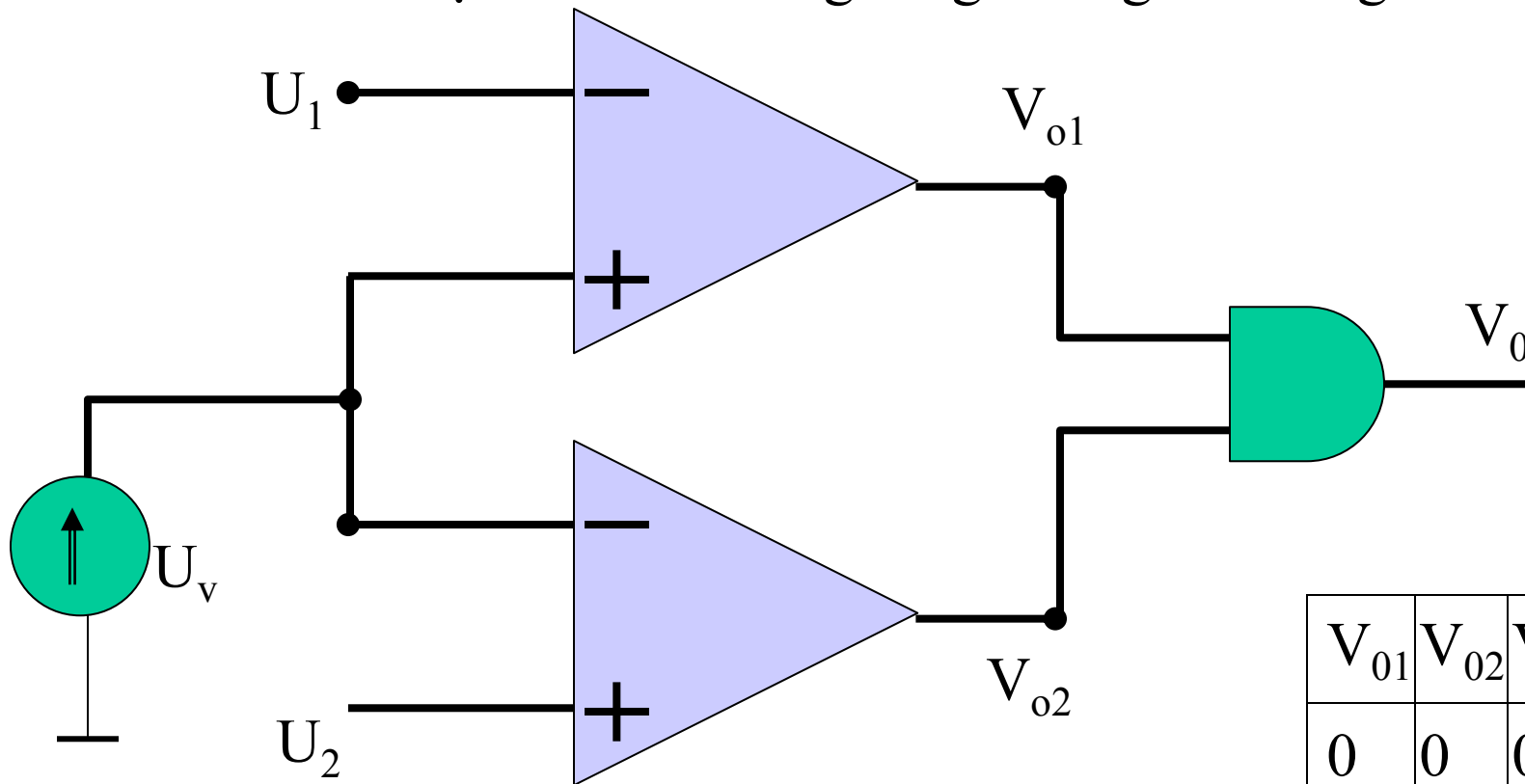
- Dùng trong các mạch bảo vệ tín hiệu
- Dùng trong các mạch tạo góc mở điều khiển các bộ điện tử công suất lớn như chỉnh lưu, băm điện áp, biến tần.
- Làm cơ sở để xây dựng các bộ chuyển đổi ADC, DAC trong kỹ thuật số hiện nay.
- Tạo ngưỡng để dùng trong các thiết bị vừa đo lường, vừa điều khiển như bù cos ϕ , điều khiển nhiệt độ, cân điện tử... và nhiều ứng dụng mở rộng khác.
- **Nhược điểm:**
- Mạch so sánh kiểu này quá nhạy nên thường sinh ra các xung động trong hệ thống.
- rất khó tạo vùng trễ cũng như vùng chết tổng kỹ thuật bảo vệ.

Mạch so sánh 2 ngưỡng đối xứng



- Thường dùng trong các mạch tạo xung Trige và dao động đa hài

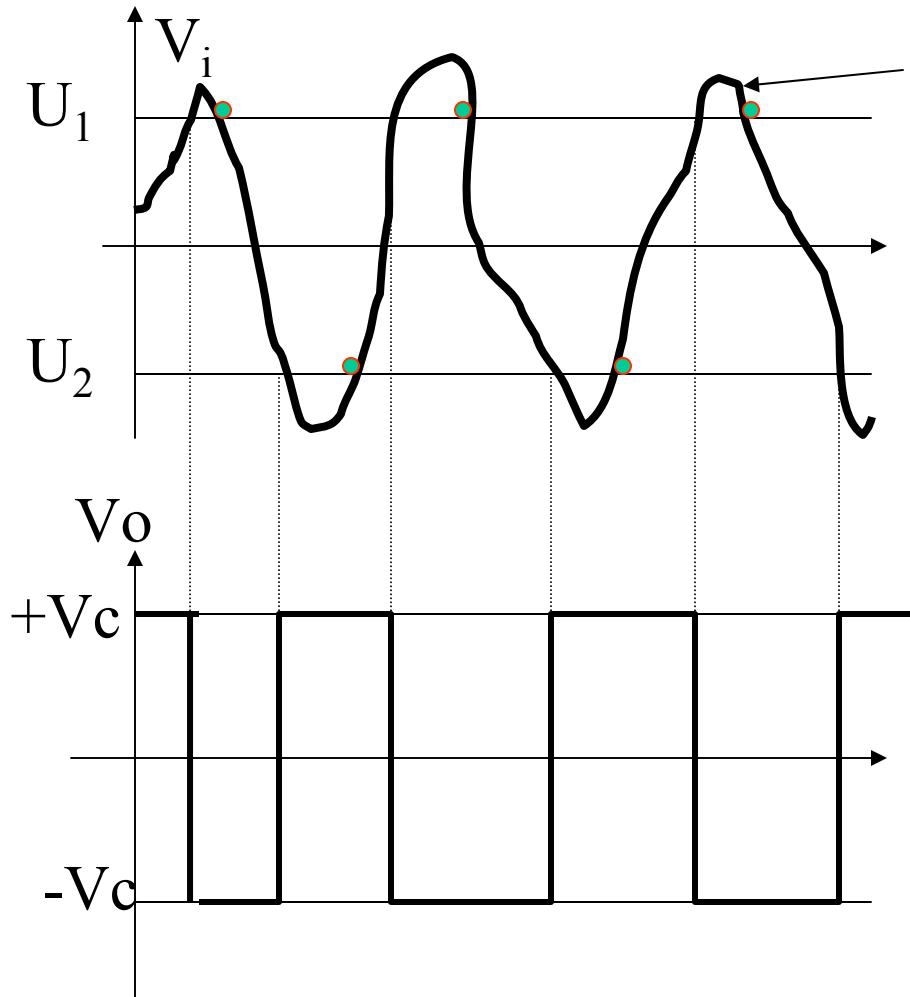
Mạch so sánh 2 ngưỡng không đối xứng



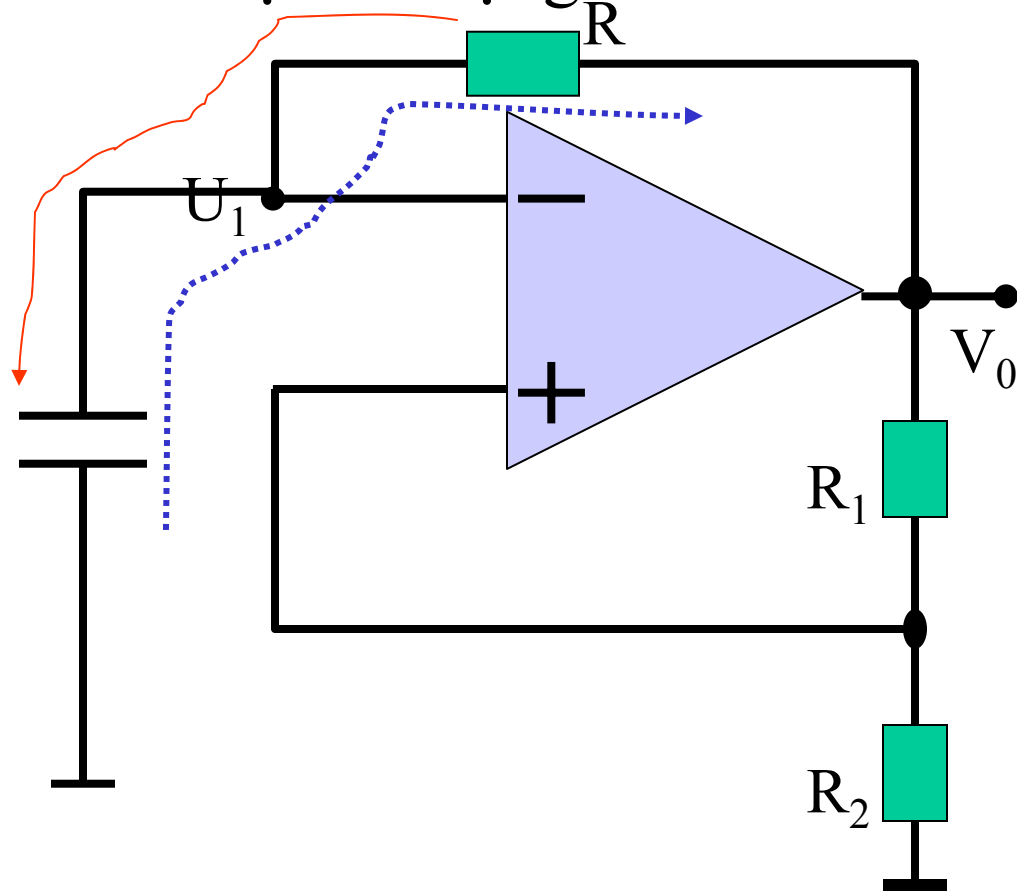
V_{01}	V_{02}	V_0
0	0	0
0	1	0
1	0	0
1	1	1

- $V_0 = V_{01} \text{ AND } V_{02}$

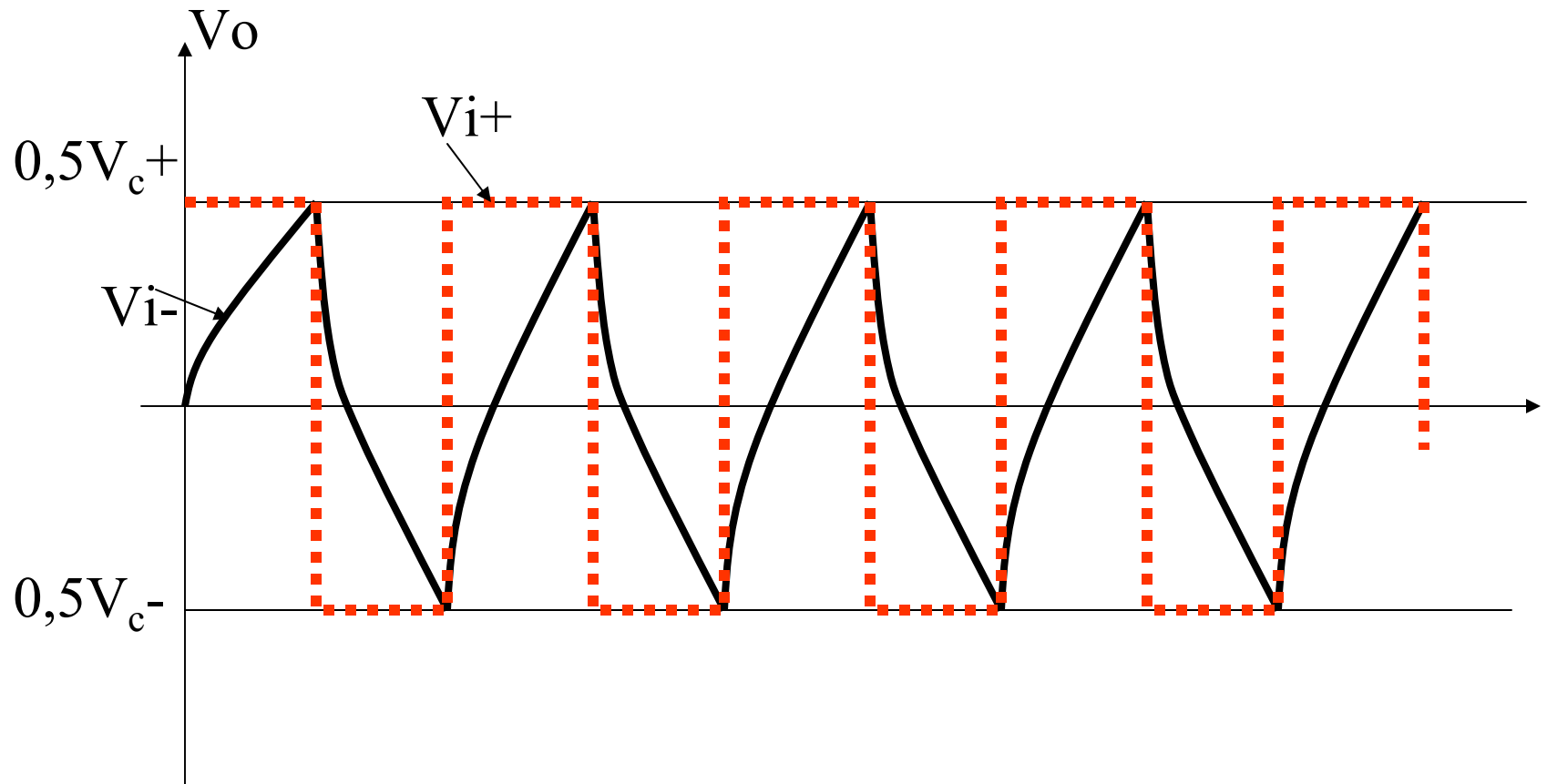
Đồ thị mạch so sánh hai ngưỡng không đối xứng

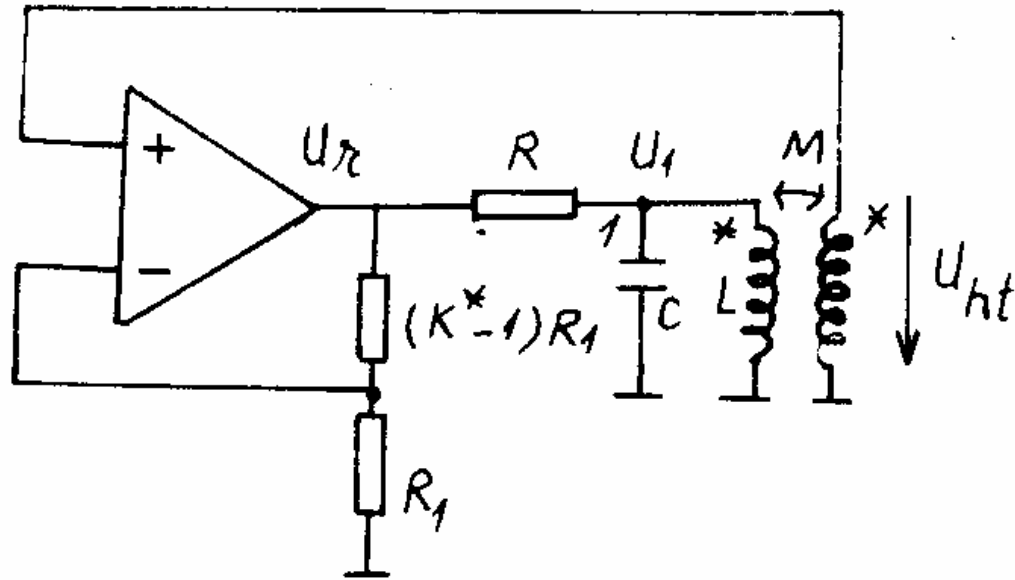


Chế độ dao động của OA

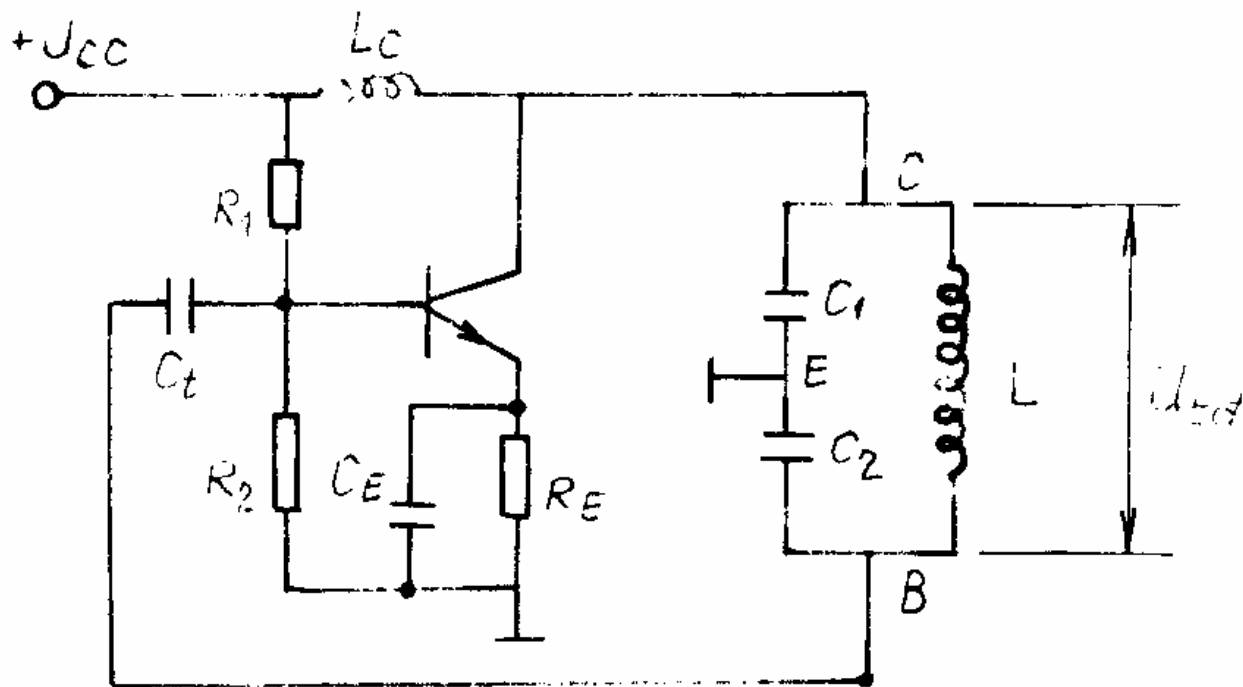


Biểu đồ thời gian dao động của OA



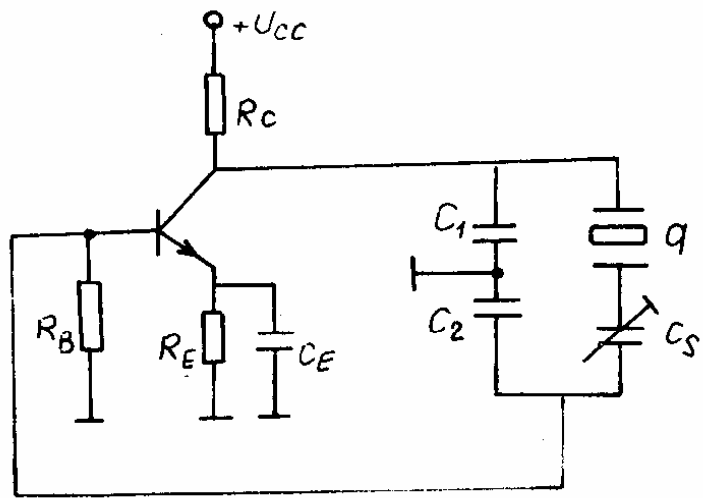


Hình 10.2. Ví dụ về mạch tạo dao động theo nguyên tắc hồi tiếp.

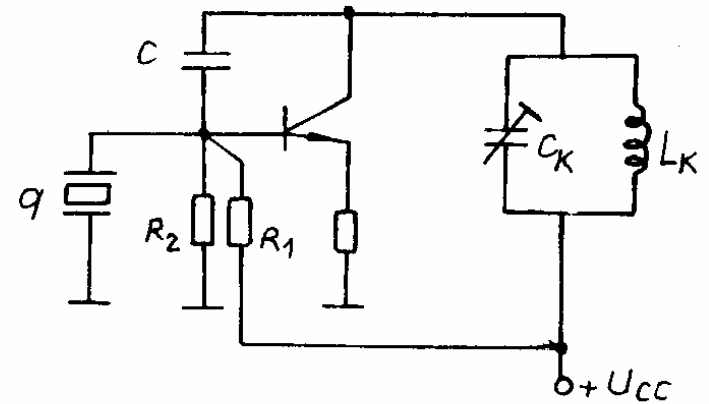


Hình 10.3. Mạch tạo dao động tại điểm điện dung.

Giả thiết: $R_1 // R_2 \gg h_{11}$.

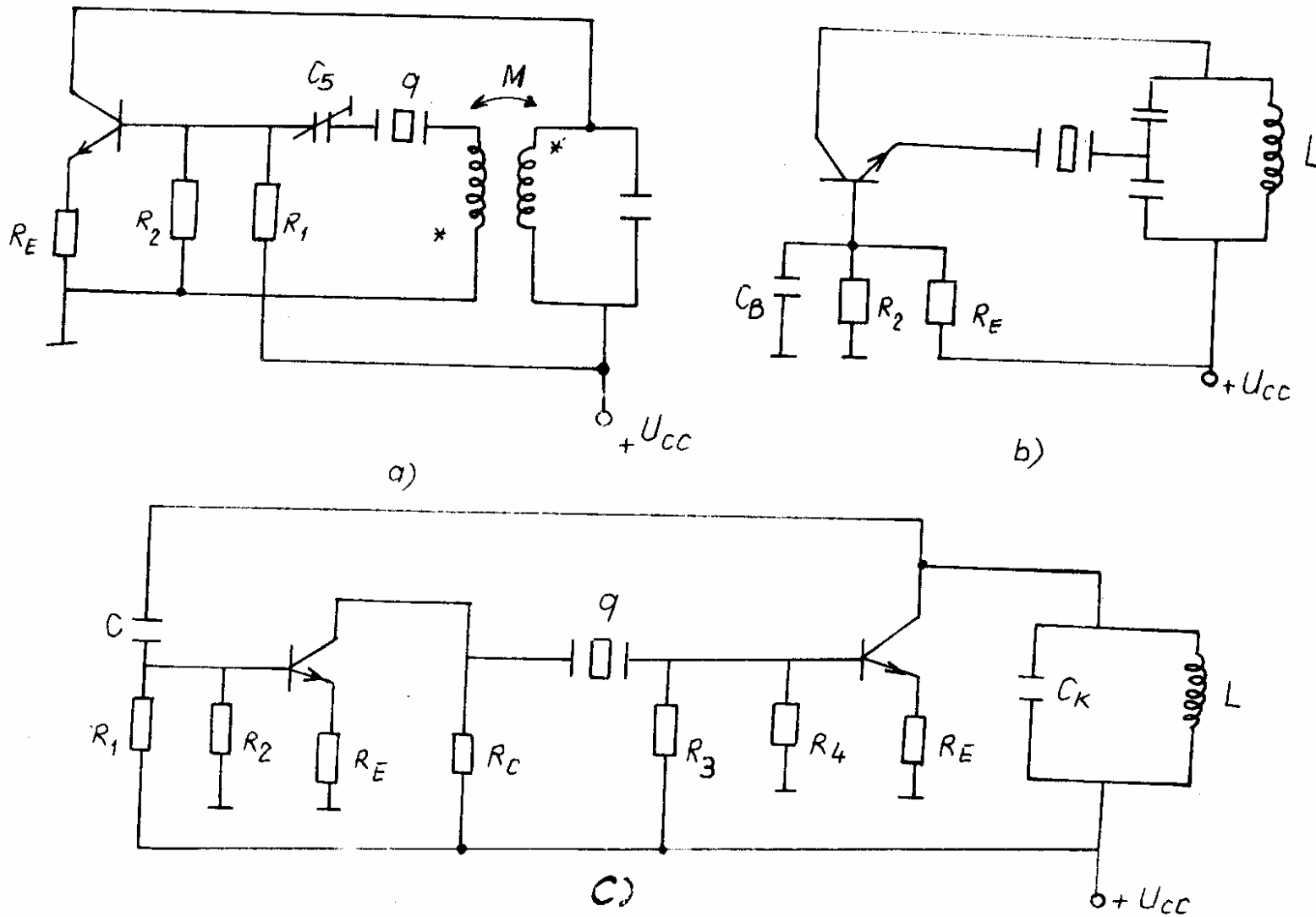


a)



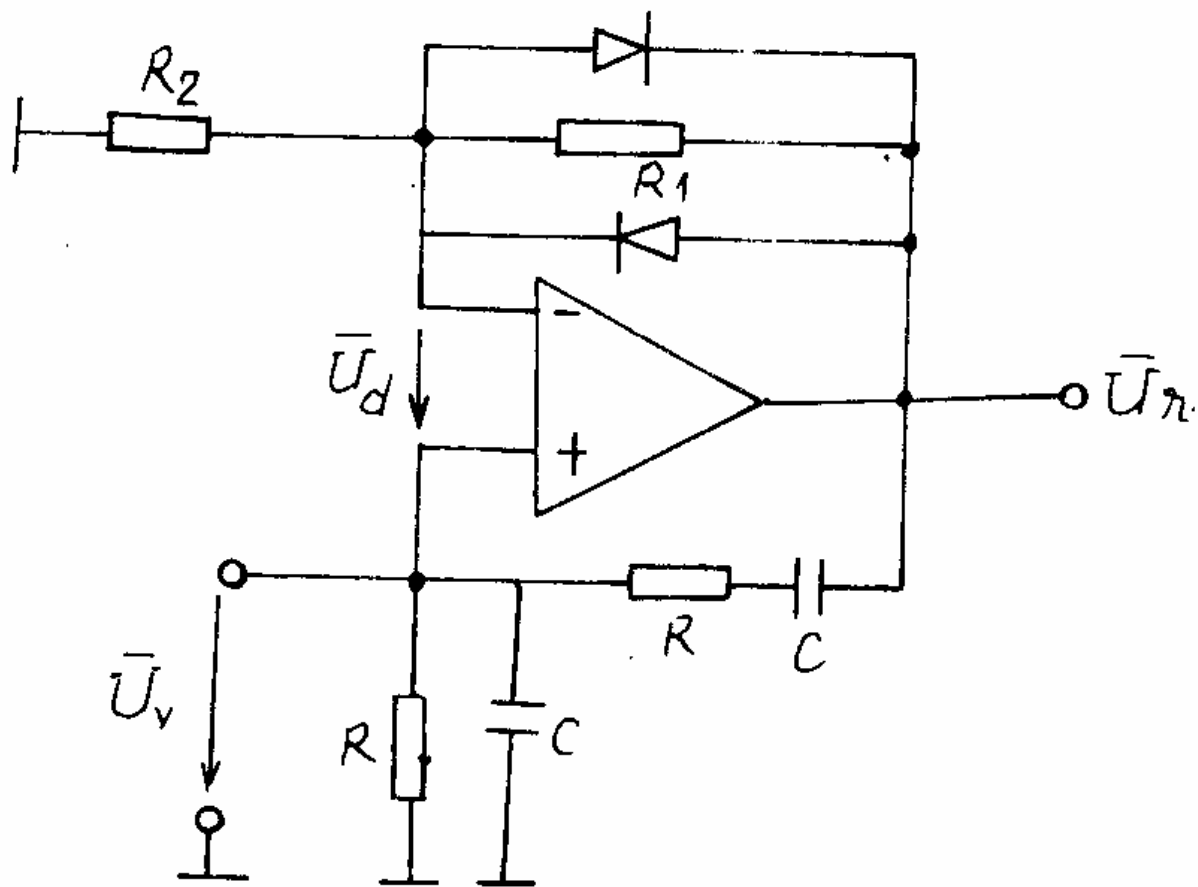
b)

Hình 10.14. Mạch tạo dao động dùng thạch anh với tần số cộng hưởng song song.

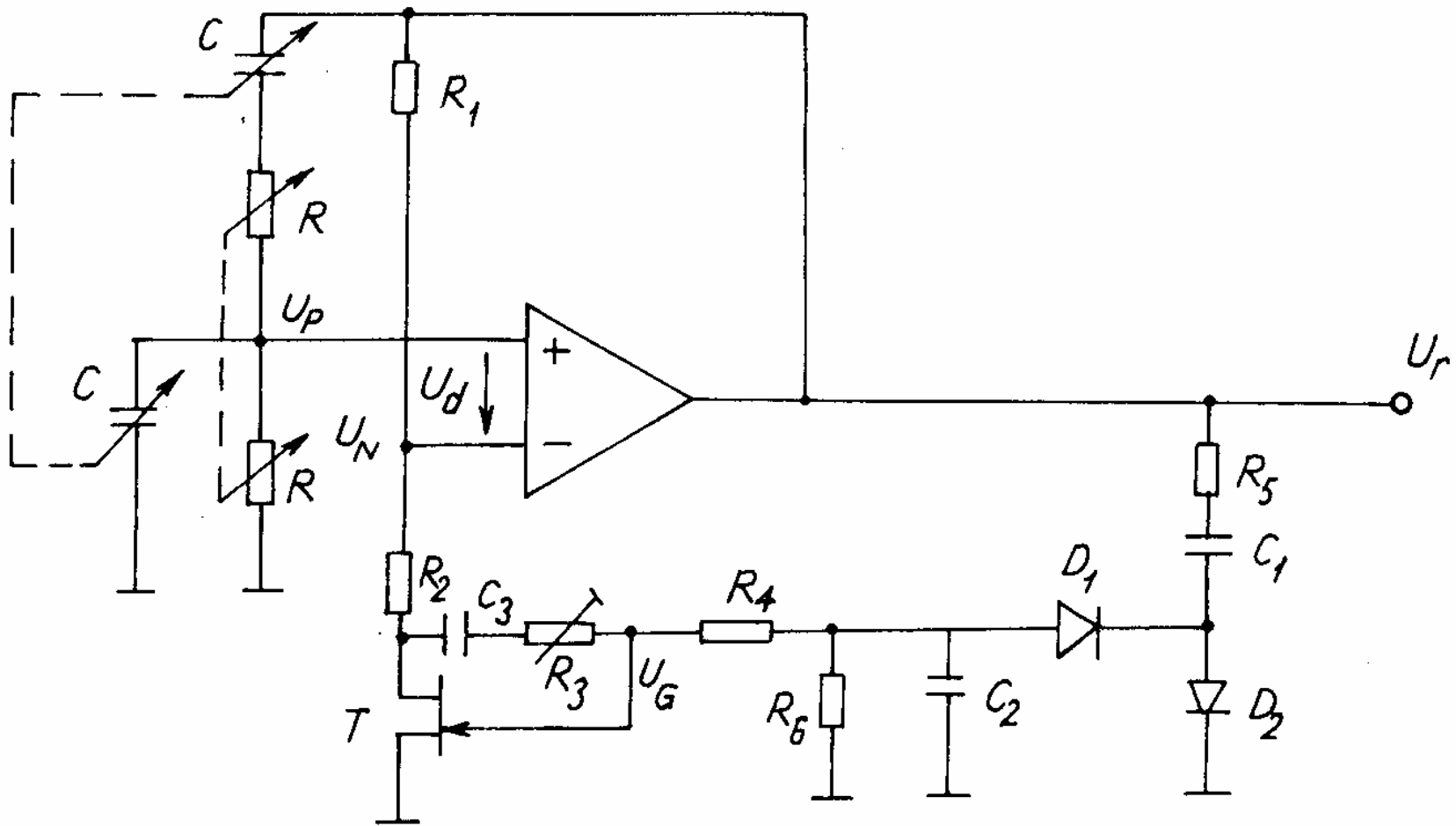


Hình 10.15. Mạch tạo dao động dùng thạch anh với tần số cộng hưởng nối tiếp:

- a) sơ đồ hồi tiếp biến áp; b) sơ đồ ba điểm điện dung;
 c) sơ đồ hồi tiếp qua 2 tầng khuếch đại.

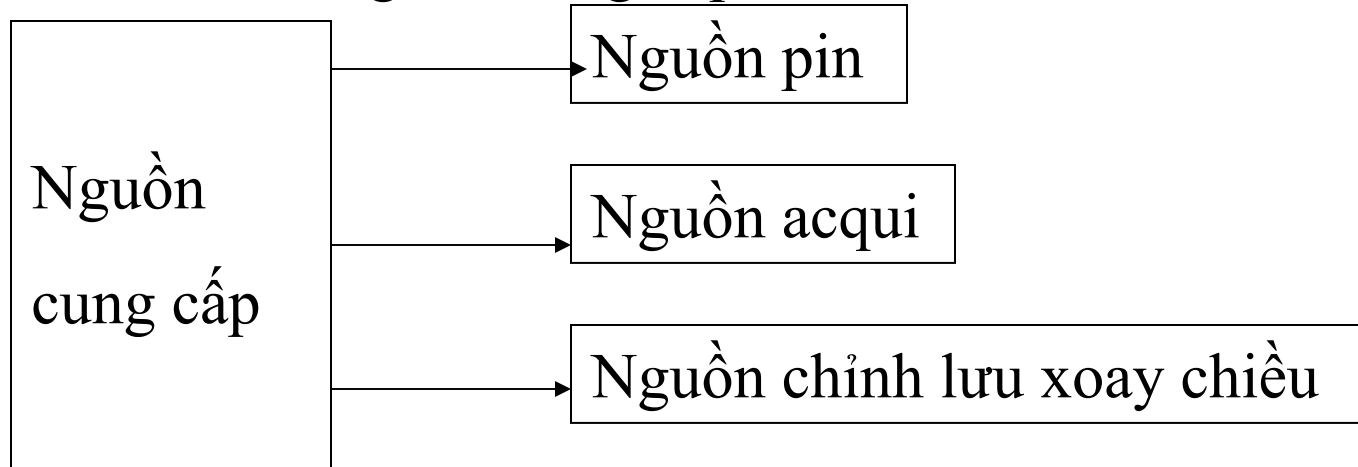


Hình 10.22. Bộ tạo dao động dùng mạch cầu Viên trong mạch hồi tiếp.



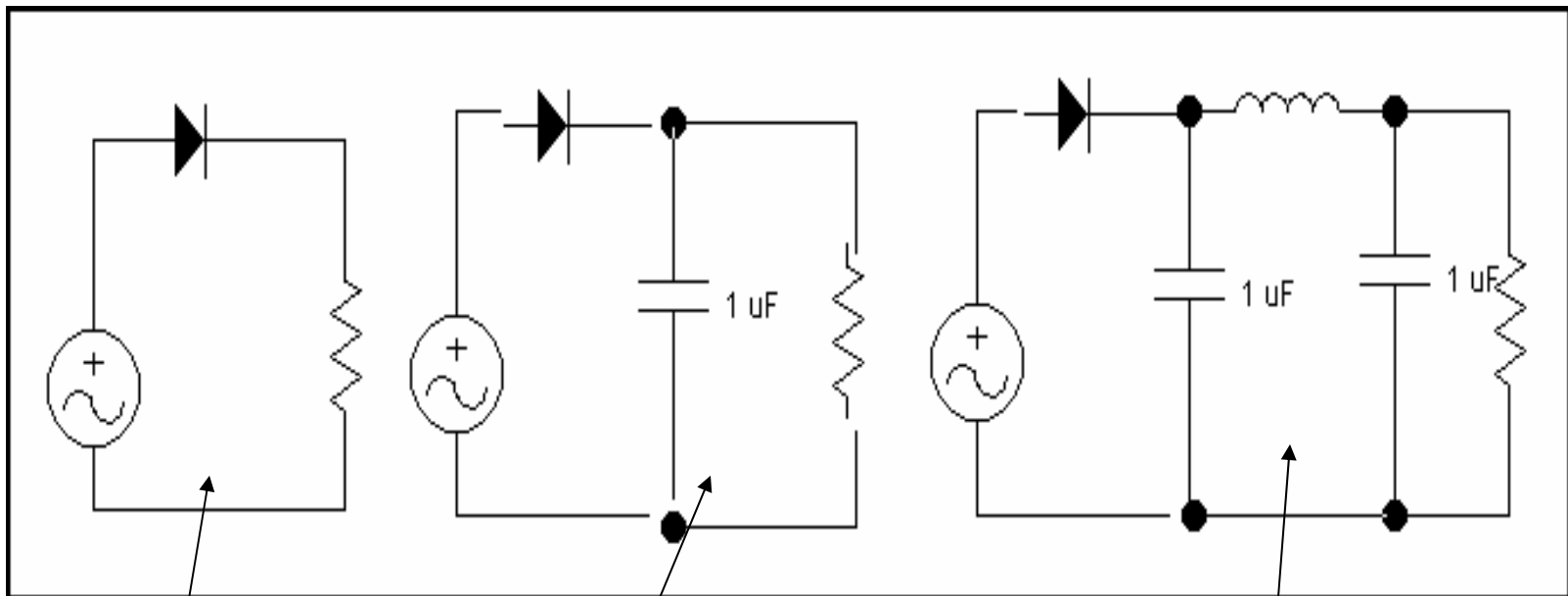
Hình 10.23. Mạch tạo động động cầu Viên.

Nguồn cung cấp một chiều



- Nguồn cung cấp là một thiết bị rất cần thiết trong mạch điện tử
- Nguồn phải cung cấp đủ công suất sử dụng
- nguồn phải có khả năng chống nhiễu tốt
- Điện áp nguồn phải ổn định
- Biên độ điện áp phải đúng yêu cầu.
- Đảm bảo an toàn cho mạch đang sử dụng cũng như người dùng.
- Nguồn được lấy từ acqui, pin hay chỉnh lưu xoay chiều thành một chiều.

Chỉnh lưu xoay chiều dùng Diode



• Chỉnh lưu

Lọc 1 tụ

Lọc kết hợp

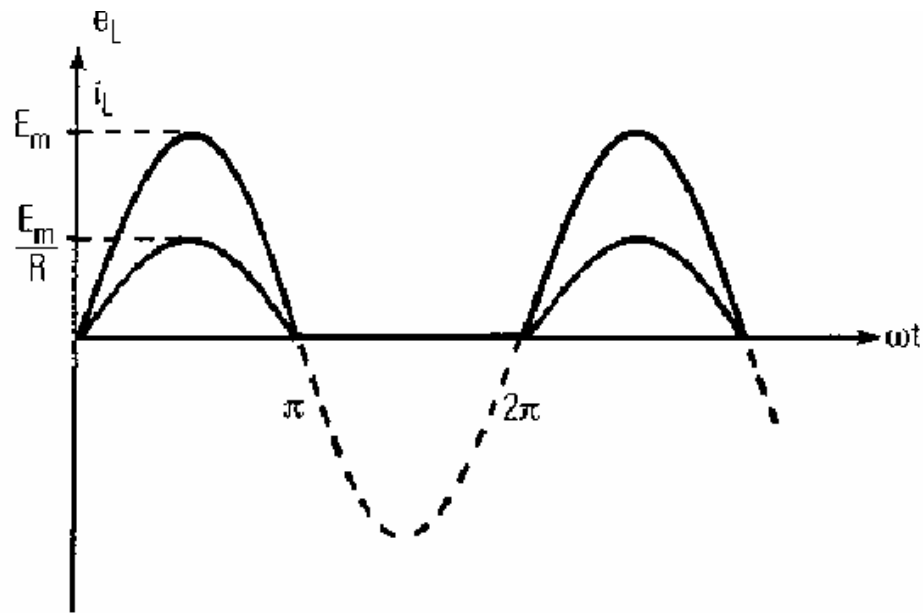
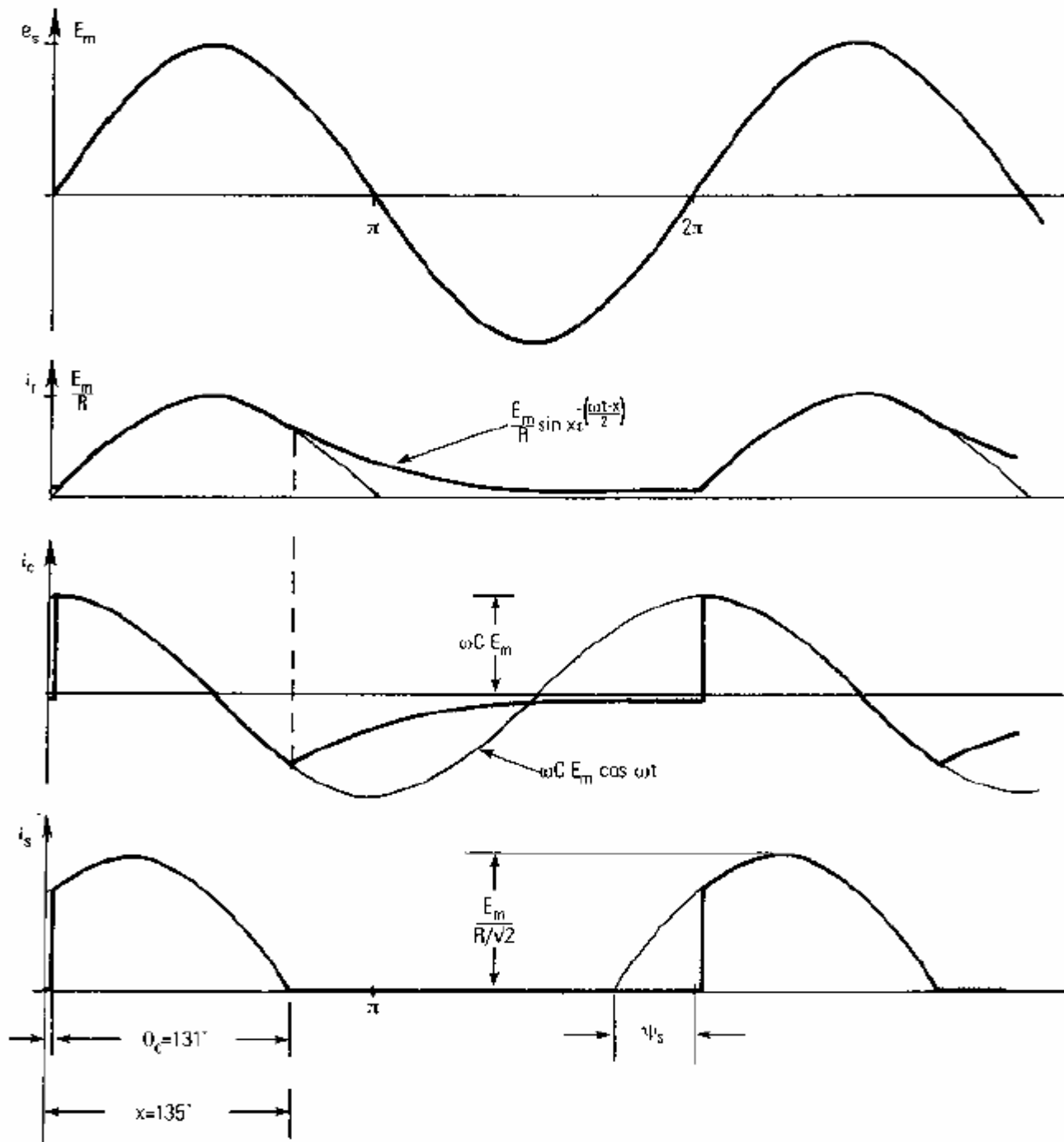


FIG. 3 Waveforms for single-phase, half-wave diode rectifier with R load.

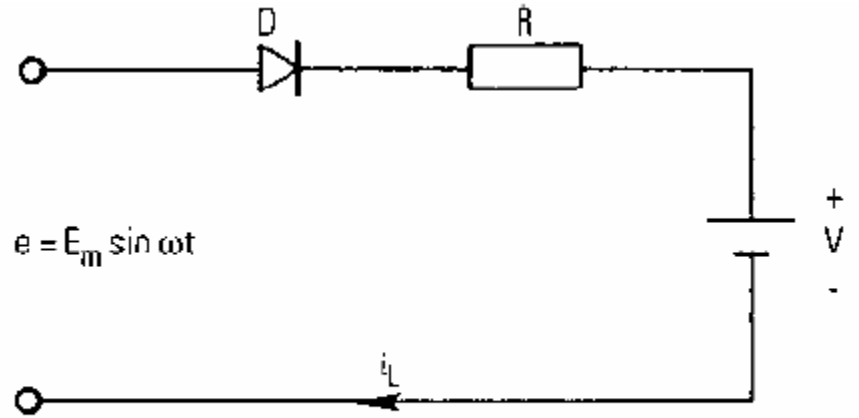
$$I_{av} = \frac{E_m}{\pi R} = 0.318 \frac{E_m}{R}$$

$$I_L = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} i_L^2(\omega t) d\omega t}$$

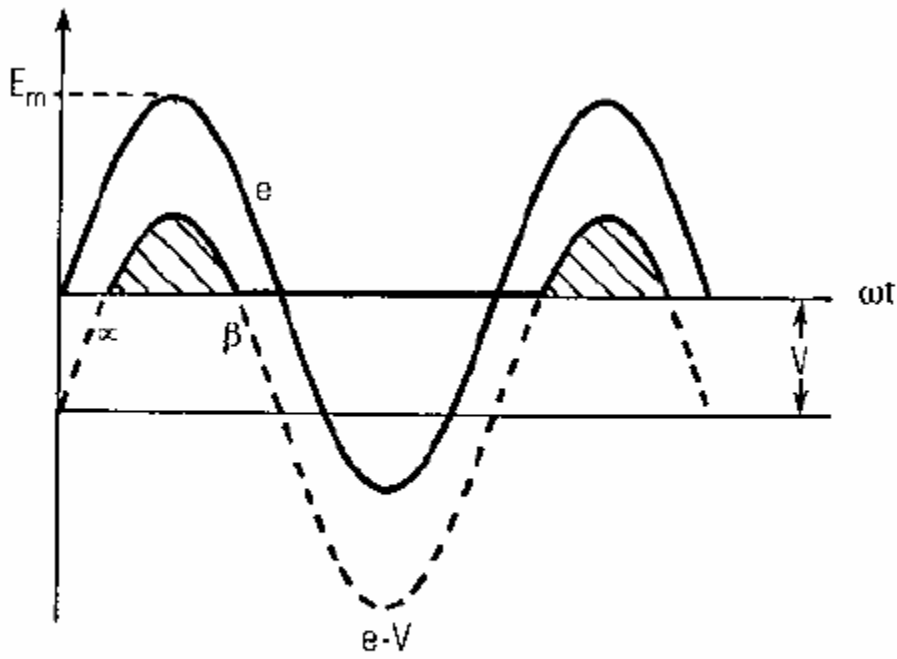
Dạng sóng
 chỉnh lưu
 khi có tụ
 lọc song
 song với
 tải



Khi mạch tải có nguồn một chiều



e diode battery charging circuit.



$$I_{av} = \frac{1}{2\pi R} [2E_m \cos \alpha + V(2\alpha - \pi)]$$

FIG. 7 Voltage and current waveforms for the battery-charger circuit of Fig. 2.6: $V \cong 0.6E_m$.

Khi tải có tính điện cảm

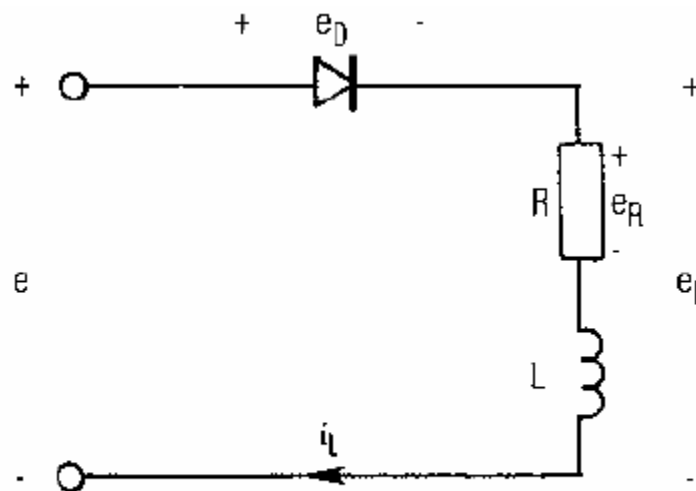


FIG. 9 Single-phase, half-wave diode rectifier with series R - L load.

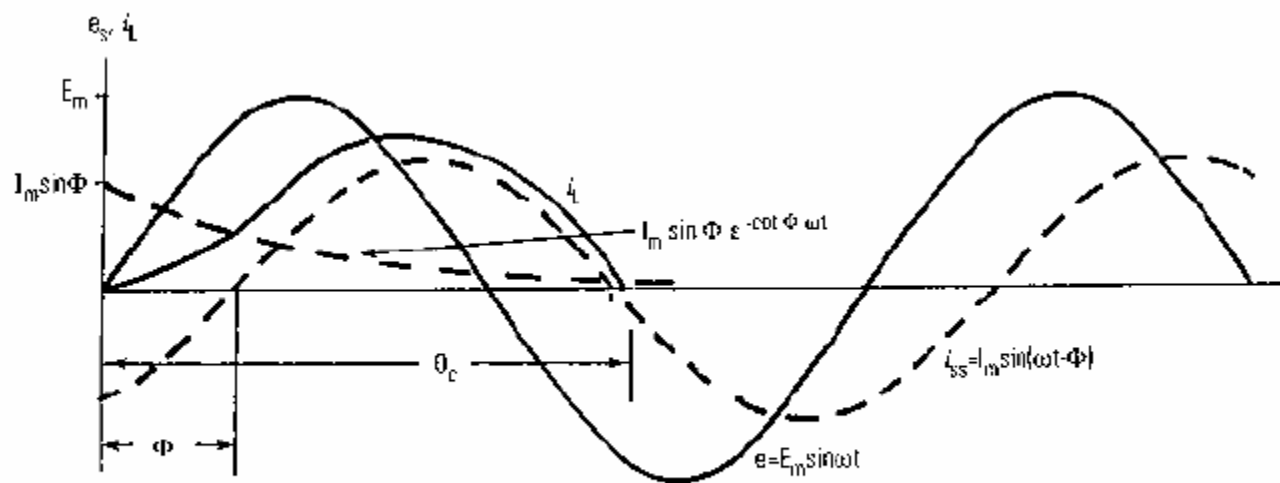
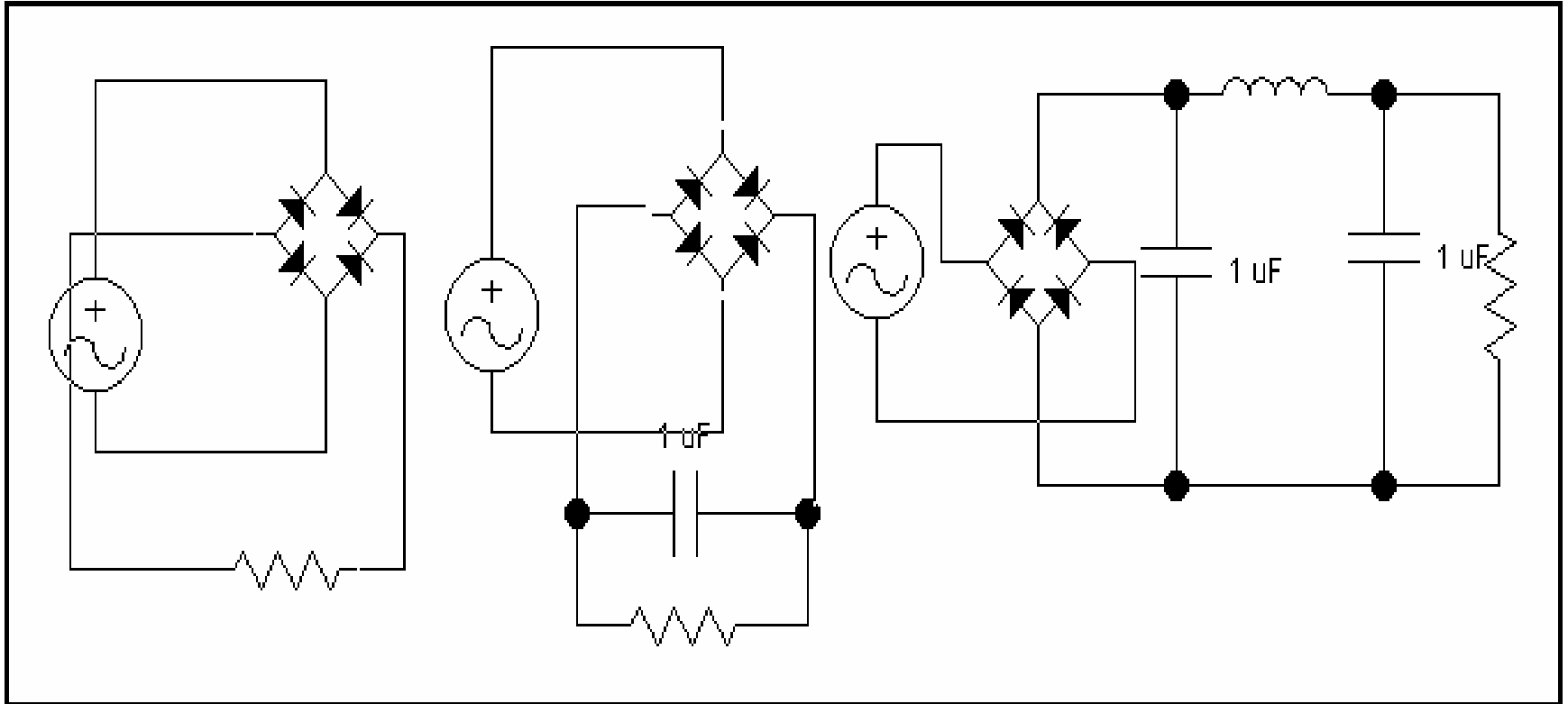


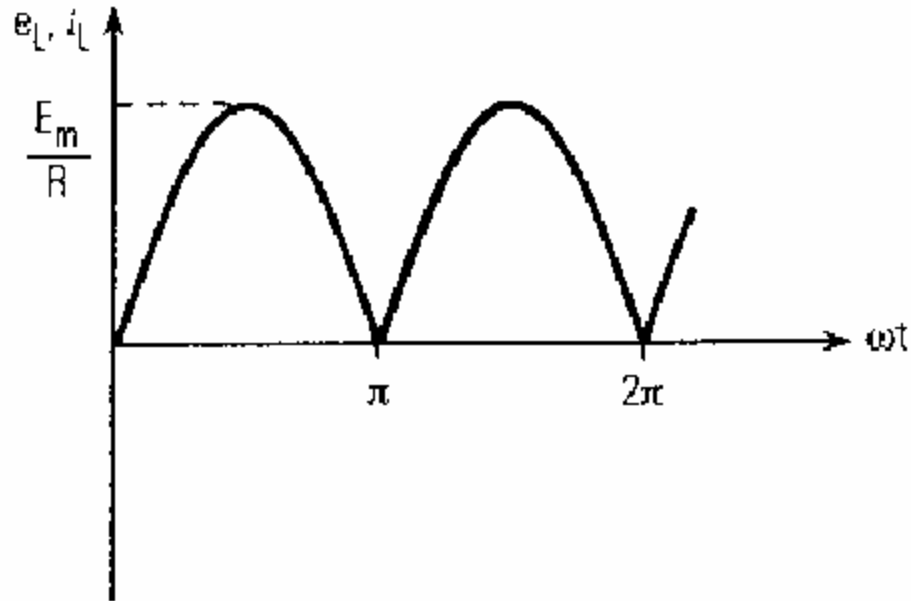
FIG. 10 Current waveform for the single-phase, half-wave circuit of Fig. 2.9; $\Phi = 60^\circ$.

Chỉnh lưu cầu dùng diode



- Chỉnh lưu cầu giảm được độ nhấp nhô điện áp
- Tuy nhiên chưa ổn áp được

Dạng sóng chỉnh lưu cầu 1 pha không điều khiển



(b)

FIG. 8 Single-phase, full-wave diode rectifier: (a) circuit diagram and (b) load voltage and current waveforms for R load.

Chỉnh lưu trong mạch 3 pha

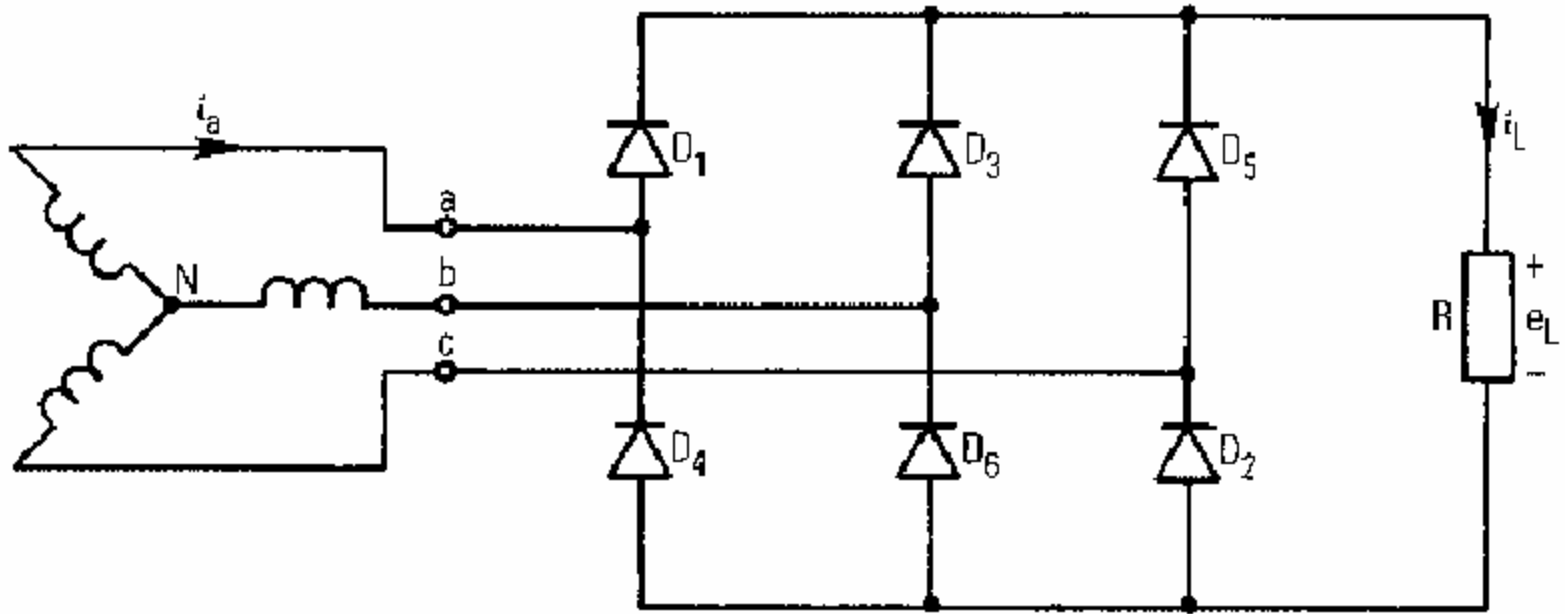
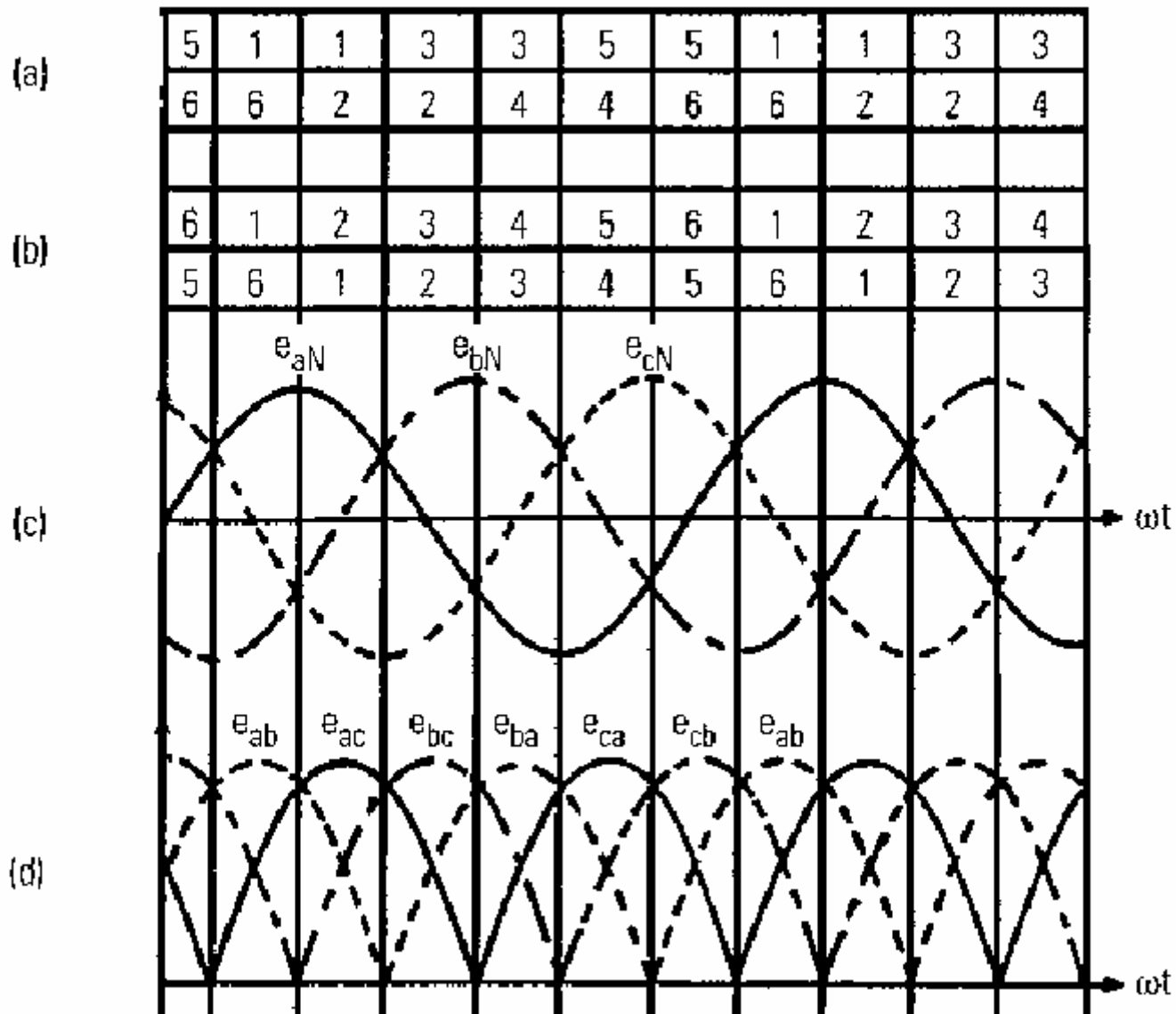


FIG. 1 Three-phase, full-wave diode rectifier circuit with resistive load.



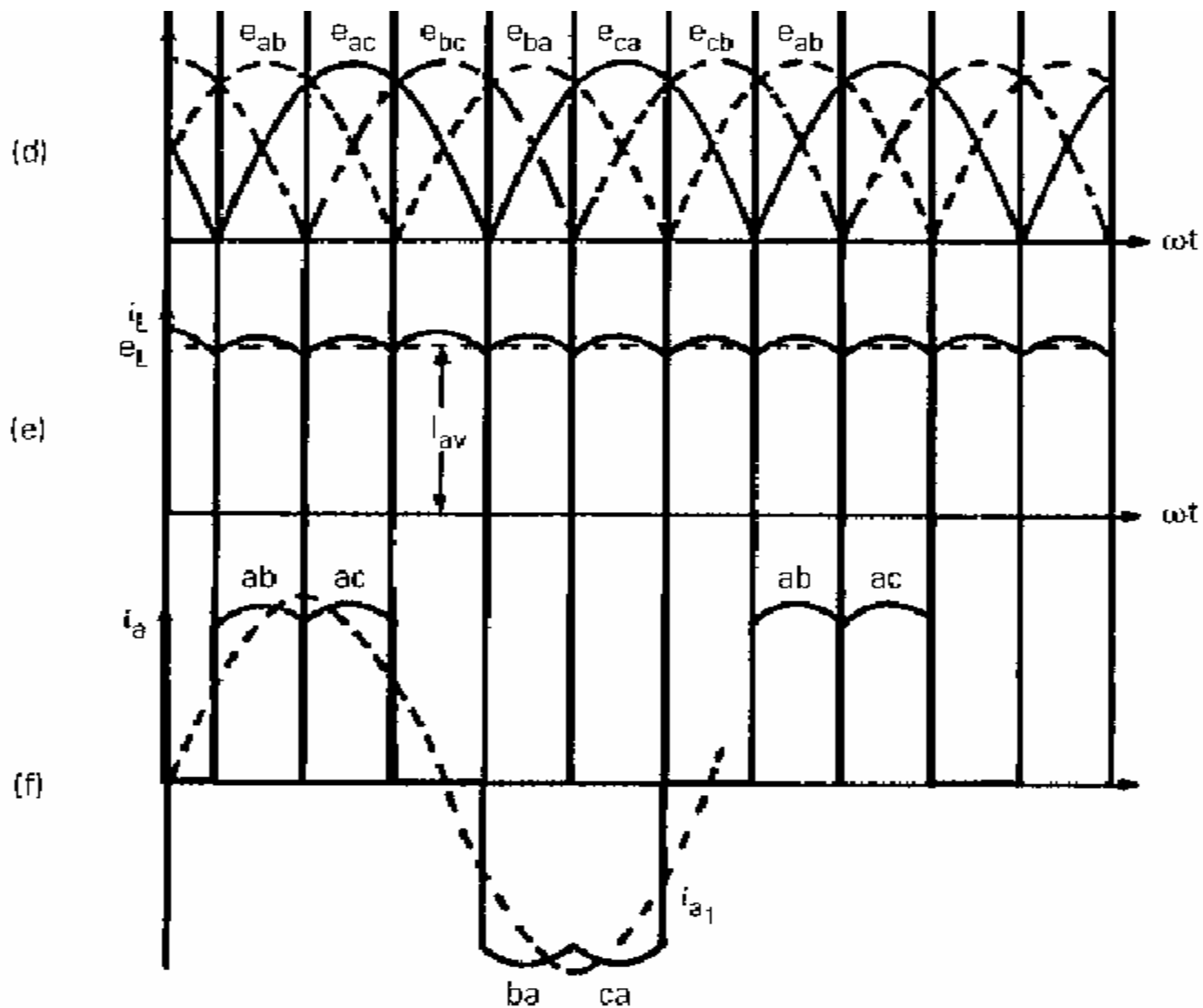
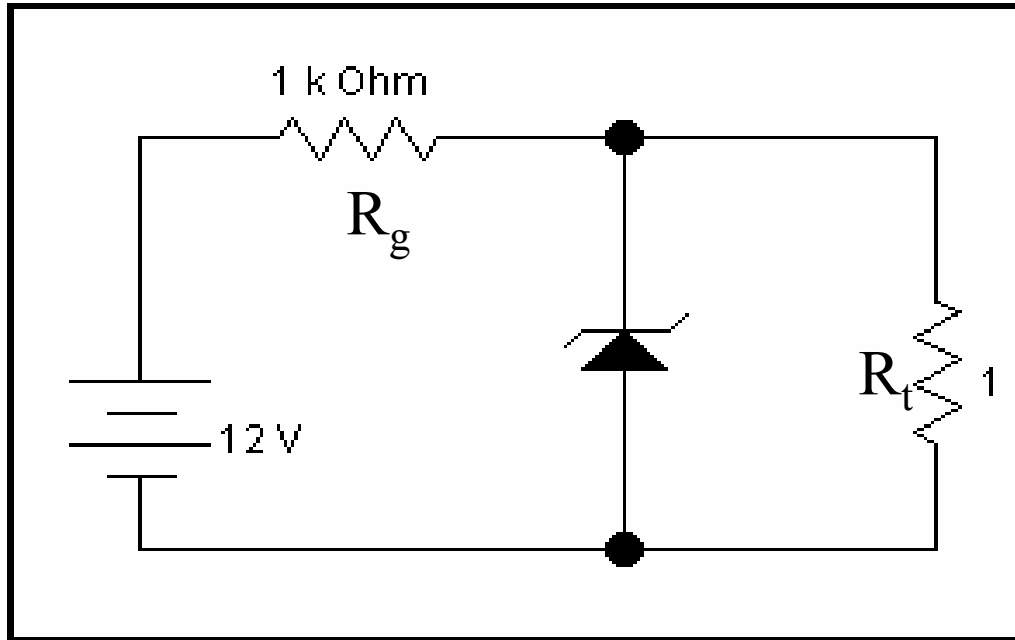


FIG. 2 Waveforms for three-phase, full-wave diode rectifier circuit with resistive load: (a) and (b) switching sequences, (c) supply phase voltages, (d) supply line voltages, (e) load current and voltage, and (f) line current.

Ổn áp tham số



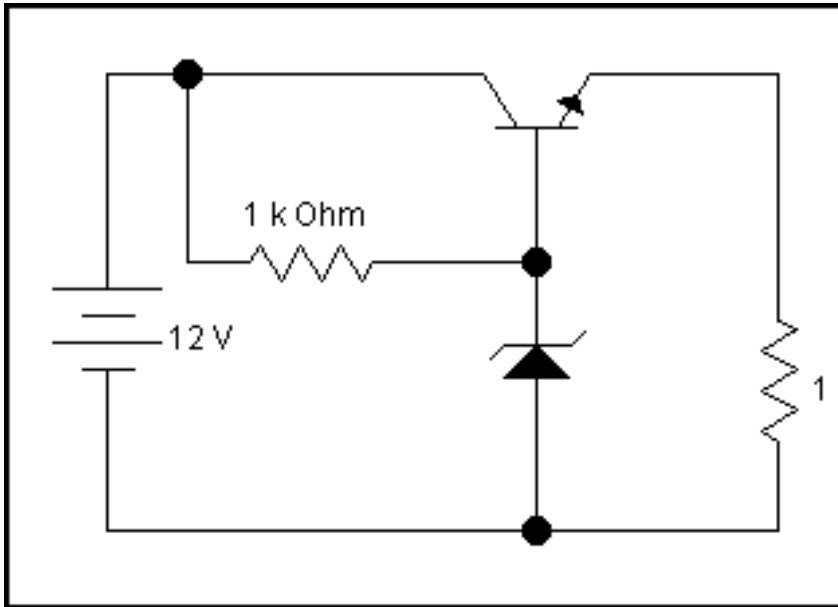
R_g là điện trở gánh điện áp

R_t là tải

Lưu ý Diode Zener mắc phân cực ngược

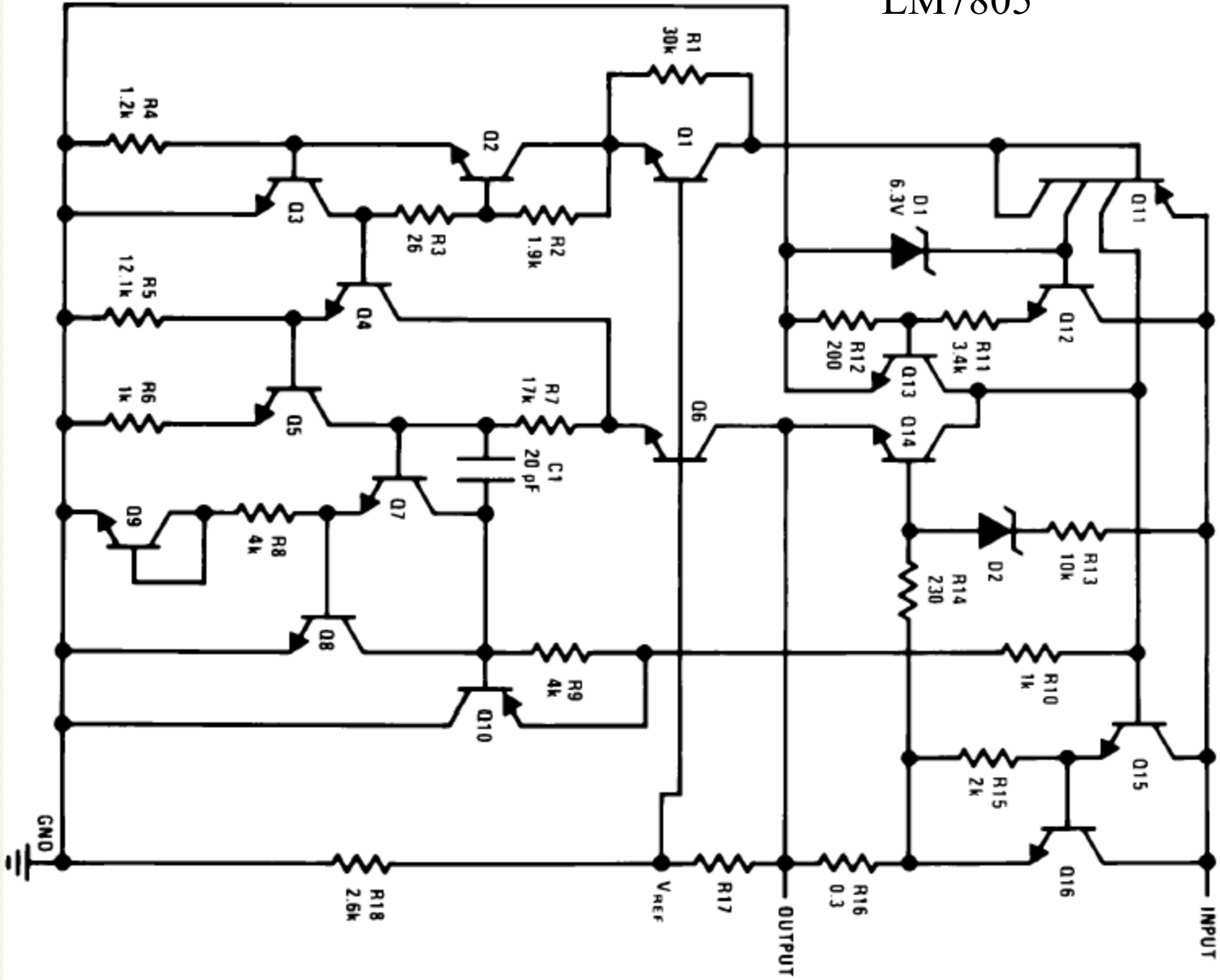
Khoảng ổn định thấp và công suất nhỏ

Ổn áp tham số tăng công suất



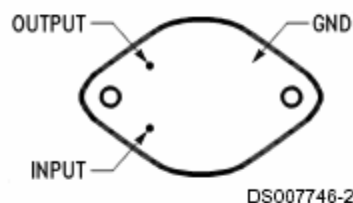
- BJT chạy ở chế độ liên tục,
- Điện áp thay đổi sẽ làm thay đổi dòng I_c của BJT
- Khi có dao động điện áp sẽ làm biến đổi khả năng dẫn của BJT ngược lại, kết quả điện áp trên BJT sẽ thay đổi giữ cho tải được ổn định.

Cấu tạo vi mạch LM7805



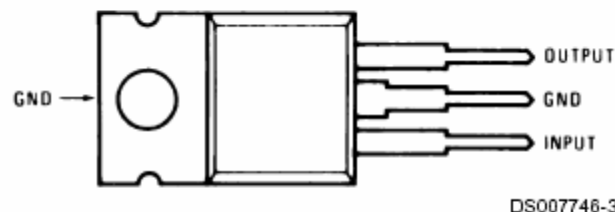
Connection Diagrams

**Metal Can Package
TO-3 (K)
Aluminum**



**Bottom View
Order Number LM7805CK,
LM7812CK or LM7815CK
See NS Package Number KC02A**

**Plastic Package
TO-220 (T)**



**Top View
Order Number LM7805CT,
LM7812CT or LM7815CT
See NS Package Number T03B**

Features

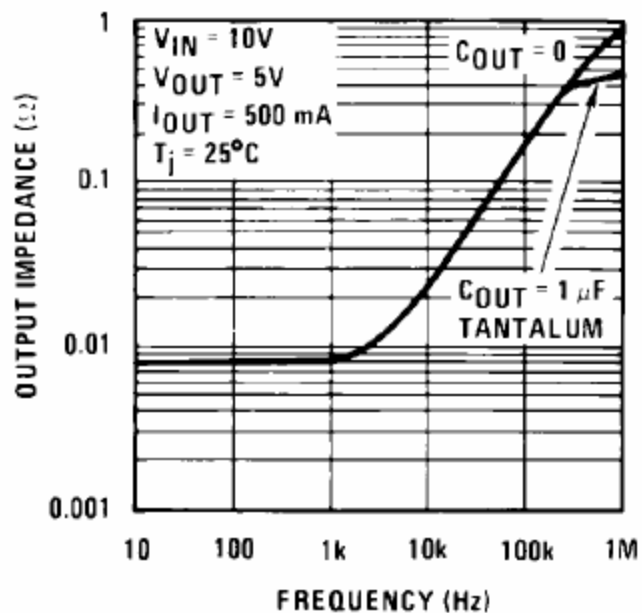
- Output current in excess of 1A
- Internal thermal overload protection
- No external components required
- Output transistor safe area protection
- Internal short circuit current limit
- Available in the aluminum TO-3 package

Voltage Range

LM7805C	5V
LM7812C	12V
LM7815C	15V

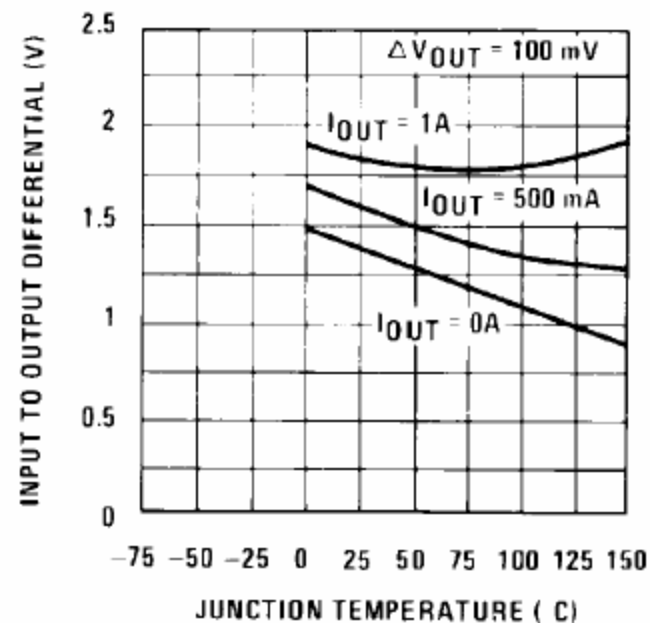
Typical Performance Characteristics (Continued)

Output Impedance



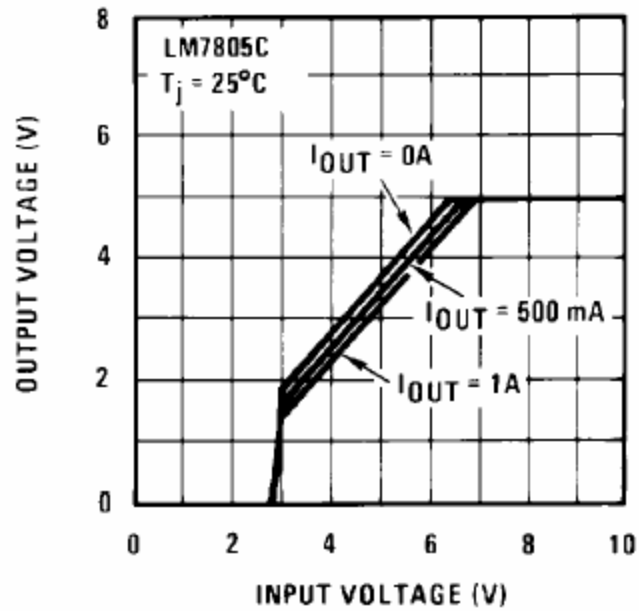
DS007746-11

Dropout Voltage



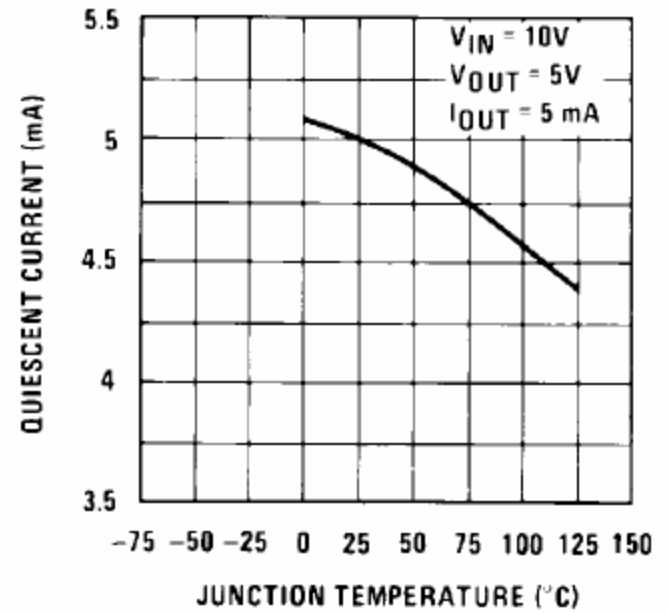
DS007746-12

Dropout Characteristics



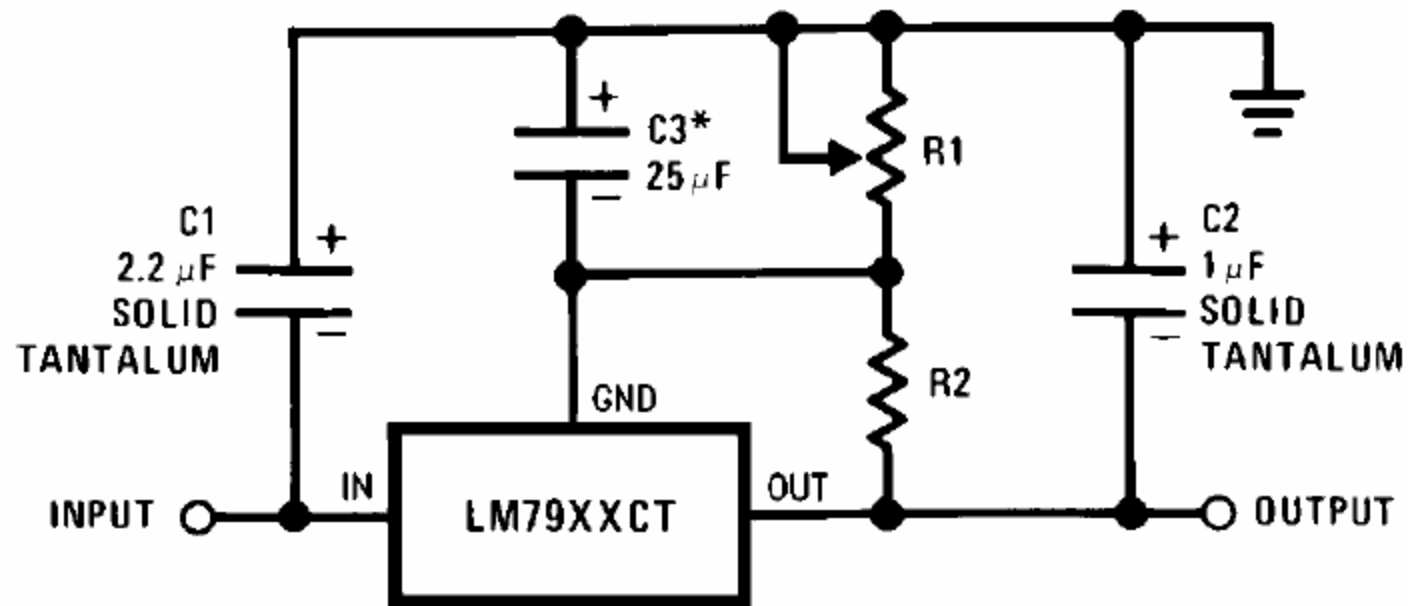
DS007746-13

Quiescent Current

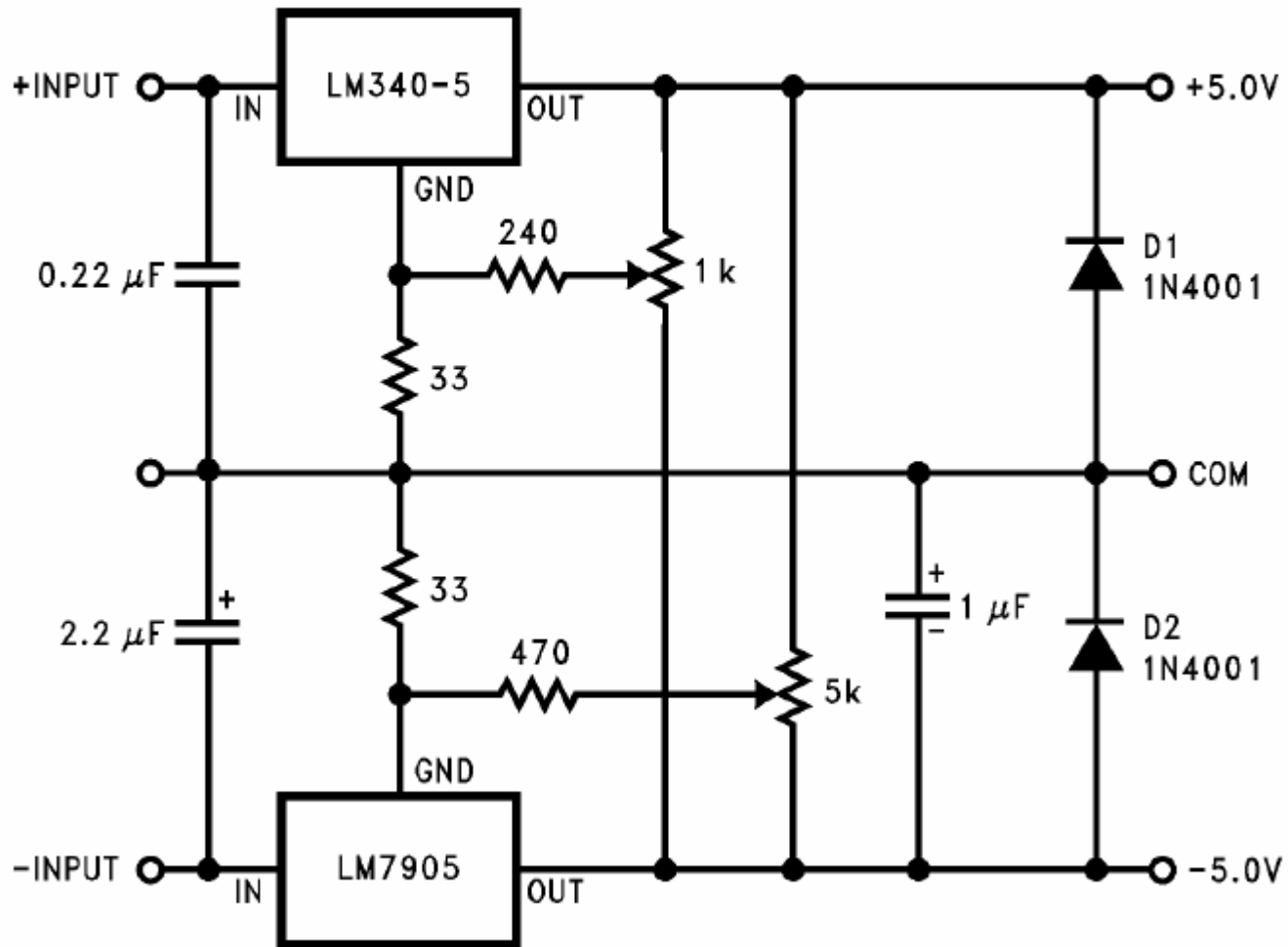


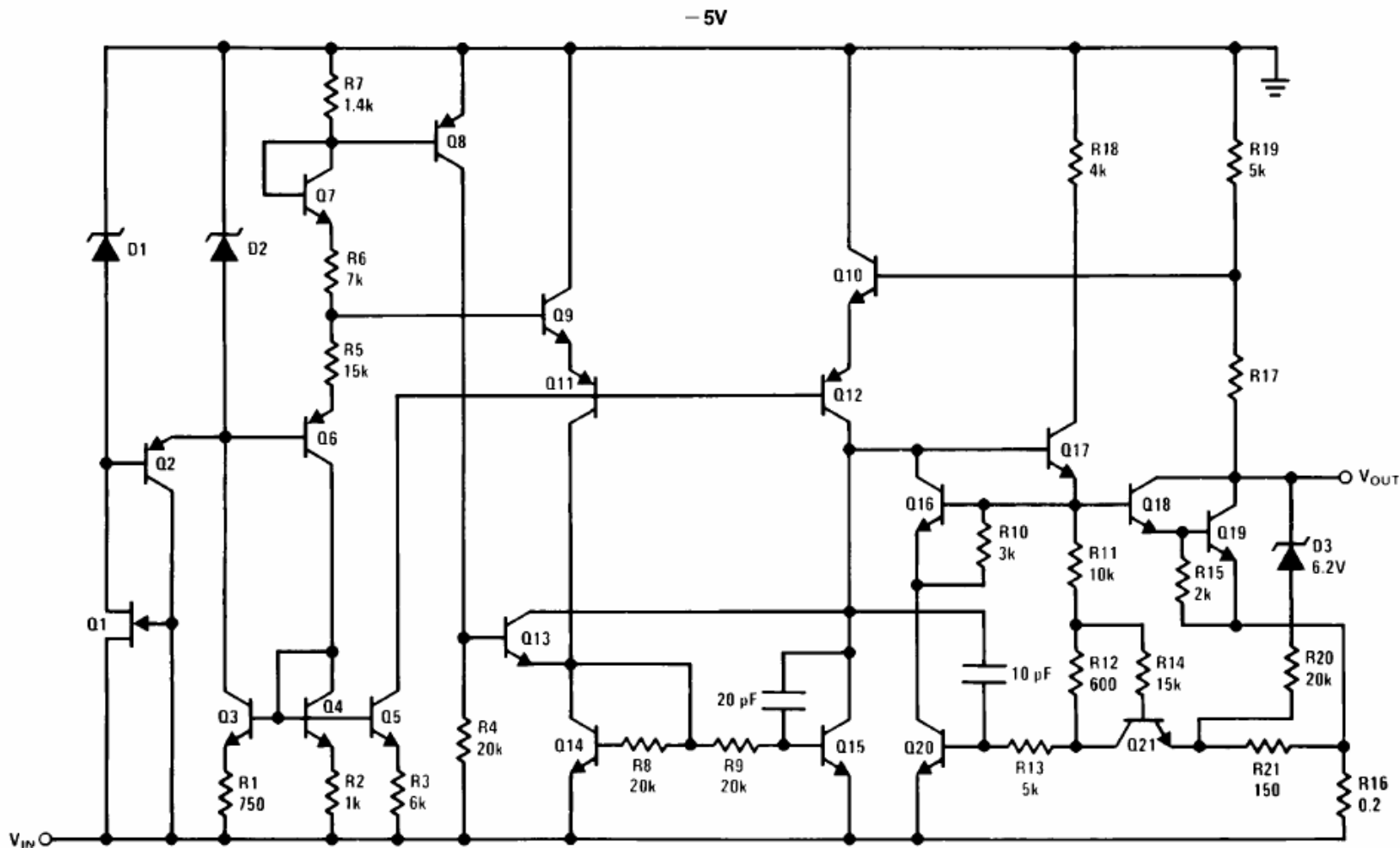
DS007746-14

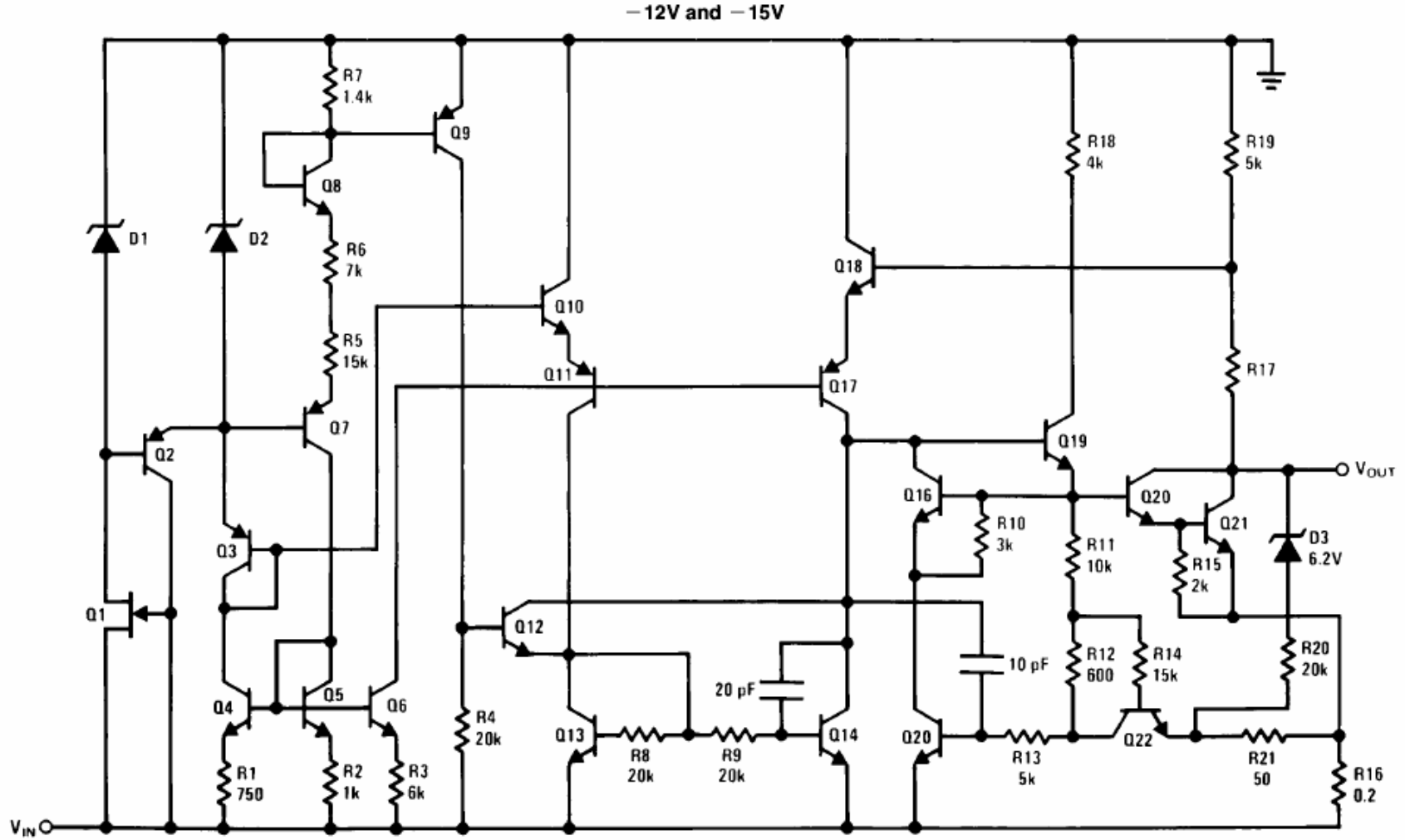
Variable Output



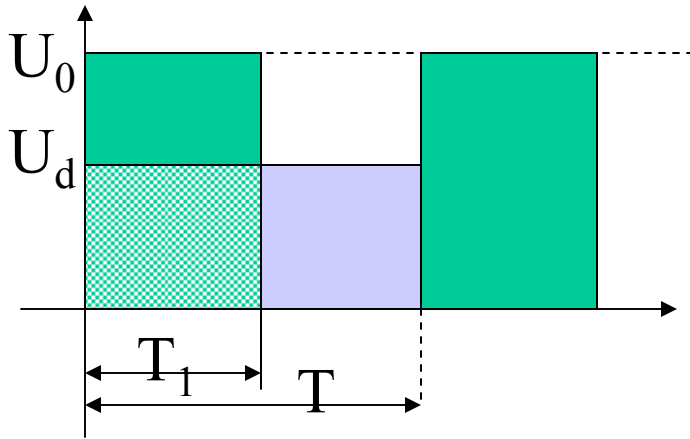
Dual Trimmed Supply



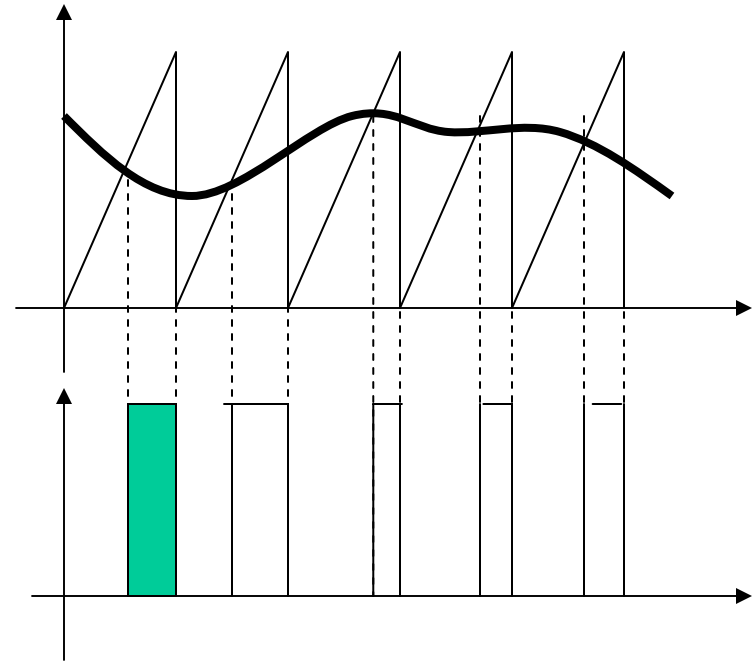




Ổn áp kiểu điều rộng xung PWM – Pulse Width Modulator



$$U_d = \frac{T_1}{T} U_0$$



- Loại nguồn này hiện nay được dùng rất rộng rãi trong các thiết bị điện tử để cung cấp nguồn áp hay nguồn dòng ổn định cho tải.
- Mạch thường dùng các chuyển mạch điện tử như BJT, MOSFET để cắt (băm) điện áp một chiều thành các xung có độ rộng thay đổi sao cho giá trị điện áp trung bình không đổi

Ôn áp kiểu điều rộng xung PWM – Pulse Width Modulator

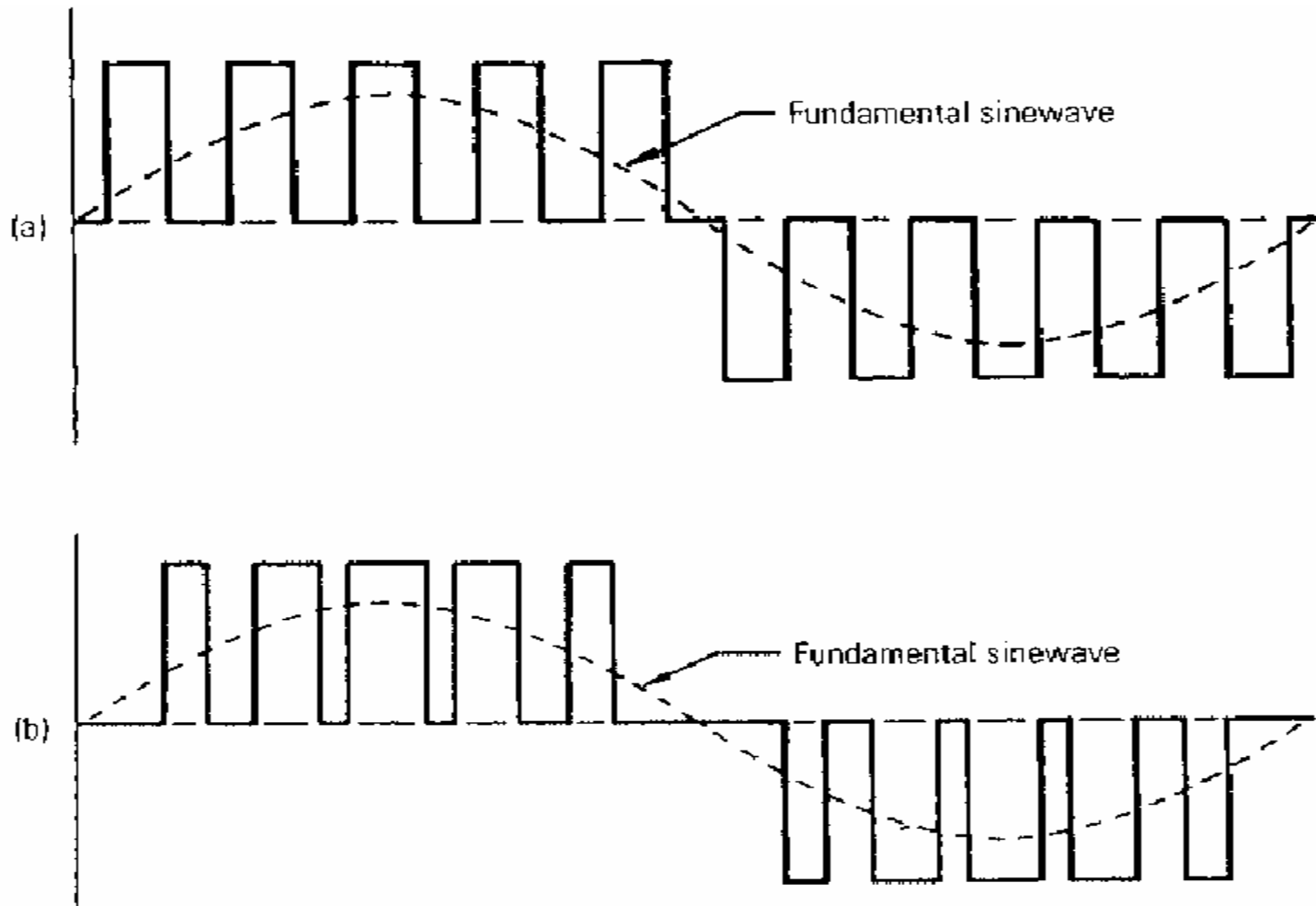
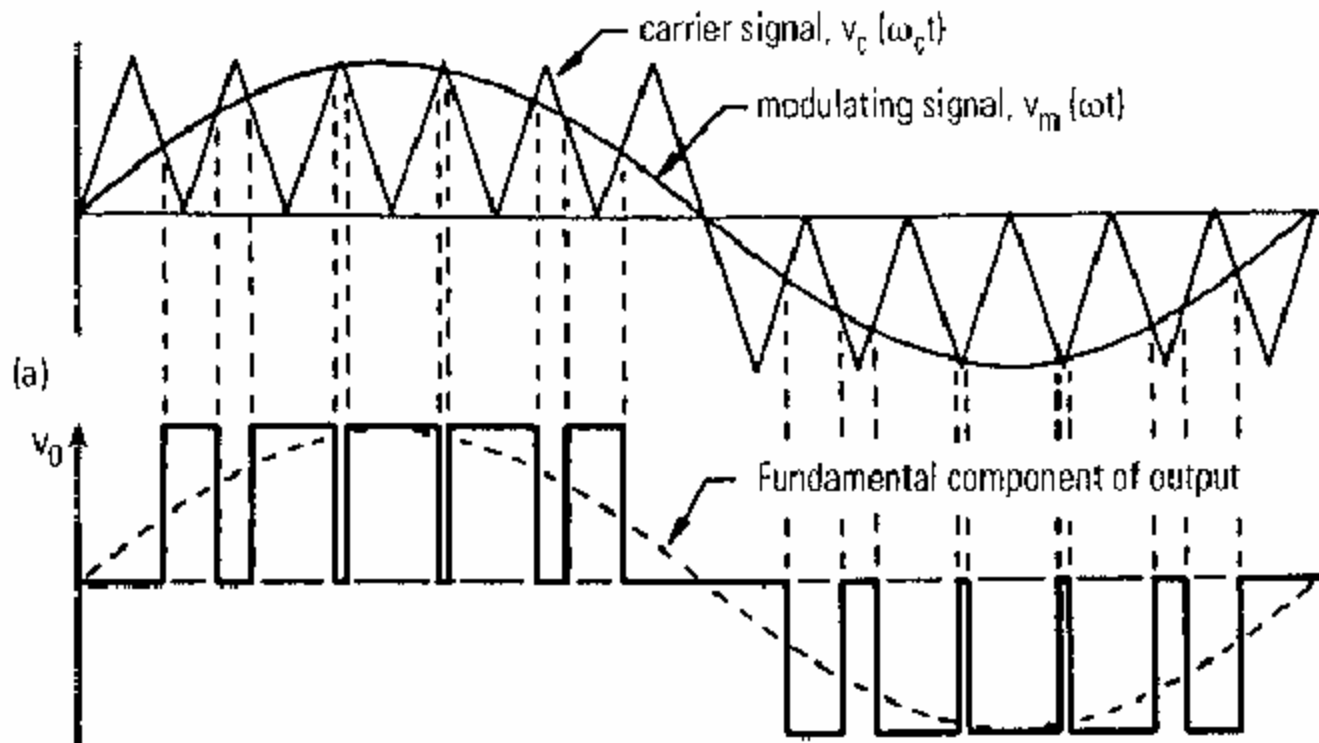


FIG. 8 Comparison of pulse patterns: (a) uniformly notched pulse train and (b) PWM wave.

Ôn áp kiểu điều rộng xung PWM – Pulse Width Modulator



Ôn áp kiểu điều rộng xung PWM – Pulse Width Modulator

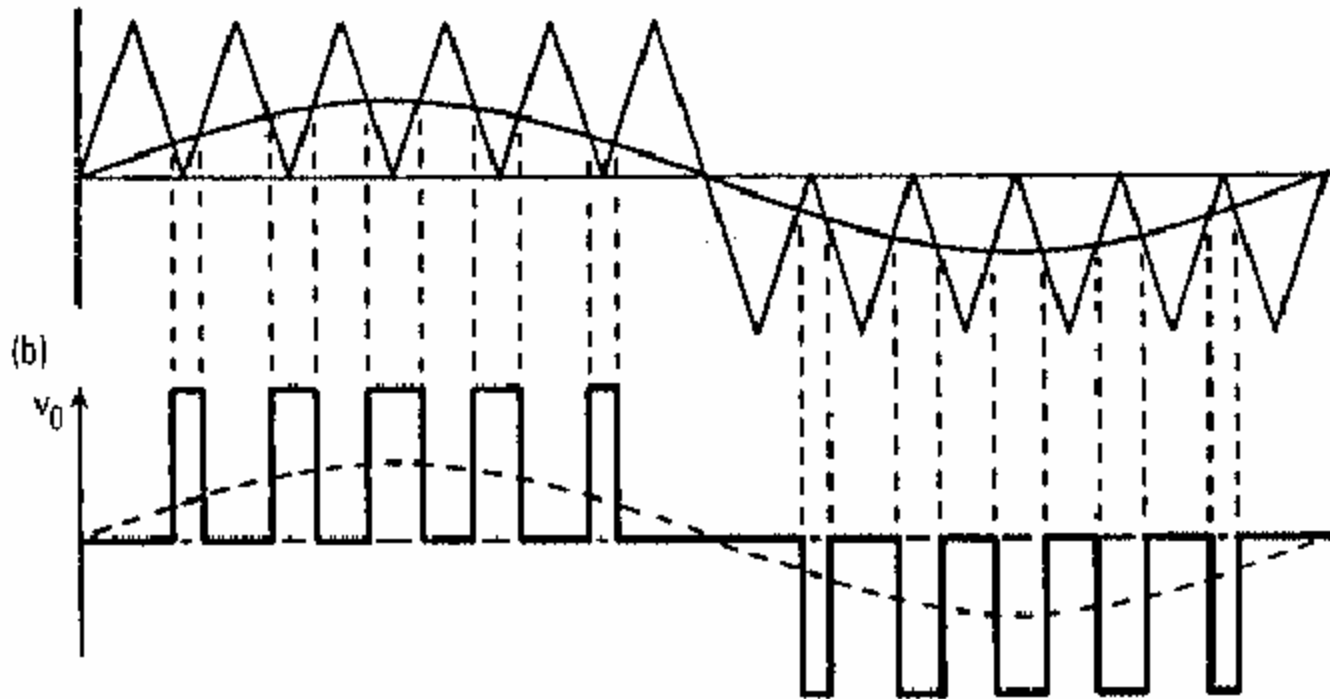
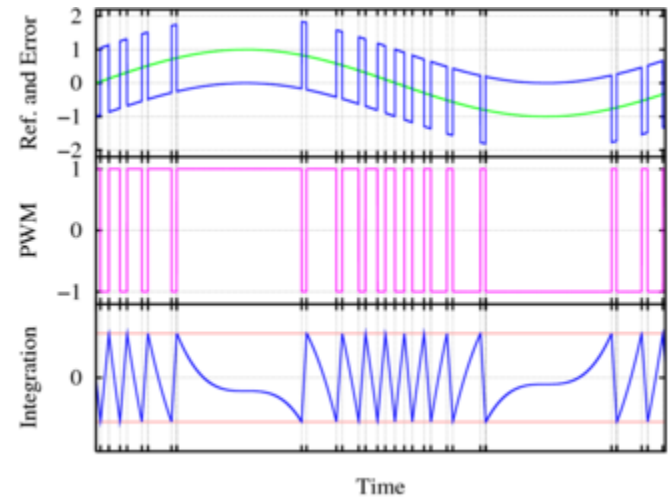
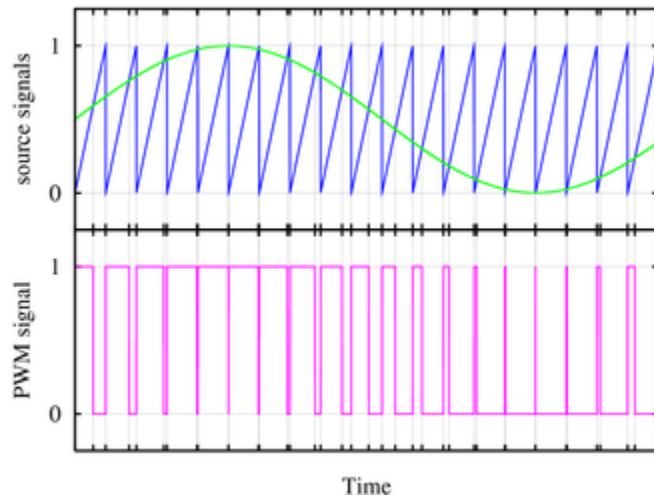
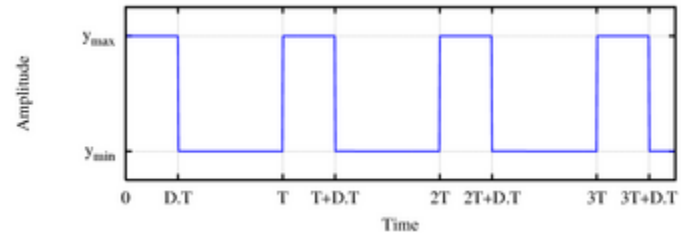
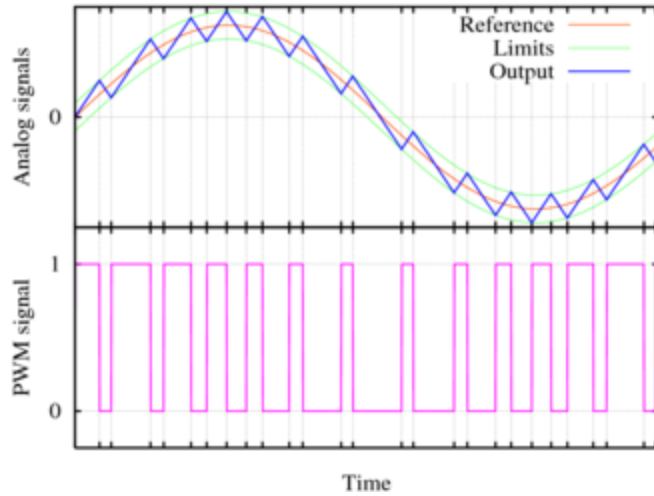


FIG. 9 Principle of sinusoidal modulation: (a) $M = V/V_c = 1.0$ and (b) $M = V/V_c = 0.5$.

Ổn áp kiểu điều rộng xung PWM – Pulse Width Modulator



Ôn áp kiểu điều rộng xung PWM – Pulse Width Modulator

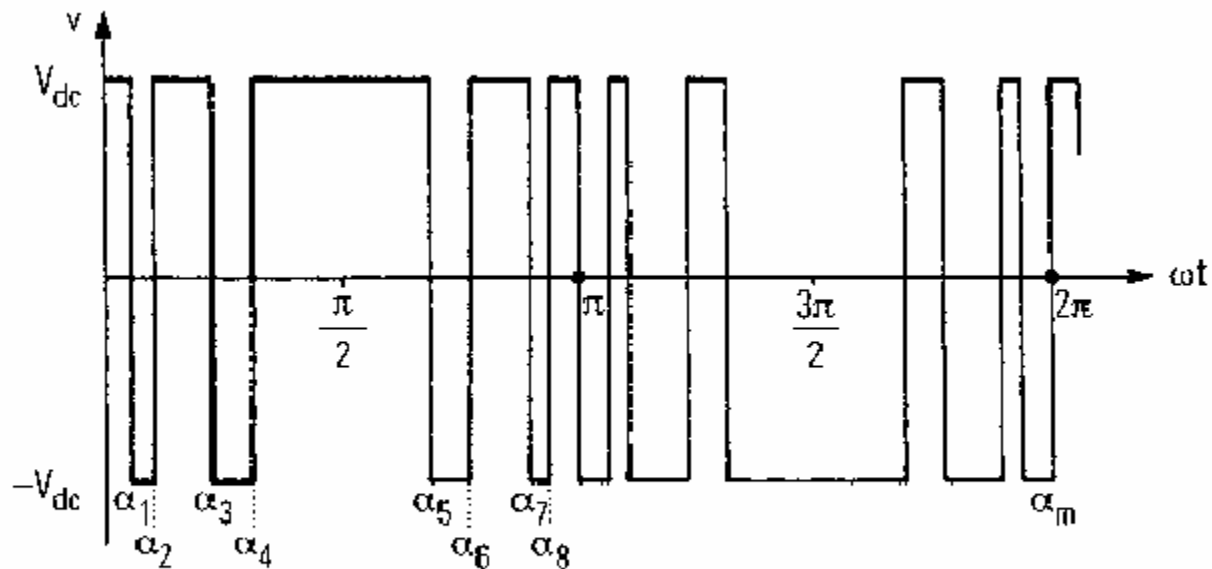


FIG. 10 PWM voltage waveform with eight arbitrary switchings per half cycle.

Ôn áp kiểu điều rộng xung PWM – Pulse Width Modulator

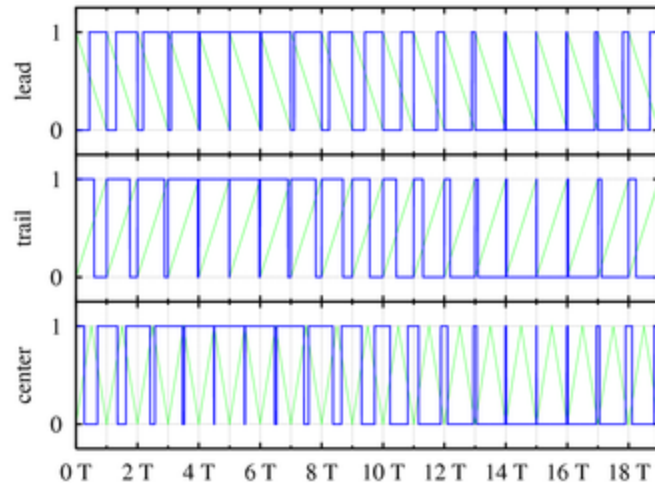


Figure 2. PWM Output with Varying Duty Cycle

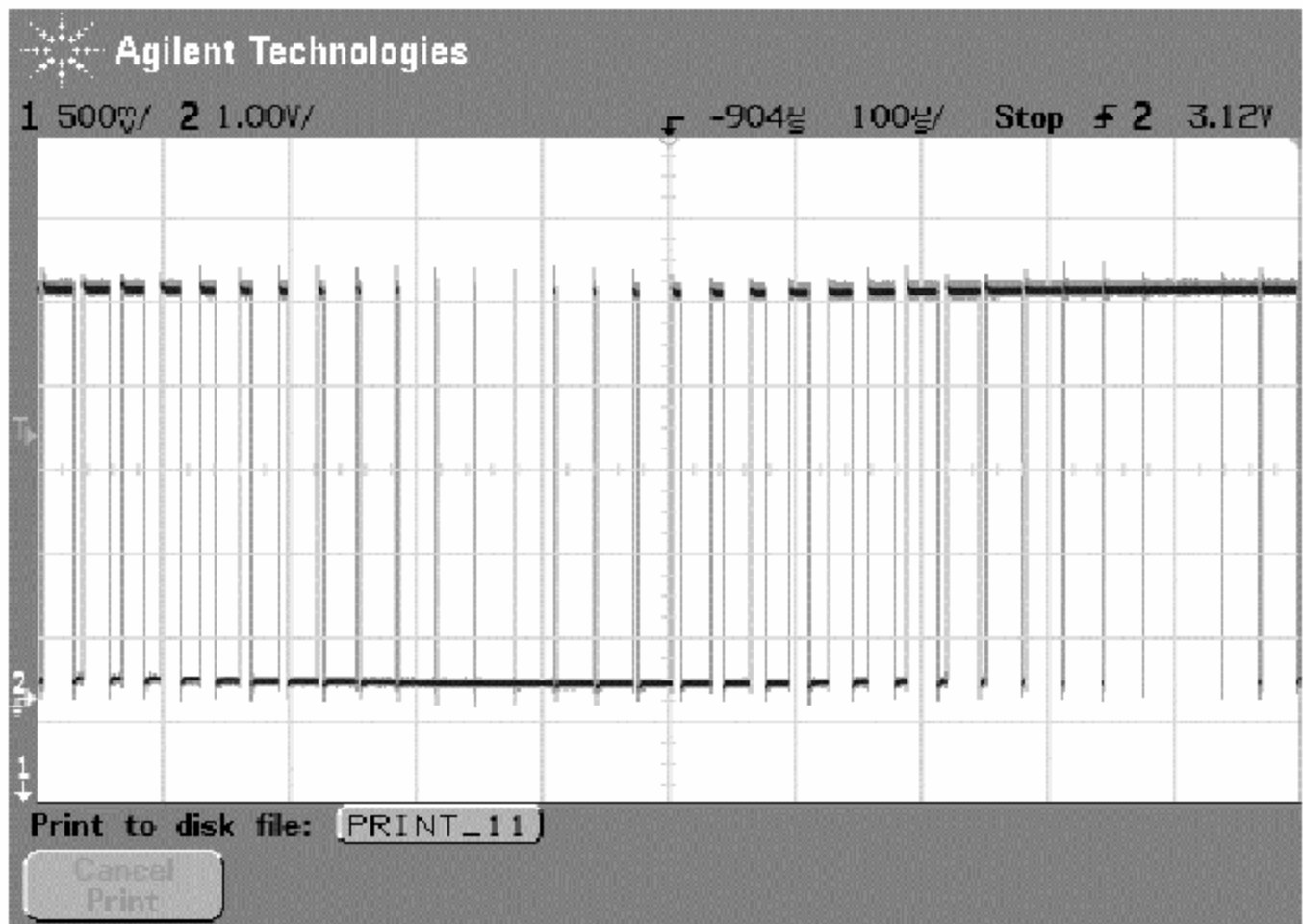


Figure 3. Counter Values and PWM Output

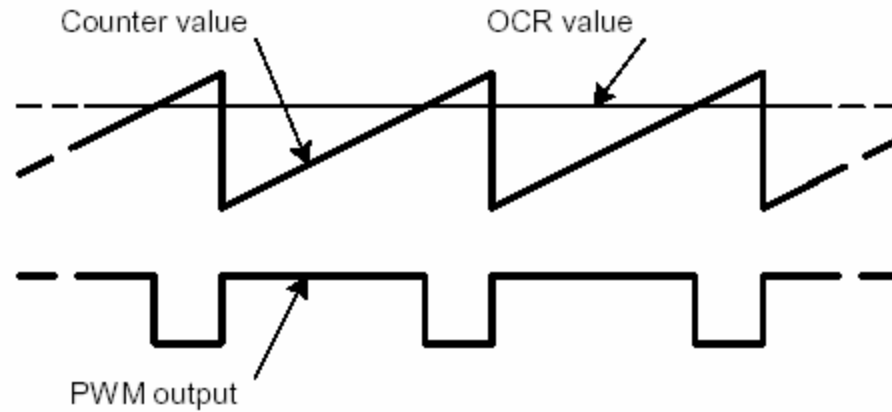


Figure 8. OC1A Output – Filtered and Not Filtered

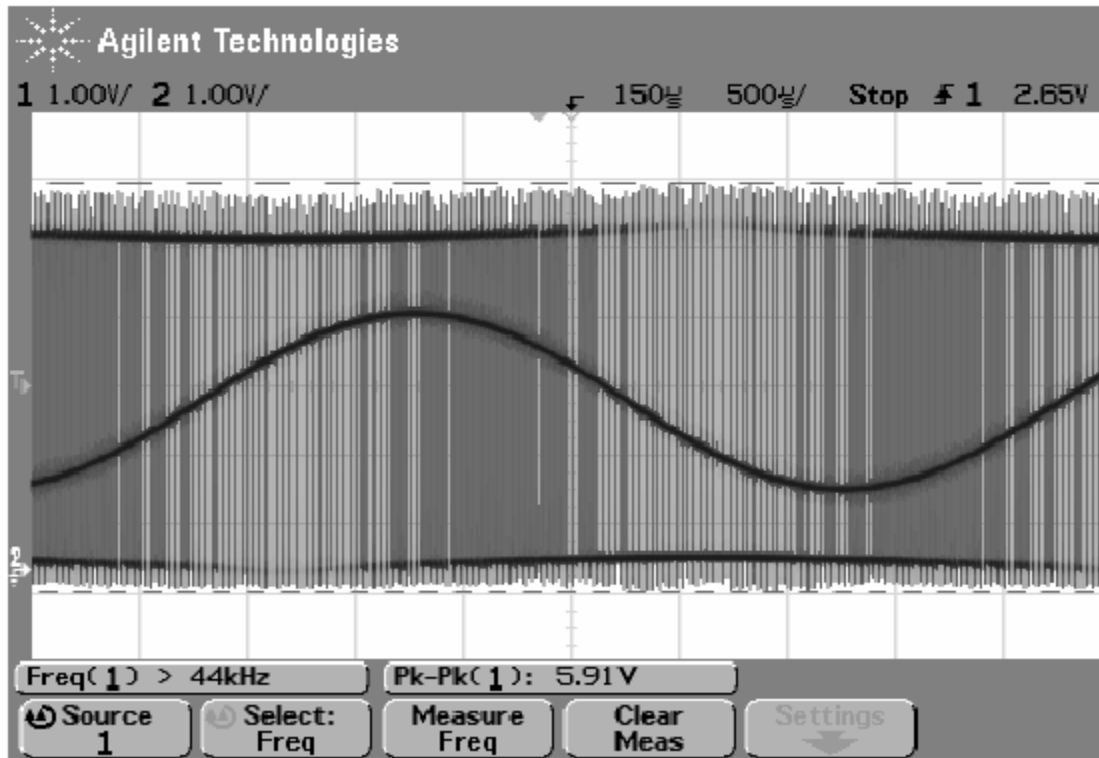
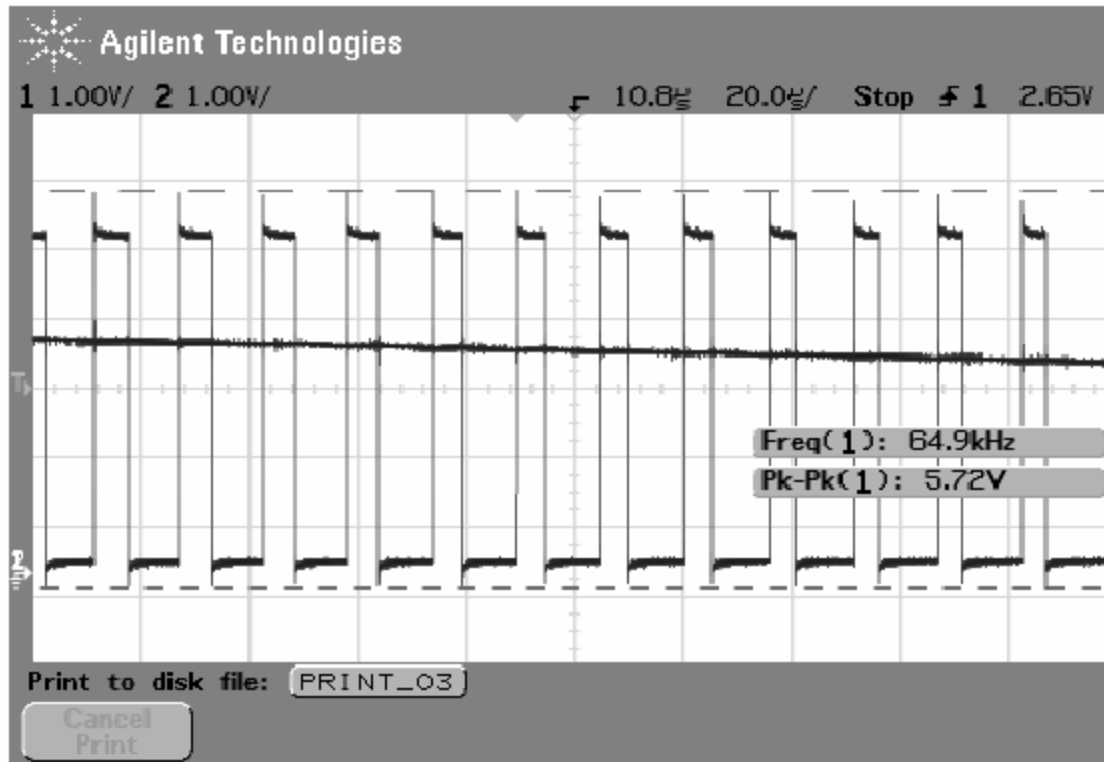


Figure 9. OC1A Output – Filtered and Not Filtered, Details



Ôn áp kiểu điều rộng xung PWM – Pulse Width Modulator

Loại 3 pha

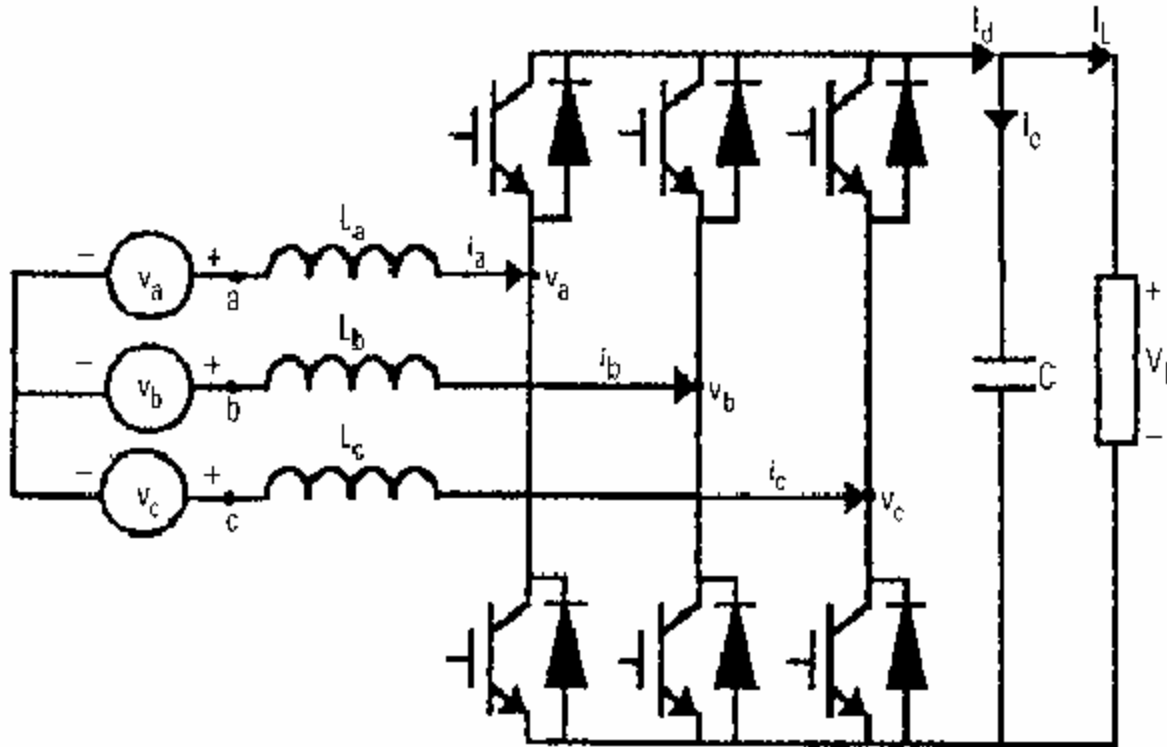
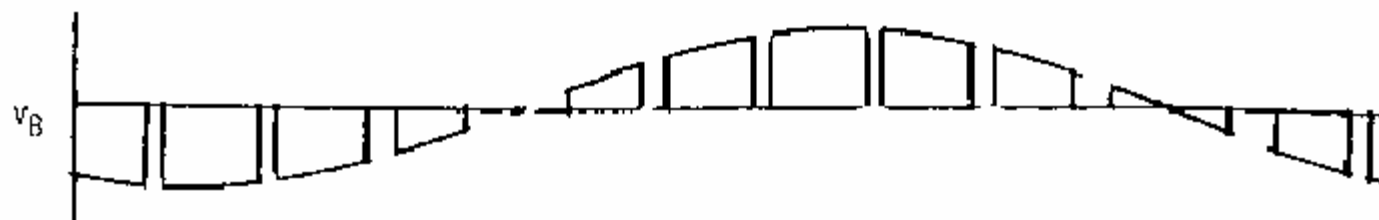
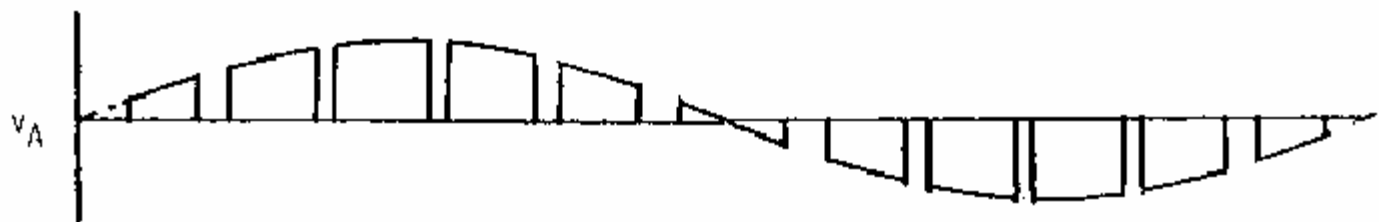
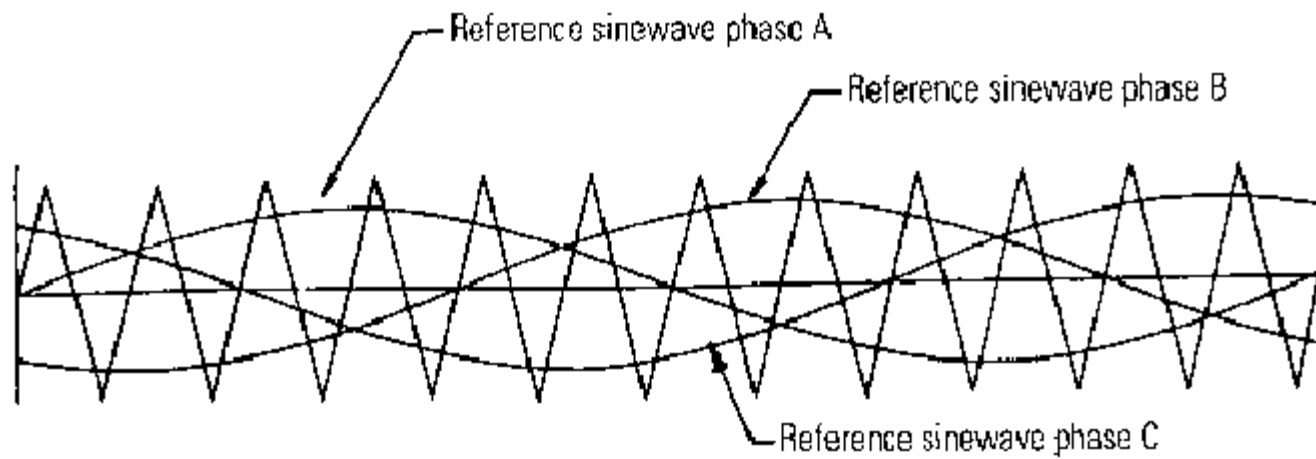


FIG. 11 Power circuit diagram of a three-phase PWM bridge rectifier.



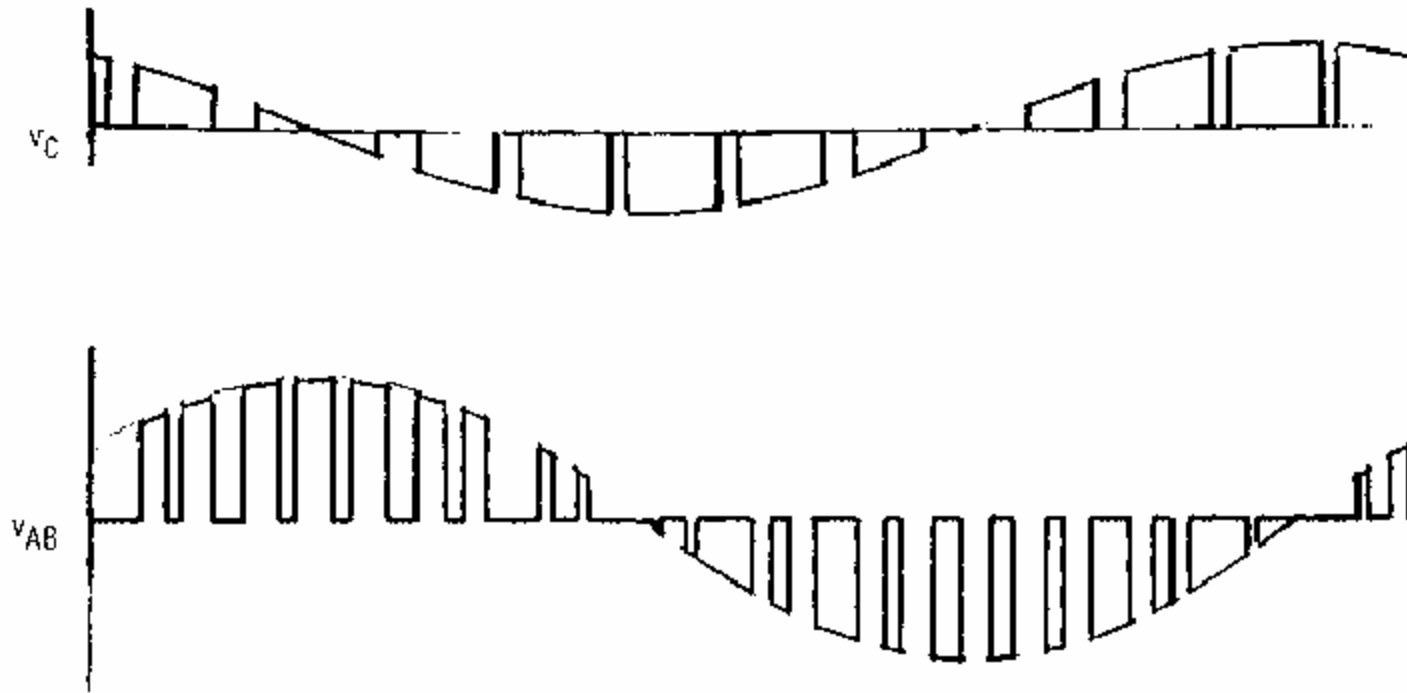


FIG. 12 PWM waveforms of a three-phase rectifier $M = 0.65$, $p = 12$. (Adapted from Ref. 11.)

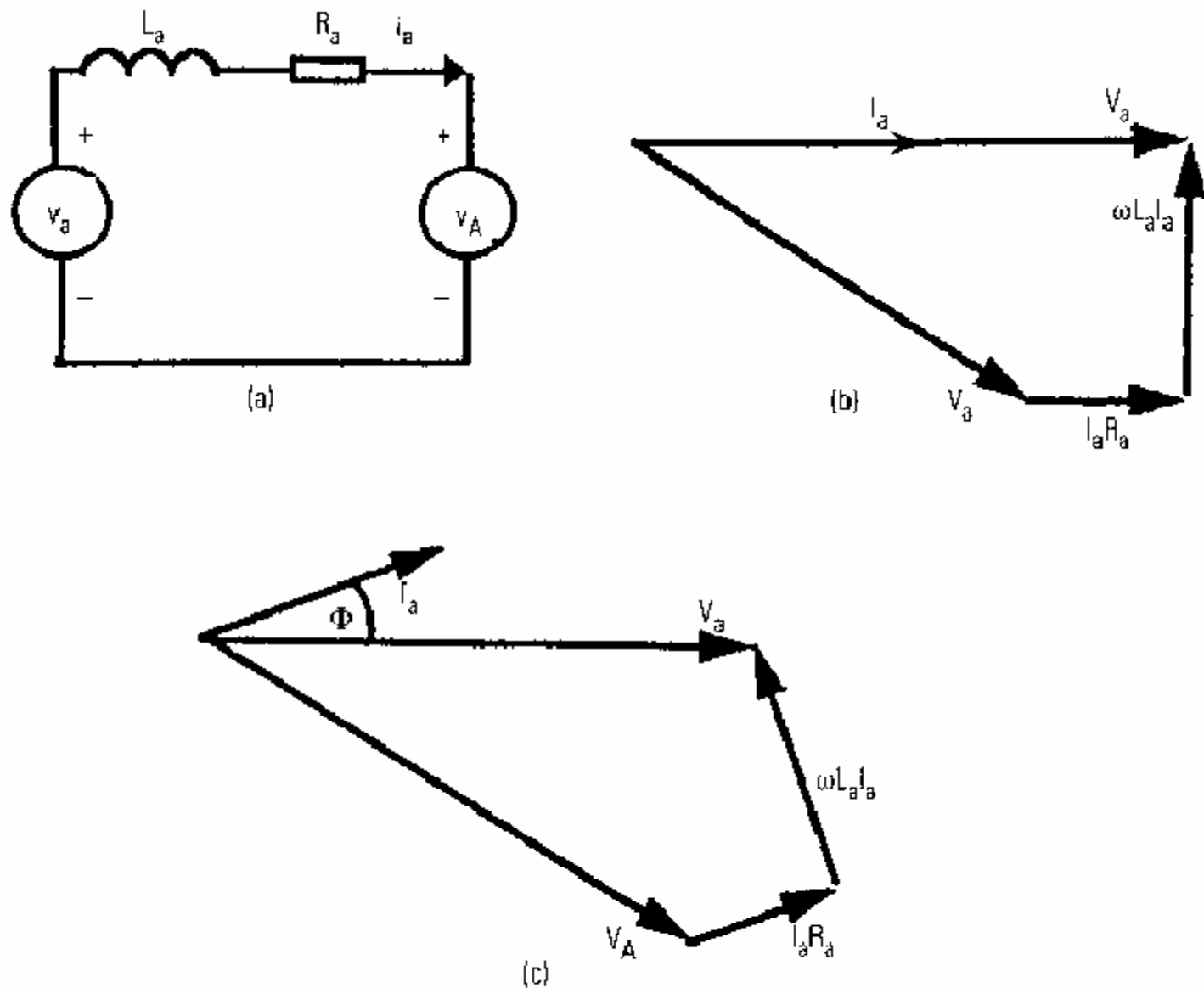
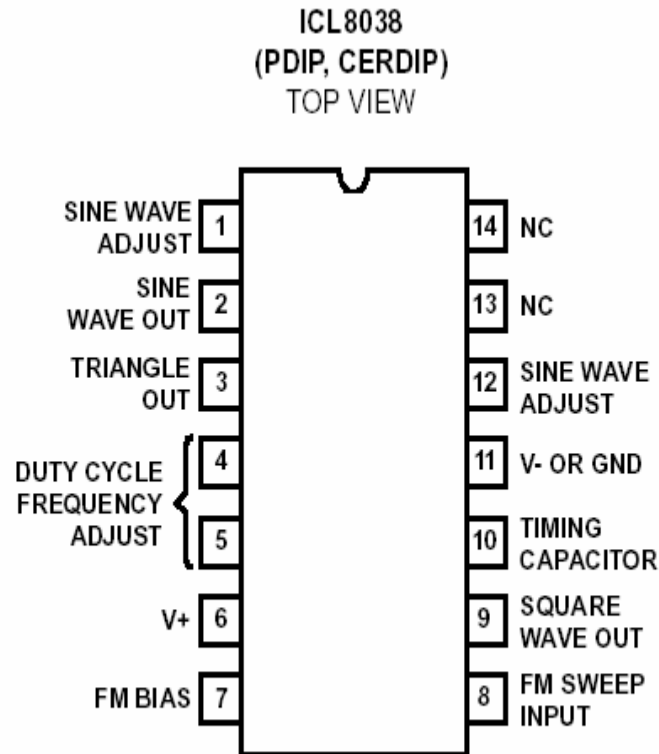
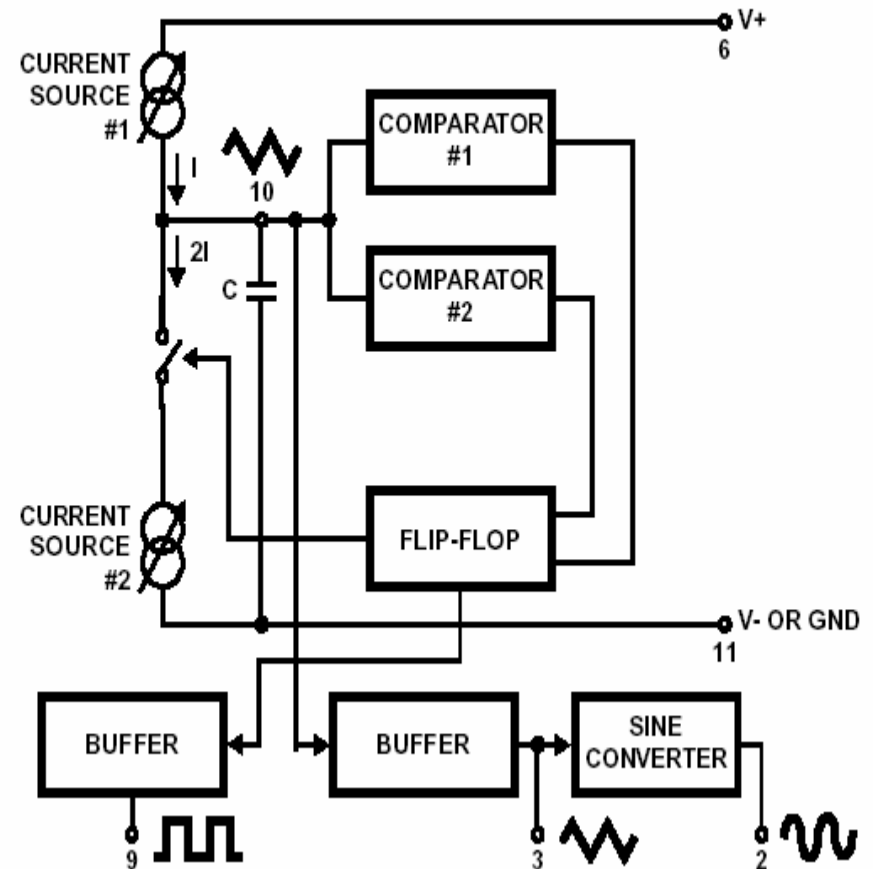


FIG. 13 Operation of a PWM rectifier: (a) equivalent circuit for fundamental components, (b) phase diagram for unity displacement factor (buck operation), and (c) leading displacement factor (boost operation).

Pinout



Functional Diagram



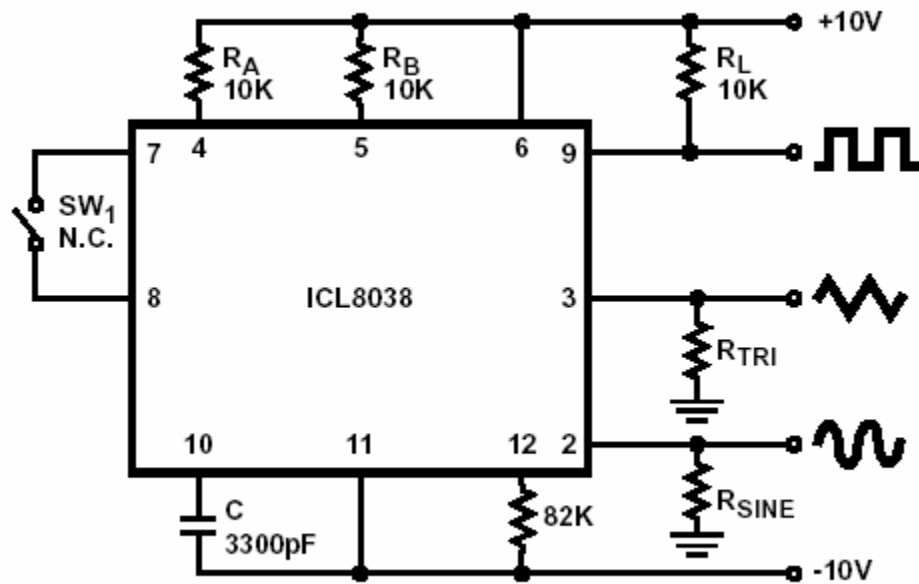
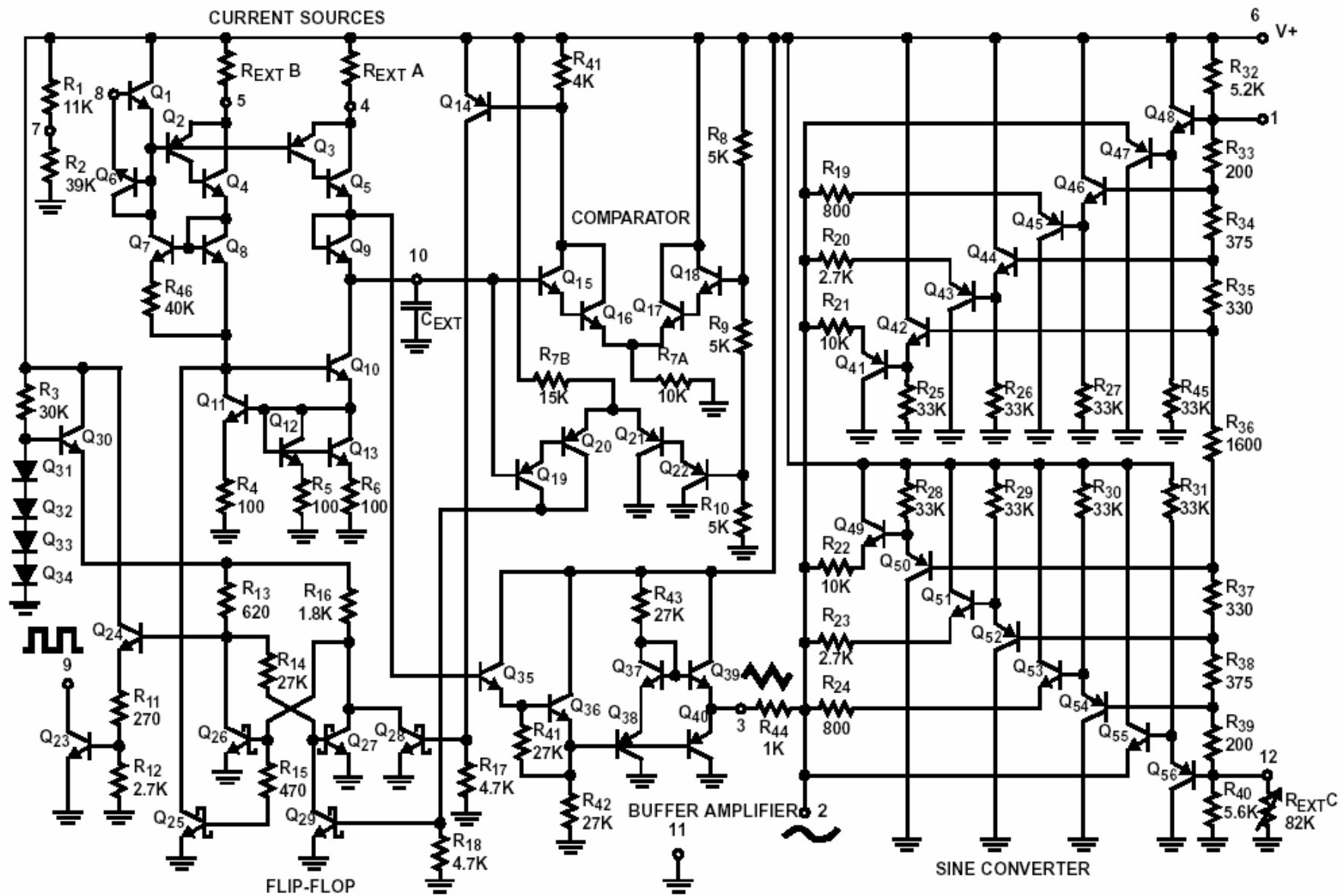


FIGURE 1. TEST CIRCUIT

Detailed Schematic



Nguồn xoay chiều nghịch lưu từ một chiều

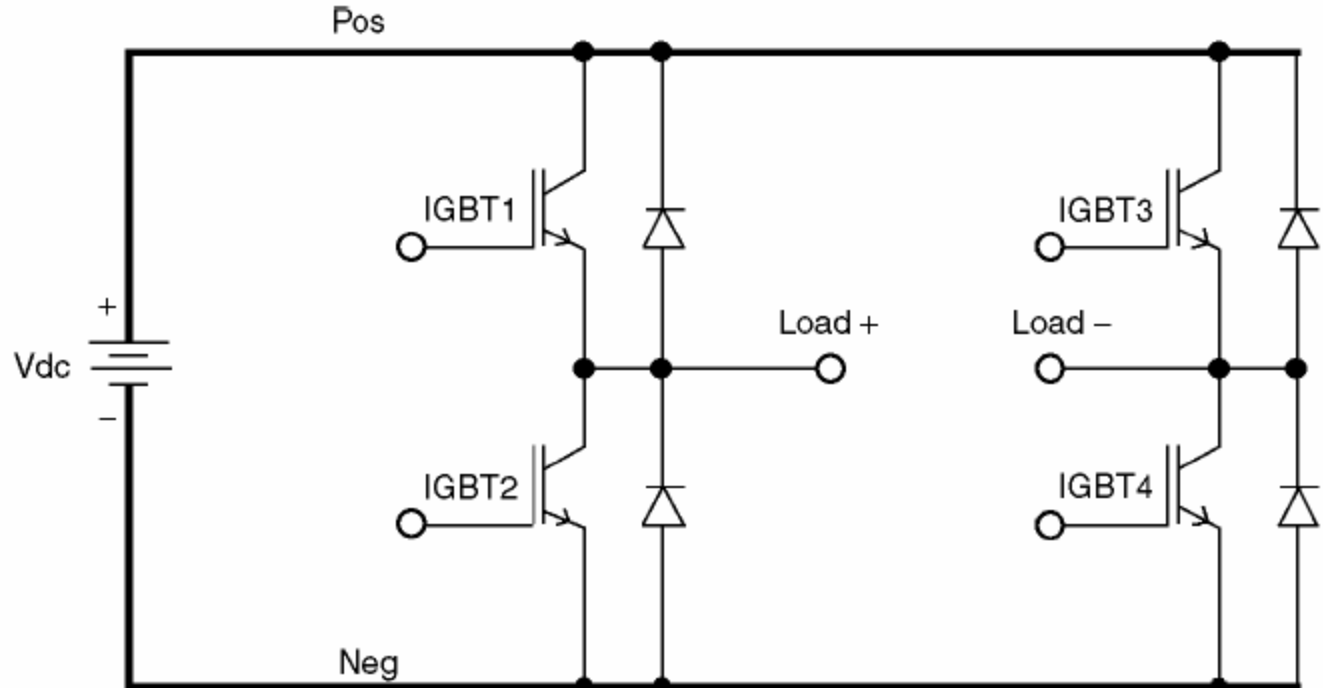


FIGURE 5.1 Topology of a single-phase, full-bridge inverter.

Nguồn xoay chiều nghịch lưu từ một chiều

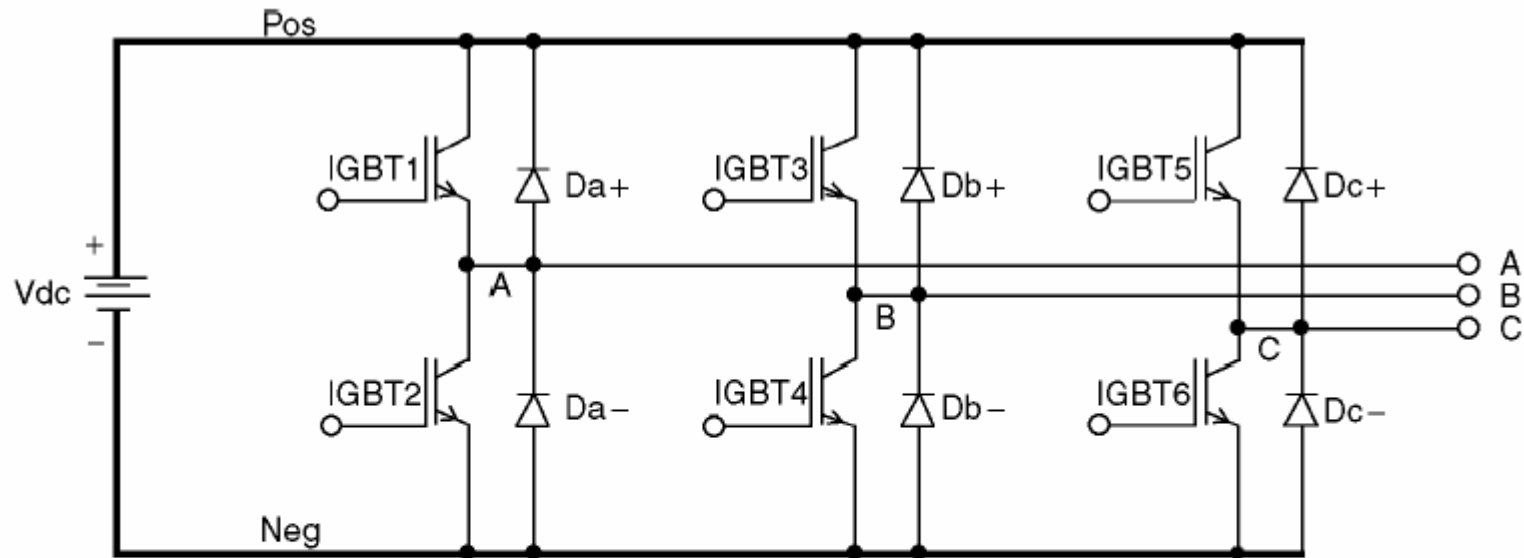


FIGURE 5.2 Topology of a three-phase inverter.

at least 25 to 100 times higher than the fundamental output frequency of the inverter [Holtz, 1992]. The actual generation of the PWM signals is mostly done using microcontrollers and digital signal processors (DSPs) [Bose, 1987].

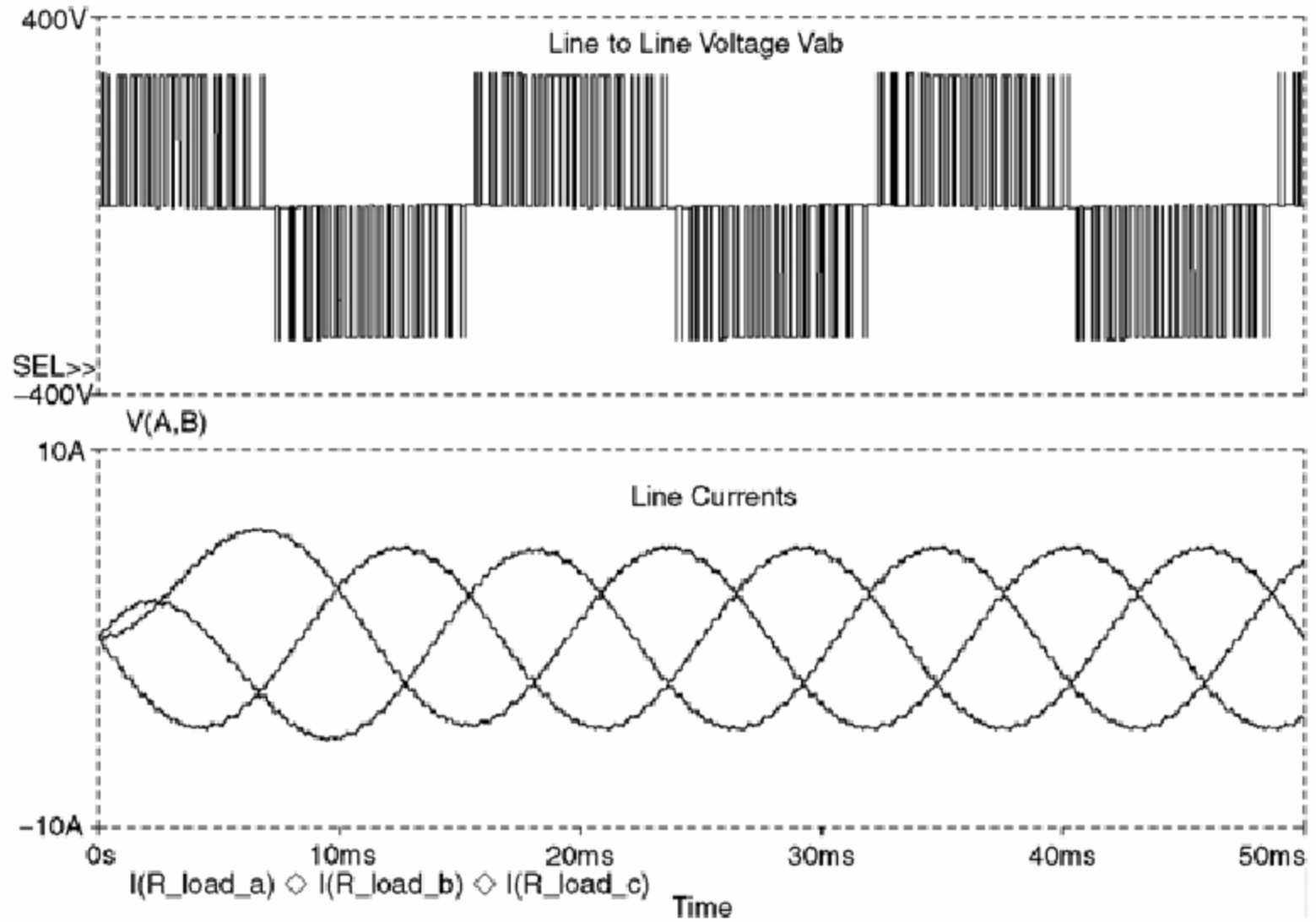


FIGURE 5.3 Typical waveforms of inverter voltages and currents.

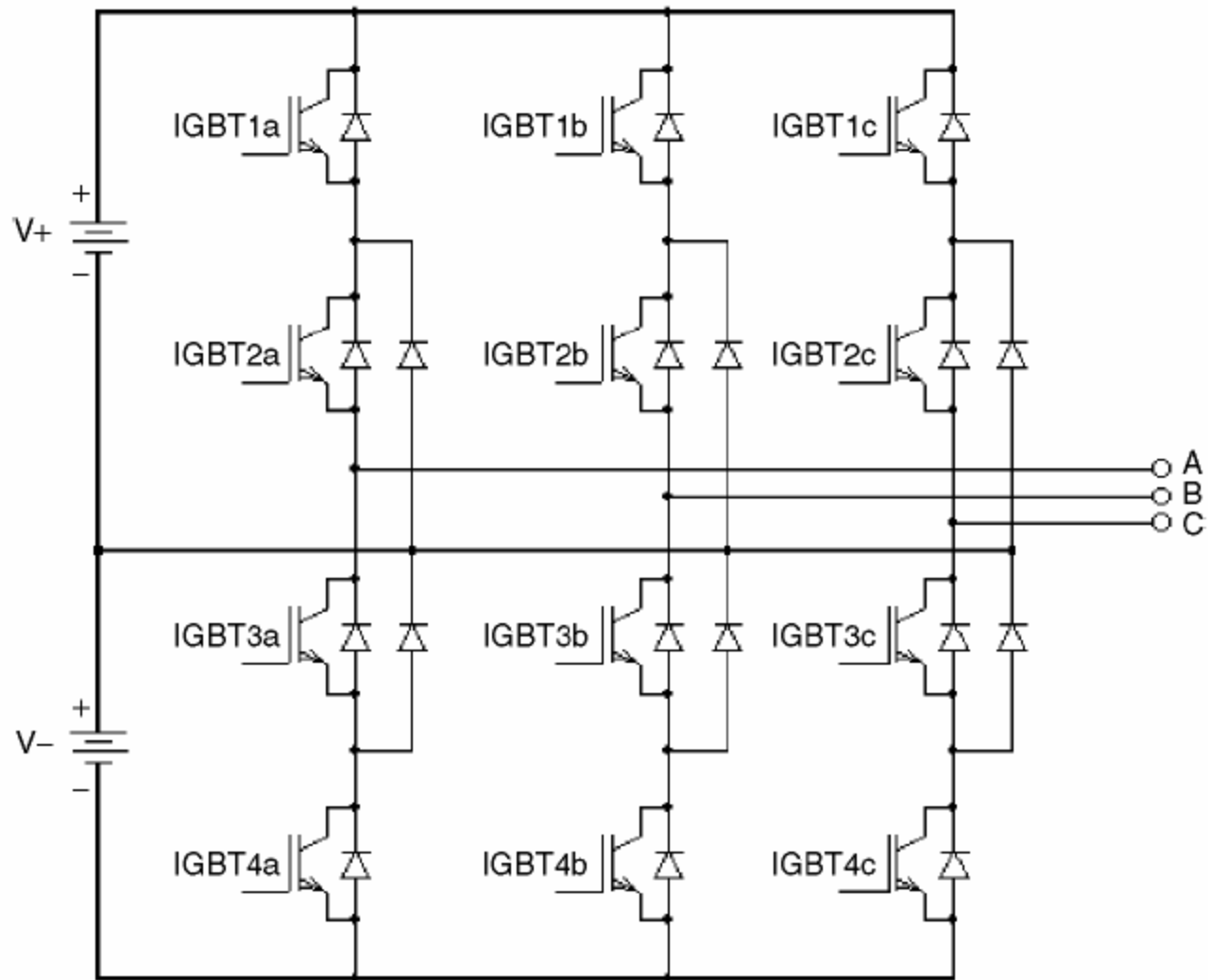


FIGURE 5.6 Topology of a three-level inverter.

TƯƠNG LAI CỦA KỸ THUẬT ĐIỆN TỬ

•Chip 80 lõi mở ra kỷ nguyên

'siêu máy tính cá nhân'

- Đến nay, chỉ có các nhà khoa học và những ai vận hành các supercomputer mới có cơ hội tiếp cận bộ vi xử lý tốc độ teraflop (nghìn tỷ phép tính mỗi giây).
- Việc Intel đưa 80 lõi vào trong một chip đơn đã tạo cơ hội cho người dùng đầu cuối khám phá thế giới điện toán cấp độ tera.



Nhờ kết hợp 80 lõi trên một chip đơn

Tiếp theo thiết kế [lõi kép và lõi tứ](#) trong năm 2006, Intel đã công bố sản phẩm cỡ 275 mm vuông có khả năng thực hiện 1,01 teraflop, tốc độ 3,16 GHz và xử lý 16 gigaflop/watt. Chip còn có thể thực hiện 1,63 nghìn tỷ phép tính mỗi giây với xung nhịp 5,1 GHz nhưng tốn nhiều năng lượng hơn.

Trong khi đó, ASCI Red, siêu máy tính teraflop của Intel được sản xuất năm 1996 và đặt tại phòng thí nghiệm Sandia ở New Mexico (Mỹ), có thể xử lý lượng điện toán tương tự chip mới nhưng đòi hỏi 500 kilowatt năng lượng và 500 kilowatt làm mát để vận hành 10.000 chip Pentium Pro.



ASCI Red khổng lồ với 10.000 chip Pentium Pro

Intel chưa có kế hoạch đưa chip 80 lõi ra thị trường nhưng đã dùng nó để thử nghiệm các công nghệ mới như kết nối băng rộng, quản lý năng lượng... Người sử dụng trong tương lai sẽ có thể dùng máy tính để bàn teraflop để xử lý hàng nghìn gigabyte dữ liệu, thực hiện tính năng nhận dạng giọng nói theo thời gian thực, khai thác dữ liệu đa phương tiện, chơi game, tìm kiếm, xử lý file dung lượng lớn...

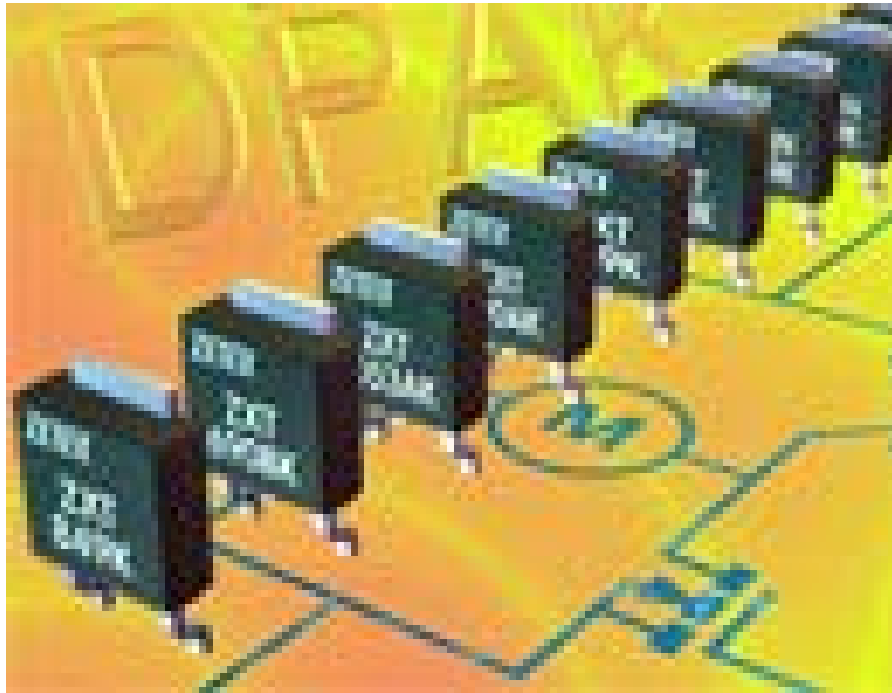
Tuy vậy, các chuyên gia công nghệ nhận thấy hiệu suất tổng thể của hệ thống sẽ bị ảnh hưởng khi chip chứa quá nhiều lõi. Khả năng hoạt động được cải tiến rõ rệt khi số lõi tăng từ 2 lên 4, 8, 19 nhưng lại bắt đầu giảm với chip 32 lõi và 64 lõi. Để khắc phục vấn đề này, Intel dự kiến sẽ đưa thêm lớp bộ nhớ 3D để giảm thời gian và năng lượng trao đổi dữ liệu giữa các lõi.



...điện toán teraflop sẽ được trang bị cho các hệ thống desktop trong tương lai..

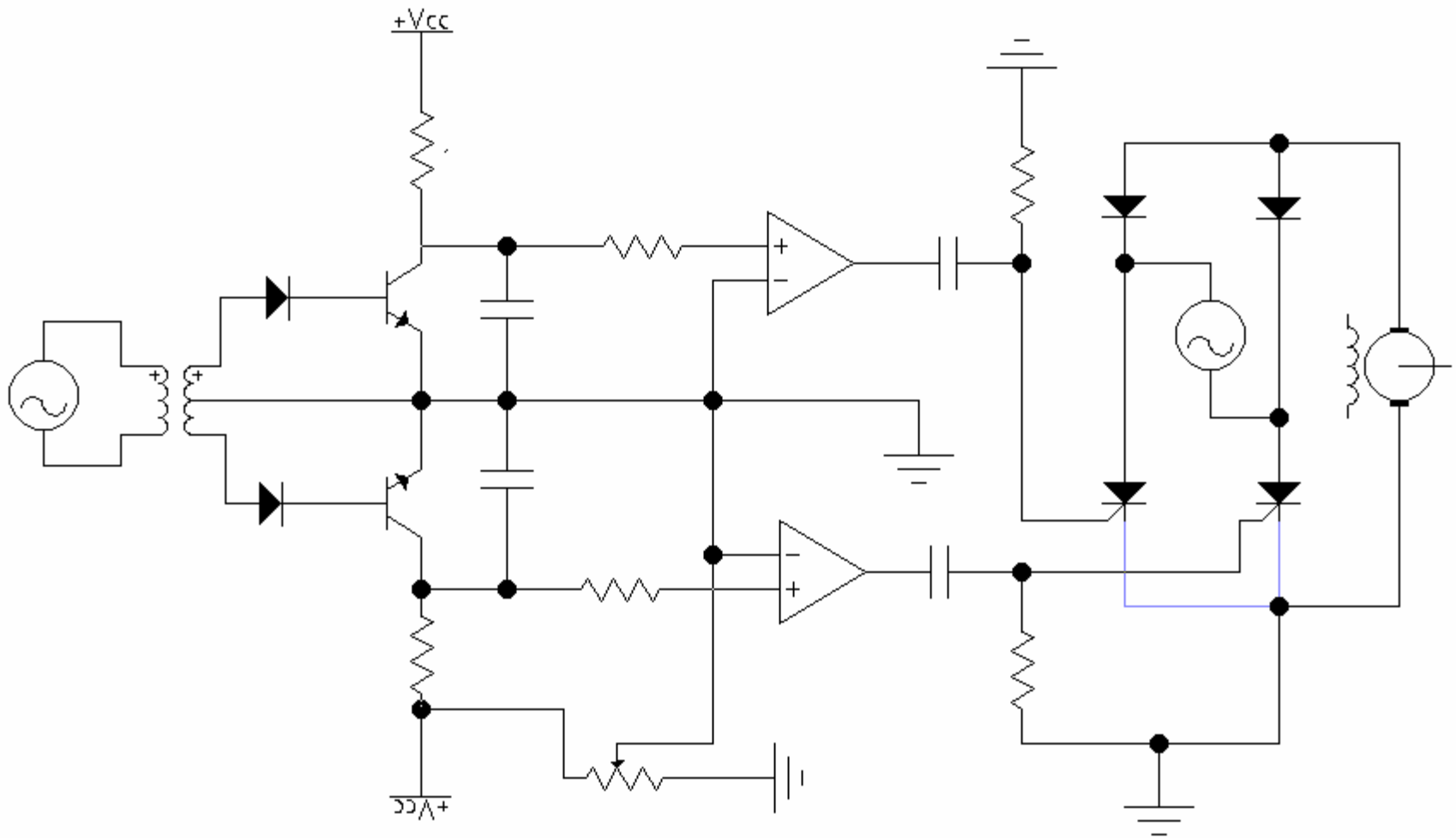
Bóng bán dẫn silicon sẽ hết thời trong 10 năm nữa

Viện công nghệ Massachusetts (Mỹ) ước tính 10-15 năm sau, thế giới sẽ chứng kiến sự lên ngôi của bóng bán dẫn không dùng silicon. Họ đang thử nghiệm thiết bị 60 nanomet với vật liệu composite InGaAs (gồm Indium, Gallium, Arsenide

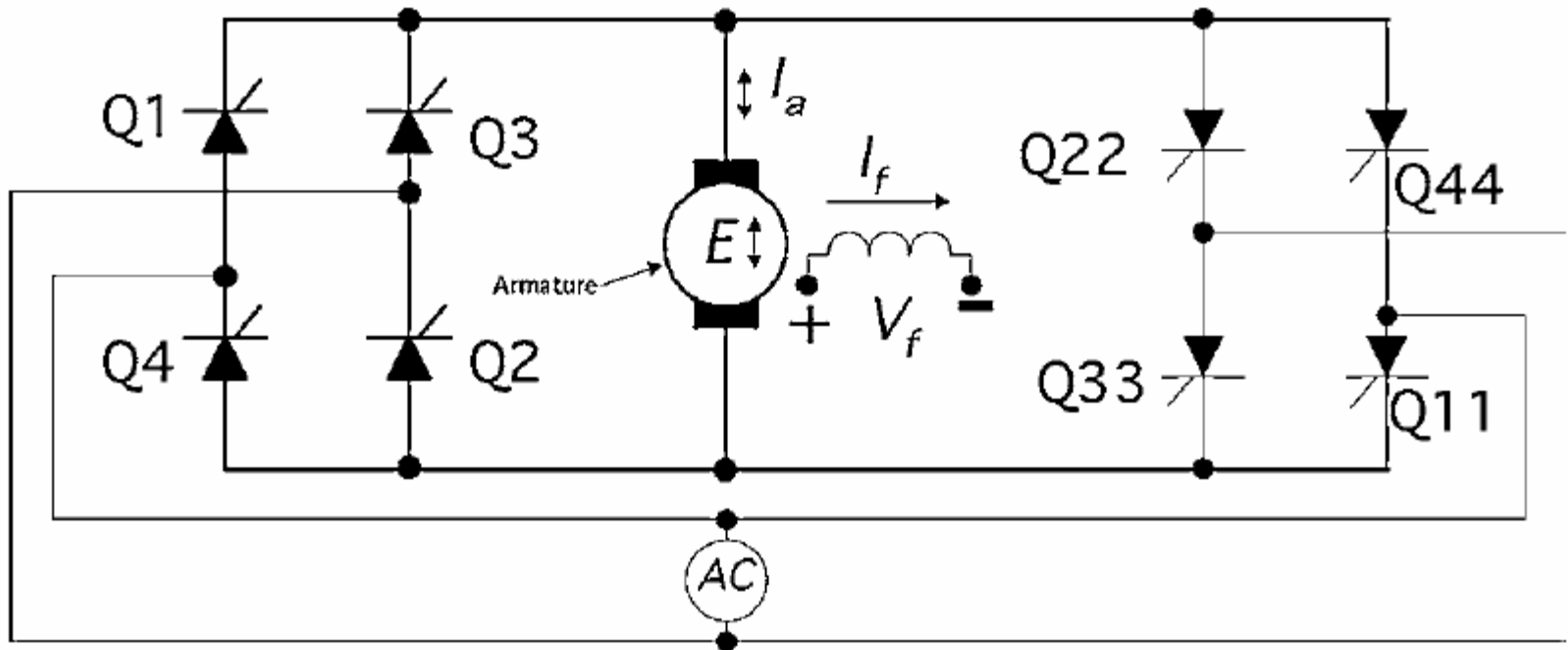


Trong hỗn hợp vật liệu này, các hạt electron di chuyển với tốc độ gấp nhiều lần trong silicon. "Chúng tôi theo đuổi công nghệ mới này vì nó sẽ tăng cường khả năng hoạt động và giảm kích cỡ của các thiết bị số", Jesus del Alamo, giáo sư khoa máy tính của viện Massachusetts, Kỹ thuật mới đã gây chú ý cho Intel, hãng sản xuất chip hàng đầu thế giới. "Bóng bán dẫn InGaAs mang lại kết quả khá tốt với mức điện áp thấp 0,5 volt và đây là bước ngoặt rất quan trọng trong ngành máy tính",

Ứng dụng trong điều khiển tốc độ động cơ DC



Điều khiển động cơ DC có đảo chiều



Two rectifier-bridge arrangements for four-quadrant operation of DC motor.

Điều khiển tốc độ động cơ DC bằng PWM

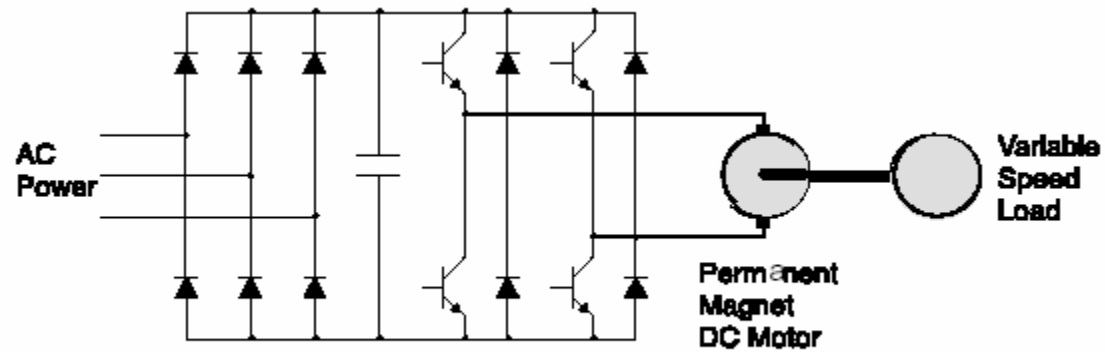


FIGURE 9.2 Transistor PWM system.

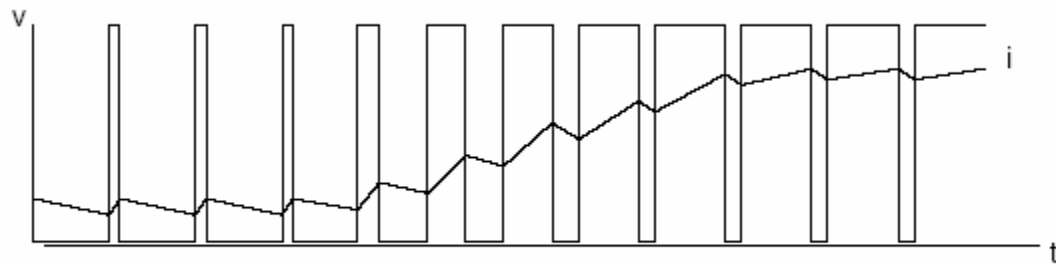


FIGURE 9.3 Transistor PWM output.

Điều khiển động cơ bước

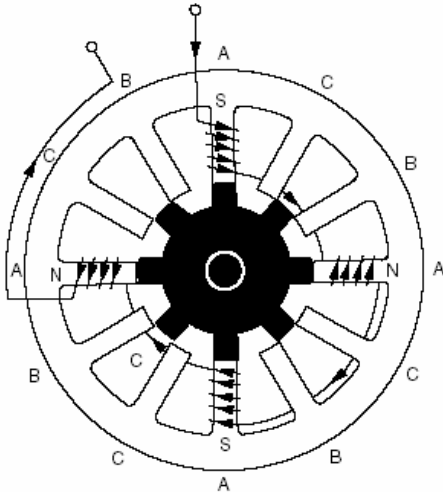


FIGURE 14.1 Cross-sectional view.

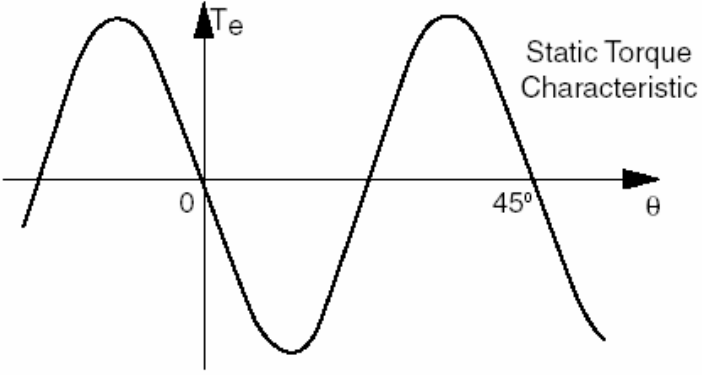


FIGURE 14.2 Static torque characteristic.

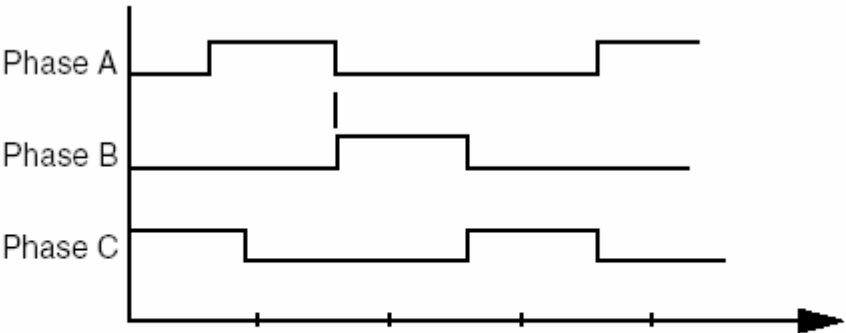
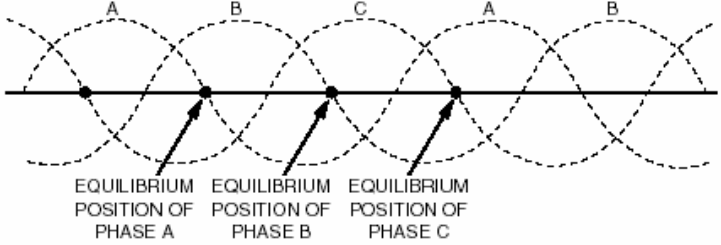


FIGURE 14.4 By exciting the motor windings during the positive portions of their torque curve, the motor can be made to produce nonzero average torque.

Điều khiển động cơ bước

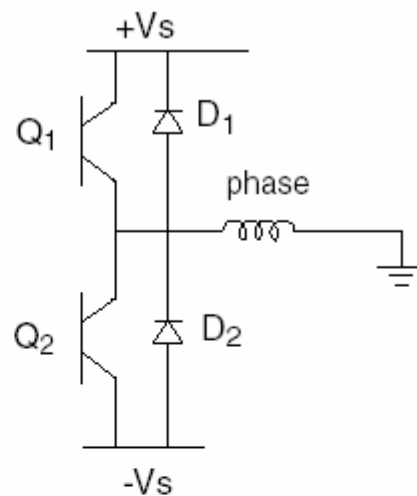


FIGURE 14.7 Half-H-bridge drive circuit.

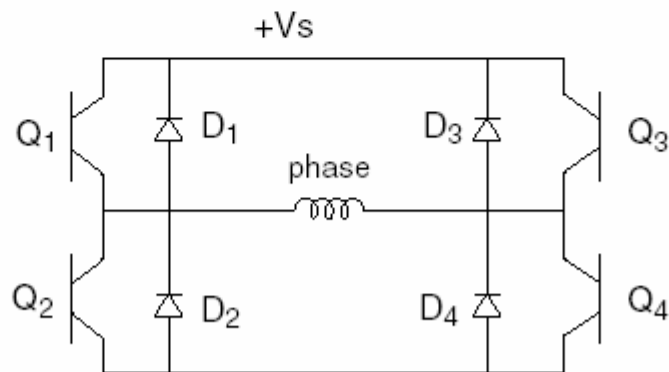


FIGURE 14.8 H-bridge drive circuit.

Điều khiển động cơ bước

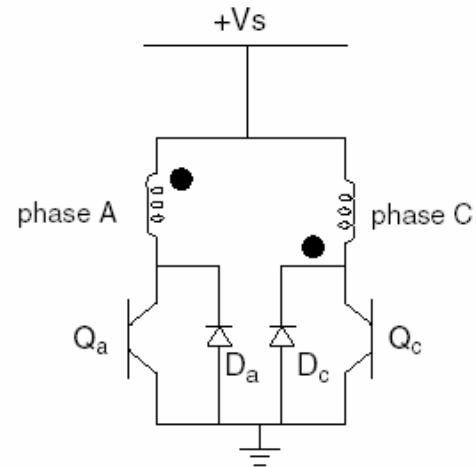


FIGURE 14.9 Inverse diode clamped drive circuit.

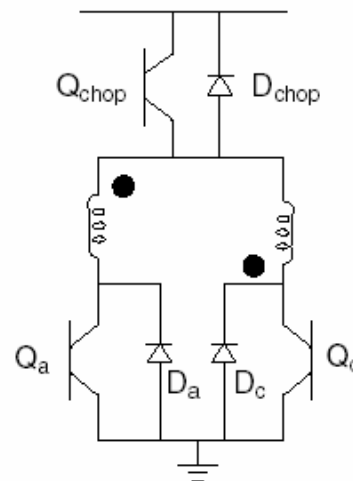


FIGURE 14.10 Drive circuit of Fig. 14.9 as a chopper drive.

Điều khiển công suất trên mạng điện xoay chiều

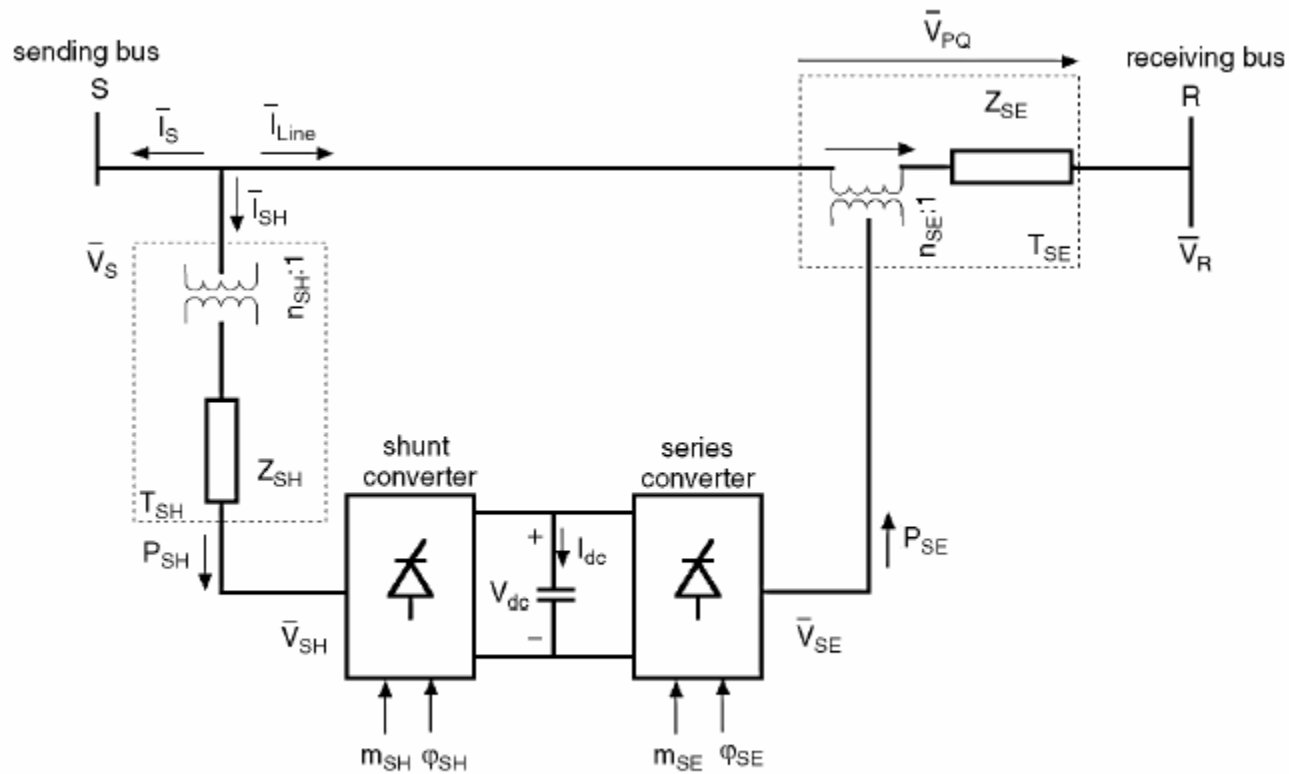


FIGURE 20.3 Fundamental frequency UPFC model.

Điều khiển công suất trên mạng điện xoay chiều

Right-of-Way

Typical DC and AC Transmission Line Structures

for approx. 2000 MW

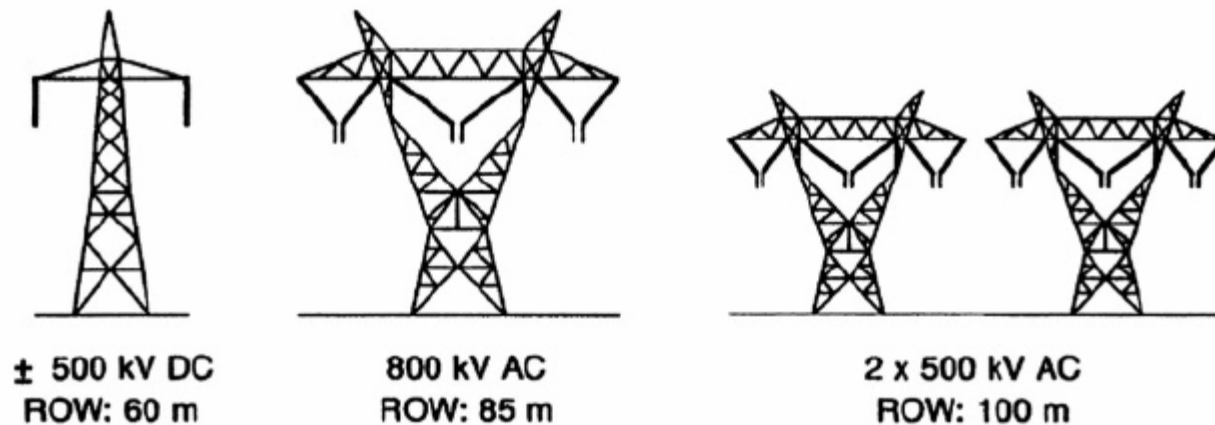
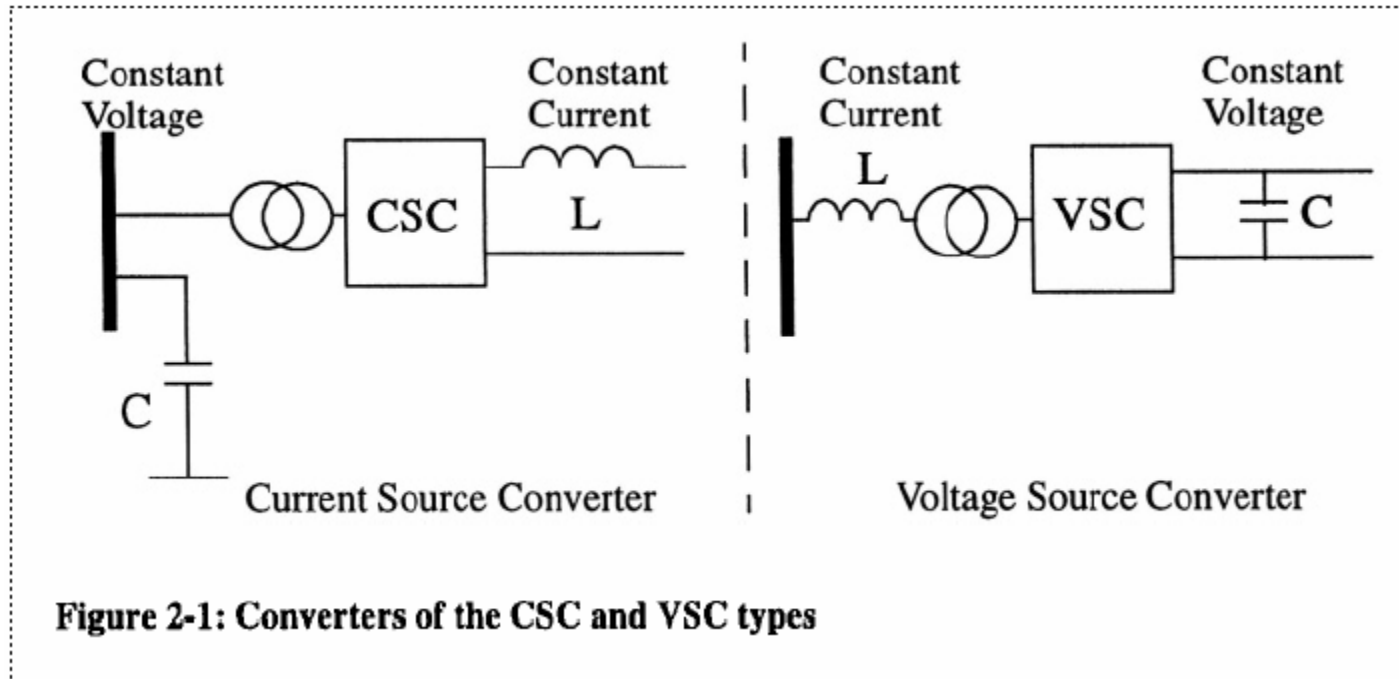


Figure 1-1: Comparison of RoW for ac-dc transmission systems

Điều khiển công suất trên mạng điện xoay chiều



Điều khiển công suất trên mạng điện xoay chiều

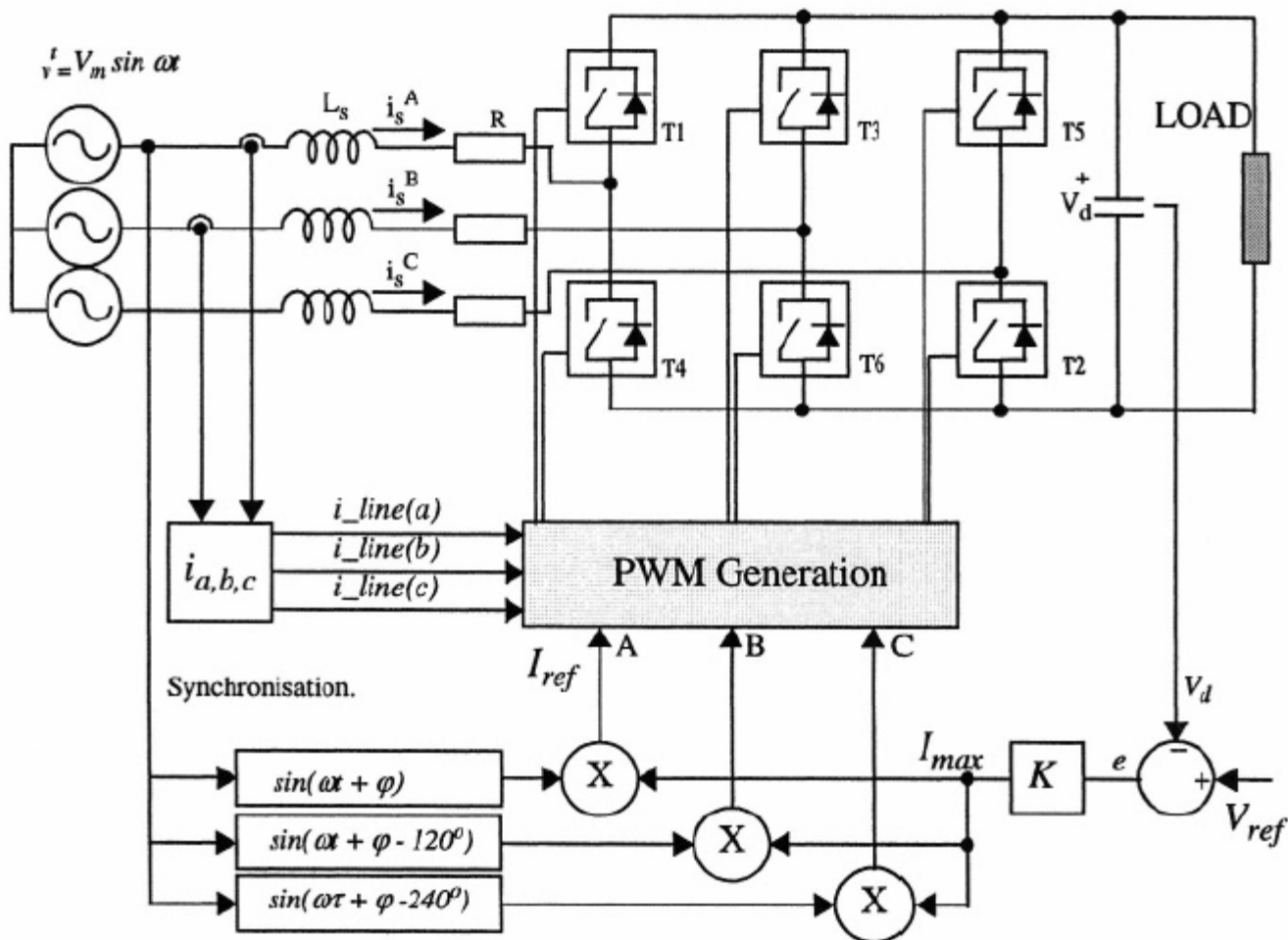


Figure 2-13: Voltage-source current-controlled PWM rectifier [2]

Điều khiển công suất trên mạng điện xoay chiều

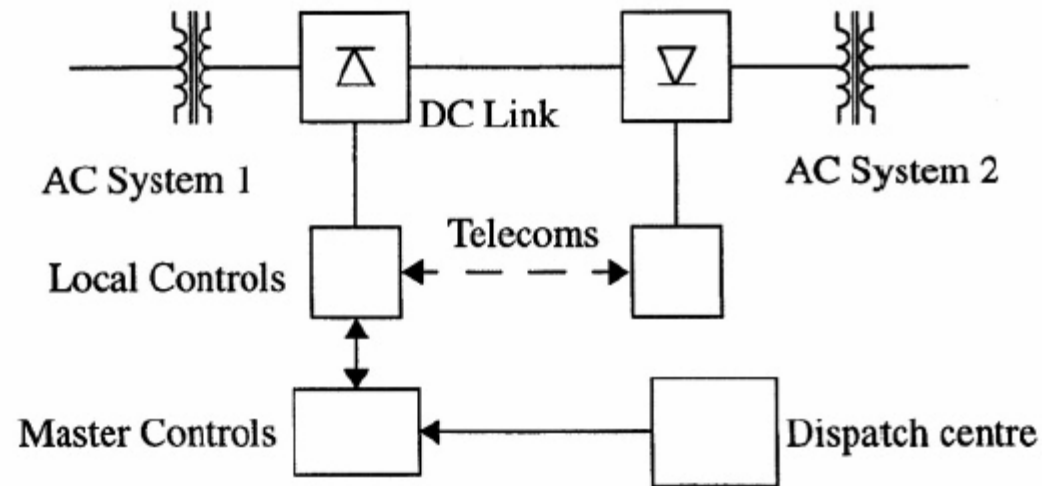


Figure 4-1: Typical HVDC system linking two ac systems

Điều khiển công suất trên mạng điện xoay chiều

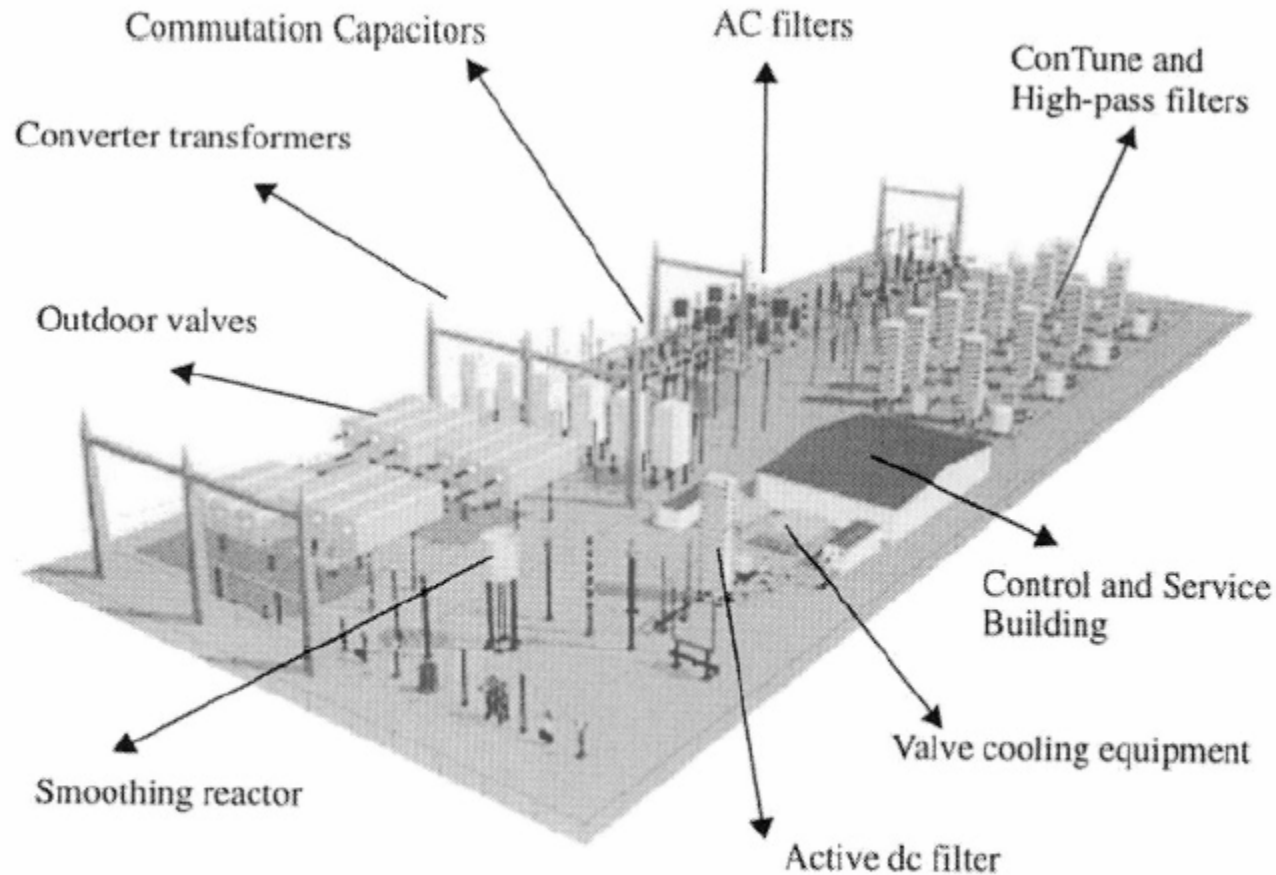


Figure 15-14: Artist's impression of the modern HVDC station layout [ABB]