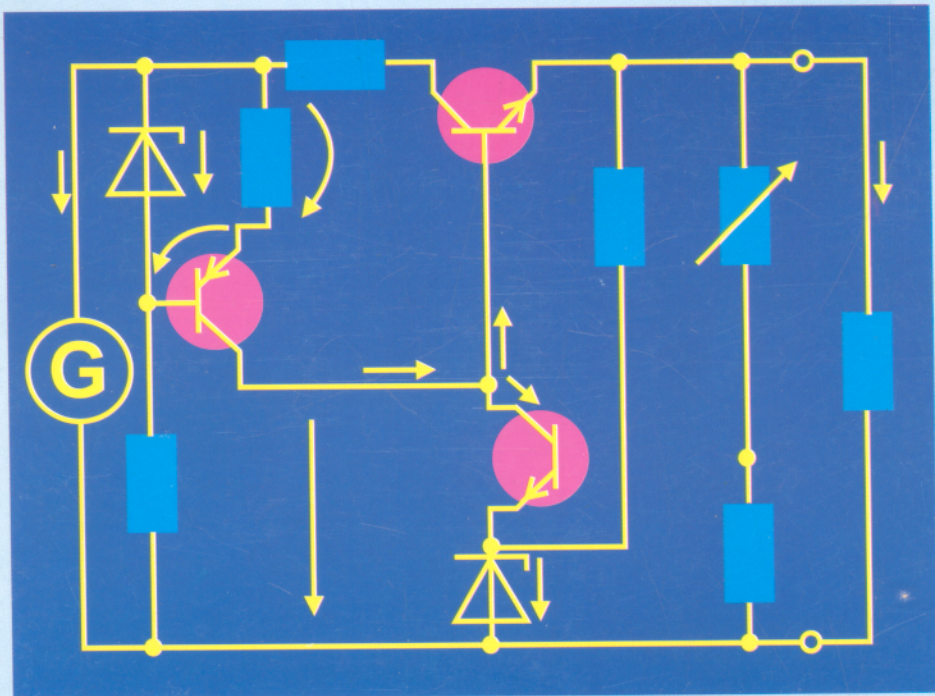


Klaus Beuth / Wolfgang Schmusch

Mạch điện tử

Người dịch: NGUYỄN VIỆT NGUYÊN



NHÀ XUẤT BẢN GIÁO DỤC

KLAUS BEUTH - WOLFGANG SCHMUSCH

MẠCH ĐIỆN TỬ

Người dịch: NGUYỄN VIỆT NGUYÊN

NHÀ XUẤT BẢN GIÁO DỤC

Elektronik 3

Klaus Beuth/Wolfgang Schmusch

Grundsaltungen

15. Auflage

Vogel Buchverlag

Der Lizenzgeber (Vogel Industrie Medien) überträgt dem Lizenznehmer (Higher Educational and Vocational Book JSC Hanoi) das ausschliessliche Recht zur Veröffentlichung in Buchform des Werkes in Vietnam.

Cuốn sách được xuất bản theo hợp đồng chuyển nhượng bản quyền giữa Công ty Cổ phần Sách Đại học – Dạy nghề, Nhà xuất bản Giáo dục và Nhà xuất bản Vogel Buchverlag Würzburg.

© Bản quyền tiếng Việt thuộc HEVOBCO - Nhà xuất bản Giáo dục

183–2008/CXB/16–363/GD

Mã số: 7K756Y8 – DAI

LỜI GIỚI THIỆU

Khi được Nhà xuất bản "Vogel Buchverlag" – Cộng hoà Liên bang Đức giới thiệu với chúng tôi nhiều tựa sách đã được xuất bản phục vụ cho đào tạo Đại học, Cao đẳng, TCCN và Dạy nghề. Chúng tôi thấy cuốn "Mạch điện tử" có nội dung khá tốt, phù hợp với nhiều đối tượng được đào tạo trong ngành điện tử viễn thông cũng như những ngành có liên quan đến kỹ thuật điện tử. Đặc biệt cuốn này đã được chỉnh lý và tái bản đến lần thứ 15 và đã được nhiều nước mua bản quyền như: Trung Quốc, Ấn Độ...

Cuốn "Mạch điện tử" gồm 12 chương, nội dung xuyên suốt của 12 chương là những nội dung rất cơ bản của mạch điện tử được sử dụng trong kỹ thuật điện tử cũng như ứng dụng của nó được cập nhật với những linh kiện điện tử đang có.

Cách trình bày của sách đơn giản, dễ hiểu, không đòi hỏi người đọc cần những kiến thức sâu về những lĩnh vực có liên quan, vì vậy nó phù hợp với nhiều đối tượng khác nhau: Sinh viên, kỹ sư, kỹ thuật viên, công nhân kỹ thuật và những người yêu thích kỹ thuật điện tử.

Việc chuyển đổi ngôn ngữ từ tiếng Đức sang tiếng Việt cũng như lựa chọn một hệ thống ký hiệu đã được chuẩn hoá sao cho phù hợp và truyền tải trung thành những nội dung của bản gốc sang tiếng Việt một cách đơn giản, dễ hiểu gặp không ít khó khăn, nhưng người dịch là nhà giáo đã có nhiều kinh nghiệm giảng dạy môn "Mạch điện tử" và đã được đào tạo ở Cộng hoà Liên bang Đức nên nhiều vấn đề phức tạp gặp phải trong quá trình dịch đã được khắc phục.

Mặc dù người dịch đã có nhiều cố gắng, nhưng chắc chắn không tránh khỏi còn những sai sót, mong bạn đọc thông cảm và mọi ý kiến đóng góp xin gửi về Công ty cổ phần sách Đại học – Dạy nghề, Nhà xuất bản Giáo dục – 25, Hà Thuyên, Hà Nội.

Chúng tôi hy vọng cuốn "Mạch điện tử" sẽ là tài liệu bổ ích đối với những ai quan tâm đến kỹ thuật điện tử.

Chúng tôi sẽ tiếp tục tìm kiếm các giáo trình, sách tham khảo có nội dung tốt đã được xuất bản ở các quốc gia khác nhau để chuyển sang tiếng Việt giúp cho nguồn tài liệu phục vụ Dạy và Học thêm phong phú, tiếp cận trình độ Dạy và Học tiên tiến.

Nhân dịp xuất bản lần đầu cuốn "Mạch điện tử" được dịch từ tiếng Đức sang tiếng Việt, chúng tôi xin gửi lời cảm ơn đến Nhà xuất bản Vogel Buchverlag – Cộng hoà liên bang Đức, tới các dịch giả về sự chia sẻ trong quá trình hợp tác. Mong rằng sự hợp tác sẽ được tiếp tục.

NHÀ XUẤT BẢN GIÁO DỤC

LỜI MỞ ĐẦU

Cuốn "Mạch điện tử" được tái bản lần thứ 15 vào năm 2003 nằm trong bộ sách của Nhà xuất bản "Vogel Buchverlag" do nhiều tác giả biên soạn. Bộ sách gồm 8 cuốn:

- Điện tử 1: Cơ sở kỹ thuật điện – Heinz Meister.
- Điện tử 2: Linh kiện điện tử – Klaus Beuth.
- Điện tử 3: Mạch điện tử – Klaus Beuth và Wolfgang Schmusch.
- Điện tử 4: Kỹ thuật số – Klaus Beuth.
- Điện tử 5: Kỹ thuật vi xử lý – Helmut Miller và Lothar Wolz.
- Điện tử 6: Kỹ thuật đo lường – Wolfgang Schmusch.
- Điện tử 7: Kỹ thuật thông tin viễn thông – Klaus Beuth và Günther Kurz.
- Điện tử 8: Kỹ thuật Sensor – Wolfgang Schmusch.

Cuốn "Mạch điện tử" cùng cuốn "Linh kiện điện tử" cung cấp cho bạn đọc các kiến thức cơ sở làm nền tảng trong ngành kỹ thuật điện tử viễn thông.

Trong quá trình biên soạn, các tác giả đã cố gắng thể hiện nội dung rõ ràng, hệ thống hoá kiến thức và kết hợp với các đồ thị, hình vẽ với nhiều chi tiết có tính sư phạm cao, cập nhật kiến thức mới thể hiện dưới dạng ngôn ngữ kỹ thuật đơn giản, dễ tiếp cận và dễ nhớ không đòi hỏi người đọc phải có kiến thức toán cao cấp. Nội dung có chứa nhiều ví dụ và bài tập có tính thực tiễn để người đọc củng cố kiến thức và có hứng thú vận dụng trong thực tế kỹ thuật.

Đối tượng bạn đọc mà các tác giả muốn hướng tới để cung cấp tài liệu học tập hoặc tham khảo bổ ích thiết thực là tương đối rộng rãi: Sinh viên, kỹ sư, kỹ thuật viên hay công nhân kỹ thuật. Các đối tượng muốn tự học để nâng cao kiến thức cơ sở của chuyên ngành cũng sẽ tìm được ở bộ sách này những thông tin hữu ích.

CÁC TÁC GIẢ
KLAUS BEUTH – WOLFGANG SCHMUSCH

MÁY HIỆN SÓNG – THIẾT BỊ ĐO ĐẠ NẶNG

Để xác định các tham số của một tín hiệu cần các thiết bị đo và kiểm tra khác nhau: xác định dạng tín hiệu, chu kỳ của tín hiệu (nếu là tín hiệu tuần hoàn) hoặc tần số của nó, giá trị cực đại, góc pha đầu... Tuy nhiên máy hiện sóng là một thiết bị đo đa năng cho phép xác định nhanh chóng và chính xác cùng một lúc nhiều thông tin quan trọng về tín hiệu đang khảo sát thông qua việc xác định hình ảnh thực của tín hiệu trên màn ảnh như đo điện áp, đo dòng điện, đo tần số và đo góc pha...

1.1. CÁC CHỈ TIÊU KỸ THUẬT CỦA MÁY HIỆN SÓNG

1.1.1. Độ nhạy - Hệ số làm lệch tia

Để biểu thị quá trình biến đổi theo thời gian của một điện áp, cần làm lệch tia điện tử theo hai phương Y (thẳng đứng) và X (nằm ngang) tương ứng với hai trục tọa độ Đề các là biên độ và thời gian. Bộ khuếch đại Y cung cấp điện áp làm lệch hướng Y. Việc làm lệch tia theo hướng X được thực hiện nhờ một điện áp quét tạo ra từ mạch bên trong thiết bị hay từ ngoài đưa vào sau khi qua bộ khuếch đại X. Hệ số khuếch đại của các bộ khuếch đại X và Y quyết định các tham số của tín hiệu trên màn hình.

Độ nhạy hay hệ số làm lệch tia của máy hiện sóng được định nghĩa là lượng biến thiên cần thiết của điện áp ở các đầu vào X và đầu vào Y để tia điện tử trên màn hình dịch đi 1cm hay 1 đơn vị chia trên hai trục nằm ngang X và thẳng đứng Y.

Độ nhạy theo phương Y có thể lựa chọn qua một bộ chia áp tại lối vào bộ khuếch đại Y tùy theo độ lớn của tín hiệu vào cần khảo sát. Phần lớn hệ số khuếch đại của bộ khuếch đại X được giữ cố định hay chỉ thay đổi 2 hoặc 3 giá trị thang.

Độ nhạy hay hệ số lệch tia được tính theo đơn vị mV/đơn vị chia.

Trong một số thiết bị của Hoa Kỳ, đơn vị V/DIV, thể hiện số Volt trên một đơn vị của thang chia là tương đương.

Một máy hiện sóng tốt có các hệ số lệch tia theo phương Y là 2mV/cm (độ nhạy lớn nhất) và theo phương X là 200mV/cm.

Ví dụ:

1. Giá trị đỉnh của một điện áp xoay chiều trên màn hình là 3,2cm. Tìm giá trị biên độ điện áp đỉnh – đỉnh khi hệ số làm lệch tia của máy hiện sóng là 20mV/cm.

$$U_{SS} = 3,2\text{cm} \cdot 20\text{mV/cm} = 64\text{mV}_{SS}$$

2. Tia điện tử phải được quét hết màn hình theo phương X từ một điện áp ngoài. Độ nhạy theo phương X là 200 mV/cm, màn hình rộng 12cm. Tính điện áp đặt tới cặp phiến làm lệch X:

$$U_X = 12\text{cm} \cdot 200\text{mV/cm} = 2,4\text{V}$$

1.1.2. Thời gian tăng sườn trước

Khi cần hiển thị một điện áp vuông góc trên màn hình, do tín hiệu vào có độ dốc sườn xung rất lớn nên xảy ra trễ sườn tại bộ khuếch đại Y và hệ quả là trên màn hình tín hiệu bị méo dạng (hình 1.1).

Thời gian tăng sườn trước T_{AN} của máy hiện sóng là thời gian cần thiết để một bước nhảy điện áp vào làm tăng giá trị từ 10% lên 90% giá trị cực đại.

Về cơ bản, giá trị của T_{AN} do tần số giới hạn trên (f_{go}) của mạch khuếch đại quyết định và khi f_{go} càng cao thì T_{AN} càng nhỏ (xem giá trị f_{go} trong phần 3.6.1.2)

Các tần số giới hạn trên f_{go} của bộ khuếch đại Y và của bộ khuếch đại X quyết định các giá trị thời gian tăng sườn trước tương ứng.

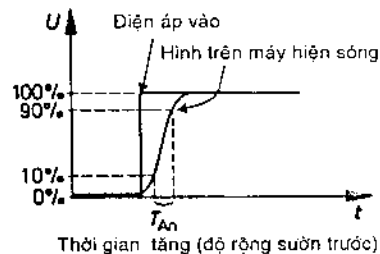
Ta có quan hệ:

$$T_{AN} \approx \frac{1}{3 f_{go}}$$

Ví dụ: máy hiện sóng có $f_{go} = 10\text{MHz}$ của bộ khuếch đại Y thì thời gian tăng sườn trước là $T_{AN} \leq 35\text{ns}$.

1.1.3. Bề rộng băng tần

Bề rộng băng tần của máy hiện sóng được xác định khi xác định các giá trị tần số giới hạn trên và giới hạn dưới và có ý nghĩa quyết định đến khả năng hiển thị tín hiệu.



Hình 1.1. Thời gian tăng sườn trước của máy hiện sóng
(khi so sánh tín hiệu vào với tín hiệu hiển thị của nó trên màn hình)

1.1.3.1. Bộ khuếch đại Y

Máy hiện sóng hiện đại làm việc được với cả hai loại tín hiệu vào xoay chiều, một chiều và do bộ khuếch đại Y quyết định.

Bộ khuếch đại Y của mỗi máy làm việc với một dải giới hạn tần số nhất định.

Tần số giới hạn trên có giá trị rất khác nhau tùy loại thiết bị, có thể từ 1 MHz đến 10MHz, 50MHz hay tới 100MHz.

Tín hiệu vào bị giảm $\frac{1}{\sqrt{2}} = 0,707$ (hay 3dB) tại các biên tần trên và dưới của dải tần làm việc của máy hiện sóng. Khoảng tần số từ biên tần dưới (f_{gd}) tới biên tần trên (f_{gt}) được định nghĩa (xem phần 3.6.1) là dải tần làm việc của máy hiện sóng.

Ví dụ:

Bộ khuếch đại Y của một máy hiện sóng có thông số kỹ thuật:

Băng tần DC 0 Hz..... 50MHz (-3dB)

AC 10Hz..... 50MHz (-3dB)

(Giá trị -3dB được hiểu là giá trị biên độ tại các biên tần giảm đi 0,707 lần so với giá trị ở giữa băng tần).

1.1.3.2. Thời gian cơ sở (gốc thời gian)

Bộ thời gian cơ sở có nhiệm vụ tạo điện áp răng cưa để làm lệch tia điện tử theo phương X. Độ dốc của điện áp răng cưa (điện áp tam giác) càng lớn hay tốc độ quét càng nhanh, tốc độ quét của tia theo phương nằm ngang càng nhanh. Từ đó mỗi cm dài theo phương X được gọi là một đơn vị thời gian cơ sở. Thời gian cơ sở được chọn tùy theo tần số của tín hiệu cần đo và tần số quét của điện áp tam giác càng lớn khi tín hiệu đo có tần số càng cao.

Bộ tạo thời gian cơ sở gồm nhiều thang chia để lựa chọn các thang thời gian quét khác nhau của điện áp tam giác ứng với 1cm hay 1 đoạn chia theo phương X. Đơn vị đo của thời gian cơ sở là s/cm, ms/cm, μ s/cm hay ns/cm.

Các thiết bị của Hoa Kỳ, Anh quốc mô tả bộ chia theo thang thời gian/đơn vị chia. Ví dụ: 0,5s/cm... 50ns/cm với 22 thang chia khác nhau.

Ví dụ:

Sau 1 chu kỳ, điện áp xoay chiều dịch được 4cm theo phương X, biết thời gian cơ sở là 0,5ms/cm. Xác định chu kỳ của tín hiệu trên màn hình?

$$T = 0,5\text{ms/cm. } 4\text{cm} = 2\text{ms}$$

$$\text{hay tần số } f = \frac{1}{T} = \frac{1}{2\text{ms}} = 500 \text{ Hz}$$

1.1.3.3. Bộ khuếch đại X

Bộ khuếch đại X để đặt thời gian cơ sở khi dùng điện áp ngoài làm lệch tia theo phương X và thường ít bằng tần hơn so với kênh Y.

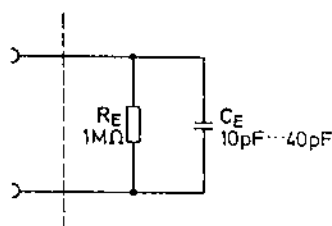
Dữ liệu điển hình của bộ khuếch đại X là bề rộng băng tần 0 Hz... 1MHz (-3dB).

1.1.4. Trở kháng lối vào

Thường trở kháng vào kênh X và kênh Y (của bộ khuếch đại đường X và bộ khuếch đại đường Y) bằng nhau, cỡ $1\text{M}\Omega$ ở tần thấp. Chỉ tiêu đối với máy hiện sóng, ví dụ: Trở kháng vào của bộ khuếch đại Y $1\text{M}\Omega/36\text{pF}$ (có tụ điện 36pF nối song song với điện trở vào $1\text{M}\Omega$). Như vậy trở kháng vào có phụ thuộc vào tần số tín hiệu, ví dụ tại tần số $4,4\text{kHz}$ tính điện kháng của $C = 36\text{pF}$ ta có $Z_{\text{vào}} \sim 700\text{k}\Omega$.

1.1.5. Điện dung đầu vào

Ở tần số thấp, trở kháng vào kênh X và kênh Y khá lớn và có giá trị giảm đi khi tăng tần số do điện dung vào nối song song, giá trị điện dung đầu vào cỡ 10pF đến 40pF (hình 1.2).



Hình 1.2. Trở kháng vào của máy hiện sóng.

1.2. CÁC ĐẦU ĐO

Các đầu đo là các phần hỗ trợ cho máy hiện sóng được bổ sung tại lối vào khi đo các tín hiệu có tần số cao hay điện áp tín hiệu giá trị thấp. Có 3 dạng đầu đo thường gặp:

1. Dây đo - đầu đo 1 : 1

Điện áp cần đo từ điểm đo không qua bộ chia đưa thẳng tới đầu vào của máy hiện sóng.

2. Đầu đo có chia áp

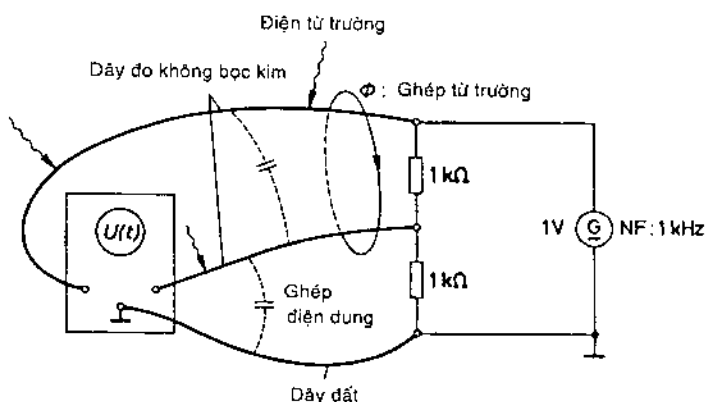
Tại đầu đo có bố trí bộ chia áp (bộ làm suy giảm) tỷ lệ chia 10 : 1, nghĩa là biên độ tín hiệu đo được giảm nhỏ đi 10 lần trước khi đặt tới đầu vào máy hiện sóng.

3. Đầu đo có mạch chỉnh lưu (bộ giải điều chế hay tách sóng)

Tín hiệu vào cao tần được chỉnh lưu. Điện áp tần thấp nhận được sau chỉnh lưu tại lối ra đầu đo đưa tới đầu vào máy hiện sóng.

1.2.1. Tiện ích và khả năng sử dụng các đầu đo

Để lấy tín hiệu đo trong mạch, cần dùng các que đo thường ở dạng nhọn đầu hay có kẹp kim loại để giữ chặt dây đo với điểm đo (hình 1.3).



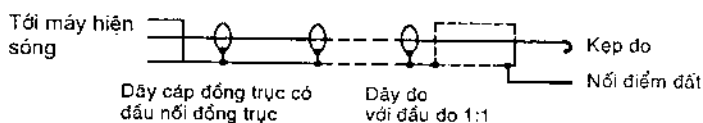
Hình 1.3. Ảnh hưởng của nhiễu khi dùng dây dẫn không bọc kim.

Bố trí mạch dây đo như hình 1.3 chỉ thích hợp ở tần số rất thấp, mạch có điện trở thấp và giá trị điện áp đủ lớn (cỡ hơn 1V).

Các dây đo nhất định phải được bọc kim khi điện áp đo có tần số cao, mạch có trở kháng cao và giá trị điện áp cần đo nhỏ.

Cách làm trên (bọc kim) để kết quả đo không bị sai lệch do ảnh hưởng của các điện dung hoặc điện cảm giữa đầu đo và các dây đo (chú ý đường nét đứt hay nét lượn sóng trên hình 1.3). Ngoài ra vị trí đặt đầu đo và dây đo cũng chịu ảnh hưởng của nhiễu hoặc nhiễu nguyên nhân khác đặc biệt đối với mạch cần đo có trở kháng cao hay điện áp cần đo có giá trị nhỏ.

1.2.1.1. Đầu đo 1:1

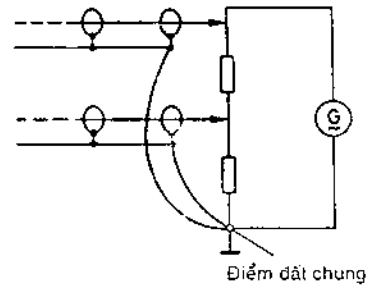


Hình 1.4. Dây đo với đầu đo 1:1.

Đầu đo 1:1 dùng dây đo có cáp đồng trục (hình 1.4) với đầu que đo dạng nhọn hay kẹp kim loại dẫn điện rất tốt để có thể tiếp cận chắc

chấn tới mọi điểm đo cần thiết. Việc nối tới điểm 0V (nối Mass) phải luôn thực hiện với mọi phép đo. Khi dùng nhiều đầu đo, cần tiếp đất chung cho chúng tới 1 điểm 0V của mạch đo. (hình 1.5)

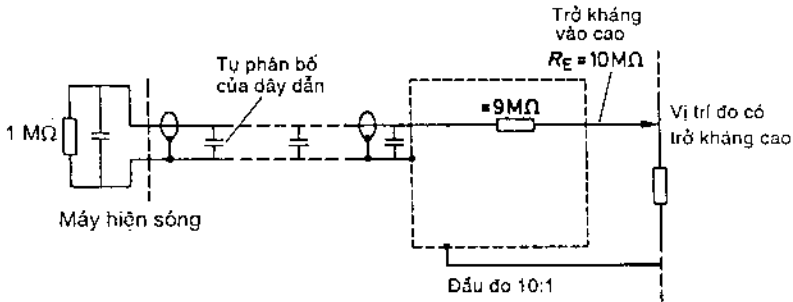
Dây dẫn của đầu đo tránh ghép điện dung và điện cảm và chống tác động của nhiễu ngoài nhờ được bọc kim hoàn toàn.



Hình 1.5. Nối tiếp đất dây bọc kim.

1.2.1.2. Đầu đo 10:1

Phần lớn các máy hiện sóng có trở kháng vào là $1M\Omega$. Có thể đạt được giá trị trở kháng vào lớn hơn, tuy nhiên do ảnh hưởng của điện dung ký sinh giữa dây đo (luôn phải có) nối song song làm điện trở vào giảm đáng kể đối với tín hiệu xoay chiều.



Hình 1.6. Đầu đo 10:1 với điện trở vào cao.

Ở đầu đo 10:1 có đặt một điện trở có giá trị lớn trước mũi đo làm điện trở vào tại mũi đo rất lớn và không chịu ảnh hưởng của tụ ký sinh (tụ phân bố của dây dẫn) (hình 1.6).

Nhờ có đầu đo, điện trở vào có thể đạt được rất lớn, tới $10M\Omega$.

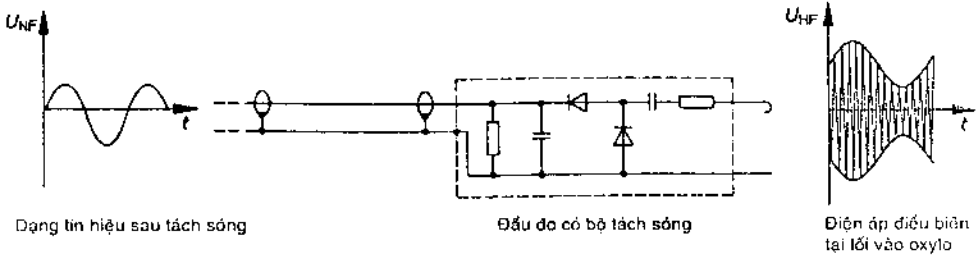
Do sự kết hợp điện trở trên hình 1.6, khi đo cần chú ý tới việc chia áp 10:1 cần thiết cho các tín hiệu có mức rất lớn tránh quá tải cho lối vào máy hiện sóng.

Phần lớn các máy hiện sóng dùng 2 loại đầu đo trở kháng thấp 1:1 và đầu đo trở kháng cao 10:1.

1.2.1.3. Đầu đo có tách sóng (có chỉnh lưu)

Trong kỹ thuật thông tin thường phải đo tín hiệu cao tần bị điều chế, khi đó cần dùng loại đầu đo có tách sóng. Một bộ tách sóng cao

tần được đặt trong đầu đo, chỉnh lưu trực tiếp sóng cao tần từ que đo tới và được dẫn sau đó tới dây đo chỉ còn điện áp tần số thấp. Nhờ đó máy hiện sóng chỉ mô tả lại điện áp cao tần một cách gián tiếp, phương pháp này rất thích hợp khi xác định đo đặc tuyến cho qua của 1 bộ lọc (xem mục 1.4.5), lúc đó máy hiện sóng không chỉ thị trực tiếp điện áp cao tần mà gián tiếp qua điện áp tần thấp thể hiện quy luật điều chế.



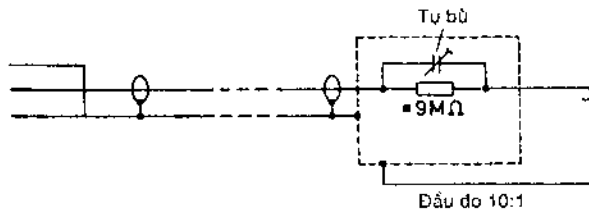
Hình 1.7. Cấu tạo đầu đo có bộ tách sóng (giải điều chế) điện áp điều biên.

Hình 1.7 cho cấu tạo của một đầu đo có bộ tách sóng dùng để đo tín hiệu tần số thấp là quy luật biến thiên của đường bao biên độ của sóng tải tín hiệu cao tần thâm nhập tới đầu vào que đo của đầu đo.

Đầu đo có bộ tách sóng được dùng nhiều trong vonmet điện tử điện trở cao, qua đầu đo điện áp xoay chiều được nắn thành điện áp 1 chiều, được dùng trong dải tần số đo rất cao.

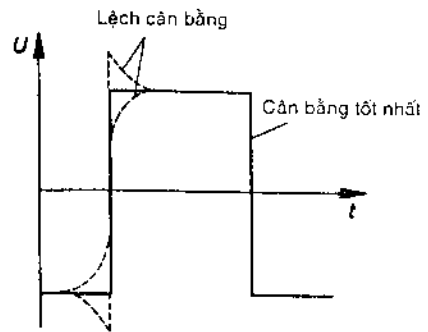
1.2.2. Hiệu chỉnh cân bằng các đầu đo

Việc truyền tín hiệu cao tần từ que đo tới đầu vào máy hiện sóng luôn là việc khó khăn. Tụ điện phân bố của dây dẫn và của máy hiện sóng có đặc tính của bộ lọc thấp. Đầu đo của máy hiện sóng có vai trò mở rộng băng tần hoạt động, với loại đầu đo 1:1 đã được bọc kim cố định việc hiệu chỉnh ở tần cao là khó khăn. Với loại đầu đo 10:1, thường 1 tụ cân bằng được nối thêm có vai trò như một bộ lọc cao để bù lại tính chất của bộ lọc thấp của dây dẫn tại lối vào (hình 1.8).



Hình 1.8. Bù tần số cao cho đầu đo 10:1.

Tại lối ra đặc biệt của máy hiện sóng, có thể lấy ra một điện áp vuông góc để làm cân bằng đầu đo. Đặt điện áp này tới lối vào, chọn giá trị của tụ bù sao cho trên màn hình có dạng xung vuông hình 1.9 gần với dạng lý tưởng. Thực ra quá trình bù trên đây là việc sửa lại lối tần số của bộ khuếch đại kênh Y và cần thực hiện lại nếu kênh Y bị thay đổi thang.



Hình 1.9. Cân bằng đầu đo nhờ một điện áp vuông góc.

1.3. CÁC DẠNG HIỂN THỊ CỦA MÁY HIỆN SÓNG

1.3.1. Máy hiện sóng hai tia

Máy hiện sóng hai tia được dùng khi cần hiển thị đồng thời trên màn hình hai điện áp tín hiệu (ví dụ điện áp vào và điện áp ra của một mạch). Máy có cấu tạo gồm 2 tia điện tử độc lập nhau, mỗi tia do một mạch khuếch đại kênh Y riêng điều khiển. Tín hiệu tần số cao có thể đồng thời quan sát được. Độ lệch hướng ngang X phần lớn dùng chung một thang chia thời gian cơ sở. Cũng có loại 2 tia với 2 kênh X độc lập và thường loại máy hiện sóng hai tia chỉ dùng cho các mục đích đặc biệt.

1.3.2. Máy hiện sóng hai kênh

Máy hiện sóng hai kênh được dùng cho hai chức năng khác nhau. Ống tia điện tử và hệ thống súng điện tử là chung. Chế độ hiển thị với hai tín hiệu vào được thực hiện kiểu chuyển mạch liên tiếp nối tiếp nhau đưa tới một lối vào của bộ khuếch đại Y. Tại lối ra, chuyển mạch điện tử chuyển tín hiệu tới hệ thống làm lệch Y luân phiên. Có thể có hai chế độ: thay nhau hiển thị trên hai kênh hai tín hiệu đầy đủ hay chế độ bấm tín hiệu.

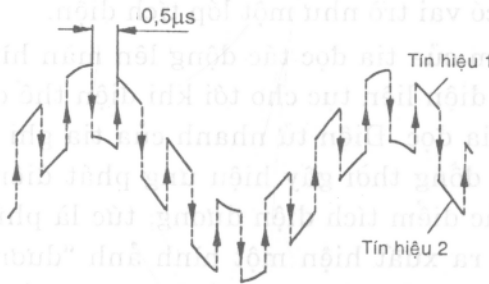
Ở chế độ luân phiên, trên phương nằm ngang hai kênh được hiển thị xen kẽ, không ở chế độ đồng thời nhưng tần số quét ngang đủ cao kết hợp độ lưu ảnh của màn tín hiệu được hiển thị đồng thời, phù hợp với các tín hiệu cao tần.

Nếu điều khiển làm lệch ngang chậm (cỡ 0,5s/cm) sẽ quan sát được hai tín hiệu nối tiếp nhau hiển thị (không có khả năng so sánh chúng) chế độ này gọi là chế độ bấm tín hiệu.

Ở chế độ bãm, tín hiệu chỉ được hiển thị theo từng đoạn.

Chuyển mạch điện tử ở chế độ bãm chuyển tín hiệu với tần số cao từ kênh này sang kênh kia và theo đó tia điện tử cũng nhảy trên 1 đường quét ngang nhiều lần giữa các giá trị của hai tín hiệu cần quan sát. Chế độ bãm thường chuyển mạch tín hiệu với thời gian chuyển cơ $0,5\mu s$ đối với hệ thống làm lệch và thích hợp ở tần số 1MHz. Sẽ không hiện hình được khi tốc độ nhảy kênh quá nhanh.

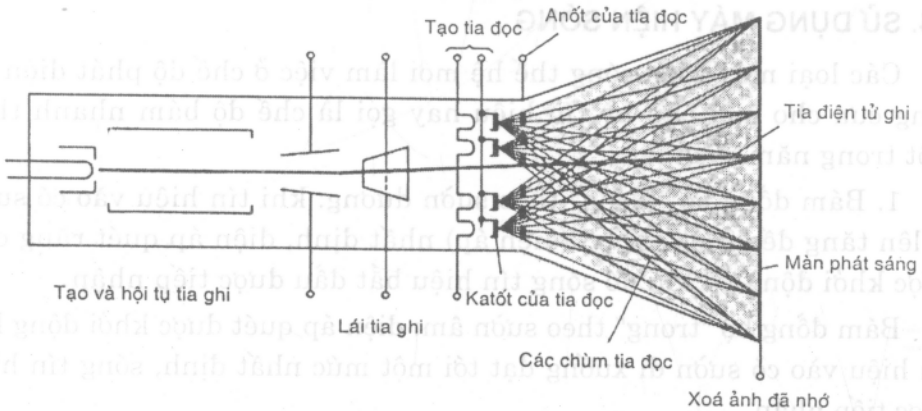
Chế độ bãm chỉ thích hợp đặc biệt với tín hiệu tần số thấp, đòi hỏi tần số quét ngang thấp.



Hình 1.10. Hiển thị hai tín hiệu với một máy hiện sóng 2 kênh ở chế độ bãm.

1.3.3. Nhớ (lưu) đồ thị

Để đánh giá các tín hiệu xung không tuần hoàn, các máy hiện sóng cần cung cấp hình ảnh tĩnh (đứng yên) khi tia điện tử quét tuần hoàn một đoạn hình ảnh giống nhau. Về nguyên lý có thể dùng máy hiện sóng có ống tia đặc biệt với thời gian lưu ảnh trên màn hình đặc biệt lâu (đến hàng giờ đồng hồ). Hình 1.11 mô tả một ống tia có hệ thống tạo tia điện tử phục vụ mục đích trên.



Hình 1.11. Mô tả cấu tạo của một ống tia điện tử có nhớ ảnh.

Hệ thống gồm khối tạo tia ghi hình lên màn (hội tụ tia và làm lệch) như một ống tia bình thường của các máy hiện sóng khác. Bên cạnh đó, trong ống còn một khối tạo và điều khiển tia dọc hình dùng cho mục đích dọc hình đã ghi từ trước (hay nói cách khác lặp lại quy luật của tia ghi đã làm trước đó). Tia dọc không phải là một tia đơn lẻ mà là một bó tia nó có khả năng phủ đồng thời lên khắp màn hình. Chúng do nhiễu katot tạo ra. Tia ghi có năng lượng lớn trong khi tia dọc có năng lượng thấp hơn nhiều do việc phân bố điện trường gia tốc chúng (giữa katot và anot) thấp. Màn hình có cấu tạo là một mảng vật liệu phát quang (bên phía tia điện tử tới) được bọc bởi 1 lớp oxyt cách điện và chúng có vai trò như một lớp tích điện.

Các điện tử chậm của tia dọc tác động lên màn hình và nạp điện tích âm cho lớp tích điện liên tục cho tới khi điện thế của màn đạt tới điện thế của katot tia dọc. Điện tử nhanh của tia ghi tác động mạnh làm màn phát sáng đồng thời gây hiệu ứng phát điện tử thứ cấp từ lớp cách điện làm các điểm tích điện dương, tức là phía sau các điểm sáng do tia ghi gây ra xuất hiện một hình ảnh “dương bản” của tín hiệu. Khi tia dọc áp tới, ảnh “dương bản” được chiếu mạnh kết thúc quá trình nạp điện tích trên bia và ảnh tín hiệu đã được nhớ. Khi không có tia dọc, ống tia làm việc như ở các máy hiện sóng khác. Nguyên lý ghi lại hình nêu trên là nguyên lý analog. Ngày nay còn có thể nhớ hình theo nguyên lý số nhờ các bộ nhớ bán dẫn RAM ghi lại dữ liệu hình ảnh sau khi qua bộ biến đổi Analog – Digital. Khi đọc, dữ liệu từ RAM qua bộ biến đổi ngược Digital – Analog để có được tín hiệu ban đầu đã nhớ đưa ra hiển thị lại.

1.4. SỬ DỤNG MÁY HIỆN SÓNG

Các loại máy hiện sóng thế hệ mới làm việc ở chế độ phát điện áp răng cưa cho mỗi chu kỳ tín hiệu hay gọi là chế độ bám nhanh theo một trong năm cách là:

1. Bám đồng bộ "trong" theo sườn dương: khi tín hiệu vào có sườn đi lên tăng đến một giá trị (điện áp) nhất định, điện áp quét răng cưa được khởi động và khi đó sóng tín hiệu bắt đầu được tiếp nhận.

Bám đồng bộ "trong" theo sườn âm: điện áp quét được khởi động khi tín hiệu vào có sườn đi xuống đạt tới một mức nhất định, sóng tín hiệu được tiếp nhận.

Ở chế độ bám đồng bộ trong, tia điện tử chỉ bắt đầu quét khi tín hiệu cân hiển thị đạt tới lối vào và đạt tới 1 giá trị ngưỡng nhất định.

2. Tự động đồng bộ theo sườn dương hay theo sườn âm của tín hiệu vào, tương tự như trên nhưng điện áp quét được duy trì kể cả khi không có tín hiệu vào.

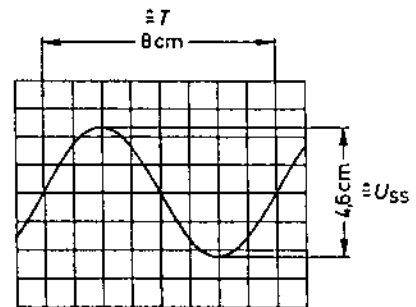
3. Chế độ quét một lần: như chế độ bám đồng bộ trong nhưng điện áp quét chỉ khởi động 1 lần, muốn quét một chu kỳ mới cần khởi động lại (reset).

4. Bám đồng bộ ngoài theo sườn dương hay theo sườn âm: điện áp quét được tạo ra không phụ thuộc vào tín hiệu vào mà do một tín hiệu đồng bộ từ ngoài được chủ động đặt vào.

5. Bám đồng bộ theo tần số điện lưới công nghiệp: điện áp quét được khởi động đồng bộ theo tần số điện lưới công nghiệp (nhờ đầu vào ở chế độ đồng bộ theo lưới).

1.4.1. Hiển thị và đo điện áp tuần hoàn

Máy hiện sóng có thể hoạt động ở các chế độ đồng bộ “trong”, “tự động” hay “ngoài”. Khi điện áp đo có tần số của điện lưới công nghiệp, có thể dùng chế độ đồng bộ “mạng lưới”. Trong trường hợp tần số tín hiệu vào là hỗn hợp, có thể dùng một bộ lọc để bám đồng bộ ở một tần số nhất định: bộ lọc tần cao ($> 50\text{kHz}$) hay tần thấp ($0\text{Hz} \dots 50\text{kHz}$) hay bộ lọc DC ($0\text{Hz} \dots f_{go}$) ghép tới đầu vào đồng bộ.



Hình 1.12. Đo chu kỳ và đo biên độ điện áp nhờ máy hiện sóng.

Cách đo chu kỳ và xác định biên độ của một điện áp nhờ dạng sóng thu được trên màn hình máy hiện sóng được thể hiện trên hình 1.12.

Độ lệch Y: $0,5 \text{ V/cm}$; Thời gian cơ sở: $1\mu\text{s/cm}$;

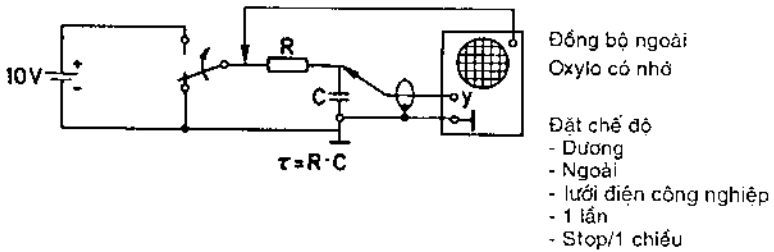
$$U_{ss} = 0,5\text{V/cm} \cdot 4,6 \text{ cm} = 2,3\text{V}$$

$$T = 1 \mu\text{s/cm} \cdot 8\text{cm} = 8\mu\text{s}.$$

Với hai tín hiệu vào có tần số khác nhau (khi sử dụng máy hiện sóng loại 2 kênh A và B) cần lưu ý hình ảnh mỗi tín hiệu chỉ xuất hiện khi tần số của chúng có một tỷ lệ xác định với nhau. Tín hiệu đồng bộ khi đó được chọn từ một trong hai kênh A hoặc B. Với tỷ lệ tần số khác đi, chỉ có một điện áp tín hiệu được hiển thị (được đồng bộ).

1.4.2. Hiện thị và đo các điện áp đột biến 1 lần

Khi muốn hiện thị quá trình (đường cong) nạp điện cho một tụ điện, tức là đo một tín hiệu không tuần hoàn, cần sử dụng loại máy hiện sóng có độ lưu ảnh lớn, đặc biệt là loại có ống tia có nhớ. Lối vào đồng bộ được đặt ở chế độ “trong” hay “ngoài”. Nếu điện áp tín hiệu tăng hay giảm rất chậm cần sử dụng chế độ đồng bộ với bộ lọc DC hay Lf. Ở chế độ quét đồng bộ trong thấp nhất, độ lệch tia điện tử có giá trị 0,5cm theo hướng Y như vậy tia chỉ bắt đầu được quét khi hướng Y có độ lệch 0,5cm, tức là đoạn đầu của tín hiệu đã bị bỏ qua. Có thể khắc phục hiện tượng trên nhờ đặt chế độ đồng bộ ngoài lấy từ 1 bước nhảy đột biến điện áp (hình 1.13).



Hình 1.13. Mạch đo để hiện thị quá trình nạp cho 1 tụ điện.

1.4.3. Đo tần số và đo góc pha

1.4.3.1. Sử dụng thời gian cơ sở của bộ phát nhịp

Việc đo tần số của tín hiệu thực hiện đơn giản nhờ việc chọn thời gian cơ sở của máy hiện sóng một cách thích hợp (việc chọn này thực hiện trên mặt máy).

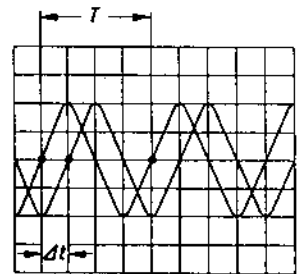
Theo đó $f = \frac{1}{T}$ (hình 1.12)

Việc đo góc pha giữa hai điện áp được thực hiện nhờ máy hai kênh và dùng thời gian cơ sở của máy hiện sóng.

1. Ban đầu điều chỉnh độ lệch tia cho hai điện áp đều nhau và đối xứng qua đường trục (hình 1.14).

2. Xác định chu kỳ T của tín hiệu nhờ thời gian cơ sở được chọn phù hợp.

3. Xác định khoảng dịch Δt khỏi thời gian cơ sở đã chọn.



Hình 1.14. Đo góc dịch pha nhờ chọn thời gian cơ sở.

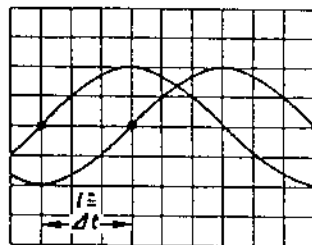
4. Đo góc dịch pha

$$\frac{\Delta\varphi}{\Delta t} = \frac{360^\circ}{T} \text{ hay } \Delta\varphi = 360^\circ \cdot \frac{\Delta t}{T}$$

Để có thể nhận được kết quả đo chính xác hơn có thể chọn thời gian cơ sở để tốc độ quét tăng lên (ví dụ gấp 3 như thể hiện ở hình 1.15).

Chiều dài l có thể xác định chính xác, khi đó:

$$\Delta t = l \cdot \frac{\text{thời gian}}{\text{đơn vị dài}} = l \cdot \text{thời gian cơ sở}$$

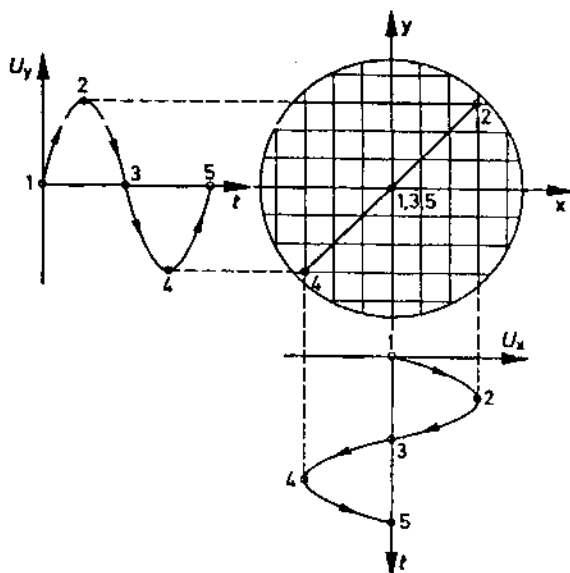


Hình 1.15. Đo góc dịch pha nhờ dẫn trực thời gian 3 lần so với hình 1.14.

1.4.3.2. Đánh giá qua đường cong Lissajous

Nếu việc làm lệch ngang X không dùng điện áp quét dạng răng cưa mà dùng một điện áp hình sin lấy từ ngoài ta nhận được các đường Lissajous là một chế độ làm việc điển hình của máy hiện sóng.

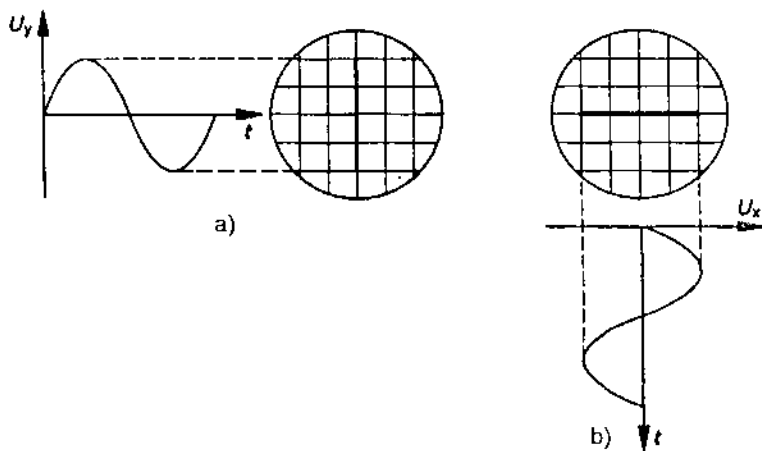
Khi lối vào Y cũng đưa tới một điện áp tín hiệu hình sin, tỷ số tần số giữa hai điện áp hình sin ở kênh X và kênh Y sẽ quyết định dạng đường cong Lissajous. Trường hợp riêng khi hai tần số này bằng nhau, góc dịch pha giữa chúng sẽ quyết định dạng đường Lissajous. Khi hai điện áp tác động cùng pha nhau, đường Lissajous thể hiện trên hình 1.16.



Hình 1.16. Điều khiển tia điện tử bằng hai điện áp hình sin hướng X và hướng Y để xuất hiện đường Lissajous.

• Đo góc pha:

Trước tiên chọn độ lệch Y thích hợp (thường chọn lớn hơn độ lệch X). Hình 1.17a thể hiện hình ảnh khi chưa có điện áp X, hình 1.17b khi chưa có điện áp Y (hai vạch cần có độ dài bằng nhau).

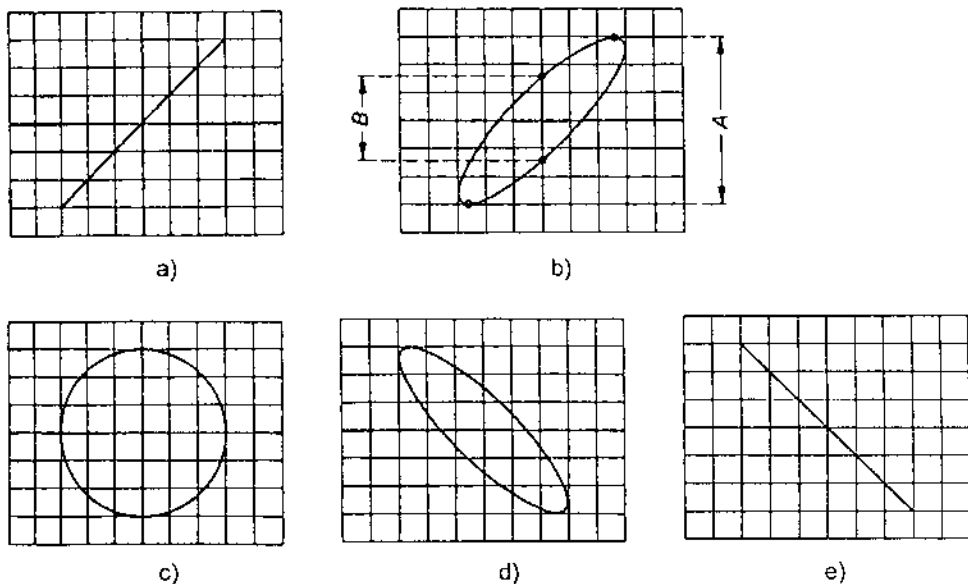


Hình 1.17.

- a) Tia điện tử được điều khiển chỉ theo hướng Y.
 b) Tia điện tử được điều khiển chỉ theo hướng X.

Khi xuất hiện sự dịch pha giữa 2 điện áp điều khiển, đường cong Lissajous có dạng trên hình 1.18a khi góc dịch pha dương (điện áp Y xuất hiện trước, ta có độ dịch pha $\Delta\varphi$ xác định từ hệ thức:

$$\sin \Delta\varphi = \frac{B}{A}$$



Hình 1.18. Dạng đường Lissajous với các điện áp X và Y cùng tần số và dịch pha $\Delta\varphi$.

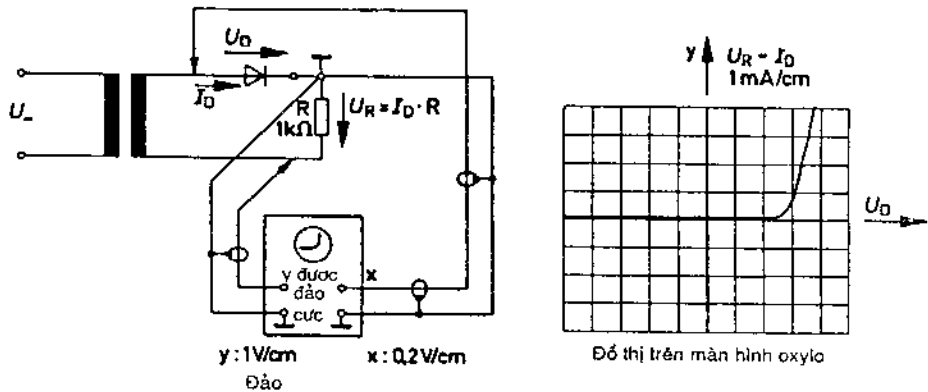
- a) $\Delta\varphi = 0^\circ$ hay 360° ; b) $\Delta\varphi = 30^\circ$ hay 330° ; c) $\Delta\varphi = 90^\circ$ hay 270° ;
 d) $\Delta\varphi = 150^\circ$ hay 210° ; e) $\Delta\varphi = 180^\circ$

• **Đo tần số.** Điện áp có tần số cần đo đưa tới bộ khuếch đại Y. Điện áp đưa tới đầu vào X là điện áp mẫu để so sánh, với tần số chính xác đã biết. Việc so sánh tiến hành nhờ việc điều chỉnh tần số điện áp mẫu cho tới khi xuất hiện trên màn một trong các hình thể hiện ở hình 1.18, khi đó $f_y = f_x$.

1.4.4. Vẽ đặc tuyến dòng máy hiện sóng

Đặc tuyến Von-Ampe của một phần tử thể hiện quan hệ giữa tác động điện áp lên phần tử và đáp ứng dòng điện qua nó. Đặc tuyến Von-Ampe có hai dạng cơ bản là dạng tuyến tính và dạng phi tuyến tính có thể nhận được trực tiếp trên màn hình máy hiện sóng.

Có thể dùng máy hiện sóng thông thường để xác định đặc tuyến của một diot bán dẫn, khi đó trục Y thể hiện dòng qua diot, trục X thể hiện điện áp đặt vào diot, không dùng thời gian cơ sở mà đặt 1 điện áp ngoài vào để làm lệch hướng X.



Hình 1.19. Mạch đo đặc tuyến Von-Ampe của một diot bán dẫn.

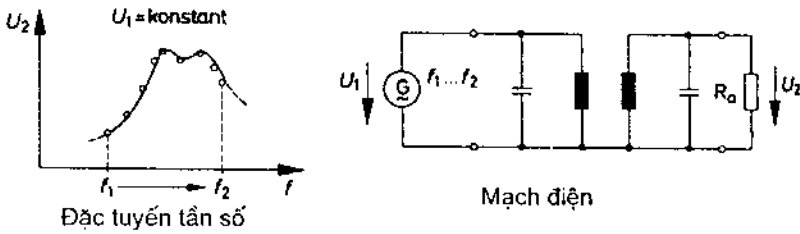
Cần đặt các điện áp tuần hoàn (ví dụ 50Hz hình sin) để làm lệch hướng X và hướng Y (hình 1.19). Trong mạch 1.19, điện áp rơi trên điện trở R được sử dụng để đo dòng qua diot (mức độ tác động của điện áp Y) tác động lên diot là điện áp X. Chú ý điện áp xuất hiện trên diot và trên R trong mạch là ngược dấu nhau nên các lối vào X và vào Y phải được nối tới mạch như hình 1.19 thể hiện. Nếu chọn $R = 1k\Omega$ thì độ lệch Y được chuẩn hoá 1V/cm với thang dòng điện (trục Y) là 1mA/cm.

1.4.5. Đo đặc tuyến chọn lọc tần số của một bộ lọc

Đặc tuyến tần số thể hiện quan hệ phụ thuộc vào tần số của biên

độ điện áp ra (hay hệ số truyền đạt) khi giữ điện áp vào không đổi về biên độ.

Hình 1.20 thể hiện đặc tuyến tần số của 1 mạch lọc băng và mạch điện đo đặc tuyến này.



Hình 1.20. Đặc tuyến tần số của 1 mạch lọc băng và mạch điện đo đặc tuyến.

Có thể đo nhanh đặc tuyến tần số nhờ thiết bị đo chuyên dụng là một dạng máy hiện sóng đặc biệt gọi là máy phát Vobulator.

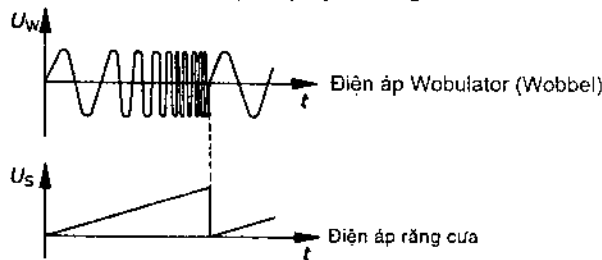
Vobulator được hiểu là máy phát sử dụng quá trình biến đổi tuần hoàn của tần số của tín hiệu đo.

Máy phát Vobulator tạo điện áp xoay chiều có biên độ không đổi trong một dải tần số từ biên dưới f_{gu} đến biên trên f_{gu} một cách tuần hoàn. Điện áp ra của Vobulator đặt vào lối vào của một bộ lọc, tại lối ra của bộ lọc điện áp được đưa trực tiếp tới đầu vào Y của máy hiện sóng. Trên màn hình sẽ thể hiện dạng đặc tuyến tần số khi đầu vào X được làm lệch theo điện áp có tần số biến thiên tỷ lệ đã tạo ra (thường có dạng quét răng cưa). Điện áp quét răng cưa tăng tuyến tính theo tần số cho tới giá trị f_{gu} sau đó quay về ngay giá trị f_{gu} và thực hiện một nhịp quét mới.

Tần số Vobulator là đơn vị đo lường thay đổi của tần số trong một giây.

Như vậy tần số quét của điện áp răng cưa chính là tần số Vobulator (thường được chọn là 50Hz).

Hình 1.21 thể hiện điện áp ra của Vobulator, hình 1.22 là mạch đo nhanh đặc tuyến tần số của một bộ lọc băng.

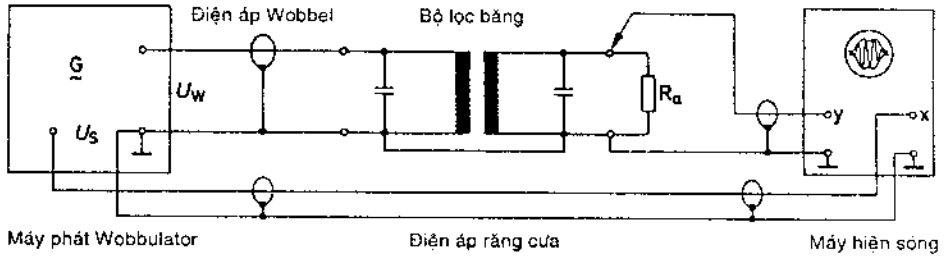


Hình 1.21. Quan hệ giữa điện áp có tần số biến thiên U_w và điện áp có biên độ biến thiên U_s .

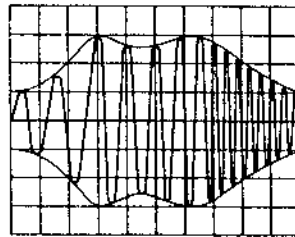
Điện áp có tần số biến đổi tuyến tính.

Điện áp quét có dạng răng cưa tương ứng.

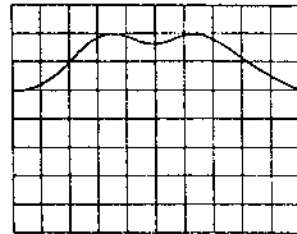
$$\frac{dU_w}{df} = \frac{dU_s}{dt} = \text{hằng số}$$



Hình 1.22. Mạch đo đặc tuyến tần số của một bộ lọc băng dùng máy phát Vobulator phối hợp với máy hiện sóng.



a) Đo với đầu đo 1:1 hay 10:1



b) Đo với đầu đo có mạch tách sóng

Hình 1.23. Đồ thị đặc tuyến tần số của một bộ lọc băng.

Điện áp có tần số quét tuyến tính (đầu vào Y) phải dùng đầu đo 1:1 hay 10:1 sẽ được kết quả từ mạch hình 1.22 thể hiện trên đồ thị hình 1.23a. Nếu dùng đầu đo có tách sóng thì dạng thu được như hình 1.23b. Điện áp quét tuyến tính có thể sử dụng từ mạch tạo điện áp răng cưa bên trong máy hiện sóng, được đồng bộ “ngoài” theo điện áp Wobulator. Ưu điểm của phương pháp dùng Wobulator là đo nhanh được kết quả chính xác dạng đặc tuyến tần số của một mạch điện trên màn hình.

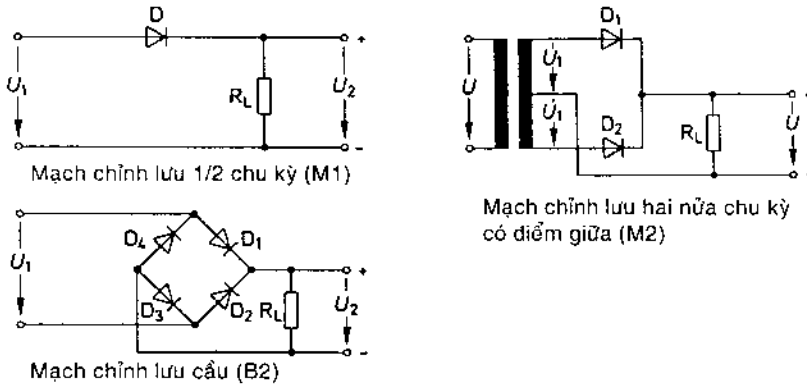
CÁC MẠCH ĐIỆN CHỈNH LƯU

2.1. VẤN ĐỀ CHUNG

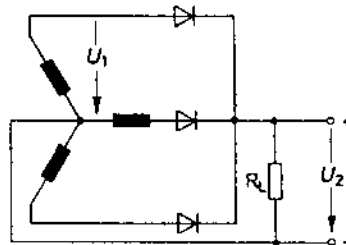
Mạch chỉnh lưu có nhiệm vụ cung cấp các điện áp và dòng điện một chiều có giá trị nhất định cho tải (là các mạch ngoài khác). Nhờ hiện tượng chỉnh lưu, trên tải xuất hiện dòng hỗn hợp lẫn cả phần một chiều muốn có và phần xoay chiều không mong muốn, vì vậy cần có các mạch lọc để làm "sạch" thành phần một chiều tại lối ra. Tuy nhiên vì việc lọc không lý tưởng nên vẫn còn phần xoay chiều sót lại gọi là điện áp đập mạch. Khi cần các nguồn dòng điện và điện áp có chất lượng cao hơn, nhất thiết phải dùng các mạch ổn định điện áp (xem chương 4).

2.2. CÁC MẠCH CHỈNH LƯU THƯỜNG GẶP

2.2.1. Các mạch chỉnh lưu cơ bản

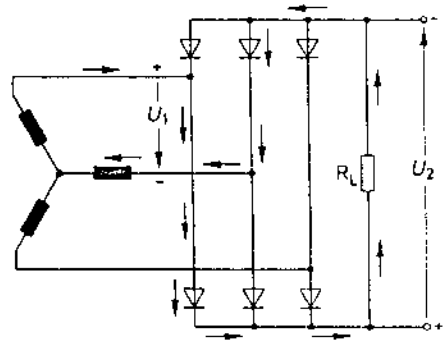


Hình 2.1. Các mạch chỉnh lưu 1 pha cơ bản.



Hình 2.2. Mạch chỉnh lưu 3 pha đơn (mạch 3 nhíp có điểm giữa M_3).

Các mạch chỉnh lưu cơ bản gồm 2 nhóm chính: loại chỉnh lưu 1 pha cho ra công suất (điện áp hay dòng điện) vừa và nhỏ, gồm: mạch chỉnh lưu một nửa chu kỳ (M_1), chỉnh lưu hai nửa chu kỳ (M_2) hay chỉnh lưu cầu (B_2). Nhóm thứ hai là loại chỉnh lưu 3 pha đơn (M_3) hay chỉnh lưu 3 pha cầu (B_3) cho ra tải công suất vừa và lớn (xem các hình 2.1, 2.2 và 2.3).



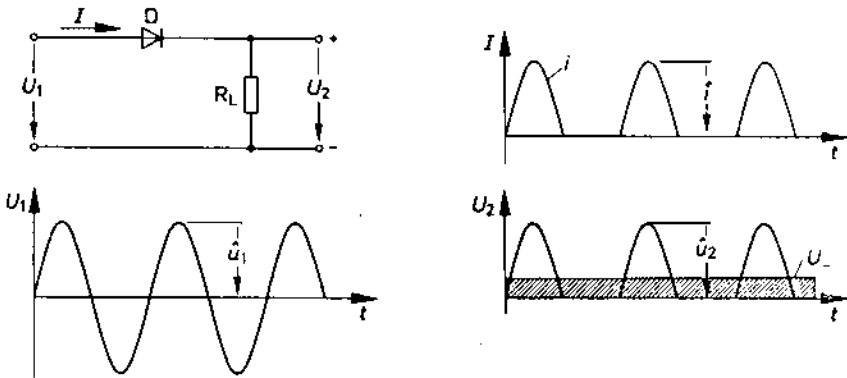
Hình 2.3. Mạch chỉnh lưu 3 pha cầu (mạch 6 nhịp cầu B_6).

2.2.2. Mạch chỉnh lưu với tải điện trở

2.2.2.1. Mạch chỉnh lưu một nửa chu kỳ M_1 (hình 2.4)

Với tải là điện trở R_L , điện áp ra trên tải xác định bởi dòng I chảy qua nó (hình 2.4).

$$U_2 = I \cdot R_L$$



Hình 2.4. Mạch chỉnh lưu 1/2 chu kỳ với tải điện trở.

Điện áp ra U_2 là sóng dạng 1/2 hàm sin với giá trị trung bình (thành phần 1 chiều lý tưởng, hoàn toàn không phụ thuộc vào thời gian) là:

$$U_- = \frac{\hat{u}_2}{\pi}$$

Nếu bỏ qua điện áp rơi trên diot ở bán kỳ dương thì $\hat{u}_2 = \hat{u}_1$

$$U_- = \frac{\hat{u}_1}{\pi} = \frac{1}{\pi} \cdot \sqrt{2} U_1 = 0,45 U_1$$

Ở đây U_1 là trị hiệu dụng của điện áp vào:

$$U_1 = 2,22 U_-$$

Công suất ra:

$$P_2 = \frac{P_-}{2} = \frac{I_{\text{hiệu dụng}}^2 \cdot R}{2} = \frac{\hat{I}^2}{2^2} \cdot R = I_{\text{hd}}^2 \cdot R$$

$$I_{\text{eff}} = \frac{\hat{I}}{2}$$

P_2 : công suất ra

P_- : công suất của điện áp xoay chiều

I_{eff} : trị hiệu dụng của dòng xoay chiều hình sin

\hat{I} : giá trị đỉnh của dòng xoay chiều hình sin

I_{eff} : trị hiệu dụng của dòng nửa sóng.

$$I_- = \frac{\hat{I}}{\pi} = I_{\text{eff}} \cdot \frac{\sqrt{2}}{\pi} = 0,64 I_{\text{eff}}$$

$$I_{\text{eff}} = 1,57 I_-$$

Trong thành phần U_2 có cả thành phần một chiều và nhiều thành phần xoay chiều hình sin với thành phần lớn nhất có tần số là 50Hz và các thành phần nhỏ hơn với tần số 100 Hz, 200 Hz, 300 Hz... Giá trị hiệu dụng của thành phần xoay chiều U_w có thể tính từ công suất. Công suất của điện áp nửa sóng gồm công suất một chiều P_- và công suất xoay chiều P_w của điện áp gợn sóng:

$$P_-: \text{ Công suất điện một chiều } P_- = \frac{U_-^2}{R}$$

$$P_w: \text{ Công suất phần xoay chiều } P_w = \frac{U_w^2}{R}$$

$$P_H: \text{ Công suất điện áp nửa sóng } P_H = \frac{1}{2} \cdot \frac{U_1^2}{R}$$

(Công suất nửa sóng cùng trị số với công suất xoay chiều khi cùng trị đỉnh)

$$P_H = \frac{U_1^2}{2R} = \frac{U_-^2}{R} + \frac{U_w^2}{R}; \quad \frac{U_1^2}{2} = U_-^2 + U_w^2; \quad U_w = \sqrt{\frac{U_1^2}{2} - U_-^2}; \quad U_1 = \frac{\pi}{\sqrt{2}} \cdot U_-$$

$$U_w = \sqrt{\frac{\pi^2}{2} \cdot \frac{U_-^2}{2} - U_-^2} = \sqrt{\left(\frac{\pi}{2}\right)^2 - 1} \cdot U_-; \quad U_w = 1,21 U_-$$

$$U_w = 1,21 U_- = 0,54 U_1$$

U_w : Trị hiệu dụng của điện áp đập mạch (điện áp gợn sóng)

U_- : Thành phần điện áp 1 chiều

U_1 : Trị hiệu dụng của điện áp vào

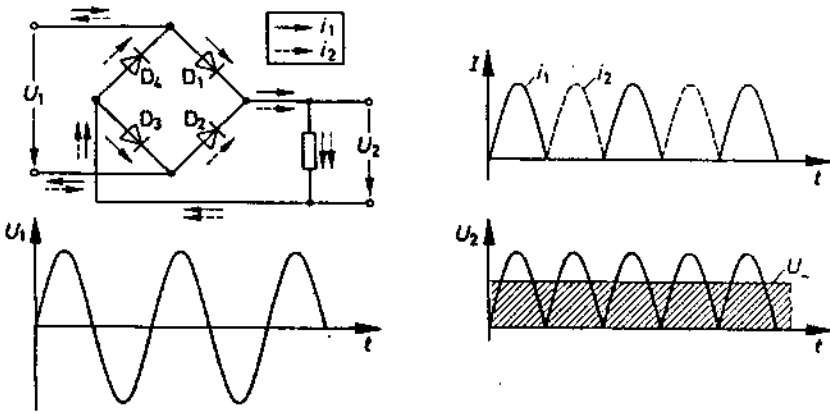
Độ gợn sóng W được định nghĩa:

$$W = \frac{U_w}{U_-}$$

Điện áp ra của mạch chỉnh lưu 1/2 chu kỳ (tải điện trở) có độ gợn sóng 1,21.

Dòng gợn sóng tại lối ra: $I_w = 1,21 \cdot I_-$ (hệ quả từ $U_w = 1,21 U_-$ khi tải là điện trở)

2.2.2.2. Mạch chỉnh lưu cầu B_2



Hình 2.5. Mạch chỉnh lưu cầu với tải điện trở.

Điện áp ra gồm thành phần một chiều (có giá trị lớn hơn của mạch M_1) và các thành phần đập mạch.

Giá trị phần 1 chiều có độ lớn gấp đôi và xác định bởi:

$$U_- = 2 \cdot \frac{\hat{u}_2}{\pi}$$

Bỏ qua điện áp rơi trên các diot thì: $\hat{u}_1 = \hat{u}_2$

$$U_- = 2 \cdot \frac{\hat{u}_1}{\pi} = \frac{2}{\pi} \sqrt{2} \cdot U_1 = 0,9 U_1$$

$$U_1 = 1,11 \cdot U_-$$

U_1 : trị hiệu dụng của điện áp vào

U_- : phần điện áp 1 chiều.

Trị hiệu dụng của dòng trên tải (dòng đập mạch).

$$I_{\text{eff}} = \frac{\hat{I}}{\sqrt{2}} ; I_- = 2 \cdot \frac{\hat{I}}{\pi} = \frac{2}{\pi} \cdot \sqrt{2} \cdot I_{\text{eff}} = 0,9 \cdot I_{\text{eff}}$$

$$I_{\text{eff}} = 1,11 \cdot I_-$$

Dòng qua mỗi diot

$$I_D = \frac{I_{\text{eff}}}{\sqrt{2}} = 0,78 I_-$$

Điện áp đập mạch (gợn sóng)

$$U_W = 0,485 U_-$$

Mạch chỉnh lưu cầu có hệ số đập mạch (độ gợn sóng) 0,485

$$W = \frac{U_W}{U_-} = 0,485$$

Dòng gợn sóng $I_W = 0,485 \cdot I_-$

2.2.2.3. Mạch chỉnh lưu 2 nửa chu kỳ (M_2)

Mạch chỉnh lưu hai nửa chu kỳ có điểm giữa (hình 2.6) có các hệ thức tương tự mạch chỉnh lưu cầu:

$U_1^* = 2U_1$ (thứ cấp biến áp gồm 2 cuộn giống nhau, có điểm giữa)

$$U_1 = 1,11 \cdot U_-$$

$$I_{\text{eff}} = 1,11 \cdot I_-$$

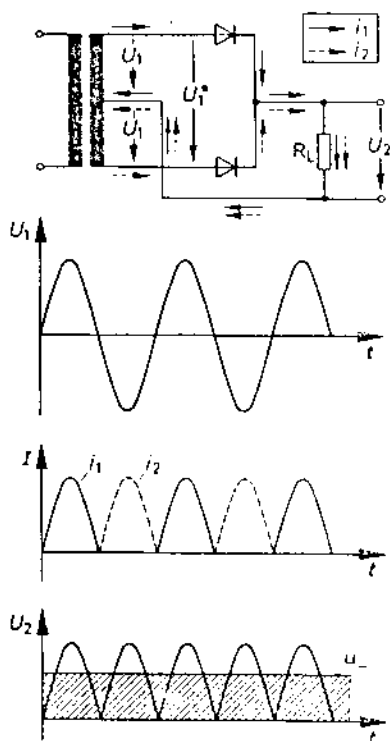
I_{eff} trị hiệu dụng của dòng qua tải (dòng đập mạch)

$$I_D = \frac{I_{\text{eff}}}{\sqrt{2}} = \frac{1,11 \cdot I_-}{\sqrt{2}} \text{ hay } I_D = 0,78 \cdot I_-$$

Dòng qua diot bằng dòng trên cuộn thứ cấp của biến áp.

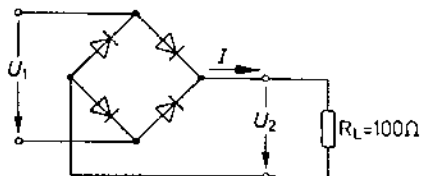
$$\text{Điện áp gợn sóng } U_W = 0,485 U_-$$

(Chú ý các tính toán trên đã bỏ qua điện trở hay sụt áp trên các diot lúc dẫn điện).



Hình 2.6. Mạch chỉnh lưu 2 nửa chu kỳ với tải điện trở.

Ví dụ: Mạch chỉnh lưu cầu hình 2.7 không dùng biến áp, làm việc trực tiếp với lưới điện 220V/50Hz. Đầu ra có tải $R_L = 100\Omega$, hãy tính:



Hình 2.7. Mạch chỉnh lưu cho ví dụ tính toán

- Điện áp một chiều tại lối ra U_-
- Trị hiệu dụng của dòng điện
- Dòng một chiều I_-
- Dòng hiệu dụng qua diot I_D
- Điện áp gợn sóng U_w (giá trị hiệu dụng)
(Bỏ qua điện trở của các diot lúc làm việc)

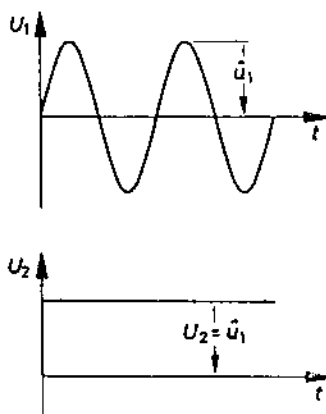
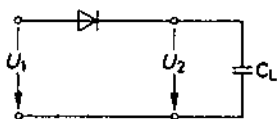
Giải:

- $$U_1 = 1,11 U_-$$

$$U_- = \frac{U_1}{1,11} = \frac{220V}{1,11} = 198V$$
- $$I_{\text{eff}} = \frac{\hat{I}}{\sqrt{2}} = \frac{\hat{u}_1}{R \cdot \sqrt{2}} = \frac{U_1}{R} = \frac{220V}{100\Omega} = 2,2A$$
- $$I_{\text{eff}} = 1,11 I_-$$

$$I_- = \frac{I_{\text{eff}}}{1,11} = \frac{2,2A}{1,11} = 1,98A$$
- $$I_D = 0,78 I_- = 0,78 \cdot 1,98A = 1,54A$$
- $$U_w = 0,485 U_- = 0,485 \cdot 1,98V = 96,03V$$

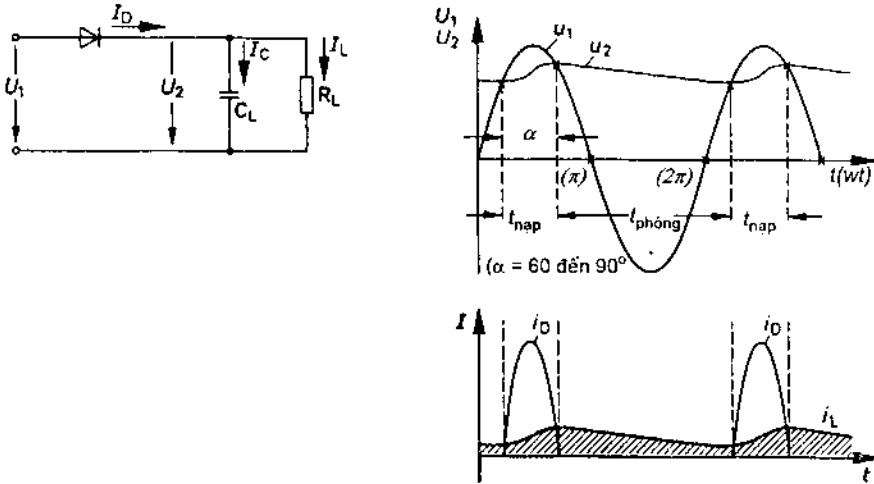
2.2.3. Mạch chỉnh lưu có tải điện dung



Hình 2.8. Mạch chỉnh lưu $\frac{1}{2}$ chu kỳ với tải thuần dung

Mạch hình 2.8 là một mạch chỉnh lưu $\frac{1}{2}$ chu kỳ có tải thuần dung (bỏ qua tổn hao của tụ). Do không có dòng tải nên:

$$U_2 = \bar{u}_1 = U_-$$



Hình 2.9. Mạch chỉnh lưu $\frac{1}{2}$ chu kỳ tải kết hợp điện dung và điện trở.

Mạch thực tế có dạng hình 2.9 với điện trở tải R_L nối song song C_L khi đó:

$$R_L = \frac{U_2}{I_L}$$

Tụ C_L luôn được nạp khi trị tức thời của U_1 cao hơn trị U_2 trên tụ, khi đó diot dẫn điện (khoảng thời gian $t_{nạp}$ trên hình 2.9). Khi không thỏa mãn điều kiện trên, diot không dẫn điện và tụ phóng điện qua R_L với thời gian phóng là $t_{phóng}$. U_2 có dạng là một điện áp gợn sóng.

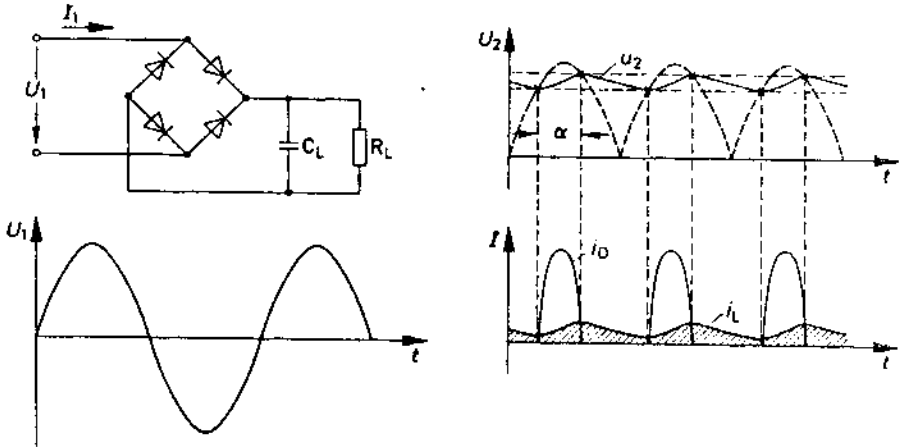
Khi nạp, dòng tức thời qua diot gồm 2 thành phần:

$$i_D = i_c + i_L$$

Khi phóng (diot nghỉ không làm việc), dòng phóng $i_c = i_L$

Dòng tải tỷ lệ với u_2 . Thời gian nạp, phóng của tụ C trong mạch phụ thuộc vào trạng thái tích điện của C và dòng tải. Thời gian nạp có thể biểu diễn qua một thông số gọi là góc dẫn dòng điện α (hình 2.9) giá trị thông thường khoảng 60° đến 90° hay $t_{nạp}$ có giá trị khoảng $\frac{1}{6}$ đến $\frac{1}{4}$ chu kỳ sóng vào U_1 (với điện lưới 50Hz, $T_1 = 20ms$). Mạch cầu chỉnh lưu khi có tải điện dung có hệ thức tương tự mạch 2 nửa chu kỳ (hình 2.10.) Độ gợn sóng của

điện áp ra do có mặt tụ C (với nhiệm vụ lọc xoay chiều) trong các mạch có tải điện dung giảm đáng kể.



Hình 2.10. Mạch chỉnh lưu cầu với tải điện dung C_L song song R_L .

Giá trị điện áp một chiều trên lối ra phụ thuộc góc dẫn dòng α , đối với cả 3 loại mạch chỉnh lưu, có:

$$U_- = \frac{U_1 \cos \frac{\alpha}{2}}{0,71}$$

U_1 : Trị hiệu dụng của áp vào

α : Góc dẫn dòng

Khi $\alpha = 0$; $\cos \frac{\alpha}{2} = 1$ ta có $U_- = \frac{U_1}{0,71} = \sqrt{2} \cdot U_2 = \hat{u}_1$

Khi đó điện áp ra một chiều có giá trị bằng trị biên độ của điện áp vào.

• Với mạch chỉnh lưu 1/2 chu kỳ (M_1)

$$U_1 \approx 0,9 U_-$$

$$I_1 \approx 2,5 I_- = I_D$$

$$U_w \approx \frac{1,5 \cdot I}{\omega_g \cdot C_L}$$

• Với mạch chỉnh lưu M_2 hay B_2

$$U_1 \approx 0,85 U_-$$

$$I_1 \approx 1,75 I_-$$

$$I_D \approx 1,24 I_-$$

$$U_w \approx \frac{1,2 \cdot I}{\omega_g \cdot C_L}$$

(Chú ý với mạch M_2 trị U_1 là tính trên nửa cuộn thứ cấp biến áp và I_D là dòng thứ cấp của biến áp).

U_1 : Trị hiệu dụng của điện áp vào

U_- : Thành phần một chiều của điện áp ra.

U_w : Điện áp gợn sóng (trị hiệu dụng)

I_1 : Trị hiệu dụng của dòng điện vào

I_- : Thành phần một chiều của dòng điện ra.

I_D : Trị hiệu dụng của dòng qua diot

ω_g : Tần số góc của sóng cơ bản.

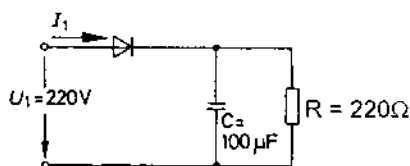
Ví dụ: Với mạch chỉnh lưu $\frac{1}{2}$ chu kỳ hình 2.11, tính U_- , U_w , I_1 , I_-

$$U_1 \approx 0,9 U_- \text{ hay } U_- = \frac{U_1}{0,9} = \frac{220 \text{ V}}{0,9} = 244,4 \text{ V}$$

$$I_- \approx \frac{U_-}{R} = \frac{244,4 \text{ V}}{220 \Omega} = 1,11 \text{ A}$$

$$I_1 \approx 2,5 \cdot I_- = 2,5 \cdot 1,11 \text{ A} = 2,78 \text{ A}$$

$$U_w = \frac{1,5 I_-}{\omega_g \cdot C_L} = \frac{1,5 \cdot 1,11 \text{ A}}{2\pi \cdot 50 \left(\frac{1}{s}\right) \cdot 100 \cdot 10^{-6} \text{ F}} = \frac{1,5 \cdot 1,11}{31.400 \cdot 10^{-6}} \text{ V} \approx 53 \text{ V}$$



Hình 2.11. Mạch chỉnh lưu $\frac{1}{2}$ chu kỳ tải điện dung.

2.2.4. Mạch chỉnh lưu với tải điện cảm

Trong khi với tải điện dung, điện áp ra được cố gắng duy trì ổn định thì với tải điện cảm, dòng điện ra là đại lượng được duy trì ổn định.

Cuộn dây trên hình 2.12 lọc làm bằng phẳng dòng điện, giá trị cuộn dây được chọn không quá lớn vì lý do kinh tế.

$$L \approx \frac{U_-}{2 \cdot \omega_g \cdot I_{-\min}}$$

L : điện cảm cuộn dây

U_- : điện áp ra một chiều

$I_{-\min}$: dòng ra một chiều nhỏ nhất

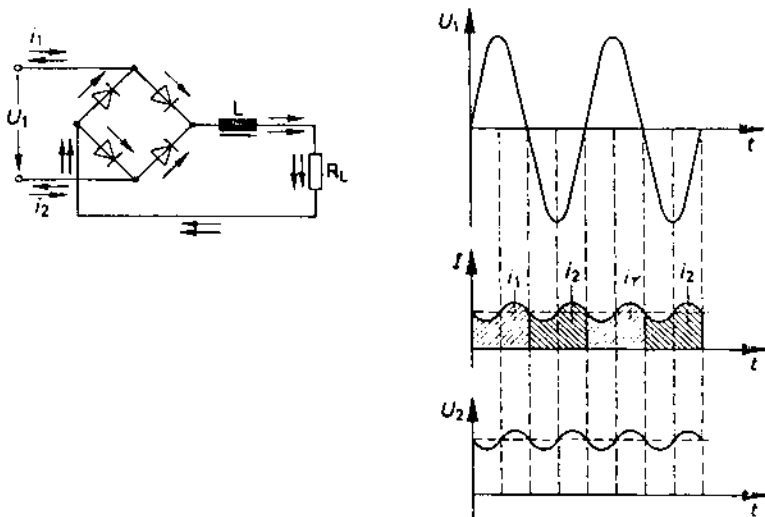
ω_g : tần số góc của dao động cơ bản.

Điện áp và dòng vào hiệu dụng:

$$U_1 \approx 1,11. U_-$$

$$I_1 \approx 1,11 I_- ; I_D \approx \frac{I_1}{\sqrt{2}} = 0,71. I_- \text{ (dòng diot hiệu dụng)}$$

$$U_w \approx 0,6 U_- \text{ (điện áp gợn sóng)}$$



Hình 2.12. Mạch chỉnh lưu cầu với tải điện cảm.

2.3. CÁC MẠCH LỌC

2.3.1. Lọc bằng tụ điện (hình 2.13)

Độ gợn sóng của dòng điện và điện áp ra được giảm nhỏ khi dùng tụ lọc có điện dung lớn. Trên mạch hình 2.13, khi chưa có tụ điện, điện áp gợn sóng có giá trị hiệu dụng lớn hơn điện áp một chiều 1,21 lần.

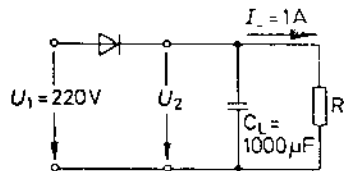
$$U_w = 1,21. U_-$$

Theo đó độ gợn sóng $W = \frac{U_w}{U_-} = 1,21$.

Khi có tụ lọc $C_L = 1000 \mu F = 10^{-3} F$ với dòng một chiều $I_- = 1 A$

$$\text{Ta có } U_w \approx \frac{1,5 \cdot I_-}{\omega_g \cdot C_L} = \frac{1,5 \cdot 1 A}{6,28 \cdot 50 \left(\frac{1}{s}\right) \cdot 10^{-3} F} = 4,8 V$$

$$U_1 = 0,9 U_- ; U_- = \frac{U_1}{0,9} = \frac{220 V}{0,9} = 244,2 V$$



Hình 2.13. Mạch chỉnh lưu

$\frac{1}{2}$ chu kỳ có tụ lọc.

Từ đây độ gợn sóng khi có tụ lọc là:

$$W = \frac{U_w}{U_-} = \frac{4,8 \text{ V}}{244,2 \text{ V}} = 0,02$$

Điện áp ra có thành phần gợn sóng khoảng 5V. Khi cần nuôi mạch khuếch đại có chất lượng cao, yêu cầu W nhỏ với điện áp gợn sóng chiếm khoảng 0,1% điện áp một chiều:

$$W = \frac{U_w}{U_-} = \frac{4,8}{244,2} = 0,02$$

Trên mạch hình 2.13, nếu yêu cầu U_w cỡ 5mV thì cần chọn $C = 10^6 \mu\text{F}$

$$U_w = \frac{1,5 \cdot I_-}{\omega_g \cdot C_L} = \frac{1,5 \cdot 1 \text{ A}}{314 \cdot \frac{1}{s} \cdot 10^6 \mu\text{F}} = 4,8 \text{ mV}$$

Thực tế chọn C lớn để W nhỏ là không kinh tế, chỉ chọn C để đảm bảo W không vượt quá 10% là đủ yêu cầu. Nếu cần giảm nhỏ W thường dùng nhiều mắt lọc ghép liên tiếp nhau.

2.3.2. Các mắt lọc

Nhiều bộ lọc tần thấp ghép liên tiếp nhau tạo thành mạch lọc nhiều mắt. Các mắt lọc thường dùng là loại RC và LC với nguyên lý hoạt động là các bộ chia áp có phụ thuộc tần số. Tác dụng lọc của mắt lọc được đánh giá qua hệ số lọc s.

$$s = \frac{U_{w1}}{U_{w2}}$$

U_{w1} : điện áp gợn sóng tại lối vào mắt lọc đang xét

U_{w2} : điện áp gợn sóng tại lối ra mắt lọc đó. $s = s_1$

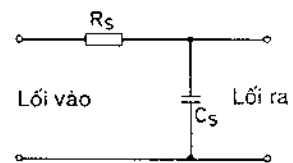
Hệ số lọc s biểu thị độ lớn của điện áp gợn sóng tại lối vào gấp bao nhiêu lần giá trị điện áp gợn sóng tại lối ra của một mắt lọc.

Khi ghép nhiều mắt lọc liên tiếp nhau, hệ số lọc chung s được tính theo tích số các hệ số lọc thành phần s_i :

$$s = s_1 \cdot s_2 \cdot s_3 \dots$$

2.3.2.1. Mắt lọc RC

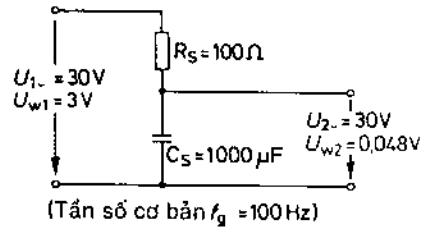
Mắt lọc RC hình 2.14 làm việc như một bộ chia áp có hệ số chia phụ thuộc tần số (tại lối vào có điện áp tác động là $U_w + U_-$).



Hình 2.14. Mắt lọc tần thấp RC.

Trên hình 2.15, thành phần điện áp một chiều ở trạng thái không chịu tải, do đó không bị suy giảm khi qua bộ chia (do C_S hở mạch đối với U_2).

Điện áp gợn sóng từ 3V lối vào như chứng minh dưới đây sẽ còn 0,048V lối ra khi qua mạch lọc; giả thiết trước mạch hình 2.15 ta dùng mạch chỉnh lưu cầu, do đó tần số cơ bản là $f_g = 100\text{Hz}$.



Hình 2.15. Mắc lọc RC có vai trò như một bộ chia áp có hệ số chia phụ thuộc tần số.

$$X_C = \frac{1}{\omega_g \cdot C_S} = \frac{1}{6,28 \cdot 100 \left(\frac{1}{s}\right) \cdot 10^{-3} \text{ F}} = 1,59\Omega$$

$$Z = 100\Omega$$

$$I_w = \frac{U_{w1}}{Z} = \frac{3\text{ V}}{100\Omega} = 0,03\text{ A}$$

$$U_{2w} = I_w \cdot X_C = 0,03\text{ A} \cdot 1,59\Omega = 0,048\text{ V}$$

Hệ số lọc của mạch hình 2.15 do đó bằng:

$$s = \frac{U_{w1}}{U_{w2}} = \frac{3\text{ V}}{0,048\text{ V}} = 62,5$$

- Có thể viết hệ thức tính s

$$s = \frac{U_{w1}}{U_{w2}} = \frac{I \sqrt{R_S^2 + X_C^2}}{I \cdot X_C} \quad (R_S \gg X_C)$$

$$s \approx \frac{R_S}{X_C} = R_S \cdot \omega_g \cdot C_S$$

đây là phương trình gần đúng đủ chính xác khi dùng trong thực tế.

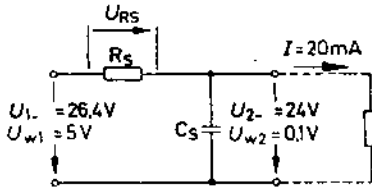
- Ví dụ mạch 2.15 áp dụng hệ thức vừa có:

$$s \approx R_S \cdot \omega_g \cdot C_S = 6,28 \cdot 100 \left(\frac{1}{s}\right) \cdot 100\Omega \cdot 1000 \cdot 10^{-6} \left(\frac{s}{\Omega}\right) \approx 62,8$$

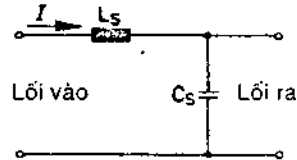
- Khi mắt lọc RC chịu tải, trên R_S xuất hiện tổn hao một chiều, cần chọn R_S sao cho điện áp trên nó không vượt quá 10% giá trị điện áp ra một chiều: $U_{R_S} \lesssim 0,1 \cdot U_2$

- Ví dụ: Mạch chỉnh lưu cầu có tụ lọc dùng 1 mắt lọc RC muốn điện áp gợn sóng từ 5V xuống còn 0,1V. Điện áp ra của mạch lọc là 24V với dòng ra là 20mA (hình 2.16).

Hãy tính U_1 , R_S và C_S .



Hình 2.16. Mất lọc RC cho ví dụ.



Hình 2.17. Mất lọc LC.

$$U_{RS} = 0,1 U_{2-} = 0,1 \cdot 24V = 2,4V$$

$$U_1 = U_{2-} + U_{RS} = 24V + 2,4V = 26,4V$$

$$R_S = \frac{U_{RS}}{I} = \frac{2,4V}{20mA} = 120\Omega$$

$$s = \frac{U_{w1}}{U_{w2}} = \frac{5V}{0,1V} = 50$$

$$s = \omega_g \cdot R_S \cdot C_S \rightarrow C_S = \frac{s}{\omega_g \cdot R_S}$$

$$C_S = \frac{50}{6,28 \cdot 100 \left(\frac{1}{s}\right) \cdot 120\Omega} \approx 663 \mu F \text{ Chọn } C_S = 680 \mu F$$

2.3.2.2. Mất lọc LC

Mất lọc LC hình 2.17 làm việc như một bộ chia áp phụ thuộc tần số. Điện trở một chiều của cuộn dây rất nhỏ, C_S hở mạch với điện áp một chiều. Điện áp vào một chiều xuất hiện tại lối ra, trong mạch không có dòng (nếu xét tới điện trở tổn hao một chiều của cuộn dây thì có giảm chút ít). Tại đầu vào có điện áp gợn sóng, do X_L đủ lớn, xuất hiện bộ chia áp, với X_C đủ nhỏ, điện áp gợn sóng bị suy giảm gần hết trên L và hiệu ứng lọc được thực hiện với chất lượng cao. Hệ số lọc s :

$$s = \frac{U_{w1}}{U_{w2}} = \frac{I \cdot \left(\omega L_S - \frac{1}{\omega C_S} \right)}{I \cdot \frac{1}{\omega C_S}} = \left(\omega \cdot L_S - \frac{1}{\omega \cdot C_S} \right) \omega \cdot C_S$$

Từ đó: $s = \omega_g^2 \cdot L_S \cdot C_S - 1$

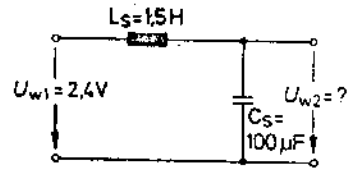
thường $s \gg 1$ nên bỏ qua 1 trong biểu thức:

$$s \approx \omega_g^2 \cdot L_S \cdot C_S$$

Mất lọc LC cho phép dòng tải lớn hơn mất lọc RC nhiều lần khi chúng cùng có giá trị s .

Với dòng một chiều chỉ điện trở rất nhỏ của cuộn dây có ảnh hưởng tới chất lượng. Trên điện trở này giảm áp tối đa khoảng 20% giá trị điện áp ra một chiều.

• Ví dụ: Tại lối vào mắt lọc LC (hình 2.18) nhận một điện áp (từ lối ra mạch chỉnh lưu cầu) có $U_{w1} = 2,4V$.



- Tính U_{w2} tại lối ra mắt lọc
- Tính các giá trị đỉnh của điện áp gợn sóng tại lối vào và lối ra bộ lọc.

Hình 2.18. Mắt lọc LC cho ví dụ tính.

- Xác định hệ số lọc khi mạch chỉnh lưu phía trước dùng loại $\frac{1}{2}$ chu kỳ.

Giải:

- Tính hệ số lọc $s = \omega_g^2 \cdot L_s \cdot C_s$

$$s = \left(6,28 \cdot 100 \left(\frac{1}{s} \right) \right)^2 \cdot 1,5 \text{ H} \cdot 100 \cdot 10^{-6} \text{ F}$$

$$= 39,5 \cdot 10^4 \cdot 1,5 \cdot 10^{-4} = 59,25$$

$$s = \frac{U_{w1}}{U_{w2}} \rightarrow U_{w2} = \frac{U_{w1}}{s} = \frac{2,4 \text{ V}}{59,25} = 0,04 \text{ V}$$

- Trị đỉnh của điện áp gợn sóng $\hat{U} = U_w \cdot \sqrt{2}$

$$\hat{u}_{w1} = U_{w1} \cdot \sqrt{2} = 2,4 \text{ V} \cdot \sqrt{2} = 3,39 \text{ V}$$

$$\hat{u}_{w2} = U_{w2} \cdot \sqrt{2} = 0,04 \text{ V} \cdot \sqrt{2} = 0,057 \text{ V}$$

- Với mạch chỉnh lưu $\frac{1}{2}$ chu kỳ $f_g = 50\text{Hz}$

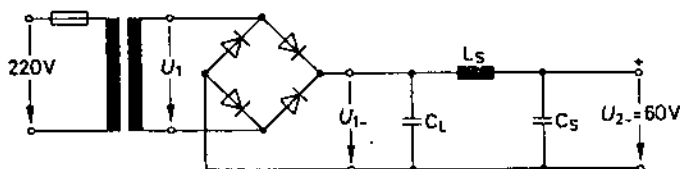
$$s = \omega_g^2 \cdot L_s \cdot C_s = \left(6,28 \cdot 100 \cdot \frac{1}{s} \right)^2 \cdot 1,5 \text{ H} \cdot 100 \cdot 10^{-6} \text{ F} = 14,8$$

Hệ số lọc tại $f_g = 50\text{Hz}$ chỉ bằng 1/4 so với giá trị của nó ở tần số 100Hz.

2.4. VÍ DỤ TÍNH MẠCH CHỈNH LƯU ĐIỆN LƯỚI 1 PHA

Việc thiết kế, tính toán mạch chỉnh lưu xuất phát từ các yêu cầu:

- Mức giá trị điện áp một chiều cần có ở mạch tải
- Mức giá trị điện áp gợn sóng cho phép trên tải
- Cường độ (độ lớn) dòng điện mạch chỉnh lưu cần đáp ứng cho tải.
- Lưới điện xoay chiều là loại nào (mức điện lưới sẵn có).



Hình 2.19. Mạch chỉnh lưu cầu có tụ và mắt LC lọc

Giả thiết mạng điện xoay chiều là 220V (trị hiệu dụng)/50Hz, lối ra cân điện áp +60V với dòng điện tối đa 2A, điện áp gợn sóng 30mV.

Các bước tính toán thực hiện như sau:

• Chọn dạng mạch chỉnh lưu cầu như hình 2.19 với mắt lọc $L_s C_s$, chọn tụ lọc C_L để đảm bảo độ gợn sóng thấp. Khi chưa có tụ C_L , độ gợn sóng của mạch chỉnh lưu cầu là $W = \frac{U_w}{U_-} = 0,483$. Khi có tụ lọc C_L , hệ số gợn sóng

$W \approx 0,1$. Điện áp một chiều trên tụ lọc C_L cao hơn điện áp ra từ 10 đến 20% do dự phòng điện áp rơi trên cuộn chặn L_s . Từ hình 2.19, có:

$$U_{1-} = U_- = 60V + 20\% \cdot 60V = 72V$$

$$W = \frac{U_w}{U_-} = 0,1$$

$$U_w = 0,1 \cdot U_- = 0,1 \cdot 72V = 7,2V$$

• Tính giá trị C_L :

$$U_w = \frac{1,2 \cdot I_-}{\omega_s \cdot C_L}$$

$$C_L = \frac{1,2 \cdot I_-}{\omega_s \cdot U_w} = \frac{1,2 \cdot 2A}{6,28 \cdot 100 \cdot \left(\frac{1}{s}\right) \cdot 7,2V} = \frac{2,4}{628 \cdot 7,2} F = 531 \mu F$$

Chọn $C_L = 500 \mu F$.

• Điện áp gợn sóng trên tụ lọc C_L :

$$U_{w1} = \frac{1,2 \cdot I_-}{\omega_s \cdot C_L} = \frac{1,2 \cdot 2A}{6,28 \cdot \left(\frac{1}{s}\right) \cdot 500 \cdot 10^{-6}(F)} = 7,64V$$

• Do điện áp gợn sóng cao nhất tại lối ra là 30mV, hệ số lọc của mắt $L_s C_s$:

$$s = \frac{U_{w1}}{U_{w2}} = \frac{7,64V}{30mV} = 255$$

Chọn tụ lọc C_S cùng giá trị C_L

$$C_S = C_L = 500 \mu\text{F}$$

Từ hệ thức: $s = \omega_g^2 \cdot L_S C_S$

$$L_S = \frac{s}{\omega_g^2 \cdot C_S} = \frac{255}{6,28 \cdot 100 \cdot \left(\frac{1}{s}\right) \cdot 500 \cdot 10^{-6} \text{F}}$$

$$L_S = \frac{255}{39,5 \cdot 10^4 \cdot \frac{1}{s^2} \cdot 500 \cdot 10^{-6} \text{A} \cdot \text{V}} = \frac{255}{39,5 \cdot 5} \text{H}$$

$$L_S = 1,29 \text{H}$$

$$\text{Chọn } L_S = 1,5 \text{H.}$$

• Nếu điện trở một chiều của L_S là 6Ω thì với dòng 2A, điện áp rơi trên L_S là 12V (= 20% . 60V). Khi giá trị điện trở này khác đi cần chọn lại U_{1-} tương ứng với mức sụt áp trên L_S cho phù hợp. Việc chọn L_S có trị số 1,5H > 1,29H theo tính toán để dự phòng và bù với việc chọn $C_S = 500\mu\text{F} = C_L < 531 \mu\text{F}$ theo tính toán. Nếu chọn $L_S = 3\text{H}$ với điện trở của nó < 6Ω thì có thể chọn C_S nhỏ hơn (ví dụ 470 μF).

• Điện áp trên thứ cấp của biến áp nguồn với mạch chỉnh lưu cầu, theo mục 2.2.3 có:

$$U_1 \approx 0,85. U_{1-} \approx 0,85. 72\text{V} = 61,2\text{V}$$

Chú ý tới tổn hao trên các vòng dây của biến áp, cần chọn U_1 thực tế cao hơn 15% trị tính toán ($\approx 71\text{V}$) ngoài ra do khi có dòng, có điện áp rơi trên các diot nắn dòng của mạch cầu và trên điện trở R_V , giả thiết điện trở R_V (hình 2.20) chọn là $2,2\Omega$ và của mỗi diot là $0,15\Omega$, điện áp này có giá trị khoảng 5V. Vậy chọn $U_1 \approx 76\text{V}$. Công suất của biến áp:

$$P_- = K. P_+$$

P_+ : Công suất danh định của biến áp.

P_- : Công suất một chiều cần cấp cho mạch chỉnh lưu.

K: Hệ số hiệu chỉnh do chế độ dòng lớn, do tổn hao trên diot và mạch lọc quyết định.

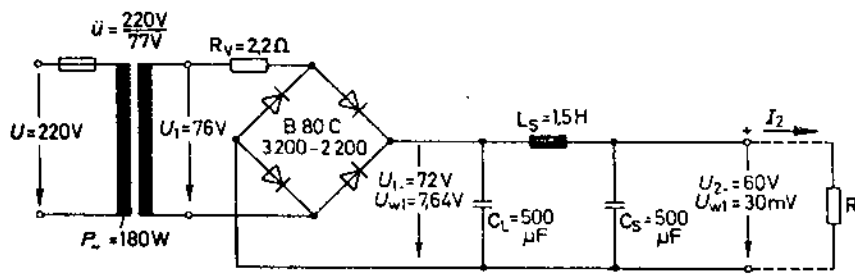
$$\text{Với mạch chỉnh lưu } \frac{1}{2} \text{ chu kỳ} \quad K \approx 3,2$$

$$\text{Với mạch chỉnh lưu cầu} \quad K = 1,5$$

$$\text{Với mạch chỉnh lưu } 2\frac{1}{2} \text{ chu kỳ} \quad K = 1,8$$

$$P_- = K. P_+ = 1,5. U_{2-}. I_2 = 1,5. 60\text{V}. 2\text{A} = 180\text{W}$$

Với các dữ liệu đã tính toán, mạch thiết kế có dạng cho trên hình 2.20.



Hình 2.20. Mạch chỉnh lưu cầu với các linh kiện đã tính toán cho ví dụ.

• Vấn đề còn lại là chọn cầu diot nắn điện, yêu cầu quan trọng là điện áp ngược phải lớn hơn $\sqrt{2} U_1$. Từ tài liệu tra cứu linh kiện, chọn cầu diot B80C3200 – 2200 với các thông số:

B: Bộ nắn cầu

80: Trị hiệu dụng của điện áp xoay chiều tác động lên cầu.

C: Thích hợp cho tải điện dung

3200: Dòng cung cấp (mA) ở chế độ vỏ kim loại gắn với tỏa nhiệt.

2200: Dòng cung cấp (mA) khi không tỏa nhiệt.

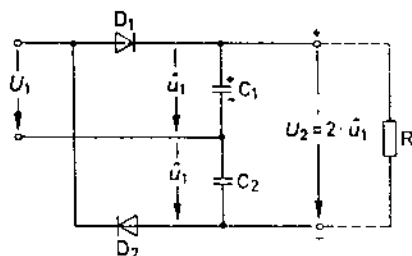
Tham số giới hạn của bộ nắn: điện áp ngược cho phép (giá trị đỉnh) 160V dòng đỉnh 15A (tụ lọc C_L có thể chọn tới giá trị $2500\mu F$. điện trở bảo vệ R_V tối thiểu chọn 1Ω).

2.5. CÁC MẠCH CHỈNH LƯU CÓ NHÂN ĐÔI ĐIỆN ÁP

2.5.1. Mạch chỉnh lưu nhân đôi loại hai nhịp (Mạch Delon – D_2)

Mạch D_2 (hình 2.21) thực tế là hai mạch chỉnh lưu $\frac{1}{2}$ chu kỳ mỗi mạch có tải tương ứng là 1 tụ điện. Một mạch chỉnh lưu ở bán kỳ dương, một mạch chỉnh lưu ở bán kỳ âm của tín hiệu vào xoay chiều.

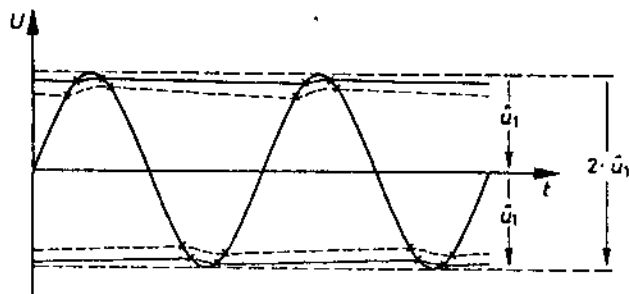
Các tụ điện tải được nạp tới sát giá trị đỉnh của U_1 khi diot dẫn điện. Do cách nối nối tiếp các tụ tải C_1 và C_2 , điện áp ra là tổng các điện áp trên hai tụ sau 2 nhịp làm việc:



Hình 2.21. Mạch Delon (D_2).

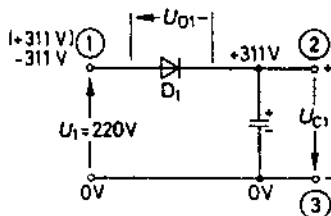
$$U_2 \approx 2 \hat{u}_1$$

Khi mắc tải, U_2 giảm như thể hiện trên đồ thị hình 2.22. Các diot cần chọn có điện áp ngược lớn hơn $2 \cdot \hat{u}_2$

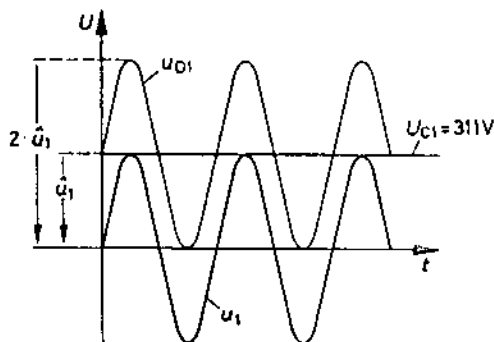


Hình 2.22. Đồ thị điện áp ở mạch Delon.

2.5.2. Mạch chỉnh lưu nhân đôi điện áp loại một nhịp (mạch Villard – D_1)



Hình 2.23. Mạch D_1 (Villard)



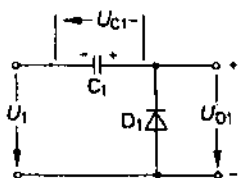
$$U_{D1} = u_1 + u_{C1}$$

Hình 2.24. Đồ thị điện áp cho mạch hình 2.23.

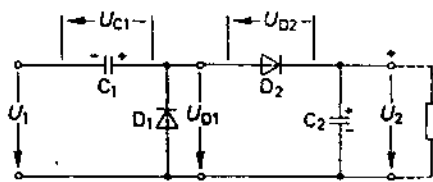
Tụ C_1 trên hình 2.23 (mô tả mạch D_1) được nạp tới trị đỉnh của U_1 , nếu U_1 là điện áp lưới 220V thì giá trị đỉnh là 311V. Điện thế giữa 2 điểm ② và ③ trong mạch là 311V. Do cách nối mạch, điện áp vào xoay chiều thay đổi giữa +311V và -311V, tức là điện thế ở điểm ① tính từ +311V đến -311V. Khi điểm ① có điện thế -311V thì điện thế trên diot là 622V. Giảm đồ điện áp U_1 , U_{C1} và U_{D1} được cho trên hình 2.24.

Ta có: $U_{D1} = U_1 + U_{C1}$

Nếu coi điện áp U_{D1} là một nguồn mới có thể biến đổi mạch hình 2.23 về dạng mạch hình 2.25.

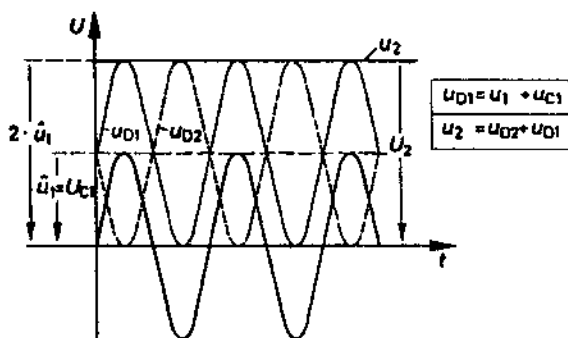


Hình 2.25.



Hình 2.26. Mạch D_1 (Villard) đầy đủ.

Trên hình 2.25, điện áp U_{D1} được tụ C_1 nạp lại, giá trị điện áp trên C_1 sẽ có biên độ gấp đôi \hat{u}_1 khi không cho C_1 phóng điện, nhiệm vụ chặn không cho C_1 phóng thực hiện nhờ diot D_2 trong mạch hình 2.26.



Hình 2.27. Đồ thị điện áp của mạch hình 2.26.

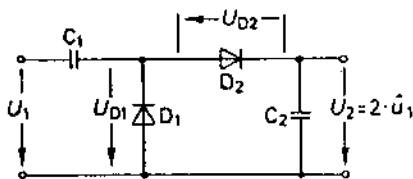
Giản đồ điện áp của mạch hình 2.26 được cho trên hình 2.27. Điện áp ra U_2 nhận được trên tải là điện áp một chiều có giá trị gần gấp đôi trị biên độ của điện áp vào xoay chiều U_1 .

$$U_2 \approx 2 \cdot \hat{u}_1$$

2.6. CÁC MẠCH CHỈNH LƯU BỘI ÁP

Khi kết hợp nhiều mạch Villard, điện áp ra tải được nhân lên nhiều lần. Về nguyên lý sẽ nhân lên n lần ($n = 2, 3, 4, \dots$) khi sử dụng cách kết hợp sau n nhịp làm việc của mạch.

Điện áp ra: $U_2 = 2 \cdot \hat{u}_1$ trên mạch hình 2.28 được tiếp tục sử dụng để cung cấp cho mạch Villard thứ hai để nhân đôi kết quả này (hình 2.29) (trên hình 2.29 phần $C_1 D_1 C_2 D_2$ là mạch Villard thứ nhất,



Hình 2.28. Mạch Villard nhân đôi điện áp.

phần $C_1'D_1'C_2'D_2'$ là mạch Villard thứ 2). Tụ C_1' được nạp tới điện áp $\hat{u}_{D_2} = 2 \cdot \hat{u}_2$ sau 2 nhịp làm việc của mạch Villard thứ nhất (sau 2 nửa chu kỳ của điện áp xoay chiều lối vào U_1). Điện áp ra được lấy trên tụ C_2 và C_2' so với điểm 0V có giá trị:

$$U_{C_2} + U_{C_2'} = 2U_2 = 4 \cdot \hat{u}_1$$

Với U_1 là điện áp 220V thì $U_2 = 622V$ và điện thế một chiều tại điểm A so với điểm 0V là $4 \cdot 311V = 1244V$. Mạch hình 2.30 cho kết hợp 3 mạch Villard liên tiếp với mức điện áp ra nhận được $U_2 = 6 \cdot \hat{u}_1$ (mạch Villard bội 6 điện áp). Chú ý trong mạch hình 2.29 có thể nhận được mức điện áp $3 \cdot \hat{u}_1$ sau 3 nhịp làm việc nếu điện áp ra lấy trên C_1 và C_1' .

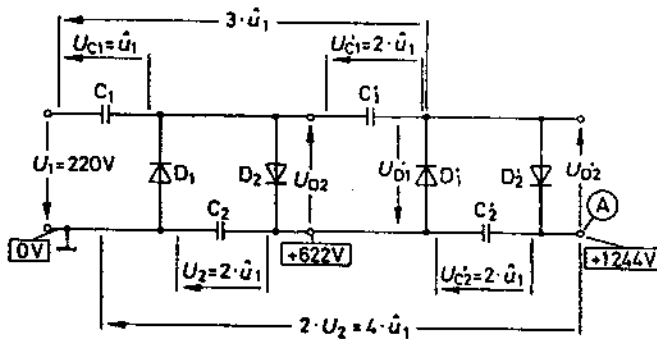
$$U_{C_1} + U_{C_1'} = \hat{u}_1 + 2\hat{u}_1 = 3\hat{u}_1$$

Với cách ghép liên tiếp nhiều mạch Villard, điện áp một chiều tại lối ra là:

$$U_2 \approx n \cdot 2 \cdot \hat{u}_1$$

- Với
- U_2 : Điện áp ra một chiều
 - \hat{u}_1 : Trị biên độ điện áp vào xoay chiều
 - n : Số lượng tầng Villard sử dụng.

Do ảnh hưởng nội trở (tương đối lớn) của mạch chỉnh lưu bội áp, khi có tải, điện áp ra giảm mạnh theo dòng tải. Vì lí do này, các mạch nguồn chỉnh lưu bội áp chỉ phù hợp với các tải yêu cầu dòng tiêu thụ nhỏ. Nội trở của nguồn sẽ tăng theo số tầng sử dụng. Với mạch nhân 4, các tụ điện cần chọn để nạp được điện áp $2\hat{u}_1$ và điện áp ngược của các diot phải lớn hơn $2\hat{u}_1$.



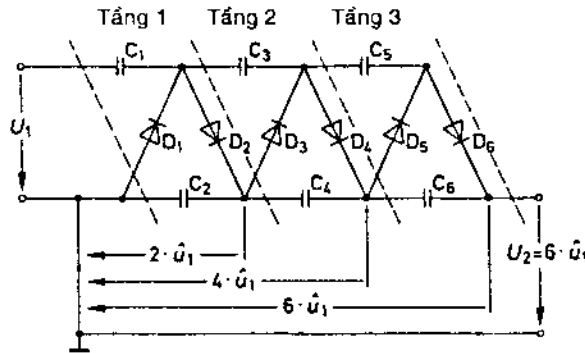
Hình 2.29. Mạch nhân 4 điện áp (mạch 1 nhịp 4 lần V_1).

Dòng điện qua diot chỉnh lưu tăng khi số tầng chỉnh lưu bội áp tăng. Ví dụ với 2 tầng Villard liên tiếp, dòng ra tầng thứ 2 là I_{2-} dòng vào tầng 1 là I_{1-} thì $I_{1-} = 2 I_{2-}$

Khi dùng n tầng ta có: $I_{1-} = n \cdot I_{2-}$

Ở đây: I_{2-} là dòng ra tải sau tầng thứ n.

I_{1-} là dòng vào cho tầng thứ nhất.



Hình 2.30. Mạch chỉnh lưu nhân 6 điện áp.

2.7. ĐỔI ĐIỆN

2.7.1. Nguyên lý đổi điện

Thông thường mạng điện lưới có tần số là 50Hz sử dụng cho việc cấp nguồn một chiều. Từ đó mọi giá trị điện áp 1 chiều cần có với các yêu cầu chất lượng khác nhau được tạo ra. Khi công suất ra đòi hỏi lớn hay trung bình, với độ gợn sóng nhỏ, các thiết bị nguồn loại này trở nên cồng kềnh và có trọng lượng lớn. Nếu chuyển tần số của mạng xoay chiều lên cao (ví dụ 500Hz trên các máy bay) việc tính toán cho thấy để đạt được một công suất một chiều giống nhau với các chỉ tiêu về độ gợn sóng như nhau, các thiết bị chỉnh lưu (biến áp, mắt lọc,...) có trọng lượng và kích thước giảm đáng kể. Các nguồn xoay chiều tần số cao hơn 50Hz phải được tự tạo ra từ nguồn 50Hz sẵn có nhờ quá trình biến đổi tần số từ 50Hz về 0Hz (một chiều) sau đó băm điện áp một chiều với nhịp ví dụ 100kHz nhờ chuyển mạch điện tử, kết quả là nhận được một nguồn xoay chiều mới với tần số 100kHz, từ đây thực hiện các công việc còn lại của một mạch chỉnh lưu và lọc (với nguồn xoay chiều mới).

Đổi điện dùng chuyển mạch là tạo ra mạng điện mới có tần số làm việc cao hơn.

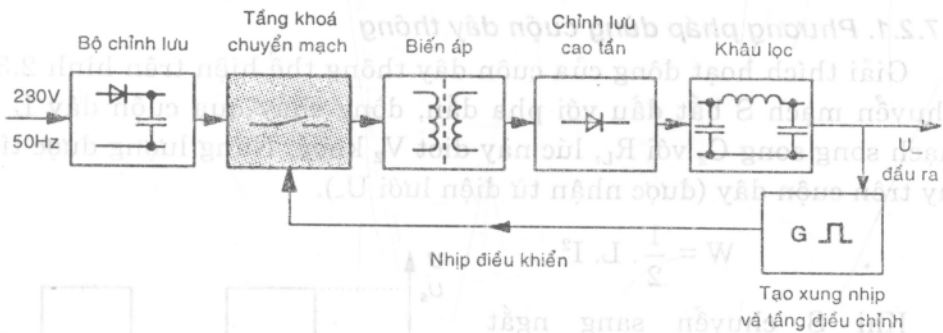
Trên nguyên lý, khi tần số làm việc càng được nâng cao thì các thiết bị nguồn càng nhỏ gọn và có chất lượng càng cao. Điều này gặp hạn chế về công suất và tần số hoạt động của các transito chuyển mạch. Phần tử công suất thực hiện thường là các transito MOS-FET công suất hay các thiristo (SCR)

Hiện nay, tần số làm việc của các bộ đổi điện thường từ 20kHz đến 2MHz, thường gặp nhất trong dải 100kHz đến 500kHz.

Do khi làm việc ở tần số cao, bức xạ điện từ xảy ra gây nhiều ảnh hưởng trực tiếp tới các thiết bị liên quan nên vấn đề quan trọng là cần bọc kim các mạch đổi điện và lọc bỏ sóng cao tần không cho quay ngược lại thiết bị khác. Hình 2.31 đưa ra sự so sánh các mạng điện sử dụng tần số: 50Hz, 100kHz và 1MHz để minh hoạ tính ưu việt của phương pháp này khi cho cùng giá trị công suất ra là 100W và hệ số gọn sóng là 0,5%.

Công suất ra 100W độ gọn sóng dư (còn lại trên tải do không lọc được hết) 0,5%	Mạng 50Hz	Mạng 100kHz	Mạng 1MHz
Trọng lượng thiết bị	5kg	1,5kg	0,5kg
Kích thước thiết bị (dm ³)	6dm ³	1,2dm ³	0,8dm ³
Hiệu suất năng lượng	50%	70%	90%

Hình 2.31. Bảng so sánh (gần đúng).



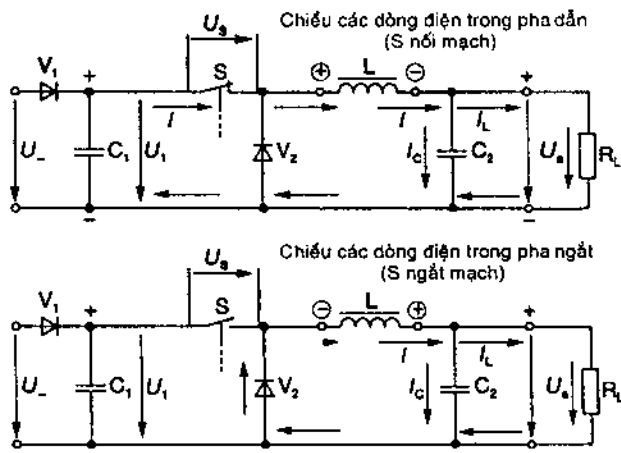
Hình 2.32. Sơ đồ khối bộ đảo điện sơ cấp.

Theo mạch nguyên lý hình 2.32, điện áp một chiều, sau bộ nắn từ lưới vào điện áp 50Hz, được các phần tử transito công suất hay thiristo băm ra tại sơ cấp của một biến áp tần số cao (phù hợp với nhịp băm của chuyển mạch). Phương pháp này gọi là chuyển mạch kiểu sơ cấp phù hợp khi cần nhiều mức điện áp ra khác nhau. Hiệu suất sẽ cao hơn nếu đặt chuyển mạch ở mạch thứ cấp (gọi là phương pháp chuyển mạch thứ cấp). Ổn định điện áp một chiều sau bộ chỉnh lưu cao tần và lọc tại lưới ra được thực hiện theo nguyên lý ổn áp xung (được trình bày trong phần 4.4.4).

2.7.2. Đảo điện theo phương pháp chuyển mạch sơ cấp

Ở phương pháp chuyển mạch sơ cấp, tầng chuyển mạch nằm tại mạch sơ cấp của biến áp hay trước cuộn dây.

Về nguyên lý phân biệt hai phương pháp chuyển mạch: Nguyên lý dùng cuộn thông và nguyên lý dùng cuộn chặn.



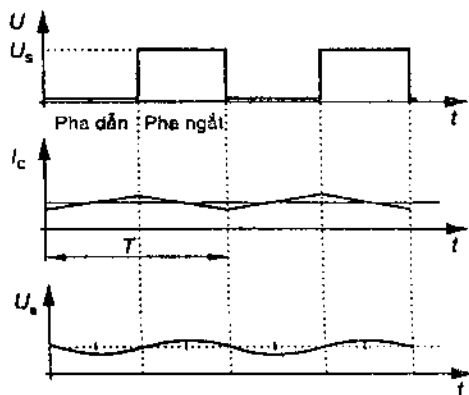
Hình 2.33. Nguyên lý chuyển mạch với cuộn dây thông.

2.7.2.1. Phương pháp dùng cuộn dây thông

Giải thích hoạt động của cuộn dây thông thể hiện trên hình 2.33. Chuyển mạch S bắt đầu với pha dẫn, dòng chảy qua cuộn dây L và mạch song song C_2 với R_L , lúc này diot V_2 khoá. Năng lượng được tích lũy trên cuộn dây (được nhận từ điện lưới U).

$$W = \frac{1}{2} \cdot L \cdot I^2$$

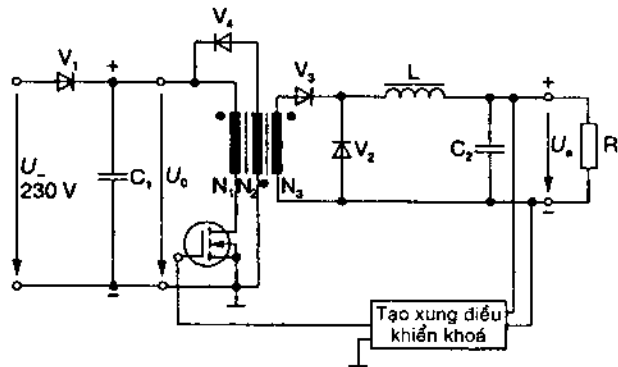
Khi S chuyển sang ngắt mạch, cuộn L như một nguồn năng lượng đã dự trữ tiếp tục cung cấp dòng cho mạch (hình 2.33). Tuy nhiên do hiện tượng tự cảm, cực tính của nguồn ngược lại, diot V_2 dẫn điện khép mạch cấp dòng cho R_L và C_2 , lúc này nguồn U không cấp năng lượng cho mạch, pha làm việc này tương ứng gọi là pha chặn (hay ngắt).



Hình 2.34. Đồ thị điện áp và dòng điện với cuộn thông.

Đồ thị biểu diễn dòng điện và điện áp trên mạch tại hai pha cho trên hình 2.34.

Thực tế S là transito công suất làm nhiệm vụ chuyển mạch (loại BJT hay loại FET) hoặc SCR. Ưu điểm của MOS-FET công suất dùng làm chuyển mạch là công suất điều khiển yêu cầu nhỏ, chuyển mạch tin cậy, thời gian chuyển mạch nhanh với điện trở thông nhỏ (xem phần 5.5.2).



Hình 2.35. Mạch nguyên lý bộ đảo điện với cuộn thông (chế độ 1 nhíp).

Mạch hình 2.33 chưa có cách ly một chiều với điện lưới và cần bảo vệ nhờ cầu chì. Việc dùng biến áp làm cuộn thông được thể hiện trên hình 2.35. Dòng điện chảy ở pha thông tích lũy năng lượng từ trường cho cuộn dây của biến áp. Khi transito chuyển mạch ở pha ngắt, xuất hiện một điện áp tự cảm lớn gây nguy hiểm. Nhờ cuộn dây phụ N_2 (quán ngược chiều với N_1 và N_3) sức điện động tự cảm làm thông V_1 và giúp bảo vệ transito chuyển mạch tránh được điện áp nguy hiểm này (xem thêm ở phần 4.4.4). Tín hiệu điều khiển transito được lấy từ một khối tạo xung vuông điều khiển (ví dụ xung điều khiển có độ lấp đầy xung tỷ lệ với sự biến thiên không mong muốn của U_{ra} (ΔU_{ra} trên R_L)) nhằm mục đích ổn định điện áp ra và bảo vệ mạch ra trong các trường hợp $R_L = 0$ hay $R_L \rightarrow \infty$.

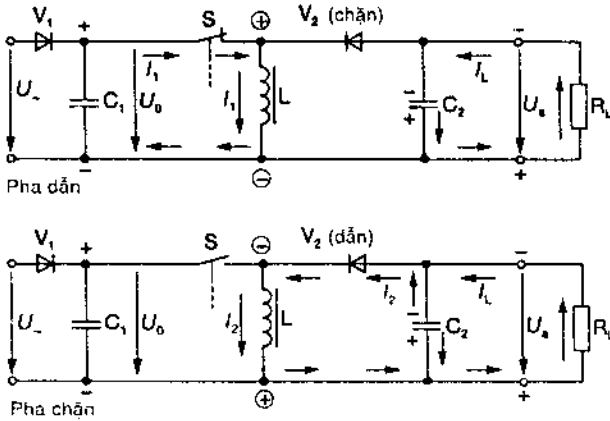
2.7.2.2. Phương pháp dùng cuộn chặn (cuộn dây chặn)

Nguyên lý dùng cuộn chặn cho trên hình 2.36.

Ở pha nối mạch của chuyển mạch S, dòng chảy qua cuộn L và năng lượng từ trường được cuộn dây tích lũy, diot V_2 khoá. Tải R_L nhận được dòng I_L nhờ tụ C_2 cung cấp. Thời gian này tương ứng gọi là pha dẫn.

Trong thời gian của pha dẫn, cuộn chặn nhận năng lượng của điện lưới xoay chiều.

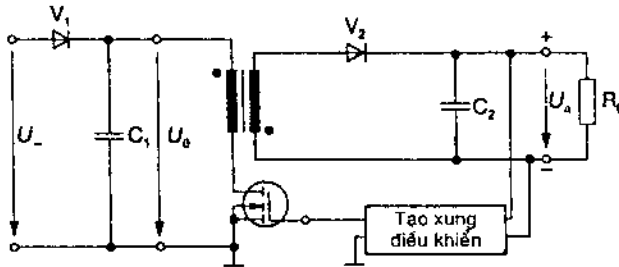
Khi S ngắt mạch, mạch chuyển sang chế độ pha chẵn, cuộn L có vai trò như một nguồn năng lượng cung cấp dòng cho mạch với cực tính của sức điện động tự cảm là ngược lại (hình 2.36) diot V_2 dẫn điện. Dòng điện do cuộn L cung cấp qua C_2 (nạp cho C_2) và qua R_L cấp cho tải.



Hình 2.36. Mạch nguyên lý bộ đảo điện dùng cuộn chẵn ở hai pha làm việc.

Khi ở pha chẵn, năng lượng từ cuộn chẵn cung cấp cho tải, mạch vào cung cấp gián đoạn (chỉ xảy ra ở pha dẫn).

Không xảy ra quá tải ở mạch ra vì khi đó chỉ giải phóng năng lượng từ cuộn L. Phương pháp dùng cuộn chẵn phù hợp khi yêu cầu mức điện áp ra thấp và công suất ra nhỏ (dưới 100W) (hình 2.37).

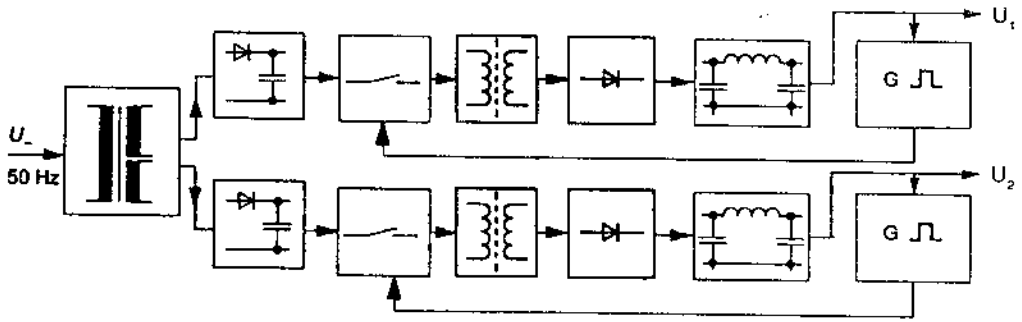


Hình 2.37. Mạch điện một bộ đảo điện dùng cuộn chẵn (biến áp chẵn)

2.7.3. Đảo điện kiểu thứ cấp

Khi tăng chuyển mạch nằm ở thứ cấp biến áp, ta có bộ đảo điện kiểu thứ cấp.

Ở hình (2.38), biến áp được dùng ở khối tầng đầu tiên, nhờ đó các mức điện áp khác nhau được tạo ra ở mạch thứ cấp, từ đó nhiều kênh đảo điện độc lập cho ra các mức U_1, U_2, \dots ở các lối ra khác nhau.



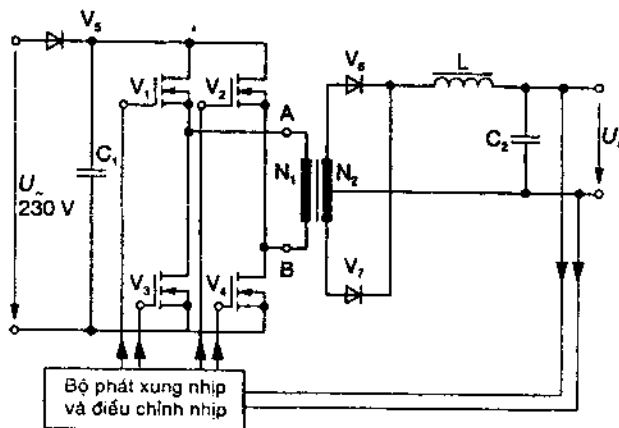
Hình 2.38. Cấu trúc khối phương pháp đảo điện thứ cấp.

Biến áp trong trường hợp này làm việc ở tần số 50Hz do đó không có ưu điểm về mặt trọng lượng và kết cấu như phương pháp sơ cấp.

2.7.4. Đảo điện kiểu đối xứng

Khi cần công suất ra rất lớn, mạch dùng chuyển mạch đơn không đáp ứng đủ yêu cầu, mạch kiểu đẩy kéo hình 2.39 được sử dụng có hiệu quả. Nhóm transito chuyển mạch (hai hoặc bốn transito) làm việc kiểu đẩy kéo được điều khiển bởi hai dãy xung điều khiển ngược pha nhau, chúng có tải chung là biến áp có 2 cuộn sơ cấp N_1 và thứ cấp N_2 .

Ở pha đầu V_1 và V_4 nối mạch (V_2 và V_3 ngắt), dòng qua cuộn sơ cấp N_1 từ A tới B (hình 2.39). Chuyển sang pha sau cặp V_2 và V_3 nối mạch (V_1 và V_4 ngắt) dòng trên N_1 chảy theo chiều ngược lại từ B tới A.



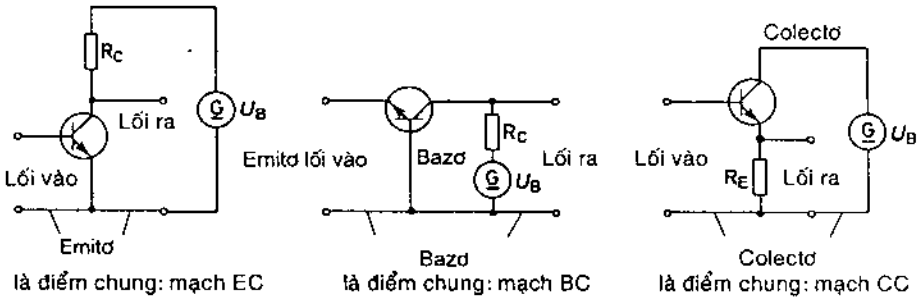
Hình 2.39. Mạch điện bộ đảo dùng cuộn đẩy kéo với 4 chuyển mạch (cấu chuyển mạch)

Chương 3

KHUẾCH ĐẠI

Chương 3 đề cập tới các mạch khuếch đại dùng transito và dùng vi điện tử tuyến tính là nhóm mạch quan trọng để gia công làm lớn tín hiệu.

3.1. CÁC PHƯƠNG PHÁP MẮC TRANSITO

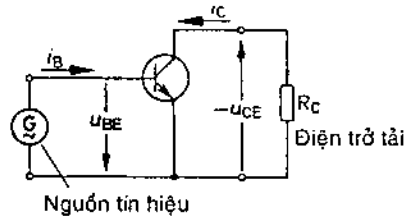


Hình 3.1. Các mạch cơ bản mắc transito.

Khi coi transito như một mạch 4 cực, theo cách chọn một trong 3 điện cực của nó là emitơ (E), bazơ (B), hay colectơ (C) làm điểm chung cho lối vào và lối ra, sẽ nhận được 3 kiểu mắc mạch khuếch đại tương ứng là kiểu mắc chung E (EC) kiểu mắc chung B (BC) hay kiểu mắc chung C (CC) (hình 3.1). Chú ý ở đây nguồn điện 1 chiều U_B chỉ thiết lập điểm làm việc 1 chiều (điểm làm việc tĩnh) cho transito. Ở chế độ có tín hiệu xoay chiều, do điện trở trong của U_B nhỏ, nó được coi là phần tử ngắn mạch. Cách biểu diễn theo hình 3.1 giúp việc phân tích mạch dùng transito dễ dàng hơn nhờ các kết quả lý thuyết của mạng 4 cực.

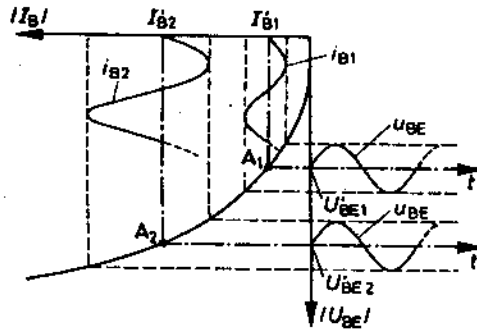
3.2. MẠCH TƯƠNG ĐƯƠNG THAY THẾ TRANSITO Ở CHẾ ĐỘ CÓ TÍN HIỆU NHỎ

Hình 3.2 thể hiện mạch khuếch đại dùng transito ở chế độ xoay chiều trong cách mắc EC và quá trình tác động của điện áp xoay chiều tới sự thay đổi điểm làm việc của transito thể hiện trên đặc tuyến vào $i_B = f(U_{BE})$ (hình 3.3).



Hình 3.2. Transito ở chế độ có tín hiệu xoay chiều.

3.2.1. Điện trở vi phân lối vào r_{BE} (thông số h_{11} của mạng 4 cực)



Hình 3.3. Biểu thị tín hiệu xoay chiều trên đặc tuyến vào của transito.

Khi có tác động của tín hiệu xoay chiều, dòng điện và điện áp vào trên transito sẽ biến thiên tương ứng thể hiện trên hình 3.3. Độ lớn dòng bazơ i_B phụ thuộc vào vị trí điểm làm việc (A_1 hay A_2). Điện trở vi phân lối vào được định nghĩa:

$$r_{BE} = \frac{\Delta U_{BE}}{\Delta I_B} = \frac{u_{BE}}{i_B} \text{ (khi } U_{CE} \text{ là hằng số)}$$

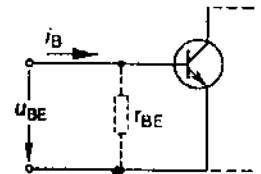
Điện trở r_{BE} phụ thuộc vào dòng bazơ I_B và nhiệt độ ở nhiệt độ phòng (20°C) có giá trị:

$$r_{BE} \approx \frac{30(mV)}{I_B(mA)} (\Omega)$$

Ví dụ với: $I_B = 10\mu\text{A}$

$$\text{ta có } r_{BE} = \frac{30 \cdot 10^{-3} V}{10 \cdot 10^{-6} A} = 3 \text{ k}\Omega$$

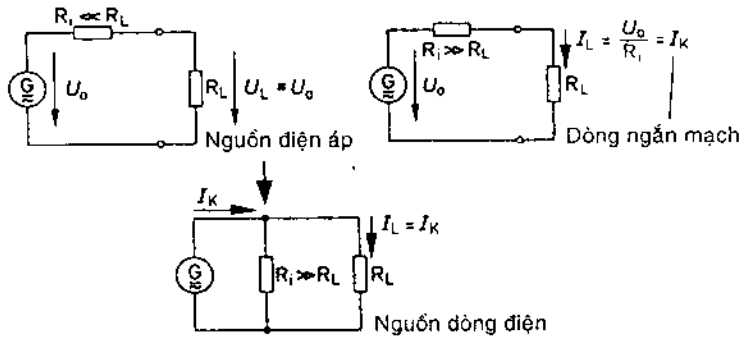
Từ đó, đoạn bazơ-emitơ ở chế độ có tín hiệu xoay chiều có thể thay thế bằng điện trở vào r_{BE} như thể hiện trên hình 3.4.



Hình 3.4. Mạch vào của transito.

3.2.2. Điện trở ra vi phân r_{CE} (thông số $\frac{1}{h_{22e}}$ của mạng 4 cực)

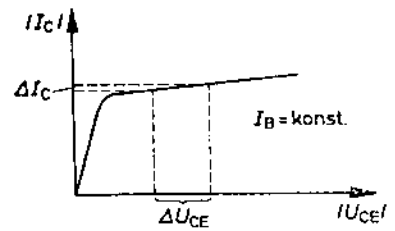
Tại lối ra, transito được coi là một nguồn tín hiệu (có nội trở là $R_{nguồn}$ (hay R_i)) tác động tới tải R_L . Nếu $R_{nguồn} \ll R_L$, transito thể hiện tính chất của một nguồn điện áp, còn khi $R_{nguồn} \gg R_L$, transito thể hiện tính chất của một nguồn dòng điện (hình 3.5). Như vậy nếu mắc vào lối ra của transito tải R_L có giá trị lớn, điện áp ΔU_{CE} nhận được trên tải lớn và ngược lại.



Hình 3.5. Mạch thay thế kiểu nguồn điện áp và kiểu nguồn dòng điện.

Trong khi đó dòng colectơ của transito sẽ gần như không phụ thuộc vào tải trong trường hợp là nguồn dòng (hình 3.6), điện trở ra trong trường hợp này rõ ràng là rất lớn và phụ thuộc vào điểm làm việc của transito. Điện trở ra vì phân khi đó được định nghĩa:

$$r_{CE} = \frac{\Delta U_{CE}}{\Delta I_C} \quad (I_B = \text{hằng số})$$

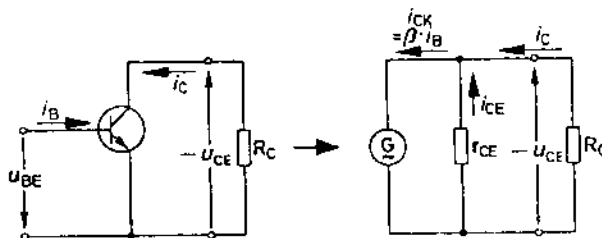


Hình 3.6. Đặc tuyến ra của transito: Sự thay đổi của dòng điện colectơ khi điện áp colectơ thay đổi.

Thực tế giá trị này với transito thông thường nằm trong khoảng $1M\Omega$ đến $10M\Omega$, khi đó đoạn colectơ-emitơ ở chế độ xoay chiều được thay thế bằng một nguồn dòng điện có nội trở r_{CE} , giá trị lớn nhất của nguồn dòng điện i_{CK} (dòng ngắn mạch) phụ thuộc vào dòng xoay chiều i_B lớn nhất và hệ số khuếch đại dòng β của transito:

$$i_{CK} = \beta i_B \quad (U_{CE} = \text{hằng})$$

Hình 3.7 mô tả transito như một nguồn dòng xoay chiều. Nguồn dòng lý tưởng i_{CK} gồm 2 thành phần: i_C qua tải R_C và i_{CE} qua điện trở trong r_{CE} , theo đó điện áp xoay chiều nhận được trên tải u_{CE} ngược pha 180° so với điện áp vào u_{BE} .



Hình 3.7. Transito như một nguồn dòng điện xoay chiều.

3.2.3. Hồi tiếp

Trên hình 3.2, nguồn tín hiệu tại đầu ra của transito có một phần nhỏ do đóng góp của thành phần điện áp giữa bazơ và emitơ, nghĩa là có sự ảnh hưởng của đầu ra ngược trở lại đầu vào, hiện tượng trên gọi là hồi tiếp. Thường lượng hồi tiếp phụ thuộc vào tần số của tín hiệu và gồm 2 thành phần: thuần trở và thuần kháng. Ví dụ giữa bazơ và colectơ của transito là 1 tiếp xúc PN bị khoá, do đó có 2 thành phần trở kháng: điện trở thuần của tiếp xúc khoá r_{CB} (độ lớn cỡ $M\Omega$ và ít ảnh hưởng) và điện kháng thuần là điện dung hàng rào C_{CB} (độ lớn cỡ $0,1pF$ đến $20pF$, phụ thuộc vào điện áp u_{CB} đặt giữa bazơ-colectơ). Tụ C_{CB} có vai trò quan trọng trong mạch hồi tiếp đặc biệt ở vùng tần số cao. Điện dung C_{CB} là điện dung lớp khoá của diot bazơ-colectơ và có giá trị giảm đi khi u_{CB} tăng.

3.2.4. Điện dung vào và điện dung ra

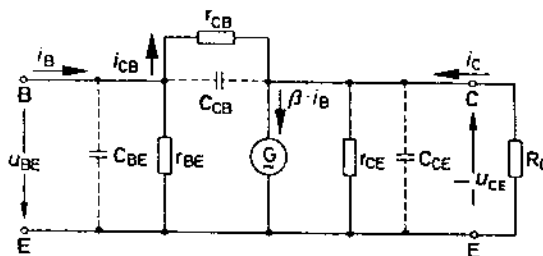
Bên cạnh điện dung hồi tiếp C_{CB} , ở vùng tần số cao cần chú ý tới điện dung mạch vào C_{BE} giữa bazơ và emitơ và điện dung ra C_{CE} . Chúng được nối song song tại cổng vào và cổng ra của transito với giá trị cỡ:

$$C_{BE} = 10pF \dots 100pF$$

$$C_{CE} = 1pF \dots 10pF$$

3.2.5. Sơ đồ thay thế Giacometto (mạch tương đương vật lý)

Hình 3.8 đưa ra mạch thay thế transito theo Giacometto.



Hình 3.8. Mạch tương đương thay thế transito theo Giacometto.

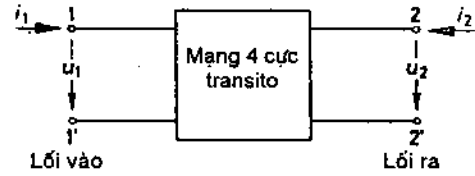
Từ mạch tương đương thay thế hình 3.8 có thể nghiên cứu chi tiết 3 mạch điện mắc transito.

3.2.6. Mạch tương đương theo tham số h

Có thể coi transito như 1 mạng 4 cực và dùng phương pháp mô hình

mạng 4 cực (dạng hộp đen) thay thế khi phân tích thông qua cách khảo sát các thông số của mạng 4 cực (hình 3.9).

Chú ý rằng một tham số của mạng 4 cực sẽ được xác định khi đo các tham số khác trong những điều kiện khác nhau và với mỗi giá trị một tham số đo người ta sẽ nhận được các kết quả khác nhau trong những điều kiện đo khác nhau.



Hình 3.9. Biểu diễn transito như một mạng 4 cực.

Biểu diễn theo tham số h.

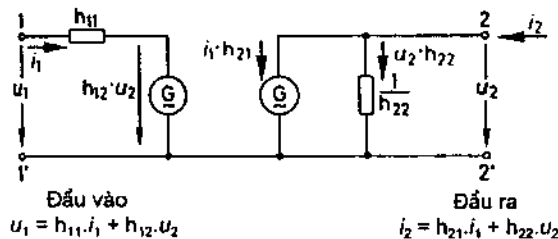
Khi đầu ra ngắn mạch ($u_2 = 0$) tác động dòng i_1 , đo áp u_1 ta nhận được điện trở vào của transito $\frac{u_1}{i_1} = h_{11}$.

Khi đầu vào hở mạch ($i_1 = 0$) đặt u_2 tại lối ra, đo được u_1 ở lối vào, ta có hệ số hồi tiếp điện áp $\frac{u_1}{u_2} = h_{12}$.

Khi đầu ra ngắn mạch ($u_2 = 0$) tác động dòng i_1 tại lối vào, đo i_2 tại lối ra ta nhận được hệ số khuếch đại dòng điện của transito $\frac{i_2}{i_1} = h_{21}$.

Khi đầu vào hở mạch ($i_1 = 0$) đặt u_2 tại lối ra, đo i_2 ta nhận được điện dẫn ra của transito $\frac{i_2}{u_2} = h_{22}$.

Tập hợp các tham số trên ta có thể biểu diễn transito bằng mạch tương đương thay thế theo tham số h trong hình 3.10 và theo đó với 3 cách mắc transito EC, BC và CC ta nhận được nhóm các tham số h tương ứng trong 3 kiểu mắc (hình 3.11).



Hình 3.10. Mạch thay thế theo tham số h.

Các tham số h mạng 4 cực theo các kiểu mắc transito:

Mạch EC

$$h_{11e} \quad h_{12e} \quad h_{21e} \quad h_{22e}$$

Mạch CC

$$h_{11k} \quad h_{12k} \quad h_{21k} \quad h_{22k}$$

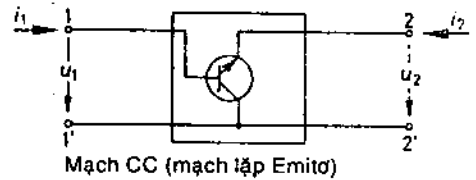
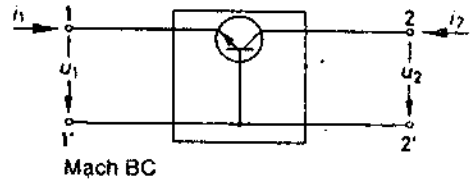
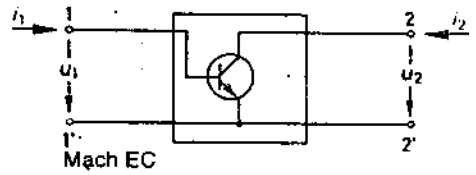
Mạch BC

$$h_{11b} \quad h_{12b} \quad h_{21b} \quad h_{22b}$$

So sánh các mạch hình 3.8 và 3.10, có thể rút ra:

$$r_{BE} = h_{11e}; r_{CE} = \frac{1}{h_{22e}}; \beta = h_{21e}$$

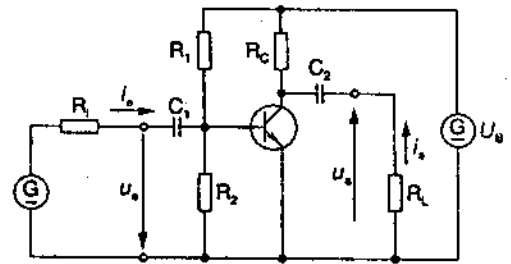
Đại lượng h_{12e} thể hiện ảnh hưởng của hồi tiếp qua C_{CB} và r_{CB} .



Hình 3.11. Các cách mắc transito mô hình mạng 4 cực.

3.3. MẠCH KHUẾCH ĐẠI MẮC CHUNG EMITƠ

Mạch EC có đặc điểm là cực E dùng chung cho đầu vào và đầu ra. Hình 3.12 thể hiện trường hợp điển hình của mạch EC với cặp điện trở chia áp R_1, R_2 để đặt điểm làm việc 1 chiều cho transito. Tín hiệu xoay chiều ghép qua C_1 đặt tới lối vào, tín hiệu ra sau khuếch đại



Hình 3.12. Mạch transito mắc EC.

ghép qua tụ C_2 tới tải R_L . Tùy thuộc việc chọn điểm làm việc, tính chất của tín hiệu sẽ khác nhau, sau đây sẽ khảo sát vấn đề này.

3.3.1. Xác định điểm làm việc 1 chiều

Việc chọn điểm làm việc 1 chiều xuất phát từ:

1. Mạch khuếch đại đang xét sẽ làm việc với tín hiệu xoay chiều có biên độ nhỏ hay có biên độ lớn?

- Khi tín hiệu vào có biên độ nhỏ, dòng I_C nhỏ và ít thay đổi theo áp U_{CE} mà chỉ thay đổi theo áp U_{BE} hay thể hiện là mạch khuếch đại điện áp.

– Khi tín hiệu vào có biên độ lớn, điểm làm việc được xác định theo biên độ, mạch thể hiện tính chất của 1 mạch khuếch đại công suất.

2. Tín hiệu sẽ được khuếch đại như thế nào?

* Điện áp 1 chiều: Điểm làm việc phải được duy trì ổn định khi các tham số 1 chiều của transito thay giáng, điện kháng của các tụ điện $X_C \rightarrow \infty$ (được coi là hở mạch) và của cuộn dây $X_L \rightarrow 0$ (được coi là ngắn mạch).

* Điện áp xoay chiều: Điểm làm việc được di chuyển dưới tác động của tín hiệu vào xoay chiều một cách đều đặn (tuân theo quy luật biến đổi của tác động) các thành phần điện kháng X_C, X_L có ảnh hưởng gì tới mạch khuếch đại.

3. Nhiệt độ làm việc của transito thay đổi như thế nào?

Mọi thông số của transito đều phụ thuộc vào nhiệt độ, nghĩa là điểm làm việc luôn chịu sự thay đổi theo nhiệt độ: điện áp U_{BE} giảm $2\%0V/^{\circ}K$

$$\frac{\Delta U_{BE}}{\Delta T} = -2mV/^{\circ}K$$

Hệ số khuếch đại dòng điện β tăng gấp đôi khi nhiệt độ tăng $100^{\circ}K$.

Dòng điện ngược của diot BC: I_{CBO} cỡ nA và tăng theo nhiệt độ (cỡ $65\%/10^{\circ}K$ đối với transito Silic, I_{CBO} có giá trị cỡ μA và tăng cỡ $100\%/9^{\circ}K$ với transito Ge).

3.3.1.1. Phân cực nhờ bộ chia áp (hình 3.13)

Phân cực nhờ bộ chia áp được thực hiện theo các bước sau:

(chú ý khi dùng transito loại pnp thì chiều dòng điện và điện áp sẽ ngược lại).

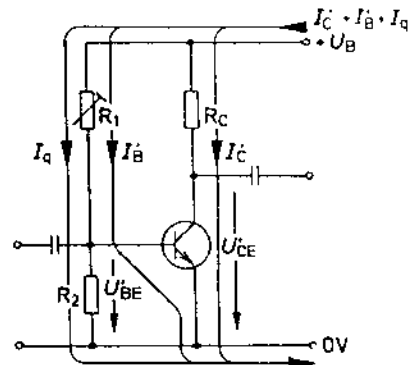
a) Chọn I_C và U_{CE} theo yêu cầu toạ độ điểm làm việc 1 chiều.

b) Tính giá trị điện trở R_C

$$R_C = \frac{U_B - U_{CE}}{I_C}$$

c) Xác định dòng điện bazơ I_B hoặc từ đặc tuyến ra có toạ độ điểm làm

việc 1 chiều hoặc từ hệ thức: $I_B = \frac{I_C}{\beta}$



Hình 3.13. Phân cực chọn điểm làm việc tĩnh nhờ bộ chia áp.

d) Xác định điện áp bazơ-emitơ U'_{BE} từ đặc tuyến vào của transito.

e) Tính điện trở R_2 , bộ chia R_1R_2 chọn tỷ lệ sao cho với R_2 được giá trị U'_{BE} đã có.

Dòng I_q chọn cỡ 3–10 lần I'_B : $I_q = (3 \dots 10) \cdot I'_B$

$$R_2 = \frac{U'_{BE}}{I_q}$$

f) Tính R_1 : $R_1 = \frac{U_B - U'_{BE}}{I_q + I'_B}$

g) Chú ý giá trị U'_{BE} đòi hỏi chính xác do chỉ cần sai lệch nhỏ sẽ làm thay đổi mạnh điểm làm việc, cần lựa chọn khả năng $R_1 R_2$ là các biến trở để đạt tới vị trí điểm làm việc mong muốn.

Nhược điểm của phương pháp dùng bộ chia áp là:

1. Điểm làm việc phải được xác lập chính xác, sẽ gặp khó khăn khi ghép nối liên tiếp các mạch khuếch đại.

2. Điện áp U_{BE} thay đổi theo nhiệt độ do đó điểm làm việc bị trôi (mất ổn định) do nhiệt độ thay đổi.

3. Bộ chia R_1R_2 làm giảm điện trở vào của mạch khuếch đại.

3.3.1.2. Phân cực nhờ dòng điện cực bazơ

Hình 3.14 nhận được từ hình 3.13 khi cho $R_2 \rightarrow \infty$ và $I_q = 0$; khi đó điểm làm việc được xác định qua R_1 và dòng I'_B .

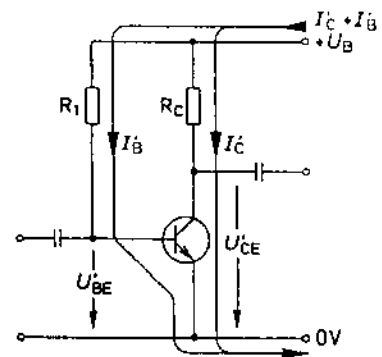
Các bước thực hiện như sau:

a) Chọn I'_C, U'_{CE} theo yêu cầu, tính R_C (như phần 3.3.1.1).

b) Tính dòng bazơ I'_B : $I'_B = \frac{I'_C}{\beta}$ hay từ đặc tuyến ra của transito.

c) Xác định điện áp bazơ-emitơ U'_{BE} trên đặc tính vào của transito từ giá trị I'_B đã có.

d) Tính R_1 : $R_1 = \frac{U_B - U'_{BE}}{I'_B}$



Hình 3.14. Phân cực nhờ điện trở mạch bazơ.

Với transito Germanium, $U_{BE} \approx 0,3V$, với transito Silizium $U_{BE} \approx 0,6V$ khi chọn $U_B > 6V \gg U_{BE}$ có thể tính R_1 theo hệ thức gần đúng.

$$R_1 \approx \frac{U_B}{I_B}$$

* Ưu điểm của cách phân cực dùng dòng bazơ:

1. Nếu biết hệ số khuếch đại dòng β , việc xác định điểm làm việc tương đối chính xác.

2. Dòng phân cực I_B không phụ thuộc vào transito mà do U_B (chọn lớn) và chọn R_1 quyết định

$$I_B \approx \frac{U_B}{R_1}$$

Ảnh hưởng của nhiệt độ tới điểm làm việc thông qua U_{BE} giảm đi đáng kể.

* Nhược điểm:

1. Với hệ số β lớn cần chọn R_1 có thể thay đổi để xác định chính xác điểm làm việc.

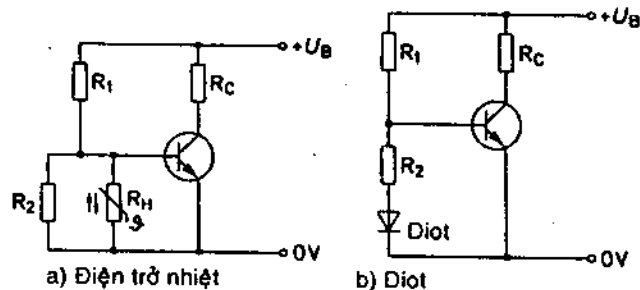
2. Nhiệt độ tác động trực tiếp làm thay đổi β (làm tăng) và từ đó làm thay đổi (tăng) $I_C = \beta \cdot I_B$.

3.3.2. Ổn định điểm làm việc

Do bản chất của vật liệu bán dẫn điện, khi nhiệt độ tăng, dòng điện collectơ tăng theo làm thay đổi vị trí điểm làm việc. Nếu trong trường hợp này điện áp bazơ-emitơ U_{BE} được điều khiển giảm đi khi nhiệt độ tăng, ta sẽ hạn chế được sự mất ổn định nhiệt đã nêu trên. Tuy nhiên việc này gặp khó khăn khi cần có sự điều chỉnh chính xác điện áp này. Có hai cách thực hiện ổn định nhiệt là bù nhiệt và hồi tiếp.

3.3.2.1. Ổn định nhờ bù nhiệt

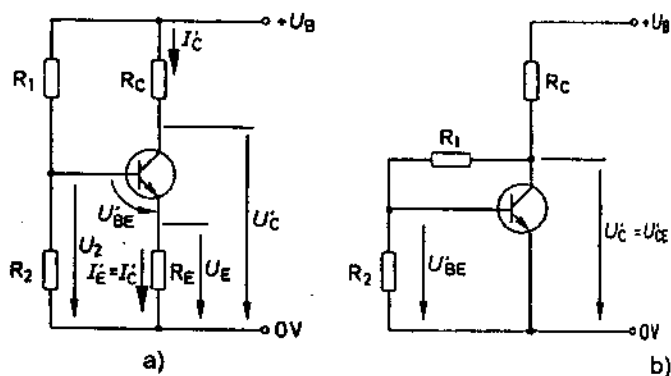
Trên hình 3.15a, nhiệt điện trở có hệ số nhiệt âm (NTC: giá trị điện trở của nó giảm khi nhiệt độ tăng). Trên hình 3.15b, một diot được dùng để bù nhiệt vì tính chất nhiệt của diot tương tự như phần bazơ-emitơ của transito. Điện trở R_2 trong mạch nối tiếp với diot để hạn chế ảnh hưởng của diot làm giảm điện trở vào của mạch. Khi sử dụng mạch bù cần lưu ý nhiệt độ của phần tử bù phải đồng nhất với nhiệt độ của transito.



Hình 3.15. Bù nhiệt để ổn định điểm làm việc
 a) Dùng nhiệt điện trở; b) Dùng diot bán dẫn.

3.3.2.2. Ổn định nhờ hồi tiếp

Ổn định nhờ các mạch hồi tiếp là một phương pháp đơn giản và có hiệu quả cao trong kỹ thuật mạch. Hình 3.16 đưa ra 2 dạng điển hình: hình 3.16a dùng mạch hồi tiếp dòng điện một chiều và hình 3.16b dùng mạch hồi tiếp điện áp 1 chiều. Ở hình 3.16a, điện trở R_E tạo hồi tiếp âm dòng điện 1 chiều qua đó làm giảm U_{BE} khi nhiệt độ tăng và nhờ vậy kìm hãm được sự gia tăng dòng colectơ theo nhiệt độ. Ở đây quá trình hồi tiếp được điều khiển bởi dòng điện $I_C \approx I_E$ nên được gọi là hồi tiếp kiểu dòng điện. Ở hình 3.16b; điện áp 1 chiều trên colectơ được qua bộ chia (điện trở R_1 và R_2) đưa về điều chỉnh điện áp U_{BE} sao cho khi nhiệt độ tăng, $U_{CE} = U_C$ giảm và do đó phần U_{BE} giảm, quá trình này được thực hiện theo dạng hồi tiếp âm điện áp 1 chiều.



Hình 3.16. Ổn định điểm làm việc nhờ hồi tiếp

a) Hồi tiếp dòng một chiều nhờ R_E ; b) Hồi tiếp áp một chiều nhờ R_1, R_2 .

3.3.2.2.1. Mạch hồi tiếp dòng 1 chiều

Trên hình 3.16a nếu coi $I_C \approx I_E$ thì $U_E \approx I_C \cdot R_E$.

Và khi đó nhờ quy tắc vòng điện áp, ta có: $U_2 = U_{BE} + U_E$

Khi nhiệt độ tăng làm dòng colectơ I_C tăng 1 lượng ΔI_C và theo đó U_E tăng 1 lượng ΔU_E :

$$\Delta U_E \approx \Delta I_C \cdot R_E$$

Do điện áp U_2 trên R_2 được duy trì cố định nên gia số của U_{BE} và U_E phải bằng nhau và ngược dấu:

$$|\Delta U_{BE}| = |\Delta U_E|$$

Giá trị U_{BE} đã giảm 1 lượng ΔU_{BE} , điều này làm dòng colectơ bị kéo xuống, tác dụng ổn định thể hiện ở yếu tố này.

Về mặt định lượng, yêu cầu $\Delta U_{BE} = -2\text{mV}$ khi $\Delta T^0 = 1^0\text{K}$

nghĩa là $|\Delta U_{BE}| = |\Delta U_E| \approx 2\text{mV}/^0\text{K}$.

Theo đó: $\Delta I_C \approx \frac{\Delta U_E}{R_E} \approx \frac{2\text{mV}}{R_E}$ với mỗi độ Kelvin.

Ví dụ $R_E = 1\text{k}\Omega$ $\Delta T = 10\text{K}$
 $\Delta U_E = 10\text{K} \cdot 2\text{mV}/\text{K} = 20\text{mV}$
 $\Delta I_C = \frac{20\text{mV}}{1\text{k}\Omega} = 20\mu\text{A}$.

Với $I_C = 2\text{mA}$ sự thay đổi này có giá trị:

$$\frac{\Delta I_C}{I_C} \cdot 100\% = \frac{0,02}{2} \cdot 100\% = 1\%$$

$$\frac{\Delta U_E}{U_E} \cdot 100\% = \frac{20\text{mV}}{2\text{mA} \cdot 1\text{k}\Omega} \cdot 100\% = 1\%$$

Qua ví dụ trên, thấy rõ tác dụng ổn định tốt của R_E và giá trị R_E cần chọn đủ lớn để hiệu ứng trên rõ rệt.

Sự thay đổi điện áp trên colectơ: U_C do U_B , I_C và R_C quyết định:

$$U_C = U_B - I_C \cdot R_C$$

Điểm làm việc sẽ được ổn định khi cần duy trì ổn định không chỉ I_C mà cả U_C : một sự thay đổi nhỏ của I_C dẫn tới sự thay đổi đủ lớn của U_C

$$|\Delta U_C| = |\Delta I_C| \cdot R_C$$

Hệ số khuếch đại trôi được định nghĩa: $V_D = \left| \frac{\Delta U_C}{\Delta U_{BE}} \right|$

Với $|\Delta U_{BE}| = |\Delta U_E| \approx |\Delta I_C| \cdot R_E$

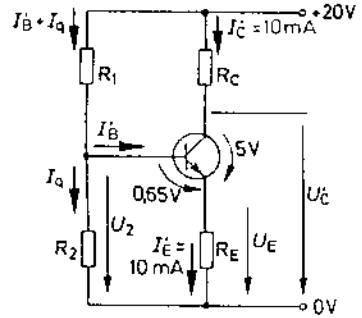
$$V_D = \left| \frac{\Delta U_C}{\Delta U_{BE}} \right| = \frac{\Delta I_C \cdot R_C}{\Delta I_C \cdot R_E} \quad \text{hay} \quad V_D = \frac{R_C}{R_E}$$

Hệ số khuếch đại trôi V_D phụ thuộc tỷ số biến thiên giữa điện áp trên colectơ và điện áp trên bazơ-emitơ, V_D càng nhỏ, chất lượng ổn định càng tốt.

Thực tế hệ số $V_D = 0,5 \dots 10$ là đạt được độ ổn định cần thiết

Ví dụ (hình 3.17)

Mạch điện hình 3.17 sử dụng hồi tiếp dòng 1 chiều trên R_E để ổn định điểm làm việc có các tham số $I_C = 10\text{mA}$; $U_{CE} = 5\text{V}$; $U_{BE} = 0,65\text{V}$ và $U_B = 20\text{V}$.



Hình 3.17. Ví dụ tính mạch hồi tiếp dòng điện.

$$\beta = 100;$$

$$V_D = \frac{R_C}{R_E} = 1 \quad (\text{chọn } R_C = R_E)$$

1. Tính R_C và R_E :

$$U_B = I_C \cdot R_C + U_{CE} + I_E R_E \quad \text{với } I_C \approx I_E \quad \text{và } R_C = R_E \quad \text{có}$$

$$U_B = 2 \cdot I_C R_C + U_{CE} \quad \text{từ đây}$$

$$R_C = \frac{U_B - U_{CE}}{2I_C} = \frac{20\text{V} - 5\text{V}}{2 \cdot 10\text{mA}} = 750\Omega$$

Kết quả $R_C = R_E = 750\Omega$

2. Tính R_1 và R_2

$$U_2 = U_{BE} + U_E = U_{BE} + I_E R_E$$

$$= 0,65\text{V} + 10\text{mA} \cdot 0,75\text{k}\Omega = 8,15\text{V}$$

$$I_B = \frac{I_C}{\beta} = \frac{10\text{mA}}{100} = 0,1\text{mA}$$

Chọn $I_q = 10I_B = 1\text{mA}$

$$R_2 = \frac{U_2}{I_q} = \frac{8,15\text{V}}{1\text{mA}} = 8,15\text{k}\Omega$$

$$R_1 = \frac{U_B - U_2}{I_B + I_q} = \frac{20\text{V} - 8,15\text{V}}{1,1\text{mA}} = 10,77\text{k}\Omega$$

-- Ưu nhược điểm của phương pháp ổn định dùng hồi tiếp âm dòng

điện 1 chiều là mạch đơn giản dễ thực hiện, có độ ổn định cao nhưng ở chế độ xoay chiều R_E làm tổn hao tín hiệu, cần bổ xung tụ thoát C_E nối song song R_E và giá trị C_E phải đủ lớn để hạn chế méo (giảm biên độ điện áp ra xoay chiều) ở tần số thấp.

3.3.2.2. Hồi tiếp điện áp một chiều

Hình 3.18 sử dụng phương pháp hồi tiếp điện áp, ở đó sử dụng bộ chia áp có giá trị điện áp chia tăng giảm ngược chiều với sự thay đổi của nhiệt độ qua đó duy trì được sự ổn định của dòng điện colectơ.

$$\text{Hệ số khuếch đại trôi: } V_D = \left| \frac{\Delta U_{CE}}{\Delta U_{BE}} \right| = \frac{R_1 + R_2}{R_2} = 1 + \frac{R_1}{R_2}$$

Hệ số khuếch đại trôi V_D càng nhỏ thì độ ổn định càng cao, từ đó chất lượng ổn định cao nhất khi chọn $R_2 \rightarrow \infty$.

Ví dụ: (hình 3.18)

Giả thiết $I'_C = 5\text{mA}$; $U'_{CE} = 8\text{V}$;

$U_B = 15\text{V}$, $\beta = 125$; $U_{BE} = 0,6\text{V}$

1. Tính dòng I'_B và I_q

$$I'_B = \frac{I'_C}{\beta} = \frac{5\text{mA}}{125} = 40\mu\text{A}$$

Chọn $I'_B = I_q$

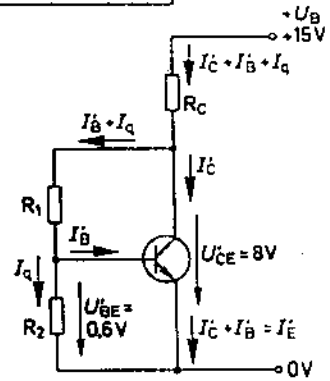
2. Tính R_C

$$R_C = \frac{U_B - U'_{CE}}{I'_C + I'_B + I_q} = \frac{15\text{V} - 8\text{V}}{5\text{mA} + 0,04\text{mA} + 0,04\text{mA}} = 1,38\text{k}\Omega$$

3. Tính R_1 và R_2 .

$$R_1 = \frac{U'_{CE} - U_{BE}}{I'_B + I_q} = \frac{8\text{V} - 0,6\text{V}}{(0,04 + 0,04)\text{mA}} = 92,5\text{k}\Omega$$

$$R_2 = \frac{U_{BE}}{I_q} = \frac{0,6\text{V}}{0,04\text{mA}} = 15\text{k}\Omega$$



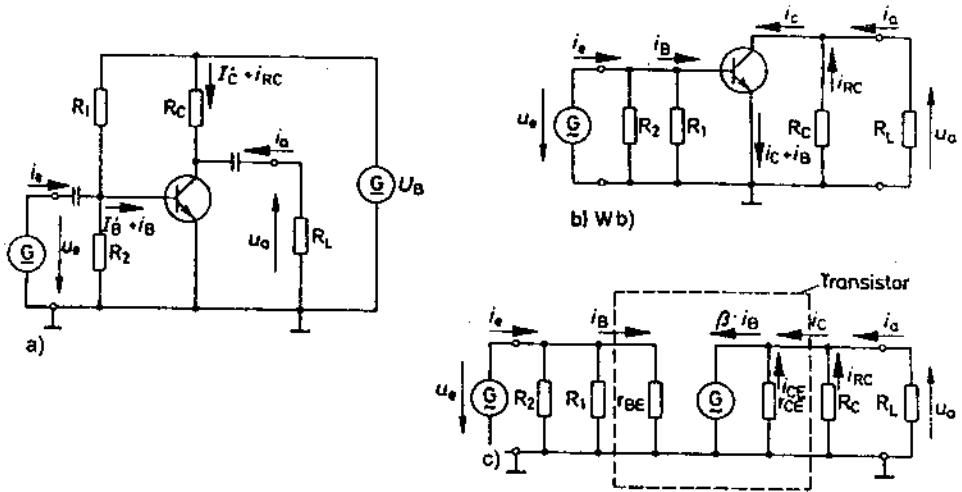
Hình 3.18. Ví dụ tính dùng hồi tiếp điện áp.

Ưu điểm của phương pháp hồi tiếp điện áp là đạt được độ ổn định cao (hệ số khuếch đại trôi nhỏ) nhưng cần biết chính xác giá trị β . Tuy nhiên β là một tham số phụ thuộc nhiệt độ nên về cơ bản có nhược điểm hơn cách dùng hồi tiếp dòng điện. Ngoài ra, ở chế độ xoay chiều mạch hồi tiếp R_1 , R_2 cũng gây ảnh hưởng làm giảm tín hiệu có ích (xem thêm ở mục 3.3.4).

3.3.3. Mạch mắc E chung ở chế độ tín hiệu nhỏ

Xét mạch điện hình 3.19 dùng transito mắc EC (hình 3.19a), mạch tương đương thay thế ở chế độ xoay chiều (hình 3.19b) và thay thế transito như một nguồn dòng điện (hình 3.19c).

(Trên hình 3.19b chú ý giả thiết điện kháng các tụ điện, nội trở nguồn 1 chiều U_B được coi là các phần tử ngắn mạch ở chế độ xoay chiều).



Hình 3.19. Mạch khuếch đại EC

a) Mạch điện; b) Mạch thay thế ở xoay chiều; c) Mạch thay thế transito như một nguồn dòng.

3.3.3.1. Hệ số khuếch đại

Ta phân biệt 3 dạng mạch điện khuếch đại: điện áp, dòng điện hay công suất tương ứng khi quan tâm tới các đại lượng vào và đại lượng ra là điện áp, dòng điện hay công suất.

Theo định nghĩa hệ số khuếch đại điện áp $V_u = \frac{u_a}{u_c}$.

Transito được coi là 1 nguồn dòng tại mạch ra. $i_{CK} = i_B \cdot \beta$ có nội trở là r_{CE} , từ mạch hình 3.19c có:

$$u_a = i_B \cdot \beta \cdot r_{CE} // R_C // R_L \text{ với } i_B = \frac{u_c}{r_{BE}}$$

Từ đó:
$$V_u = \frac{u_a}{u_c} = \beta \cdot \frac{r_{CE} // R_C // R_L}{r_{BE}} \text{ hay gần đúng (bỏ qua } r_{CE} \text{ lớn).}$$

$$V_u \approx \beta \cdot \frac{R_C // R_L}{r_{BE}}$$

Chú ý hướng u_a và u_c ngược nhau (hình 3.19) do đó điện áp xoay chiều lối vào và lối ra lệch pha nhau 180° .

Ví dụ: $\beta = 150$; $R_c = 2k\Omega$; $r_{BE} = 1,5k\Omega$; $R_L = 2k\Omega$

$$V_u \approx 150 \cdot \frac{1k\Omega}{1,5k\Omega} = 100$$

Hệ số khuếch đại V_u càng lớn khi $R_c // R_L$ càng lớn

V_u có độ lớn giới hạn bởi r_{CE} và β của transito

Mạch mắc EC có hệ số khuếch đại điện áp lớn

• Hệ số khuếch đại dòng điện:

$$V_i = \frac{i_a}{i_c}; i_o = \frac{u_c}{r_c}$$

Ở đây r_c là điện trở vào của mạch, xác định bởi:

$$r_c = R_1 // R_2 // r_{BE}$$

Trên thực tế thường chọn R_1, R_2 lớn, khi đó $r_c \approx r_{BE}$, giá trị này tùy theo vị trí điểm làm việc, có giá trị từ 500Ω đến $10k\Omega$; dòng vào i_c xác định bởi:

$$i_c = i_B = \frac{u_c}{r_{BE}}$$

Dòng ra phụ thuộc vào điện trở ra r_{CE} , điện trở colectơ R_c và tải R_L .

$$i_a = \beta \cdot i_B \cdot \frac{r_{CE} // R_c // R_L}{R_L}$$

Từ đây: $V_i = \frac{i_a}{i_c} = \beta \cdot \frac{r_{CE} // R_c // R_L}{R_L}$ với r_{CE} lớn (ví dụ $r_{CE} = 10M\Omega$)

Ta có: $V_i \approx \beta \cdot \frac{R_c // R_L}{R_L}$

Kết quả là mạch mắc EC có hệ số khuếch đại dòng điện lớn

Hệ số khuếch đại công suất V_P

$$V_P = \frac{P_a}{P_c}$$

Nguồn tín hiệu cung cấp tới mạch một giá trị công suất tức thời

$$P_c = i_c \cdot u_c$$

Nếu bỏ qua R_1, R_2 trước r_{BE} có $P_c \approx i_B \cdot u_c$

Trên điện trở mạch ra r_a nhận được giá trị công suất tức thời

$$P_a = i_a \cdot u_a, \text{ từ đó:}$$

$$V_P = \frac{P_a}{P_c} = \frac{i_a \cdot u_a}{i_c \cdot u_c} = V_i \cdot V_u$$

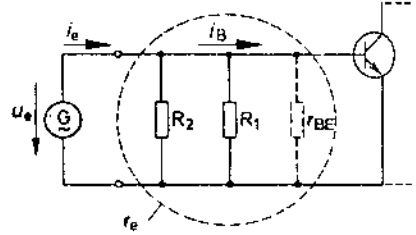
Hệ số khuếch đại công suất của mạch EC rất lớn và là tích số các hệ số khuếch đại dòng điện V_i và điện áp V_u .

3.3.3.2. Trở kháng vào và trở kháng ra

Từ hình (3.20) có:

$$r_e = R_1 // R_2 // r_{BE} = \frac{R_1 \cdot R_2}{R_1 + R_2} // r_{BE}$$

Nếu chọn R_1, R_2 có giá trị lớn, chọn dòng 1 chiều cực B đủ nhỏ. Khi đó r_e lớn và đảm bảo tránh nặng tải cho nguồn tín hiệu.



Hình 3.20. Trở kháng vào của mạch EC.

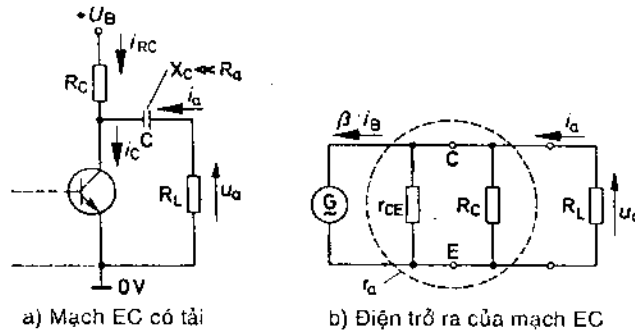
Trở kháng vào của mạch EC có giá trị trung bình, nó được xác định chủ yếu bởi r_{BE} (r_{BE} càng nhỏ khi I_B càng lớn, ví dụ: $I_B = 20\mu A$; $r_{BE} \approx 1,5k\Omega$).

- Điện trở ra: Hình 3.21 để xác định điện trở ra của mạch EC.

Từ hình 3.21 có: $r_a = R_C // r_{CE}$

Khi $r_{CE} \gg R_C$ thì $r_a \approx R_C$.

Điện trở ra của mạch EC xác định được bởi giá trị điện trở colectơ R_C .



Hình 3.21. Trở kháng ra của mạch EC.

3.3.3.3. Ghép tải

* Ghép điện dung tối tải:

Việc mắc tải R_L tới mạch colectơ của transito có thể thực hiện qua 1 tụ điện ngăn cách 1 chiều (hình 3.21). Tụ C khi đó được chọn sao cho $X_C \ll R_L$ trở kháng X_C đủ nhỏ so với R_L). Từ mạch thay thế thấy rõ dòng

colectơ i_c chảy trên R_C và R_L , khi R_C càng lớn thì dòng qua R_L càng lớn và do đó công suất tín hiệu nhận được trên tải càng lớn.

Việc đặt điểm làm việc cần để ý chọn được R_C càng lớn càng tốt.

Nếu đã cho trước R_C và do đó đã biết trước điện trở ra r_a , ta có thể chọn R_L trong 3 trường hợp sau:

Hệ số khuếch đại điện áp lớn nhất có thể: $R_L \rightarrow \infty$ cho mạch khuếch đại điện áp.

Hệ số khuếch đại dòng điện lớn nhất có thể: $R_L \rightarrow 0$ cho mạch khuếch đại dòng.

Hệ số khuếch đại công suất lớn nhất có thể: $R_L = r_a$ cho mạch khuếch đại công suất.

Từ nhận xét trên suy ra các kết quả sau:

- Hệ số khuếch đại điện áp lớn nhất.

$$V_{U_{\max}} = \beta \cdot \frac{r_a}{r_{BE}}$$

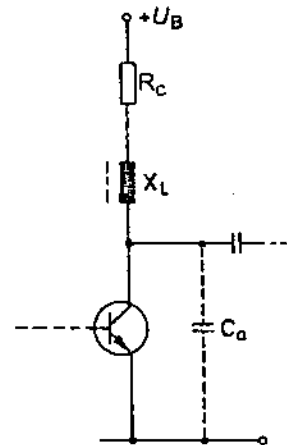
- Hệ số khuếch đại dòng điện lớn nhất

$$V_{i_{\max}} = \beta$$

- Hệ số khuếch đại công suất lớn nhất

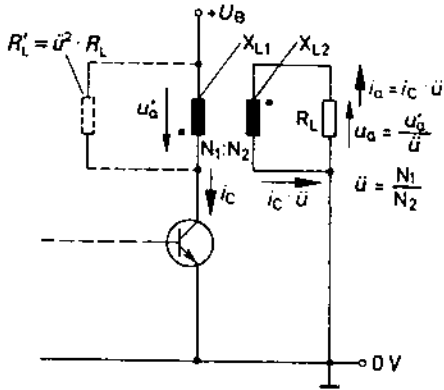
$$V_{P_{\max}} = \beta^2 \cdot \frac{r_a}{4r_{BE}}$$

Trong một số trường hợp nhất định, để tăng trở kháng tải ở vùng tần số cao (do đó bù việc giảm hệ số khuếch đại điện áp ở vùng này do sự suy giảm vì các điện dung C_{BC} và C_{BE} của transito gây ra), người ta có thể sử dụng tải 1 phần có tính điện cảm (hình 3.22). Lưu ý rằng phương pháp này chỉ thích hợp ở vùng tần số cao, ở vùng thấp khi đó sẽ gặp khó khăn vì muốn X_L lớn phải chọn cuộn dây có L lớn. Ở vùng tần số cao, điện kháng X_L có khả năng kết hợp với thành phần dung kháng của tụ ra C_a tạo ra 1 khung LC song song làm tăng trở kháng ra khi cộng hưởng.

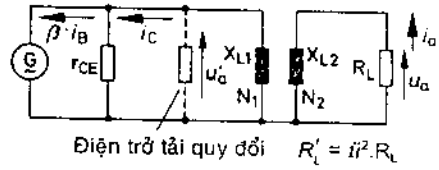


Hình 3.22. Nâng cao trở kháng ra nhờ mắc nối tiếp với R_C một cuộn dây có điện kháng X_L .

* Ghép điện cảm với tải.



a) Mạch EC có tầng ra ghép biến áp



$$\frac{i_a}{i_c} = \frac{N_1}{N_2} = \dot{u}; \quad \frac{u_a}{u_c} = \frac{N_2}{N_1} = \frac{1}{\dot{u}}$$

b) Mạch thay thế lối ra transito có ghép biến áp

Hình 3.23. Mạch EC có tầng ra ghép biến áp tới tải R_L .

Có thể dùng cách ghép biến áp (hình 3.23) để đưa tín hiệu xoay chiều từ mạch colectơ của transito ra tải R_L mà vẫn đảm bảo được việc cách ly 1 chiều giữa chúng. Ở mạch hình 3.23 điện trở R_C đã được thay thế bởi cảm kháng của cuộn sơ cấp biến áp X_{L1} có giá trị rất lớn, do vậy tải xoay chiều là điện trở tải R'_L phản ánh của R_L qua biến áp có hệ số biến áp: \dot{u} .

$$\left(\dot{u} = \frac{N_1}{N_2} = \frac{\text{Số vòng sơ cấp}}{\text{Số vòng thứ cấp}} \gg 1 \right)$$

$$\text{Do đó:} \quad R'_L = \dot{u}^2 \cdot R_L$$

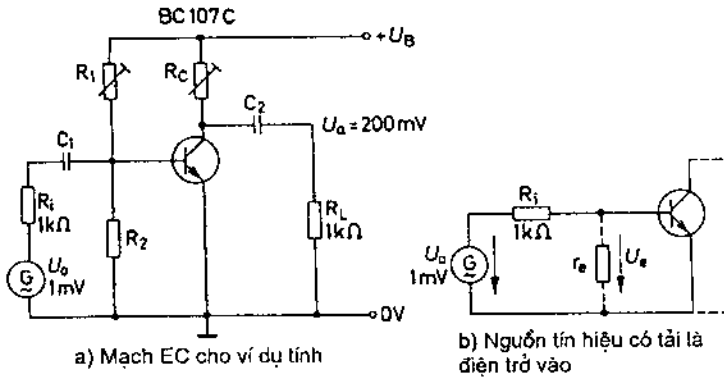
Mạch biến áp ra tải có ưu thế quan trọng là không có điện áp 1 chiều rơi trên R_C như cách ghép trước đây và do đó có khả năng chọn hệ số \dot{u} để đạt được mức ghép tải phù hợp nhất trong mỗi trường hợp cho trước của tải thực R_L . Nhược điểm của cách ghép này là việc đảm bảo điều kiện $X_{L1} \gg R'_L = \dot{u}^2 \cdot R_L$ ở tần thấp khó thực hiện do kết cấu biến áp và dòng 1 chiều tại sơ cấp (dòng colectơ) từ hoá lõi biến áp làm giảm hiệu suất năng lượng của mạch. Thực tế người ta thường dùng cách ghép biến áp ở vùng tần số cao, hệ số khuếch đại điện áp khi đó xác định bởi:

$$V_u = \beta \cdot \frac{\dot{u} R_L}{r_{BE}}$$

Hệ số khuếch đại điện áp sẽ càng lớn khi chọn hệ số biến áp \ddot{u} lớn (số vòng sơ cấp $N_1 \gg$ số vòng thứ cấp N_2).

3.3.3.4. Tính toán mạch EC

Hãy xét một ví dụ tính toán mạch khuếch đại mắc EC ở chế độ tín hiệu bé: giả thiết cho nguồn tín hiệu vào có giá trị hiệu dụng $U_{o\text{eff}} = 1\text{mV}$; $R_i = 1\text{k}\Omega$ (hình 3.24) tải $R_L = 1\text{k}\Omega$ dải tần của tín hiệu vào $100\text{Hz} \dots 10\text{kHz}$. Transito sử dụng loại BC107C.



Hình 3.24. Ví dụ tính toán mạch EC
a) Mạch điện; b) Biểu diễn tải của nguồn tín hiệu qua điện trở vào.

Nhiệm vụ: đạt được điện áp ra hiệu dụng $U_{a\text{eff}} = 50\text{mV}$

Chọn điện áp nguồn nuôi $U_B = +20\text{V}$

1. Hệ số khuếch đại điện áp tổng $V_u = \frac{U_{a\text{eff}}}{U_{o\text{eff}}} = 50$

2. Tính dòng điện mạch colectơ:

$$U_{a\text{eff}} = 50 \text{ mV}_{\text{eff}} \rightarrow U_{a\text{max}} = 50 \cdot \sqrt{2} \text{ mV} = 70,71 \text{ mV (max)}$$

$$\hat{I}_a = \frac{\hat{u}_a}{R_L} = \frac{70,71 \text{ mV}}{1 \text{ k}\Omega} = 0,071 \text{ mA}$$

Chọn $I_C = 2\text{mA} (\gg 71\mu\text{A})$

3. Chọn điện trở vào trong tài liệu tra cứu thông số của transito BC 107C.

$$r_{BE} = h_{11e} = 8,7 \text{ k}\Omega$$

4. Chọn điện trở ra $r_{CE} = \frac{1}{h_{22c}} = 16,7 \text{ k}\Omega$ (trị trung bình)

5. Chọn β và B trong số tay tra cứu (lấy trị trung bình)

$$B = 500; \beta = h_{21e} = 600$$

6. Chọn U'_{BE} khi $I_C = 2\text{mA}$

Từ sách tra cứu $U'_{BE} = 0,62\text{V}$ ở nhiệt độ $T^0 = 25^0\text{C}$.

7. Chọn tỷ số bộ chia R_1, R_2

$$R_1 // R_2 > r_{BE} = 8,7 \text{ k}\Omega$$

$$I'_B = \frac{I_C}{\beta} = \frac{2\text{mA}}{500} = 4 \mu\text{A}$$

Chọn $I_q = 5 \cdot I'_B = 5 \cdot 4 \mu\text{A} = 20 \mu\text{A}$

$$R_2 = \frac{U'_{BE}}{I_q} = \frac{0,62\text{V}}{20 \mu\text{A}} = 31 \text{ k}\Omega$$

$$R_1 = \frac{U_B - U'_{BE}}{I_B + I_q} = \frac{20\text{V} - 0,62\text{V}}{20 \mu\text{A} + 4 \mu\text{A}} \approx 808 \text{ k}\Omega$$

$$r_e = R_1 // R_2 // r_{BE}$$

Chọn $R_1 = 250 \text{ k}\Omega$ (biến trở) + $680 \text{ k}\Omega$ (cố định)

8. Điện trở vào $R_1 // R_2 = \frac{31 \cdot 808}{31 + 808} \text{ k}\Omega = 29,85 \text{ k}\Omega \approx 30 \text{ k}\Omega$

$$r_e = R_1 // R_2 // r_{BE} = 30 \text{ k}\Omega // 8,7 \text{ k}\Omega = 6,74 \text{ k}\Omega.$$

9. Điện áp vào mạch khuếch đại:

$$U_{e\text{eff}} = \frac{U_{o\text{eff}} \cdot r_c}{R_i + r_c} = 1\text{mV} \frac{6,74 \text{ k}\Omega}{1 \text{ k}\Omega + 6,74 \text{ k}\Omega} = 0,87 \text{ mV}$$

10. Chọn R_C

$$V_u = \frac{U_a}{U_c} = \frac{U_{a\text{eff}}}{U_{c\text{eff}}} = \frac{50\text{mV}}{0,87\text{mV}} \approx 58$$

$$V_u = \beta \cdot \frac{r_a \cdot R_L}{(r_a + R_L) r_{BE}}$$

$$r_a = R_C // r_{CE}$$

$$r_a = \frac{R_L \cdot V_u}{\beta \frac{R_L}{r_{BE}} - V_u} \quad (\text{phương trình tìm điện trở ra } r_a)$$

$$r_a = \frac{1 \text{ k}\Omega \cdot 58}{600 \cdot \frac{1 \text{ k}\Omega}{8,7 \text{ k}\Omega} - 58} = 5,29 \text{ k}\Omega$$

$$r_a \doteq R_C // r_{CE} = \frac{R_C \cdot r_{CE}}{R_C + r_{CE}}$$

Suy ra
$$R_C = \frac{r_a \cdot r_{CE}}{r_{CE} - r_a} = \frac{5,29k\Omega \cdot 16,7k\Omega}{16,7k\Omega - 5,29k\Omega} = 7,74k\Omega$$

Chọn R_C gồm 2 phần $R_{C1} = 1k\Omega$ là điện trở biến đổi.
 $R_{C2} = 7,5k\Omega$ là điện trở cố định.

$$R_e = R_{C1} + R_{C2}$$

11. Chọn U'_{CE} ; $U_{CE} = U_B - I_C R_C = 20V - 2mA \cdot 7,74k\Omega = 4,52V$

12. Tính các tụ nối tầng C_1 và C_2 :

$$X_{C1} \ll R_i + r_e \text{ ở tần số thấp nhất } f = 100Hz.$$

$$X_{C1} \ll 7,74 k\Omega. \text{ Chọn } X_{C1} = 400\Omega$$

$$C_1 = \frac{1}{2\pi f X_{C1}} = \frac{1}{2\pi \cdot 100Hz \cdot 400\Omega} = 4\mu F$$

$$\text{Chọn } C_1 = 4,7\mu F.$$

$$X_{C2} \ll R_L \text{ ở tần số thấp nhất } f = 100Hz.$$

$$X_{C2} \ll 1k\Omega. \text{ Chọn } X_{C2} = 50 \Omega$$

$$C_2 = \frac{1}{2\pi f X_{C2}} = \frac{1}{2\pi \cdot 100Hz \cdot 50\Omega} = 32 \mu F.$$

$$\text{Chọn } C_2 = 33\mu F.$$

3.3.4. Mạch mắc EC có hồi tiếp dòng điện và hồi tiếp điện áp

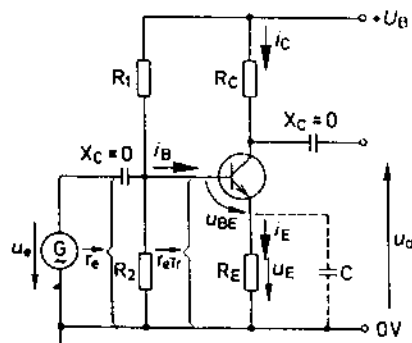
Với mục đích ổn định nhiệt cho điểm làm việc ở chế độ 1 chiều, mạch khuếch đại thường dùng hồi tiếp dòng điện hay điện áp, ta hãy xét ảnh hưởng của hồi tiếp tới chế độ xoay chiều.

3.3.4.1. Khi có hồi tiếp dòng

Hệ số khuếch đại khi có hồi tiếp:

$$V_u = \frac{u_a}{u_c}$$

Hình 3.25 chỉ ra các dòng điện và điện áp xoay chiều trong mạch mắc emitter chung có hồi tiếp dòng điện. Trong mạch trên ta giả thiết $r_{CE} \gg R_C$; $i_C \approx \beta \cdot i_B$; $i_C \approx i_e$ và coi $R_L \gg R_C$ (chế độ hở mạch tải). Điện áp vào u_c không trực tiếp đặt giữa bazơ và emitter, phần điện áp tham gia



Hình 3.25. Mạch EC có hồi tiếp dòng điện nên hồi tiếp xoay chiều nhờ tụ C.

điều khiển transito chỉ là $u_{BE} = u_e - u_E$, nghĩa là hệ số khuếch đại sẽ giảm và nếu u_{BE} càng nhỏ thì u_a sẽ càng nhỏ.

$$u_{BE} = i_B \cdot r_{BE}$$

$$u_E = \beta \cdot i_B \cdot R_E = i_E \cdot R_E$$

Như vậy khi R_E và r_{BE} cùng cỡ nhau thì u_E lớn gấp β lần u_{BE} , nghĩa là có thể bỏ qua u_{BE} trước u_E .

Tín hiệu vào xoay chiều u_e và điện áp xoay chiều rơi trên R_E có giá trị gần bằng nhau $u_E \approx u_e$.

Khi đó, hệ số khuếch đại khi có hồi tiếp của mạch hình 3.25 được xác định bởi:

$$u_e \approx u_E \approx i_C \cdot R_E$$

$$u_a \approx i_C \cdot R_C$$

$$V'_u = \frac{u_a}{u_e} \approx \frac{R_C}{R_E}$$

Khi có tải R_L nối vào $V'_u = \frac{R_C // R_L}{R_E}$

Ví dụ minh họa: khi chưa có hồi tiếp $R_C = 1k\Omega$; $r_{BE} = 1,5k\Omega$; $\beta = 150$.

$$V_u = \beta \cdot \frac{R_C}{r_{BE}} = 150 \cdot \frac{1k\Omega}{1,5k\Omega} = 100$$

Khi dùng $R_E = 1k\Omega$ thực hiện hồi tiếp dòng điện:

$$V_u = \frac{R_C}{r_E} = \frac{1k\Omega}{1k\Omega} = 1$$

Hệ số khuếch đại khi có hồi tiếp giảm đi 100 lần.

Hồi tiếp âm dòng điện làm giảm hệ số khuếch đại. Hệ số khuếch đại trong trường hợp này xác định bởi tỷ số điện trở mạch colectơ R_C và mạch emita R_E .

Ưu điểm của tính chất trên là hệ số khuếch đại luôn được xác định qua việc lựa chọn giá trị của R_E và R_C (khi $\beta \cdot R_E \gg r_{BE}$) ảnh hưởng của β và r_{BE} tới hệ số V_u không còn, nghĩa là độ ổn định nhiệt cao.

Hệ số khuếch đại khi có hồi tiếp âm không phụ thuộc vào sự biến thiên vi sai của các tham số của transito.

Những biến thiên vi sai của transito không ảnh hưởng tới sự biến dạng của tín hiệu, nghĩa là: *Hồi tiếp âm làm giảm méo tín hiệu.*

Trên hình 3.25 đường nét đứt mô tả việc nối tụ C song song với R_E .

với mục đích tránh ảnh hưởng của hồi tiếp âm tới việc làm giảm hệ số khuếch đại. Việc chọn giá trị tụ C đảm bảo điều kiện sao cho u_E đủ bé hơn u_{BE} hay: $\beta \cdot X_C \ll r_{BE}$

Ví dụ: $f = 100\text{Hz}$; $r_{BE} = 1,5\text{k}\Omega$; $\beta = 150$

$$\beta \cdot X_C \ll r_{BE}; X_C \ll \frac{r_{BE}}{\beta} = \frac{1,5\text{k}\Omega}{150} = 10\Omega$$

Chọn $X_C = 1\Omega (\ll 10\Omega)$

$$C = \frac{1}{2\pi \cdot f \cdot X_C} = \frac{1}{2\pi \cdot 100\text{Hz} \cdot 1\Omega}$$

$$C \approx 1600 \mu\text{F}$$

Trở kháng vào

Khi chưa có hồi tiếp mạch vào transito có trở kháng $r_{eTr} = r_{BE}$, khi có hồi tiếp.

$$r_{eTr} = \frac{U_e}{i_B} \approx \frac{i_B \cdot r_{BE} + \beta i_B R_E}{i_B}$$

$$r_{eTr} \approx r_{BE} + \beta \cdot R_E$$

Khi chọn R_E cùng cỡ r_{BE} thì $r_{eTr} \approx \beta \cdot R_E$

Ví dụ với $\beta = 100$; $R_E = 1\text{k}\Omega$ thì $r_{eTr} \approx 100\text{k}\Omega$

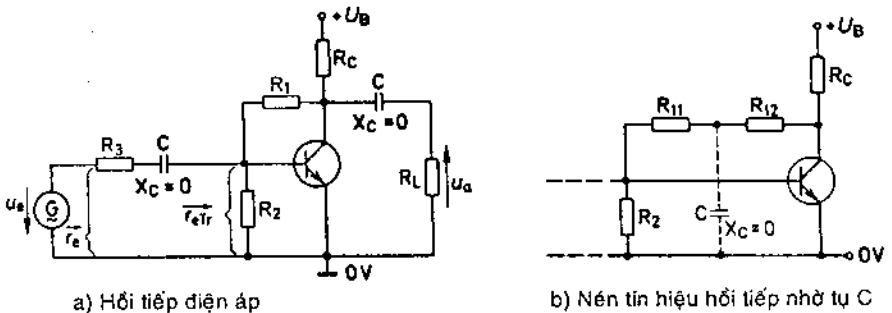
Hồi tiếp âm dòng điện trên R_E làm tăng trở kháng vào lên cỡ β lần

$$r_e = R_1 // R_2 // r_{eTr}$$

Do r_{eTr} rất lớn nên thực tế các điện trở phân cực của bộ chia R_1, R_2 quyết định giá trị của điện trở vào r_e của mạch khuếch đại.

Điện trở ra $r_a \approx R_C // R_L$

3.3.4.2. Hồi tiếp điện áp



Hình 3.26. Mạch EC với hồi tiếp điện áp.

Tương tự hồi tiếp dòng điện, việc có hồi tiếp điện áp ảnh hưởng tới các tính chất quan trọng nhất của mạch khuếch đại. Hệ số khuếch đại điện áp: $V_u = \frac{u_a}{u_c} \approx \frac{R_1}{R_3}$ (hình 3.26a)

Nếu trong mạch hình 3.2a không có điện trở R_3 thì hệ số khuếch đại V_u khi đó được xác định như V_u (khi không có hồi tiếp). Điện trở R_2 để xác định điểm làm việc thực tế không ảnh hưởng tới hệ số V_u và có giá trị đủ lớn ($R_2 \gg r_{eTr}$), khi đó điện trở vào của mạch:

$$r_e \approx R_3$$

Khi không có R_3 ; nguồn tín hiệu sẽ được nối tới tải là r_{eTr} có giá trị rất nhỏ.

$$r_{eTr} \approx R_2 // \frac{r_{BE}}{\beta} \left(\frac{1 + \frac{R_1}{R_C // R_L}}{1 + \frac{R_1 + r_{BE}}{\beta R_C // R_L}} \right)$$

Với $R_1, R_2 \gg r_{BE}$ thì:

$$r_{eTr} \approx \frac{r_{BE}}{\beta} \left(\frac{1 + \frac{R_1}{R_C // R_L}}{1 + \frac{R_1}{\beta R_C // R_L}} \right)$$

Nếu điện trở ghép giữa bazơ và colectơ càng nhỏ (so với $R_C // R_L$), hệ số khuếch đại dòng β càng lớn, giá trị R_2 càng lớn thì r_{eTr} càng nhỏ.

$$\text{Thực tế } R_1 \leq R_C // R_L \cdot \frac{\beta}{10} \qquad R_3 \geq 10 r_{eTr}$$

Hồi tiếp âm điện áp làm hệ số khuếch đại giảm, điện trở vào giảm làm giảm méo tín hiệu, muốn làm giảm ảnh hưởng của hồi tiếp âm cần chặn các nhánh hồi tiếp xoay chiều.

Nếu tách điện trở R_1 thành 2 phần R_{11} và R_{12} và dùng 1 tụ C nối ngắn mạch xoay chiều (hình 3.26b), khi đó R_{11} chỉ có vai trò là điện trở nằm song song với mạch vào của transito (đối với tín hiệu) còn R_{12} là điện trở song song với mạch tải.

$$\text{Ví dụ: } \beta = 200; r_{BE} = 1,5k\Omega$$

$$R_1 = 47k\Omega; R_3 = 1,5k\Omega; R_C = 4,7k\Omega$$

Khi có hồi tiếp:

$$1. \text{ Trở tải } R_L: R_1 \leq R_C // R_L \cdot \frac{\beta}{10}$$

$$R_C // R_L = \frac{10 \cdot R_1}{\beta} = \frac{10 \cdot 47k\Omega}{200} = 2,35 k\Omega$$

$$R_L = \frac{2,3k\Omega \cdot 4,7k\Omega}{4,7k\Omega - 2,35k\Omega} = 4,7k\Omega$$

Mạch hồi tiếp còn tác dụng khi $R_L \geq 4,7k\Omega$.

2. Hệ số khuếch đại:

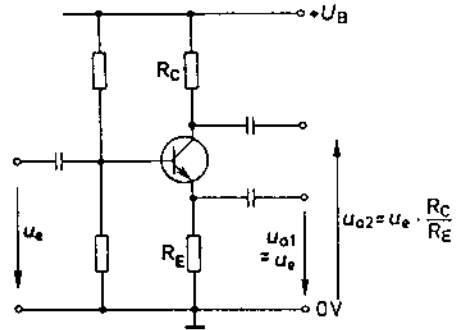
$$V_u \approx \frac{R_1}{R_3} = \frac{4,7k\Omega}{1,5k\Omega} = 31$$

3. Điện trở vào:

$$r_e = R_3 = 1,5k\Omega$$

3.3.5. Ứng dụng của mạch khuếch đại mắc EC

Mạch khuếch đại EC là một dạng mạch khuếch đại đa năng, ở vùng tần số thấp cho hệ số khuếch đại lớn, thường dùng mạch hồi tiếp dòng điện để ổn định điểm làm việc. Khi tần số tín hiệu tăng lên, sự phụ thuộc của hệ số β , r_{BE} và các tụ C_{BC} , C_{BE} của transito vào tần số và do đó hệ số khuếch đại vào tần số làm hệ số khuếch đại giảm. Khi sử dụng điện trở R_E làm mạch hồi tiếp dòng điện có thể sử dụng đầu ra phụ (hình 3.27) với $R_E \approx R_C$ ta nhận được hai điện áp ra cùng giá trị nhưng ngược pha nhau.



Hình 3.27. Mạch EC với 2 lối ra, lối ra đảo pha (trên colectơ) và lối ra không đảo pha (trên emitơ).

3.4. MẠCH KHUẾCH ĐẠI MẮC COLECTƠ CHUNG (MẠCH CC)

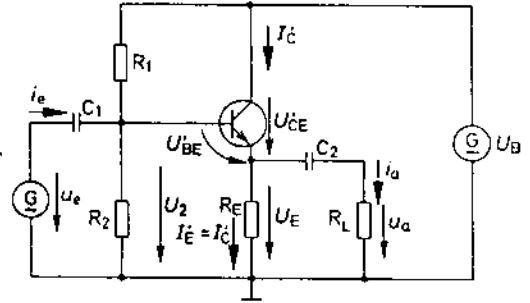
Hình 3.28 thể hiện một mạch khuếch đại CC với R_1 , R_2 , R_E để xác định điểm làm việc, R_L là tải tiếp nhận tín hiệu ra u_n . Các tụ điện C_1 và C_2 để cách ly một chiều giữa mạch khuếch đại với nguồn tín hiệu ở phía trước và với tải ở phía sau.

3.4.1. Phân cực một chiều xác lập điểm làm việc 1 chiều

Việc phân cực thực hiện giống mạch EC chú ý trong mạch hình 3.28 không có điện trở colectơ R_C .

Điểm khác biệt ở đây là điện trở R_E là thành phần bắt buộc do đó đã có hồi tiếp âm dòng điện toàn phần và chất lượng ổn định của điểm làm việc là rất cao với hệ số trôi là nhỏ nhất và xác định bởi:

$$V_D = \frac{\Delta U_E}{\Delta U_{BE}} = 1$$



Hình 3.28. Mạch khuếch đại mắc CC.

U_2 có giá trị cố định (hình 3.28) và $U_2 = U_{BE} + U_E$.

Khi đó yêu cầu ΔU_{BE} và ΔU_E là hai lượng biến thiên cùng giá trị nhưng ngược dấu nhau.

$$U_{CE} = U_B - U_E$$

Với tín hiệu vào có biên độ nhỏ, thường chọn U_E tối thiểu 1V và đủ lớn so với biên độ áp ra \hat{u}_a ; khi đó $I_C \gg \hat{I}_a$.

Với tín hiệu vào có biên độ lớn, thường chọn

$$U_E \approx \frac{1}{2} U_B; U_{CE} \approx \frac{1}{2} U_B$$

Khi có điều kiện phối hợp tải $R_E = R_L$ chọn $I_C = \frac{1}{2} \frac{U_B}{R_L}$.

3.4.2. Mạch CC chế độ tín hiệu nhỏ

Mạch CC luôn có hồi tiếp trên R_E điều này ảnh hưởng tới cả chế độ 1 chiều và chế độ xoay chiều. Điểm khác nhau so với mạch EC là ở đây không được dùng tụ C nén (nối song song R_E). Hình 3.29 chỉ ra mạch tương đương xoay chiều của mạch CC, ở đây X_{C1}, X_{C2} được coi là phần tử ngắn mạch, nguồn U_B có nội trở $R_i \approx 0$ cũng được xét như một phần tử ngắn mạch. Điện trở bazơ-emitor của transito ở chế độ tín hiệu được thay thế bởi r_{BE} trên nó có dòng i_B chảy qua. Phía mạch ra, dòng xoay chiều i_E chia chảy trên các điện trở R_E và R_L .

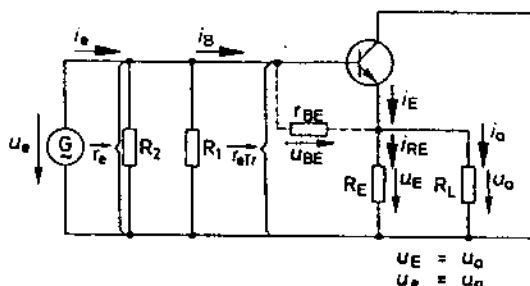
3.4.2.1. Hệ số khuếch đại

Cần phân biệt các hệ số khuếch đại: điện áp, dòng điện và công suất.

- Hệ số khuếch đại điện áp:

$$V_u = \frac{u_a}{u_e}$$

Khi điện áp vào u_e tăng, dòng bazơ i_B tăng tương ứng và theo đó dòng emitor i_E và áp ra u_a tăng, khi u_e giảm u_a cũng giảm, điện áp ra và điện áp vào biến đổi cùng nhịp.



Hình 3.29. Sơ đồ tương đương thay thế mạch CC.

Ở mạch mắc chung colector, điện áp tín hiệu lối ra và vào cùng pha nhau:

$$u_e \approx u_E = u_a$$

Từ đó:

$$V_u = \frac{u_a}{u_e} \approx 1$$

Giá trị chính xác của V_u được xác định từ:

$$V_u = \frac{1}{1 + \frac{r_{BE}}{(1 + \beta)(R_E // R_L)}}$$

Điện áp ra trong mạch CC luôn nhỏ hơn và xấp xỉ giá trị điện áp vào.

- Hệ số khuếch đại dòng điện:

$$V_i = \frac{i_a}{i_c}$$

Nếu bỏ qua ảnh hưởng của R_1 và R_2 thì:

$$V_i \approx \frac{i_a}{i_c} \approx \frac{i_E \cdot \frac{1}{R_L}}{i_B \cdot \left(\frac{1}{R_E} + \frac{1}{R_L} \right)}$$

Với $i_E = (1 + \beta) i_B$ ta nhận được:

$$\text{có } V_i \approx (1 + \beta) \frac{1}{1 + \frac{R_L}{R_E}}$$

Nếu $R_E \gg R_L$ dòng i_a càng lớn và hệ số khuếch đại dòng điện sẽ đạt cực đại khi điện trở R_E đồng thời là điện trở tải.

$$V_{i\max} \approx 1 + \beta$$

Mạch CC có hệ số khuếch đại dòng điện lớn $V_{i_{max}} \approx 1 + \beta$

- Hệ số khuếch đại công suất: $V_p = V_i \cdot V_u$

Hệ số khuếch đại công suất có giá trị gần bằng hệ số khuếch đại dòng điện (do $V_u \approx 1$) $V_p \approx V_i$.

3.4.2.2. Điện trở vào và điện trở ra (hình 3.29)

- Điện trở vào:

$$r_e = \frac{u_c}{i_c}$$

$$r_e = R_1 // R_2 // r_{eTr}$$

trong đó: $r_{eTr} = \frac{u_c}{i_B} = \frac{u_{BE} + u_a}{i_B}$

$$r_{eTr} = \frac{i_B \cdot r_{BE} + (1 + \beta) i_B \cdot (R_E // R_L)}{i_B}$$

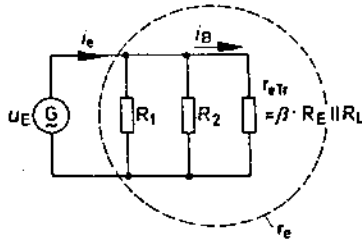
$$r_{eTr} = r_{BE} + (1 + \beta) (R_E // R_L)$$

Điện trở r_{eTr} có giá trị rất lớn.

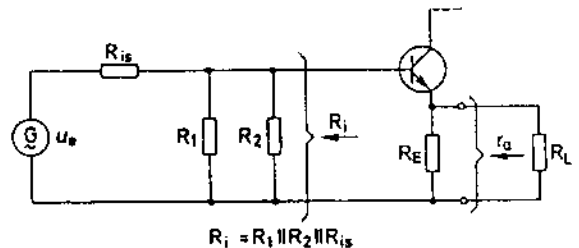
Ví dụ: $r_{BE} = 1,5k\Omega$; $\beta = 150$; $R_E // R_L = 200\Omega$

$$r_{eTr} = 1,5k\Omega + 151 \cdot 200\Omega = 31,7k\Omega$$

Ví dụ thể hiện giá trị r_{eTr} thực chất do số hạng $(1 + \beta) (R_E // R_L)$ quyết định, ở đây r_{BE} chỉ có vai trò thứ yếu.



Hình 3.30. Điện trở vào mạch CC.



Hình 3.31. Điện trở ra mạch CC.

Một cách gần đúng có thể xác định r_{eTr} theo hệ thức sau:

$$r_{eTr} \approx \beta (R_E // R_L)$$

Hay điện trở vào chung theo hình 3.30 là:

$$r_e \approx R_1 // R_2 // \beta \frac{R_E \cdot R_L}{R_E + R_L}$$

Mạch CC có điện trở vào rất lớn và được xác định qua các điện trở R_1 , R_2 và $\beta (R_E // R_L)$ nối song song nhau.

* Điện trở ra: r_a

Điện trở ra hay nội trở của mạch có thể xác định bằng cách chọn hai giá trị tải khác nhau qua đó xác định khoảng thay đổi của U_a và I_a (hình 3.31).

$$r_a = \frac{\Delta U_a}{\Delta I_a}$$

Khi cho $R_L = 0$ và $R_L \rightarrow \infty$ để tính toán, từ mạch hình 3.31 có

$$r_a = R_E // \frac{r_{BE} + R_i}{1 + \beta}; \text{ ở đây } R_i = R_{iS} // R_1 // R_2.$$

Ví dụ: Cho $R_E = r_{BE} = 2k\Omega = R_i$; $\beta = 200$

$$r_a = 2k\Omega // \frac{2k\Omega + 2k\Omega}{201} = 2k\Omega // 20\Omega \approx 20\Omega$$

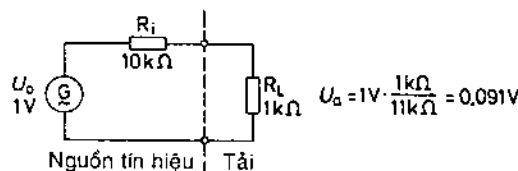
Qua ví dụ tính toán thấy kết quả mạch CC có điện trở ra rất nhỏ và được xác định chủ yếu qua thành phần $\frac{r_{BE} + R_i}{1 + \beta}$ ($\ll R_E$).

Điện trở ra r_a càng nhỏ khi r_{BE} càng nhỏ và do đó cần chọn điểm làm việc có dòng 1 chiều bazơ và colectơ đủ lớn.

Khi đó
$$r_a \approx \frac{r_{BE} + R_i}{\beta}$$

3.4.3. Mạch CC dùng như một mạch biến đổi trở kháng

Khi thực hiện ghép nối nguồn tín hiệu có nội trở lớn với tải có điện trở nhỏ (thường gặp trên thực tế) nếu ghép trực tiếp, tín hiệu của nguồn sẽ bị tổn hao phần lớn trên nội trở R_i của nó trước khi đưa tới tải làm suy hao nghiêm trọng tín hiệu. Vấn đề sẽ được giải quyết nếu sử dụng mạch khuếch đại CC như một mạch khuếch đại đệm biến đổi (làm giảm) trở kháng của nguồn tín hiệu như thể hiện trên các hình 3.32 và 3.33.



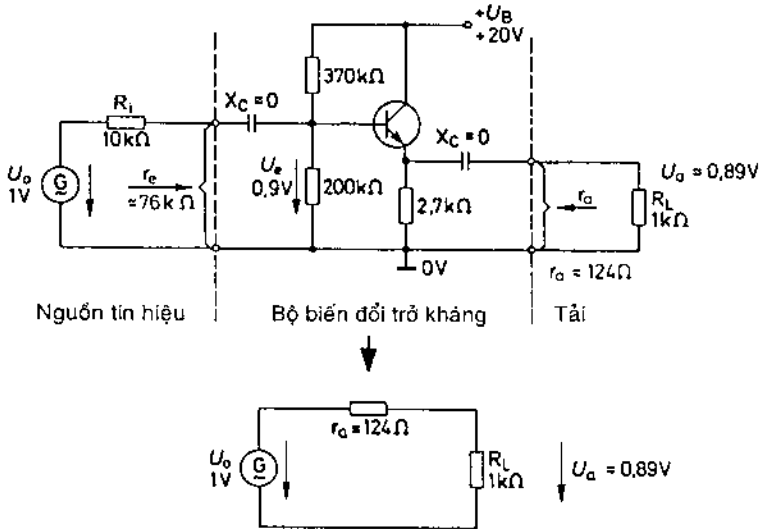
Hình 3.32. Nặng tải cho nguồn tín hiệu khi $R_L \ll R_i$.

Trên mạch hình 3.33 từ trở kháng ban đầu $R_i = 10k\Omega$ qua mạch CC xác định được $r_a = R'_i = 124\Omega$.

Với tải $R_L = 1k\Omega$ theo hình 3.32 nếu không có mạch CC điện áp

nhận được trên tải là $0,091V$ khi $U_0 = 1V$; còn khi có mạch điện CC điện áp trên tải R_L là $0,89V$.

Mạch CC có điện trở vào rất lớn và điện trở ra rất thấp và được dùng làm phần tử biến đổi trở kháng từ nguồn có trở kháng cao chuyển về nguồn có trở kháng thấp.



Hình 3.33. Mạch CC để biến đổi trở kháng vào cao trở kháng ra thấp.

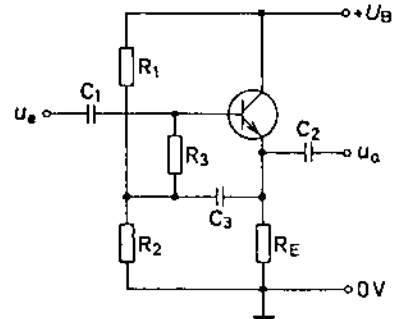
3.4.4. Mạch Bootstrap

Nguồn tín hiệu với nội trở lớn được phối hợp tải nhờ mạch CC như đã phân tích ở tiết trước, khi đó điện trở vào được quyết định bởi các giá trị điện trở phân cực R_1 , R_2 và cần chọn chúng đủ lớn để đảm bảo tính chất của mạch CC ít bị ảnh hưởng ở lối vào. Khi cần điện trở vào đặc biệt lớn, có thể sử dụng mạch Bootstrap như thể hiện ở hình 3.34.

Trong mạch hình 3.34. R_1 ; R_2 của mạch phân áp được nối song song với

thành phần $\beta R_3 \frac{R_E}{r_{BE}}$; khi $R_1, R_2 \gg R_E$ thì có thể xác định điện trở vào

của mạch theo hệ thức $r_e = (\beta R_3 \frac{R_E}{r_{BE}}) // \beta R_E$.



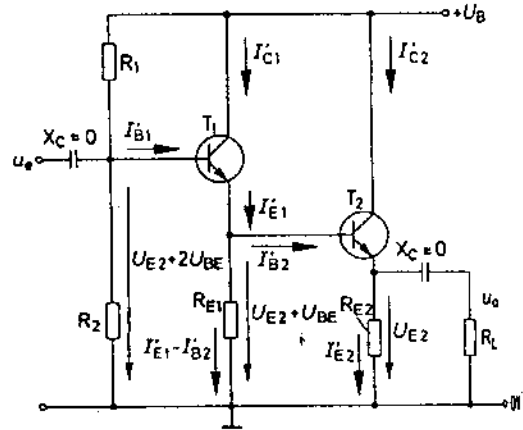
Hình 3.34. Mạch Bootstrap để nâng cao điện trở vào.

Khi có tải R_L , trong hệ thức trên phải thay R_E bằng $R_E // R_L$.

Chú ý trong mạch hình 3.34 X_{C3} có giá trị rất nhỏ, khi đó điện trở vào của mạch trong vùng tần số thấp có thể đạt giá trị $10^6 \Omega$.

3.4.5. Mạch Darlington

Mạch mắc CC chỉ đạt được điện trở vào lớn khi ta chọn $R_E // R_L$ đủ lớn, thực tế lại thường gặp R_L nhỏ cỡ vài Ω , khi đó điện trở vào mạch CC không đủ lớn như yêu cầu. Khi mạch làm việc với tín hiệu có biên độ lớn, nguồn tín hiệu sẽ bị nặng tải. Mạch Darlington là cấu trúc gồm hai mạch khuếch đại CC mắc liên tiếp nhau (hình 3.35). Điện trở R_{E1} nhằm nâng cao dòng I_{E1} trong khi dòng I_{B2} không cần lớn. Trường hợp ngược lại, có thể không cần R_{E1} . Điện trở vào mạch hình 3.35.



Hình 3.35. Mạch Darlington.

$$r_e \approx \beta_1 r_{BE2} + \beta_1 \beta_2 (R_{E2} // R_L)$$

(khi chưa xét tới ảnh hưởng của R_{E1} , R_1 và R_2).

Hệ số khuếch đại điện áp của mạch khuếch đại Darlington nhỏ hơn và xấp xỉ 1; $V_u = V_{u1} \cdot V_{u2}$

Hệ số khuếch đại dòng điện của mạch rất lớn, khi $R_L \ll R_{E2}$ và R_1, R_2 đủ lớn thì:

$$V_u \approx V_{u2} = \frac{1}{1 + \frac{r_{BE2}}{(1 + \beta_2)(R_E // R_L)}}; V_{imax} \approx \beta_1 \cdot \beta_2$$

Ví dụ: $R_E // R_L = 5 \Omega$; $r_{BE1} = 1 \text{ k}\Omega$; $r_{BE2} = 500 \Omega$

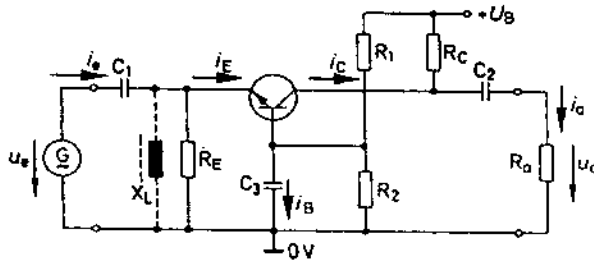
$$\beta_1 = 100; \beta_2 = 50.$$

$$r_e \approx 100 \cdot 500 \Omega + 100 \cdot 50 \cdot 5 \Omega \approx 75 \text{ k}\Omega$$

$$V_u = \frac{1}{1 + \frac{500 \Omega}{51 \cdot 5 \Omega}} = \frac{1}{1 + 2} = 0,33$$

3.5. MẠCH KHUẾCH ĐẠI MẮC BAZƠ CHUNG (BC)

Trên mạch hình 3.36, tụ C_3 nối ngắn mạch điện thế cực bazơ tới điểm 0V của tín hiệu (xoay chiều), đây là nét đặc trưng của mạch khuếch đại mắc bazơ chung (mạch BC). Các tụ điện C_1 và C_2 để cách ly điện thế một chiều giữa mạch khuếch đại và các phần khác. Trong mạch có thực hiện hồi tiếp âm dòng 1 chiều.



Hình 3.36. Mạch BC, ổn định điểm công tác nhờ R_E (nếu dùng X_L thì không ổn định).

3.5.1. Phân cực 1 chiều

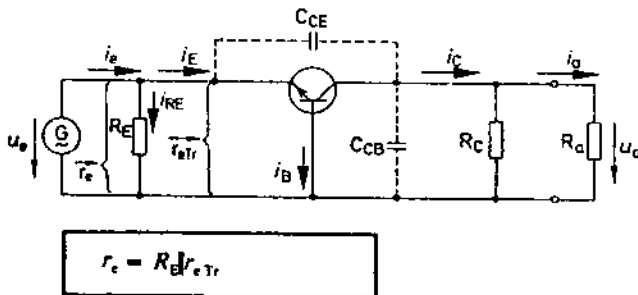
Việc phân cực 1 chiều cho mạch BC làm tương tự như cho mạch EC với sự chú ý thêm là cực bazơ luôn có điện thế xoay chiều ở 0V. Nếu không muốn hồi tiếp thực hiện qua R_E thì cần một cuộn dây có X_L đủ lớn thay thế. Điện trở R_1 ở đây không có tác dụng hồi tiếp tín hiệu xoay chiều nên chỉ có ý nghĩa về 1 chiều.

3.5.2. Mạch BC chế độ tín hiệu nhỏ

Trong mạch BC, dòng điện xoay chiều lối vào i_e xấp xỉ dòng xoay chiều emitor i_E . Điện trở R_E nối song song chỉ tiếp nhận một phần rất nhỏ tín hiệu. Dòng ra i_a trên điện trở colectơ có giá trị xấp xỉ dòng xoay chiều trên colectơ i_C do đó mạch BC luôn gây hồi tiếp dòng tín hiệu.

$$i_B = i_E - i_C \approx i_e - i_a$$

Sơ đồ, tương đương thay thế mạch BC được cho trên hình 3.37.



Hình 3.37. Sơ đồ tương đương xoay chiều thay thế mạch BC.

3.5.2.1. Điện trở vào và điện trở ra

- Điện trở vào: Từ sơ đồ tương đương, điện trở vào được xác định:

$r_e = R_E // r_{eTr}$ trong đó điện trở vào của transito:

$$r_{eTr} = \frac{u_{BE}}{i_E} = \frac{i_B \cdot r_{BE}}{i_B + i_C} = \frac{i_B \cdot r_{BE}}{i_B(1 + \beta)}$$

$$\boxed{r_{eTr} = \frac{r_{BE}}{1 + \beta}} \quad \text{Từ đó } r_e = \boxed{R_E // \frac{r_{BE}}{1 + \beta}}$$

Giá trị $\frac{r_{BE}}{1 + \beta}$ là rất nhỏ, do đó có thể bỏ qua R_E nối song song với nó.

Kết quả là mạch khuếch đại mắc BC có điện trở vào rất nhỏ $r_e \approx \frac{r_{BE}}{\beta}$.

• Điện trở ra:

Mạch BC có điện trở ra lớn và được xác định qua R_C .

Điện trở r_{iE} trong mạch BC không nằm giữa colectơ và điểm 0V mà nối tới cực emitơ (hình 3.37). Ảnh hưởng này là xấu tới mạch khuếch đại, nó cùng với tụ C_{CE} khả năng gây mất ổn định ở vùng tần số làm việc cao. Tụ C_{BC} có vai trò như một tải điện dung tại lối ra làm giảm tín hiệu ở tần số cao. Ở vùng tần số thấp $r_a \approx R_C$.

3.5.2.2. Hệ số khuếch đại

- Mạch BC có khả năng khuếch đại điện áp và khuếch đại công suất, trong khi hệ số khuếch đại dòng điện nhỏ hơn 1.

Nếu so sánh chiều điện áp u_a và u_e trên hình 3.37 ta thấy hai điện áp này cùng pha nhau:

Mạch khuếch đại mắc BC không làm đảo pha tín hiệu $V_u = \frac{u_a}{u_e}$

Như trên hình (3.37) điện áp tín hiệu trực tiếp là điện áp u_{BE} trên transito:

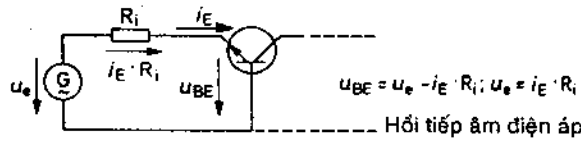
$$u_e = u_{BE} = i_B r_{BE}$$

Mặt khác: $u_a = i_c R_L = i_c (R_L // R_C)$

Với $i_c \approx \beta i_B$ ta nhận được hệ số khuếch đại điện áp của mạch BC:

$$V_u = \frac{u_a}{u_e} \approx \frac{i_B \cdot \beta \cdot (R_L // R_C)}{i_B \cdot r_{BE}} \quad \text{hay} \quad \boxed{V_u \approx \beta \cdot \frac{R_L // R_C}{r_{BE}}}$$

Mạch BC có hệ số khuếch đại điện áp lớn và cách tính tương tự mạch EC.



Hình 3.38. Ảnh hưởng hồi tiếp qua nội trở R_i của nguồn tín hiệu trong mạch BC.

Nếu nguồn tín hiệu có nội trở R_i (hình 3.38), tín hiệu sẽ bị suy giảm mạnh trên R_i làm hệ số V_u giảm mạnh.

$$V_u \approx \frac{R_L // R_C}{R_i + r_{eTr}} \text{ với } R_i \gg r_{eTr} \text{ thì } \boxed{V_u \approx \frac{R_L // R_C}{R_i}}$$

Ảnh hưởng của R_i tương tự như điện trở hồi tiếp. Khi đó hệ số khuếch đại của mạch đặc biệt ổn định, không phụ thuộc vào các tham số vi sai của transito.

- Hệ số khuếch đại dòng điện: $V_i = \frac{i_a}{i_e}$

Nếu $r_{eTr} \ll R_E$ và $R_C \gg R_L$ thì
 $i_e \approx i_E = i_B + i_C = i_B(1 + \beta)$

$$i_a = i_C \cdot \frac{\frac{1}{R_L}}{\frac{1}{R_L} + \frac{1}{R_C}} = i_C \cdot \frac{1}{1 + \frac{R_L}{R_C}} = \beta \cdot i_B \cdot \frac{1}{1 + \frac{R_L}{R_C}}$$

Từ đây, hệ số khuếch đại dòng tín hiệu

$$V_i = \frac{i_a}{i_e} \approx \frac{\beta \cdot i_B}{(1 + \beta) \cdot i_B} \cdot \frac{1}{1 + \frac{R_L}{R_C}}$$

$$\boxed{V_i \approx \frac{\beta}{1 + \beta} \cdot \frac{1}{1 + \frac{R_L}{R_C}}}$$

Hệ số khuếch đại dòng điện của mạch BC luôn nhỏ hơn 1.

Khi $R_C \gg R_L$, ta nhận được:

$$V_{imax} = \frac{\beta}{1 + \beta} = \alpha \approx 1$$

Giá trị này thường mô tả hệ số truyền đạt dòng xoay chiều của transito, cũng như mạch EC, ta có thể chọn R_C lớn tới mức có thể.

– Hệ số khuếch đại công suất

$$V_P = V_i \cdot V_u$$

Do $V_i \approx 1$ nên $V_P \approx V_u$

Mạch BC có hệ số khuếch đại công suất lớn và gần bằng hệ số khuếch đại điện áp.

• Sử dụng mạch BC

Mạch BC được dùng cho khuếch đại các tín hiệu có tần số cao ($>10^5 \text{Hz}$), ưu thế quan trọng là mạch có điện dung vào nhỏ, tụ C_{CB} ảnh hưởng ít tới chế độ có tín hiệu và trong mạch có hồi tiếp âm dòng điện. Một ứng dụng đặc biệt của mạch BC là dùng cho các mạch tạo dao động hình sin tần số cao.

3.6. BỘ KHUẾCH ĐẠI ĐIỆN ÁP XOAY CHIỀU

3.6.1. Các thông số cơ bản

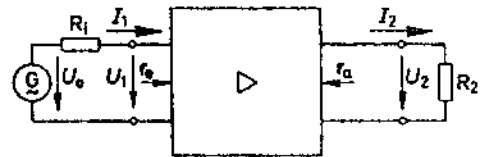
Trong phần này chúng ta quan tâm tới mạch khuếch đại tín hiệu xoay chiều, mạch khuếch đại các tín hiệu biến đổi chậm hay tín hiệu không biến đổi theo thời gian sẽ được đề cập ở các tiết sau. Các vấn đề cần quan tâm tới một bộ khuếch đại xoay chiều là:

- Độ lớn của hệ số khuếch đại.
- Sự phụ thuộc của hệ số khuếch đại vào tần số của tín hiệu.
- Quan hệ pha giữa đại lượng vào và đại lượng ra.
- Dải tần số làm việc của mạch khuếch đại.
- Méo tín hiệu.
- Các loại nhiễu và ảnh hưởng của điều kiện môi trường tới mạch khuếch đại.
- Độ bền theo thời gian.

3.6.1.1. Hệ số khuếch đại

Tuỳ theo nhiệm vụ, với dải tần số nhất định, hệ số khuếch đại điện áp, dòng điện hoặc công suất của tín hiệu được quan tâm.

Theo hình 3.39 định nghĩa các hệ số khuếch đại:



Hình 3.39. Các đại lượng vào và đại lượng ra của bộ khuếch đại.

$$V_u = \frac{U_2}{U_0}; V_i = \frac{I_2}{I_1}; V_P = \frac{U_2 \cdot I_2}{U_0 \cdot I_1} = V_u \cdot V_i$$

Ở đây trên hình 3.39 nguồn tín hiệu có sức điện động lý tưởng (hở mạch) là u_0 và có nội trở là r_i ; r_e và r_a là điện trở vào và điện trở ra của bộ khuếch đại đang xét.

– Nguồn tín hiệu sẽ đưa công suất cực đại tới bộ khuếch đại khi $R_i = r_e$.

– Bộ khuếch đại sẽ đưa ra một công suất cực đại tới tải khi $R_2 = r_a$.

Khi hai trường hợp trên xảy ra, ta nói đã có sự phối hợp tối ưu về công suất.

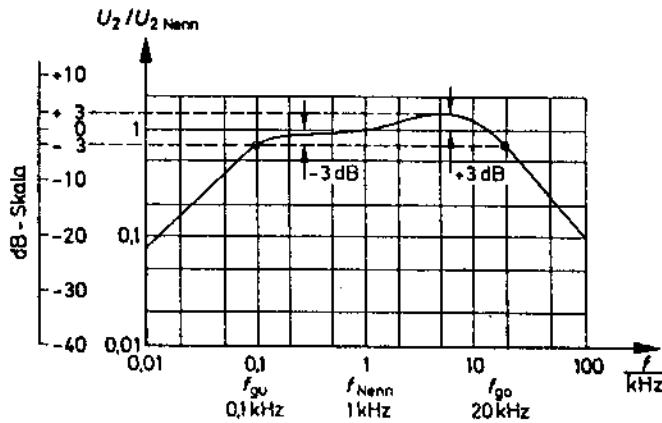
– Trong trường hợp thoả mãn các điều kiện

$$r_e \ll R_i \text{ và } R_2 \ll r_a$$

Dòng điện sẽ đạt giá trị lớn nhất, ta nói đã đạt được sự phối hợp tối ưu về dòng điện

– Khi các điều kiện $r_e \gg R_i$ và $R_2 \gg r_a$ được thoả mãn, điện áp sẽ đạt giá trị lớn nhất (tại các lối vào và lối ra mạch khuếch đại) ta nói đã đạt được sự phối hợp tối ưu về điện áp.

3.6.1.2. Đặc tuyến điện áp theo tần số



Hình 3.40. Đặc tuyến điện áp – tần số của một bộ khuếch đại.

Đồ thị biểu diễn sự phụ thuộc của điện áp lối ra U_2 vào tần số của tín hiệu vào khi giữ cho điện áp lối vào U_0 không đổi sẽ thể hiện tính chất phụ thuộc của hệ số khuếch đại của mạch vào tần số của tín hiệu. Để biểu diễn trong 1 dải tần số đủ rộng, trục tần số được chọn theo thang chia logarit (cơ số thập phân hay cơ số e). Tương tự trục điện áp cũng có thể dùng thang chia logarit, khi đó tỷ số U_2/U_{2Nenn} được tính theo Dexibel (dB).

$$\left(\frac{U_2}{U_{2Nenn}}\right) \text{dB} = 20 \lg \frac{U_2}{U_{2Nenn}} = -20 \lg \frac{U_{2Nenn}}{U_2} \text{ với } U_0 = \text{hằng.}$$

Giá trị điện áp U_{2Nenn} được xác định tại 1 tần số danh định nằm ở khoảng giữa dải tần làm việc của bộ khuếch đại. Với bộ khuếch đại tần số thấp giá trị tần số danh định chọn là 1kHz. Hình 3.40 là đặc tuyến biên độ – tần số điển hình của một bộ khuếch đại.

Trên đồ thị hình 3.40 có hai tần số đặc biệt cần lưu ý là: f_{gu} tần số giới hạn dưới và f_{go} tần số giới hạn trên của dải tần số làm việc của bộ khuếch đại.

Tại các tần số giới hạn có
$$\frac{U_2(f_{gu})}{U_{2Nenn}} = \frac{U_2(f_{go})}{U_{2Nenn}} = \frac{1}{\sqrt{2}} = 0,707 (\approx -3dB).$$

Trên hình 3.40 dải tần số làm việc được xác định bởi $f_{gu} = 100Hz$ $f_{go} = 20kHz$ và do đó băng tần làm việc $b = f_{go} - f_{gu} = 19,9kHz$.

Thực tế trong dải tần làm việc đồ thị hình 3.40 nói chung không bằng phẳng, hầu hết đều có hệ số $\frac{U_2}{U_{2Nenn}}$ lớn hơn 1.

Điều kiện tổng quát trong dải tần số làm việc:
$$\left(\frac{U_2}{U_{2Nenn}} \right) dB \leq \pm 3dB.$$

Mức độ giảm điện áp hay giảm hệ số khuếch đại được xác định tùy theo dạng mạch khuếch đại đang xét.

Xét một ví dụ trên hình 3.41 (mạch EC)

Ở vùng tần số cao, điện kháng X_C của C_1, C_2, C_E ngắn mạch

$$V_u \approx \beta \frac{R_C // r_{CE}}{r_{BE}}$$

Các điện dung C_{CB}, C_{BE} và C_{CE} làm giảm hệ số khuếch đại.

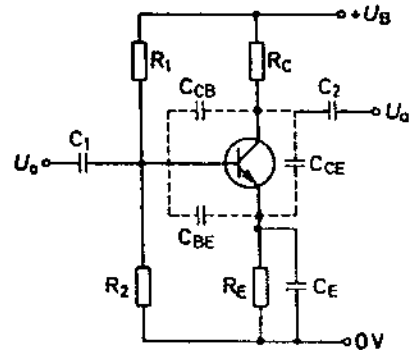
Ở vùng tần số thấp điện kháng của C_1, C_2 và C_E đủ lớn

C_1 làm giảm tín hiệu ở mạch vào

C_2 làm giảm tín hiệu ở mạch ra

C_E không làm thoát hoàn toàn tín hiệu trên R_E gây hồi tiếp âm xoay

chiều và làm giảm tín hiệu ở lối ra, khi đó $V_u \approx \frac{R_C}{R_E}$.



Hình 3.41. Mạch khuếch đại EC với các điện dung xác định dải tần làm việc.

Các mắt lọc RC xuất hiện càng nhiều, hệ số khuếch đại ở các vùng tần số cao và tần số thấp càng giảm nhanh.

1 mắt RC làm giảm hệ số khuếch đại 20dB/decac

2 mắt RC làm giảm 40dB/decac.

Trên hình 3.41 C_1, C_2 được chọn đủ lớn, khi đó tần số giới hạn dưới chỉ do C_E quyết định:

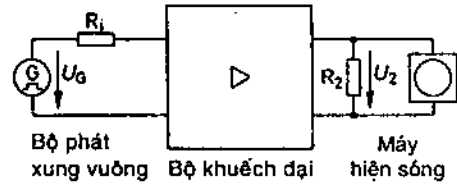
$$f_{gu} = \frac{\beta}{r_{BE} \cdot 2\pi \cdot C_E}$$

Ở vùng tần cao, xuất hiện nhiều mắt lọc RC nên ảnh hưởng tới giá trị f_{go} .

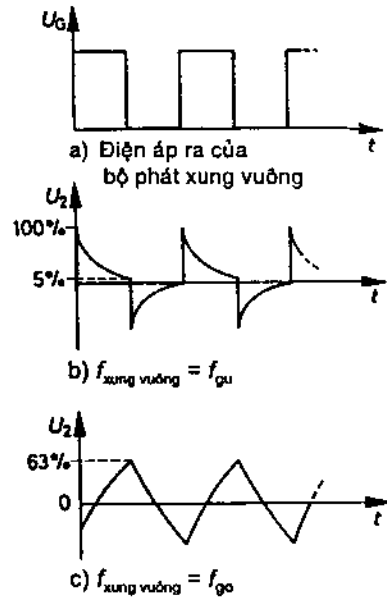
Do thủ đặc tính tần số với máy phát tín hiệu chuẩn (xung vuông góc) ta có thể xác định nhanh các giá trị f_{gu} và f_{go} của mạch khuếch đại nhờ mạch điện hình 3.42 khi tác động một xung vuông góc tại lối vào.

Thay đổi tần số xung vào, tại lối ra nhận được U_2 trên hình 3.43.

Từ hình 3.43 thấy rõ tần số giới hạn dưới ảnh hưởng tới đỉnh xung vuông (hình 3.43b) và tần số giới hạn trên ảnh hưởng tới sườn xung (hình 3.43c).



Hình 3.42. Phép đo giới hạn tần số nhờ máy phát tín hiệu vuông góc.



Hình 3.43. Biến dạng của vùng vuông góc qua mạch khuếch đại.

3.6.1.3. Sự dịch pha

Bên cạnh quan hệ biên độ điện áp ra phụ thuộc tần số đã xét, sự phụ thuộc góc dịch pha giữa U_2 và U_0 theo tần số được xem xét đồng thời. Thường trong dải tần làm việc, góc dịch pha là không đổi (bằng 0° hay 180° tùy dạng mạch khuếch đại) khi hệ số khuếch đại hay điện áp ra U_2 cũng bằng phẳng theo tần số. Trong trường hợp ngược lại, khi hệ số khuếch đại bị giảm do yếu tố điện kháng tác động, góc dịch pha cũng thay đổi ở vùng tần số thấp hoặc cao. Mỗi mắt lọc RC gây ra dịch pha tương ứng tối đa 90° , giá trị thấp nhất ở các biên tần thường là 45° .

3.6.1.4. Méo tín hiệu– hệ số phi tuyến

Hiện tượng phá huỷ, làm biến dạng tín hiệu gọi là méo phi tuyến. Nguyên nhân chính là do tính chất phi tuyến tính đặc tuyến của transito.

Nếu tác động tại lối vào 1 điện áp hình sin có tần số f_1 , tại lối ra điện áp ra U_2 có chứa các thành phần điện áp tần số $n.f_1$ (n là số nguyên $0,1,2,\dots$), tức là xuất hiện các thành phần tần số $f_n = n.f_1$ tại lối ra. Hệ số méo phi tuyến k được định nghĩa như sau:

$$k = \sqrt{\frac{U_{f_2}^2 + U_{f_3}^2 + U_{f_4}^2 + \dots}{U_{f_1}^2 + U_{f_2}^2 + U_{f_3}^2 + U_{f_4}^2 + \dots}} \cdot 100\%$$

Trong đó: U_{f_n} là trị hiệu dụng của điện áp có tần số f_n .

Với các thành phần $n \geq 2$ ta gọi chúng là các sóng hài (nhiều) và là nguyên nhân gây ra méo phi tuyến. Thường chỉ quan tâm tới $n = 1$ và $n = 2$; giá trị điển hình với một bộ khuếch đại tần thấp tính tại tần số $f = 1\text{kHz}$ là $k = 0,5\%$.

Hệ số k phụ thuộc vào biên độ điện áp vào tác động tới mạch khuếch đại, phụ thuộc vào tần số làm việc và khi có hồi tiếp âm tín hiệu, k sẽ giảm nhỏ (tuyến tính hoá đặc tuyến truyền đạt).

3.6.1.5. Các loại nhiễu tạp âm và tiếng ồn

Ở các vùng tần số rất thấp hoặc rất cao xuất hiện các loại nhiễu tĩnh gọi là tiếng ồn hay tạp âm, do quá trình nhiệt hay các nguyên nhân khác gây ra. Nếu quan sát trên máy hiện sóng, chúng có biên độ nhỏ và mật độ dày, biên độ rất khác nhau do mỗi điện trở, mỗi transito trong mạch khuếch đại gây ra và được mạch khuếch đại làm lớn lên như cách nó xử lý tín hiệu có ích. Một nhóm nữa là điện áp nhiễu của điện lưới công nghiệp có tần số 50Hz và 100Hz nhiễu do các thiết bị điện thoại, điện tử xung quanh gây ra cũng được kể đến. Các loại nhiễu này thường được đánh giá (đo) bằng tỷ số tín hiệu/ tạp âm và tính theo thang logarit:

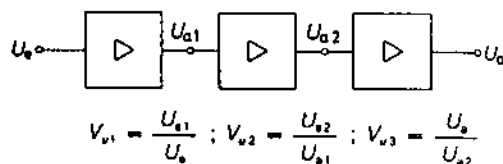
Với tạp âm: $d_{ST} = 20\lg \frac{U_{Nutz}}{U_{Sor}} \text{ (dB)}$

Với tiếng ồn: $d_{Ger} = 20\lg \frac{U_{Nutz}}{U_{Ger}} \text{ (dB)}$

Ở đây U_{Nutz} , U_{Stor} và U_{Ger} là trị hiệu dụng của tín hiệu, của điện áp tạp âm và của điện áp tiếng ồn.

3.6.2. Bộ khuếch đại nhiều tầng

Khi cần hệ số khuếch đại lớn, có thể ghép liên tiếp nhiều mạch khuếch đại đơn, khi đó hệ số khuếch đại chung được xác định bởi:



Hình 3.44. Bộ khuếch đại nhiều tầng.

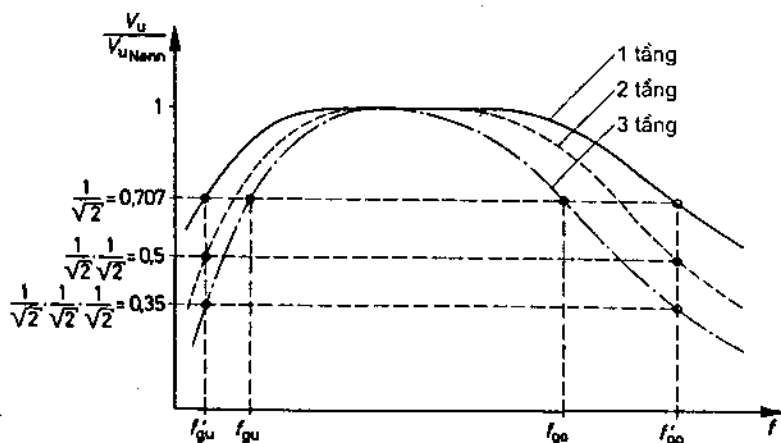
$$V_u = \frac{U_{a1}}{U_e} \cdot \frac{U_{a2}}{U_{a1}} \cdot \frac{U_a}{U_{a2}} = \frac{U_a}{U_e} \quad \text{hay} \quad \boxed{V_u = V_{u1} \cdot V_{u2} \cdot V_{u3}}$$

ở đây $V_{u1} = \frac{U_{a1}}{U_e}$; $V_{u2} = \frac{U_{a2}}{U_{a1}}$ và $V_{u3} = \frac{U_a}{U_{a2}}$

Mỗi bộ khuếch đại thành phần sẽ có dải tần làm việc riêng và do đó giá trị f_{gu} , f_{go} riêng xác định tại tần số ở đó V_{ui} còn $\frac{1}{\sqrt{2}}$ lần (hay -3dB).

Với hệ số khuếch đại chung V_u , ví dụ với 3 tầng như hình 3.44 tần số giới hạn sẽ xác định khi V_u giảm 9dB (hay $\frac{1}{\sqrt{2}} \cdot \frac{1}{\sqrt{2}} \cdot \frac{1}{\sqrt{2}} \approx 0,353$ lần).

Hình 3.45 mô tả đặc tính tần số của một bộ khuếch đại nhiều tầng.



Hình 3.45. Đặc tính điện áp – tần số của bộ khuếch đại nhiều tầng.

Từ hình 3.45 thấy rõ tần số giới hạn chung $f_{\text{gu}} > f_{\text{gu}}$ và $f_{\text{go}} < f_{\text{go}}$ nghĩa là:

Dải tần làm việc của bộ khuếch đại nhiều tầng luôn hẹp hơn dải tần của mỗi tầng khuếch đại thành phần.

Để f_{g0} và f_{gu} có giá trị giống như của mỗi tầng đơn (trước khi ghép), yêu cầu mỗi tầng phải có đặc tuyến tần số phẳng hơn tại tần số giới hạn, nghĩa là:

$$\text{Với 2 tầng} \quad \frac{V_{ug}}{V_{UN}} = 0,841 \quad (\text{vì } 0,841 \cdot 0,841 = 0,707 = \frac{1}{\sqrt{2}})$$

$$\text{Với 3 tầng} \quad \frac{V_{ug}}{V_{UN}} = 0,891 \quad (\text{vì } 0,891 \cdot 0,891 \cdot 0,891 = 0,707)$$

Ở đây V_{UN} là hệ số khuếch đại tại khoảng giữa dải tần

V_{ug} hệ số khuếch đại tính tại tần số biên dưới và biên trên của tầng đơn.

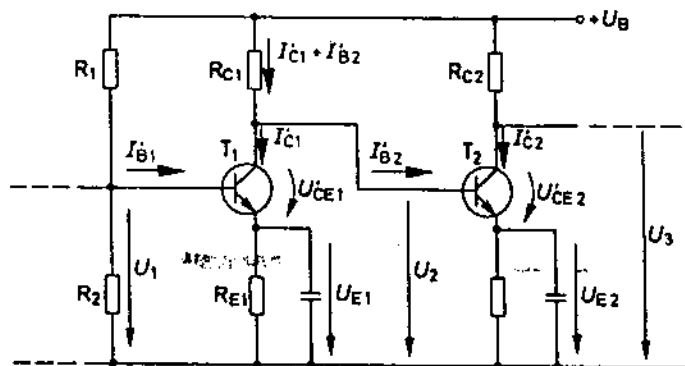
3.6.2.2. Ghép nối trong bộ khuếch đại nhiều tầng

Có các khả năng ghép nối tầng:

- Ghép trực tiếp (ghép 1 chiều)
- Ghép qua tụ điện (ghép điện dung)
- Ghép qua cuộn dây biến áp (ghép điện cảm)

Hai cách ghép sâu chỉ phù hợp với ghép dòng xoay chiều.

* *Ghép 1 chiều (hình 3.46)*

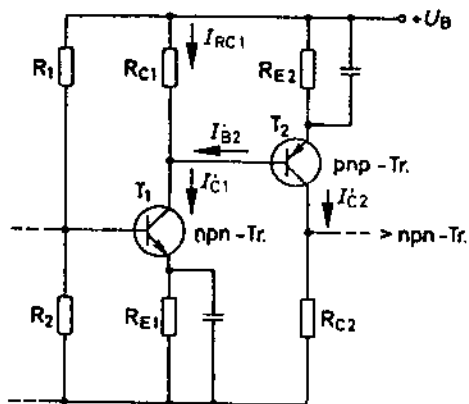


Hình 3.46. Bộ khuếch đại 2 tầng ghép trực tiếp (ghép 1 chiều).

Ở cách ghép này, điện áp 1 chiều và xoay chiều được ghép đồng thời.

Ưu điểm cách ghép trực tiếp là tần số giới hạn dưới trong dải tần làm việc rất thấp, số lượng linh kiện ít và có thể sử dụng linh hoạt cách phân cực một chiều.

Nhược điểm là hiện tượng trôi điện áp một chiều về phía dương lớn (với loại transito npn) do điện thế làm việc của mỗi transito yêu cầu luôn là $V_C > V_B > V_E$ (ở hình 3.46 $U_2 = U_{CE1} + U_{E1}$) và sự biến động điểm làm việc của một tầng luôn làm ảnh hưởng tới tầng khác.



Hình 3.47. Bộ khuếch đại ghép 1 chiều sử dụng transito bù.

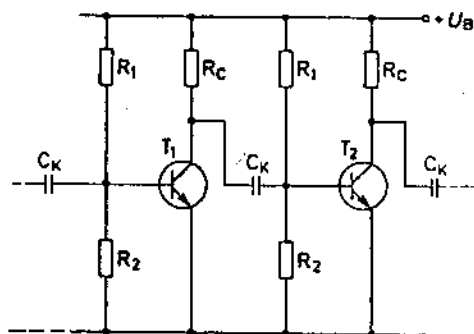
Các nhược điểm nêu trên có thể hạn chế được nhờ sử dụng transito bù pnp ở tầng sau (xem mạch hình 3.47). Nhờ việc chọn R_E và R_C thích hợp, điểm làm việc của mỗi tầng thực tế được duy trì ổn định hơn.

*** Ghép điện dung (hình 3.48)**

Ở cách ghép điện dung, chỉ thành phần xoay chiều được ghép qua tụ C_K .

Cách này còn được gọi là ghép RC vì tụ C_K luôn hợp với r_e của tầng khuếch đại một mắt lọc RC.

Ưu điểm cách ghép điện dung là các giá trị 1 chiều của mỗi tầng là độc lập nhau do đó không ảnh hưởng lẫn nhau khi các điểm làm việc bị thay đổi. Tuy nhiên ở đây mỗi tầng cần dùng riêng mạch phân cực và điện dung C_K của tụ ghép gây ảnh hưởng xấu ở vùng tần số thấp do tổn hao trên nó tăng.

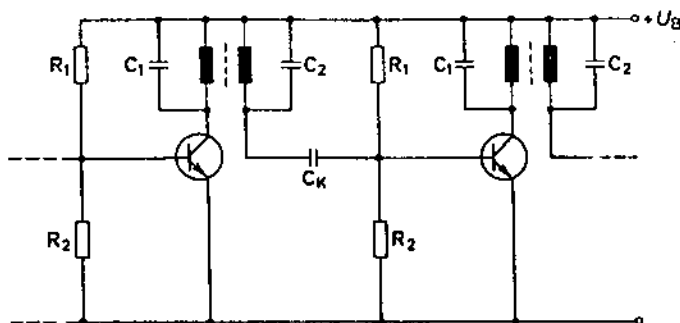


Hình 3.48. Ghép tầng dùng tụ điện.

*** Ghép qua biến áp (hình 3.49)**

Ở cách ghép biến áp, chỉ thành phần xoay chiều được ghép qua các tầng.

Cách ghép biến áp là một dạng rất phổ biến trong dải tần số cao và tần số trung bình (gặp trong các máy thu phát thanh, thu phát hình). Khi đó, dải tần làm việc rất hẹp và được gọi là một mạch lọc băng. Ưu điểm cách ghép biến áp là các tầng riêng lẻ độc lập về một chiều, không ảnh hưởng qua lại giữa các điểm làm việc và có khả năng phối hợp tốt với tải (do điện trở ra của mạch khuếch đại có thể lựa chọn tối ưu).



Hình 3.49. Mạch khuếch đại nhiều tầng ghép biến áp.

3.6.3. Mạch khuếch đại dải rộng

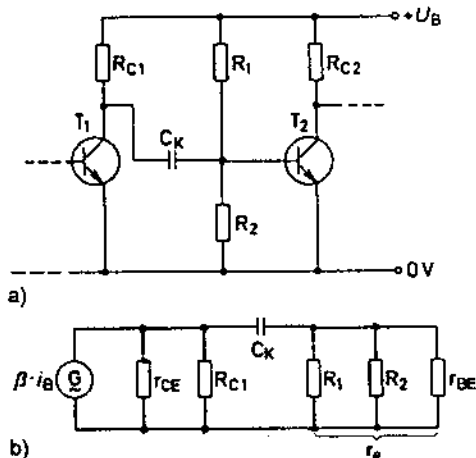
Để mở rộng dải tần số làm việc của mạch khuếch đại, qua đó nâng cao chất lượng (đáp ứng được với các tín hiệu vào có phổ tần số rộng) giảm méo ở vùng tần số rất thấp hoặc rất cao, mạch khuếch đại dải rộng được sử dụng.

3.6.3.1. Tần số giới hạn dưới f_{qu}

– Vai trò các tụ ghép có ảnh hưởng quyết định ở vùng tần số thấp

Hình 3.50a là một mạch khuếch đại EC dùng tụ ghép tầng C_K và mạch tương đương thay thế thể thể hiện ở hình 3.50b.

Transito T_1 có một vai trò như 1 nguồn dòng có giá trị dòng ngắn mạch $\beta \cdot i_B$ có điện trở ra là $r_a = R_{C1} // r_{CE1}$.



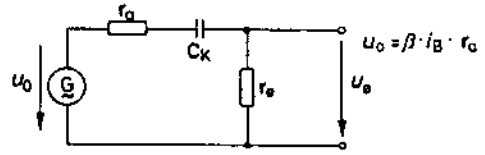
Hình 3.50. Tụ ghép tầng với vai trò là 1 bộ lọc cao

- a) Mạch khuếch đại EC ghép tầng bằng tụ C_K ;
b) Tính chất lọc cao tần của mạch ghép tụ.

Điện trở r_{BE2} kết hợp với bộ chia R_1, R_2 tạo thành điện trở vào tương đương thay thế cho tầng khuếch đại dùng T_2 .

$$r_e = R_1 // R_2 // r_{BE2}$$

Từ hình 3.50b r_a, C_K và r_e hình thành 1 bộ lọc tần cao. Hình 3.51 thể hiện mạch biến đổi từ nguồn dòng T_1 thành nguồn áp tương đương.



Hình 3.51. Mạch tương đương thay thế của bộ lọc cao có tụ ghép.

Tần số giới hạn f_g của bộ lọc cao được xác định từ định nghĩa là: tại f_g hệ số khuếch đại giảm $\sqrt{2}$ lần:

$$f_g = \frac{1}{2\pi(r_a + r_e) \cdot C_K}$$

Tần số giới hạn của bộ lọc càng thấp khi điện trở vào r_a , điện trở ra r_e càng lớn và giá trị ghép C_K chọn giá trị càng lớn.

Nếu $r_{CE} \gg R_C$ và $r_{BE} \ll R_1 // R_2$, hệ thức tính f_g sẽ có dạng:

$$f_g \approx \frac{1}{2\pi(R_{C1} + r_{BE2}) \cdot C_K}$$

- Ví dụ với $R_{C1} = 10\text{k}\Omega$; $r_{CE1} = 100\text{k}\Omega$; $R_1 = 100\text{k}\Omega$; $r_{BE2} = 1,5\text{k}\Omega$;
 $R_2 = 47\text{k}\Omega$; $C_K = 0,1\mu\text{F}$

$$r_a = R_{C1} // r_{CE1} = 10\text{k}\Omega // 100\text{k}\Omega = 9,1\text{k}\Omega$$

$$r_e = R_1 // R_2 // r_{BE2} \approx r_{BE2} = 1,5\text{k}\Omega$$

$$f_g = \frac{1}{2\pi(r_a + r_e) \cdot C_K} = \frac{1}{2\pi(9,1\text{k}\Omega + 1,5\text{k}\Omega)0,1\mu\text{F}} = 150\text{Hz}$$

Nếu mạch khuếch đại chỉ chịu ảnh hưởng của một bộ lọc cao như phân tích tần số $f_{gu} = 150\text{Hz}$ là tần số giới hạn dưới của dải tần làm việc, giá trị này sẽ tăng lên khi có nhiều mắt lọc hơn.

- Vai trò của tụ C_E (hình 3.52a)

Khi có thể coi $X_{CE} \rightarrow 0$ thì dòng i_B được tính $i_B = \frac{u_c}{r_{BE}}$

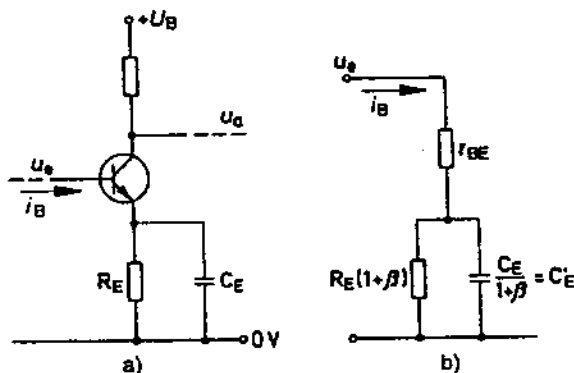
Hệ số khuếch đại điện áp là: $V_u = \beta \cdot \frac{r_{CE} // R_C}{r_{BE}}$

Ở tần số thấp X_{C_E} tăng và ảnh hưởng làm tăng điện trở mạch vào, do đó làm giảm dòng i_B . Tại tần số giới hạn f_g (đối với tụ C_E) dòng i_B giảm $\sqrt{2}$ lần theo đó dòng colectơ và điện áp xoay chiều lối ra giảm tương ứng. Nếu $r_E \ll R_E(1 + \beta)$ thì:

$$r_{BE} \approx \frac{1}{2\pi \cdot f_g \cdot C'_E} ; \text{ ở đây } C'_E = \frac{C_E}{1 + \beta} \text{ (hình 3.52b)}$$

Suy ra:
$$f_g = \frac{1}{2\pi \cdot r_{BE} \cdot C'_E} = \frac{1 + \beta}{2\pi \cdot r_{BE} \cdot C_E}$$

Mạch EC có điện trở R_E có dạng một bộ lọc cao và tần số giới hạn (do nguyên nhân này) càng thấp khi C_E và r_{BE} càng lớn, nếu transito được coi là nguồn tín hiệu có nội trở $R_i \ll r_{BE}$ và giá trị R_i ít ảnh hưởng tới f_g .



Hình 3.52. Ảnh hưởng của tụ thoát C_E tới dòng bazơ ở vùng tần số giới hạn.

- a) Ảnh hưởng đặc tuyến tần số của C_E ;
b) Mạch tương đương thay thế lối vào của transito.

• Ví dụ: $r_{BE} = 1,5 \text{ k}\Omega$; $R_E = 200 \Omega$; $C_E = 100\mu\text{F}$; $\beta = 150$

$$f_g = \frac{1 + \beta}{2\pi \cdot r_{BE} \cdot C_E} \approx \frac{\beta}{2\pi \cdot r_{BE} \cdot C_E} = \frac{150}{2\pi \cdot 1,5\text{k}\Omega \cdot 100\mu\text{F}} = 159\text{Hz}.$$

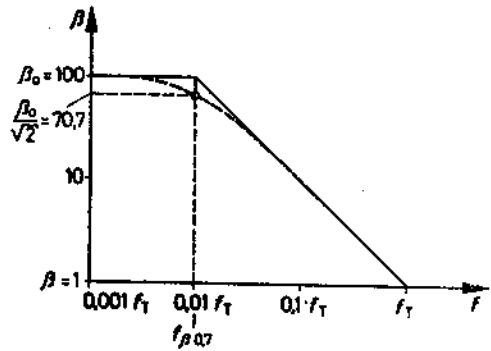
Ví dụ tính trên chứng tỏ muốn đạt tới f_g cực thấp cần chọn C_E cực lớn (nếu $C_E = 1000\mu\text{F}$ thì f_g tương ứng bằng 15,9Hz).

3.6.3.2. Tần số giới hạn trên

Hai yếu tố xác định tần số giới hạn trên của mạch khuếch đại là

1. Khi tăng tần số, hệ số β của transito giảm
2. Ảnh hưởng của các điện dung của transito và điện dung tạp tán của mạch.

- Đặc tuyến tần số của hệ số β được thể hiện trên hình 3.53, tần số được tính theo thang logarit, β_0 là giá trị của β ở vùng tần số thấp. Tần số ở đó β nhận giá trị 1 gọi là tần số đơn vị f_T . $\beta(f_T) = 1$ (thường cho trước trong tài liệu tra cứu transito).



Hình 3.53. Đặc tuyến tần số của hệ số khuếch đại dòng $\beta(f)$.

Tần số giới hạn $f_{\beta 0,7}$ xảy ra khi tại đó β giảm $\sqrt{2}$ lần so với β_0 (không cho trong sổ tra cứu) mà thường tìm từ f_T đã biết:

$$\beta(f_{\beta 0,7}) = \frac{\beta_0}{\sqrt{2}}; f_{\beta 0,7} = \frac{f_T}{\beta_0}$$

- Ví dụ: $\beta_0 = h_{21e} = 300; f_T = 250\text{MHz}$.

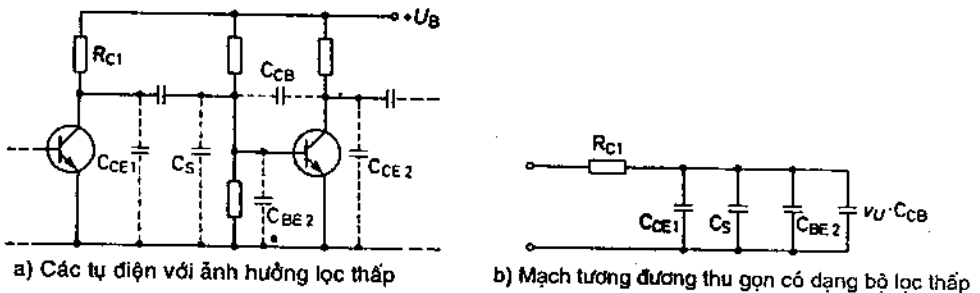
$$f_{\beta 0,7} = \frac{f_T}{\beta_0} = \frac{250\text{MHz}}{300} = 833\text{kHz}$$

$$\beta(f_{\beta 0,7} = 833\text{kHz}) = \frac{\beta_0}{\sqrt{2}} = \frac{300}{\sqrt{2}} = 212$$

Nhờ các hệ thức trên ta tìm được tần số giới hạn trên của hệ số β . Thường với một transito f_T phụ thuộc vào dòng colectơ 1 chiều và f_T càng cao khi khả năng lựa chọn dòng điện này càng rộng.

Tần số đơn vị của transito càng cao thì tần số giới hạn trên $f_{\beta 0,7}$ càng lớn và do đó tần số giới hạn trên của bộ khuếch đại càng cao.

- Điện dung transito và điện dung tạp tán của mạch.



Hình 3.54. Các điện dung tạp tán và điện dung cấu tạo của transito trong mạch khuếch đại EC.

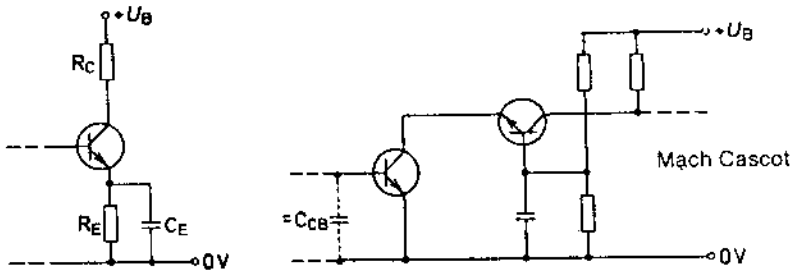
Các điện dung cấu tạo của transito C_{BE} , C_{CE} và C_{CB} , xác định giữa các cực tương ứng của transito, và điện dung phân bố (hay ký sinh) C_S của mạch (hình 3.54) hợp thành các bộ lọc tần thấp và có ảnh hưởng quyết định đến biên tần trên của dải tần làm việc của bộ khuếch đại. Trong mạch tương đương hình 3.54b điện dung C_{CB} có tác dụng gây hồi tiếp âm xoay chiều và ảnh hưởng rất mạnh ở vùng tần số cao, theo lý luận đã nêu ở phần 3.3.4.2 có thể thay thế C_{CB} bằng $C'_{CB} = V_u \cdot C_{CB}$ trong đó V_u là hệ số khuếch đại khi không hồi tiếp.

Điện dung C'_{CB} có ảnh hưởng quan trọng nhất, có tính chất quyết định đến tần số giới hạn trên của dải tần làm việc và được tính theo mạch tương đương hình 3.54b.

$$f_k \approx \frac{1}{2\pi \cdot R_{C1} (C_{CE} + C_S + C_{BE} + V_u C_{CB})}$$

Muốn f_k cao có thể chọn R_{C1} nhỏ và sử dụng transito có C_{CB} nhỏ nhất có thể.

Các khả năng khác để nâng cao f_k được thể hiện trên hình 3.55a và b.



Hình 3.55. Biện pháp nâng cao biên tần trên của dải thông của bộ khuếch đại

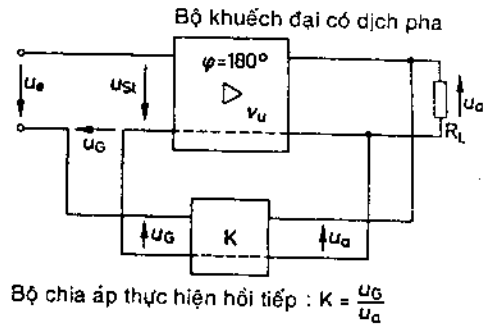
- a) Nâng cao hệ số khuếch đại ở cao tần nhờ tụ C_E ;
- b) Giảm nhỏ ảnh hưởng của C_{CB} ($V_u C_{CB} \approx C_{CB}$) nhờ mạch Cascode.

Trên hình 3.55a tụ C_E bình thường không có ảnh hưởng ở nửa dưới của dải tần. Khi tần số tăng đến gần biên trên, điện kháng X_{CE} trở lên đủ nhỏ làm giảm ảnh hưởng (gây hồi tiếp) của R_E và do đó làm tăng hệ số khuếch đại. Trên hình 3.55b tầng mắc EC có điện trở tải rất thấp (điện trở vào của tầng sau mắc bazơ chung). Mạch có kết cấu như vậy được đặt tên là bộ khuếch đại Cacode, khi đó mạch EC chỉ khuếch đại dòng điện $V_i \approx \beta$; $V_u \approx 0$ do $r_a \approx 0$, còn mạch BC chỉ khuếch đại điện áp. Ưu điểm của mạch hình 3.55b là điện dung C_{CB} của mạch EC không biến đổi và có giá trị thực theo tham số transito được coi là tụ nằm song song tại lối vào mạch EC (hình vẽ).

3.6.3.3. Mở rộng dải tần nhờ hồi tiếp

Việc sử dụng hồi tiếp âm dòng điện hay điện áp (lúc đó hệ số khuếch đại bị giảm nhỏ và được xác định bởi 1 quan hệ điện trở như đã xét ở tiết trước), được đặc biệt phổ biến trong các mạch khuếch đại.

Hình 3.56 đưa ra cấu trúc khối của một bộ khuếch đại có hồi tiếp, ở đây hệ số khuếch đại của khối khuếch đại $V_u = \frac{U_a}{U_s}$.



Hình 3.56. Cấu trúc khối của một bộ khuếch đại có hồi tiếp.

Mạch hồi tiếp trong cấu trúc này có hệ số truyền đạt K được xác định từ tỷ số U_G/U_a . Ở đây U_G là một phần của điện áp vào $U_G = U_e - U_{st}$. Ở các biên tần trên và dưới trong dải tần làm việc, hệ số V_u giảm do đó U_a và U_G cũng giảm tương ứng, theo đó U_{st} tăng lên và điều này hạn chế mức giảm của U_a , hệ số khuếch đại được giữ ổn định và nhờ đó dải tần làm việc được mở rộng hơn. Tình hình xảy ra tương tự khi ta thay đổi giá trị của trở tải R_L . Mạch ra có điện trở thấp, từ hình 3.56 ta có $U_G = V_u \cdot K \cdot U_{st}$, nghĩa là khi $V_u \cdot K$ càng lớn thì điện áp điều khiển càng nhỏ và mạch làm việc theo cơ chế điều khiển vòng kín. Tích số $V_u \cdot K$ được định nghĩa là hệ số khuếch đại vòng. Nếu $V_u \cdot K \gg 1$ thì $U_{st} = U_e - U_G \approx 0$ nghĩa là $U_e \approx U_G$. Khi đó hệ số khuếch đại chung của mạch khuếch đại có chứa cả vòng hồi tiếp là:

$$V'_u = \frac{U_a}{U_e} \approx \frac{U_a}{U_G} = \frac{1}{K}$$

Độ rộng băng tần làm việc của mạch khuếch đại được mở rộng nhờ hồi tiếp âm. Hệ số khuếch đại vòng khi đó $V_u \cdot K \rightarrow 1$ và do vậy hệ số khuếch đại chỉ còn phụ thuộc hệ số K.

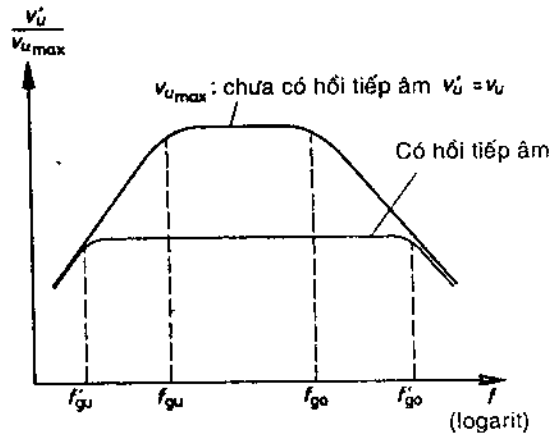
Trong trường hợp tổng quát khi không bỏ qua 1 trong tích số $K \cdot V_u$, hệ số khuếch đại khi có hồi tiếp xác định bởi:

$$V'_u = \frac{V_u}{1 + K \cdot V_u}$$

Đồ thị hình 3.57 thể hiện rõ mối quan hệ sau:

Việc giảm hệ số khuếch đại do hồi tiếp luôn làm độ rộng băng tần số tăng theo một tỷ lệ tương ứng.

Với những ưu điểm đã phân tích, trong các mạch khuếch đại dù là EC, CC hay BC, hồi tiếp âm luôn là một giải pháp thích hợp và tối ưu do đó là giải pháp phổ biến nâng cao chỉ tiêu chất lượng của bộ khuếch đại.



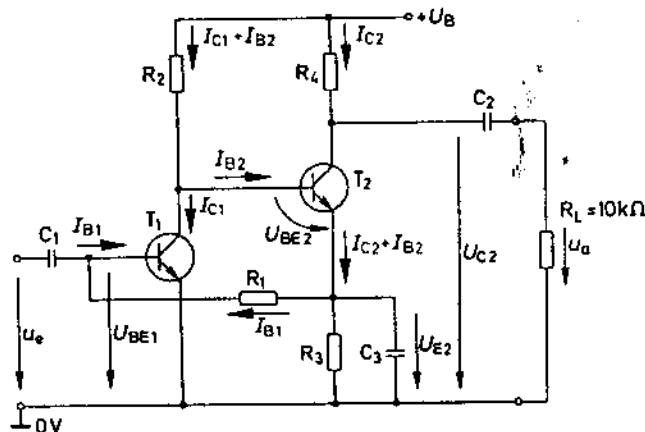
Hình 3.57. Ảnh hưởng của hồi tiếp âm tới dải tần số làm việc và hệ số khuếch đại (trục tần số chia theo hằng logarit).

3.6.4. Bộ tiền khuếch đại tần số thấp (Nf)

Dải tần số thấp theo định nghĩa là băng tần số giá trị từ 0Hz đến 3kHz (theo chuẩn DIN 40015). Bộ tiền khuếch đại là một bộ khuếch đại tín hiệu nhỏ với giá trị điện áp vào trong khoảng μV đến mV , điều đó đòi hỏi bộ khuếch đại loại này có tạp âm rất thấp tức là:

- Hệ số khuếch đại phải rất lớn
- Phải dùng các transito có hệ số tạp âm thấp, dòng colectơ nằm trong khoảng $100\mu\text{A}$ đến $200\mu\text{A}$, điện trở vào phải đủ lớn.

3.6.4.1. Mạch tiền khuếch đại dùng transito to lưỡng cực



Hình 3.58. Bộ tiền khuếch đại hai tầng mắc EC không hồi tiếp âm có hệ số khuếch đại rất lớn.

Mạch tiền khuếch đại thường gồm 2 tầng có hồi tiếp âm để ổn định điểm làm việc và mở rộng dải tần, đồng thời đảm bảo đủ hệ số khuếch đại cần thiết.

Hình 3.58 là một dạng mạch tiền khuếch đại với hồi tiếp âm thực hiện qua R_1 , từ T_2 về T_1 , T_1 và T_2 dùng 2 transito BC107B.

Chọn $U_B = 15V$

$I_{C1} = 0,1mA$ (dải điện áp tạp âm thấp từ 0,1 mA đến 1mA)

$I_{C2} = 0,5mA$; $B_1 = 200$; $B_2 = 200$

1. Dòng bazơ: $I_{B1} = \frac{I_{C1}}{B_1} = 0,5\mu A$

$$I_{B2} = \frac{I_{C2}}{B_2} = 2,5\mu A$$

2. Theo sách tra cứu transito: $I_{C1} = 0,1mA$; $U_{BE1} = 0,55V$

$I_{C2} = 0,5mA$; $U_{BE2} = 0,54V$

3. Chọn $R_1 = 470k\Omega$

4. $U_{E2} = U_{BE1} + I_{B1} \cdot R_1 = 0,55V + 0,5\mu A \cdot 470k\Omega = 0,79V$

$$R_3 = \frac{U_{E2}}{I_{C2} + I_{B2} - I_{B1}} = \frac{0,79V}{500\mu A + 2,5\mu A - 0,5\mu A} = 1,57k\Omega$$

(Chọn $R_3 = 1,6k\Omega$)

5. $U_{CE1} = U_{E2} + U_{BE2} = 0,79V + 0,59V = 1,38V$

$$R_2 = \frac{U_B - U_{CE1}}{I_{B2} + I_{C1}} = \frac{15V - 1,38V}{2,5\mu A + 100\mu A} = 133k\Omega$$

(Chọn $R_2 = 130k\Omega$)

6. $U_{CE2} = \frac{U_B}{2} = 7,5V$ (chọn)

$U_{C2} = U_{CE2} + U_{E2} = 7,5V + 0,79V = 8,29V$

$$R_4 = \frac{U_B - U_{C2}}{I_{C2}} = \frac{15V - 8,29V}{0,5mA} = 13,42k\Omega$$

(Chọn $R_4 = 13k\Omega$)

• Hệ số khuếch đại áp : V_u

$\beta_1 = h_{21e1} = 200$ với dòng $I_{C1} = 0,1mA$

$\beta_2 = h_{21e2} = 300$ với dòng $I_{C2} = 0,5mA$

$r_{BE1} = h_{11e1} = 65k\Omega$ với dòng $I_{C1} = 0,1mA$

$r_{BE2} = h_{11c2} = 13k\Omega$ với dòng $I_{C2} = 0,5mA$
(lấy từ sách tra cứu transito loại BC107B)

$$r_{CE1} = \frac{1}{h_{22c1}} = 62k\Omega \text{ với dòng } I_{C1} = 0,1mA$$

$$r_{CE2} = \frac{1}{h_{22c2}} = 67k\Omega \text{ với dòng } I_{C2} = 0,5mA$$

Cho tầng khuếch đại đầu $V_{u1} = \beta_1 \cdot \frac{r_{a1} // R_{L1}}{r_{BE1}}$

$$r_{a1} = r_{CE1} // R_2 = 62k\Omega // 130k\Omega = 42k\Omega$$

$$R_{L1} = r_{BE2} = 13k\Omega$$

$$V_{u1} = 200 \cdot \frac{42k\Omega // 13k\Omega}{65k\Omega} = 30,5$$

Cho tầng thứ hai: $V_{u2} = \beta_2 \cdot \frac{r_{a2} // R_{L2}}{r_{BE2}}$

$$r_{a2} = r_{CE2} // R_4 = 13k\Omega // 67k\Omega = 11k\Omega$$

$$R_{L2} = 10k\Omega$$

$$V_{u2} = 300 \cdot \frac{11k\Omega // 10k\Omega}{13k\Omega} = 121$$

$$V_u = V_{u1} \cdot V_{u2} = 30,5 \cdot 121 = 3690$$

• Điện trở vào:

$$r_c = R_1 // r_{BE1} = 470k\Omega // 65k\Omega = 57k\Omega$$

• Với tần số giới hạn dưới, $f_{gu} = 16Hz$, xác định các trị số C_1, C_2, C_3 như sau:

$X_{C1} \ll r_c = 57k\Omega$. Chọn $X_{C1} = 5k\Omega$ ở $f_{gu} = 16Hz$.

$$C_1 = \frac{1}{2\pi \cdot f_{gu} \cdot X_{C1}} = \frac{1}{2\pi \cdot 16Hz \cdot 5k\Omega} = 2\mu F$$

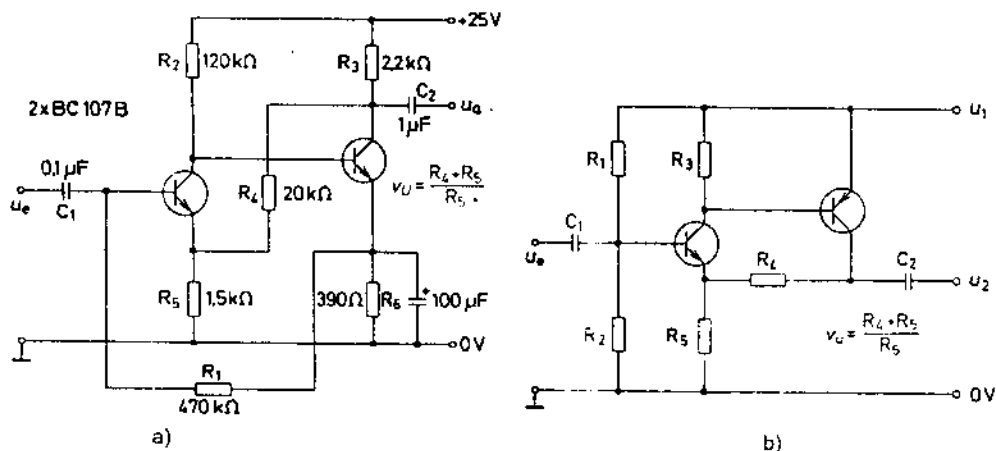
$X_{C2} \ll r_{a1} = 10k\Omega$. Chọn $X_{C2} = 1k\Omega$ ở $f_{gu} = 16Hz$.

$$C_2 = \frac{1}{2\pi \cdot f_{gu} \cdot X_{C2}} = \frac{1}{2\pi \cdot 16Hz \cdot 1k\Omega} = 10\mu F$$

Tại $f_{gu} = 16Hz$ $X_{C3} = \frac{r_{BE2}}{\beta_2}$ từ đó

$$C_3 = \frac{\beta_2}{r_{BE2} \cdot 2\pi \cdot f_{gu}} = \frac{300}{13k\Omega \cdot 2\pi \cdot 16Hz} = 230\mu F$$

3.6.4.2. Bộ khuếch đại hai tầng có hồi tiếp (hình 3.59)



Hình 3.59. Bộ khuếch đại hai tầng có hồi tiếp

a) Mạch dùng 2 transito npn mắc EC; b) Mạch dùng cặp transito bù.

Ở hình 3.59a mạch ổn định điểm công tác gồm R_6 , R_1 , R_4 và R_5 :

Ở hình 3.59b là các điện trở R_4 , R_5 .

Để ổn định ở chế độ xoay chiều các điện trở R_1 , R_5 (trong mạch 3.59a và mạch 3.59b) thực hiện hồi tiếp tín hiệu.

$$\text{Hệ số khuếch đại của mạch: } V_u = \frac{R_4 + R_5}{R_5}$$

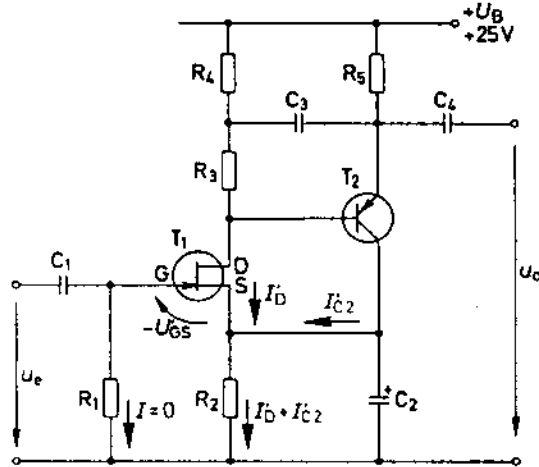
3.6.4.3. Mạch dùng transito đơn cực

Việc dùng transito đơn cực cho tầng tiền khuếch đại đặc biệt thích hợp do:

1. Điện trở vào của transito đơn cực và do đó điện trở vào của mạch rất lớn (khoảng 10^{10} đến $10^{13}\Omega$), nghĩa là việc điều khiển gần như không làm tổn hao công suất tín hiệu tại mạch vào.
2. Sử dụng đặc biệt thuận lợi ở dải tần số cao do điện dung đầu vào nhỏ.
3. Tạp âm và tiếng ồn của transito loại này thấp, loại JFET có giá trị tạp âm thấp hơn loại MOSFET.
4. Cũng trong dải tần cao tự hồi tiếp rất nhỏ là một ưu thế lớn.
5. Sự ổn định nhiệt của loại đơn cực tốt hơn so với loại lưỡng cực.

Trong mạch hình 3.60 điện trở R_2 để ổn định điểm làm việc nhờ hồi tiếp (có tụ C_2 thoát tín hiệu nên trên R_2 chỉ có hồi tiếp 1 chiều):

C_3 tạo hiệu ứng Bootstrap (hình 3.44) do đó làm điện trở vào của T_2 rất lớn và qua đó làm V_{u1} lớn. T_2 có vai trò mạch CC nên không tham gia khuếch đại điện áp. Trên R_2 có dòng cực máng của T_1 và đồng thời có dòng colectơ của T_2 và tạo thiên áp cực của cho T_1 được dẫn qua R_1 ($U_{R2} = -U_{GS}$).

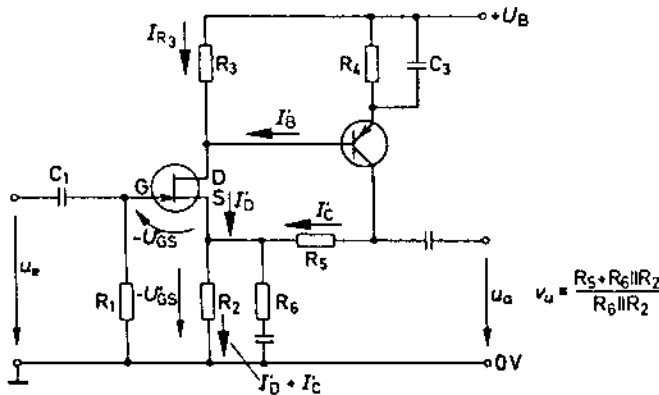


Hình 3.60. Mạch tiền khuếch đại dùng JFET không có hồi tiếp xoay chiều.

Ở hình 3.61 điện trở R_2 có tác dụng hồi tiếp 1 chiều để ổn định điểm công tác, tác dụng hồi tiếp xoay chiều thực hiện qua R_6 .

Ta có quan hệ:
$$V_u \approx \frac{R_5 + R_6 // R_2}{R_6 // R_2} \text{ (hệ số khuếch đại tín hiệu xoay chiều)}$$

Còn hệ số khuếch đại một chiều:
$$V_D = \frac{R_5 + R_2}{R_2}$$



Hình 3.61. Mạch tiền khuếch đại dùng JFET có hồi tiếp xoay chiều.

Ví dụ $R_2 = R_5$ thì $V_D = 2$ trong khi nhờ chọn R_6 có thể nhận được giá trị V_u khá lớn. Tụ C_3 thoát xoay chiều cho R_4 để ngăn hồi tiếp tín hiệu xảy ra cho T_2 , cần chọn $X_{C_3} \ll R_6$.

- Ví dụ tính toán mạch tiền khuếch đại (hình 3.61)

Chọn $V_u = 50$ và $V_D = 2$

$$U'_{GS} = -4V$$

với $I_D = 0,5mA$ (từ đặc tuyến truyền đạt của JFET)

$$I_C = 0,5mA$$

$$R_2 = \frac{-U_{GS}}{I_D + I_C} = \frac{+4V}{1mA} = 4k\Omega$$

$$V_D = \frac{R_5 + R_2}{R_2} = 2$$

$$R_5 = R_2 \cdot V_D - R_2 = 2 \cdot 4k\Omega - 4k\Omega = 4k\Omega$$

$$V_u = \frac{R_5 + R_6 // R_2}{R_6 // R_2} = 50 \gg V_D \text{ do đó } R_2 \gg R_6.$$

$$V_u \approx \frac{R_5 + R_6}{R_6} = 50 \text{ từ đó } R_6 = \frac{R_5}{V_u - 1} = \frac{4k\Omega}{50 - 1} = 82\Omega$$

Chọn $R_1 = 1M\Omega$

3.6.5. Mạch khuếch đại công suất tần số thấp

3.6.5.1. Yêu cầu chung

Trong khi mạch tiền khuếch đại và khuếch đại điện áp cần hệ số V_u lớn thì ở mạch khuếch đại công suất, điện áp về nguyên tắc không cần khuếch đại mà đòi hỏi tích số điện áp và dòng điện tín hiệu trên tải lớn tối đa theo yêu cầu. Mạch khuếch đại công suất cần có trở kháng vào đủ lớn để phối hợp được năng lượng với nguồn tín hiệu kích thích do vậy:

Mọi mạch khuếch đại công suất đều sử dụng mạch EC hay mạch CC và không dùng mạch BC.

Mạch khuếch đại công suất là tầng khuếch đại cuối cùng, phải làm việc với tín hiệu vào có biên độ lớn. Do vậy méo phi tuyến là chỉ số quan trọng và để hạn chế loại méo này, thường dùng mạch hồi tiếp cũng có tính chất phi tuyến để sửa méo bao toàn bộ khối mạch khuếch đại công suất.

Một tham số cần quan tâm là mức tiêu hao năng lượng (chủ yếu là dạng công suất nhiệt) trên transito và các phần tử của mạch. Chất

lượng của một mạch khuếch đại công suất do vậy được đánh giá về mặt năng lượng là hiệu quả sử dụng năng lượng (còn gọi là hiệu suất năng lượng) xác định bởi hệ số η tính theo phần trăm.

$$\eta = \frac{\text{Công suất có ích nhận được trên tải}}{\text{Công suất tổng cộng nguồn cung cấp cho mạch để hoạt động}} \cdot 100\%$$

Khi $\eta > 70\%$ thì mạch được đánh giá là có chỉ tiêu năng lượng tốt.

3.6.5.2. Các dạng mạch khuếch đại công suất

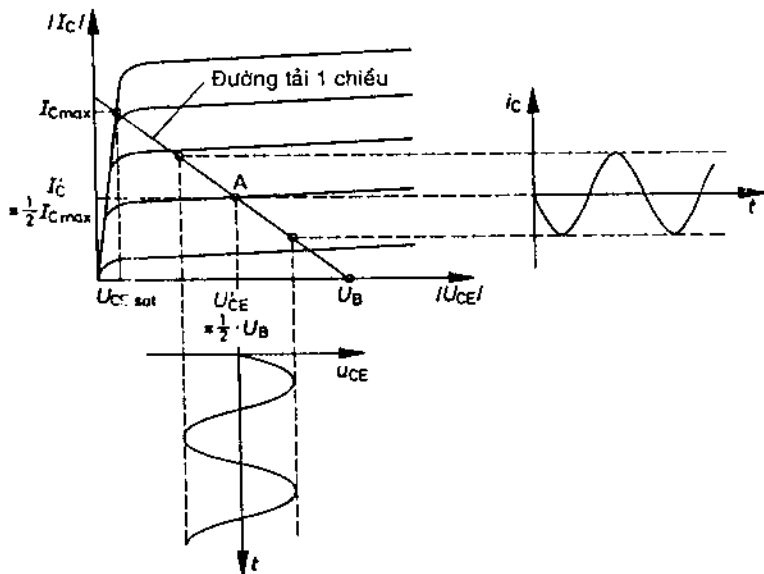
Có hai dạng mạch cơ bản.

1. Mạch khuếch đại công suất chỉ dùng một phần tử khuếch đại làm việc với tín hiệu vào trong cả chu kỳ hoạt động, gọi là mạch đơn.
2. Mạch khuếch đại dùng hai phần tử khuếch đại (dưới dạng 1 cặp) phân ca nhau làm việc kiểu luân phiên nhau gọi là mạch đối xứng.

3.6.5.2.1. Mạch khuếch đại công suất đơn

Phần tử khuếch đại phải được chọn làm việc ở khoảng giữa đường tải, ta gọi đó là chế độ A (hình 3.62).

Mạch khuếch đại đơn làm việc ở chế độ A, điểm làm việc ở khoảng giữa đường tải



Hình 3.62. Bộ khuếch đại công suất đơn, chế độ A.

Dòng colectơ tĩnh và điện áp colectơ–emitơ tĩnh ở chế độ A cần chọn $I_C \approx \frac{1}{2} I_{Cmax}$; $U_{CE} \approx \frac{1}{2} U_B$

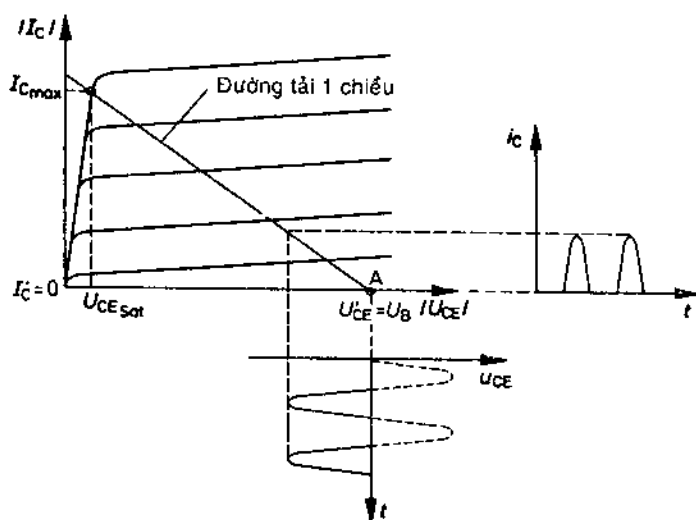
Từ đó công suất tổn hao để duy trì cho phần tử sẵn sàng hoạt động ở chế độ A:

$$P_{rmax} = I_C U_{CE} \approx \frac{1}{4} \cdot I_{Cmax} \cdot U_B$$

Khi chưa có tín hiệu, mạch khuếch đại đơn A có tổn hao năng lượng lớn và do đó hiệu suất η thấp, công suất tín hiệu ra nhỏ.

3.6.5.2.2. Mạch đối xứng

Khi điểm làm việc 1 chiều của hai phần tử khuếch đại có dòng $I_C \approx 0$, ta có chế độ B cho mỗi phần tử khuếch đại, thời gian làm việc của mỗi phần tử là một nửa chu kỳ tín hiệu vào chế độ làm việc là luân phiên (không được phép đồng thời làm việc với tín hiệu) (hình 3.63).



Hình 3.63. Bộ khuếch đại chế độ B.

Ở chế độ B, điểm làm việc nằm cuối đường tải sát chế độ hở mạch $I_C \approx 0$ và $U_{CE} \approx U_B$; transito chỉ làm việc ở chế độ nửa sóng tín hiệu vào.

Như vậy, ở chế độ B có thể nhận được biên độ tín hiệu ra khoảng gấp đôi so với chế độ A. Tổn hao công suất ở chế độ tĩnh (chưa có tín hiệu vào) gần bằng 0 và tăng lên khi tín hiệu vào tăng.

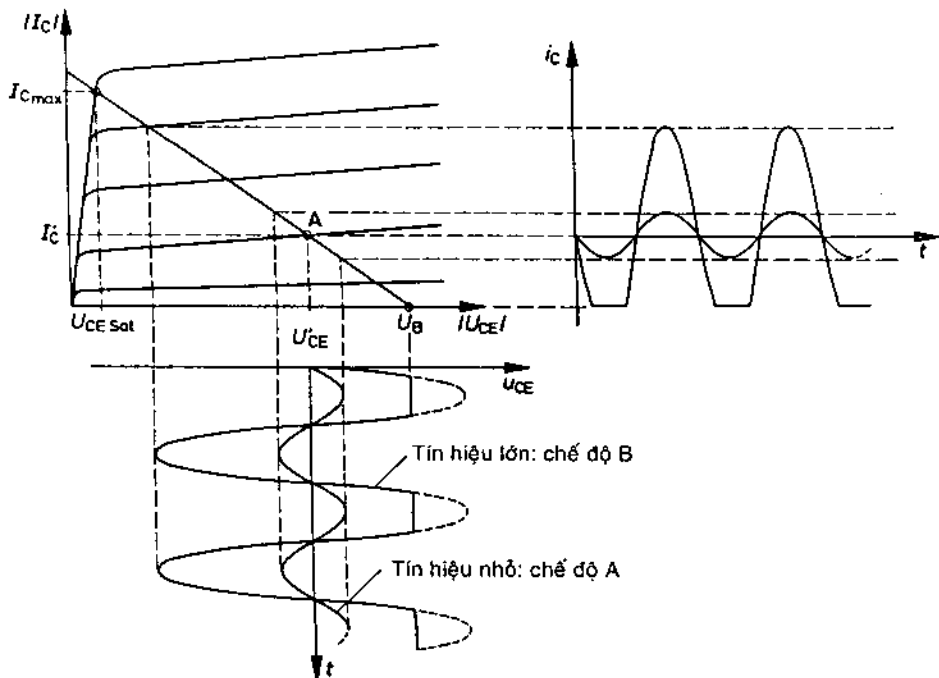
$$P_{rmax} \approx 0,07 \cdot I_{Cmax} \cdot U_B$$

Ở chế độ B xuất hiện méo chuyển tiếp khi tín hiệu vào chuyển qua 0V do việc phối hợp thay nhau làm việc của các phần tử khuếch đại (khi chuyển ca làm việc) không được đồng bộ được gọi là méo ở gốc và đặc biệt lớn khi tín hiệu vào có giá trị nhỏ.

Mạch khuếch đại ở chế độ B có tổn hao công suất thấp do đó hiệu suất năng lượng cao; tín hiệu bị méo lớn ở gốc, đặc biệt khi biên độ tín hiệu vào còn nhỏ.

Chế độ AB được lựa chọn để giảm hiện tượng méo gốc và có điểm làm việc của transito nằm trong khoảng giữa chế độ A và chế độ B trên đường tải (gần B hơn).

Khi ở chế độ AB lúc tín hiệu vào nhỏ, phần tử khuếch đại làm việc như mạch chế độ A còn khi tín hiệu vào lớn, nó khuếch đại ở chế độ B, hiệu suất năng lượng thấp hơn chế độ B nhưng cao hơn chế độ A.

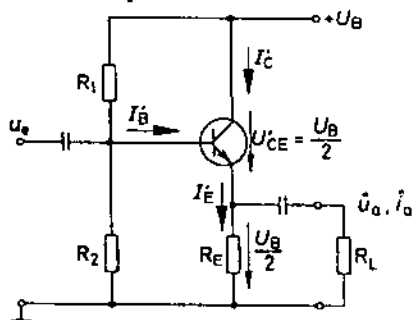


Hình 3.64. Bộ khuếch đại ở chế độ AB.

3.6.5.3. Mạch khuếch đại công suất mắc CC chế độ A

Trong hình 3.65, chế độ tĩnh của transito đạt được nhờ R_1 , R_2 và R_E , tải R_L mắc song song với R_E , nghĩa là ở xoay chiều 1 phần tín hiệu đã bị tổn hao trên R_E .

Công suất tín hiệu đạt tới cực đại trên tải khi có phối hợp tải:
 $R_E = R_L$.



Hình 3.65. Tầng mắc CC chế độ A.

Biên độ lớn nhất đạt được trên tải là:

$$\hat{u}_{amax} = \frac{1}{2} U_{CE} \qquad \hat{i}_{amax} = \frac{1}{2} I_C$$

Công suất ra với dạng hình sin.

$$P_{amax} = \frac{1}{2} \hat{u}_{amax} \hat{i}_{amax} = \frac{1}{8} U_{CE} I_C$$

Điện trở R_E đảm bảo cho transito làm việc ở chế độ A

$$R_E = \frac{U_{B/2}}{I_E} = \frac{U_{B/2}}{I_C}$$

Dòng tĩnh colectơ có giá trị: $I_C = \frac{I_{Cmax}}{2}$

Công suất tổn hao trên transito và trên R_E

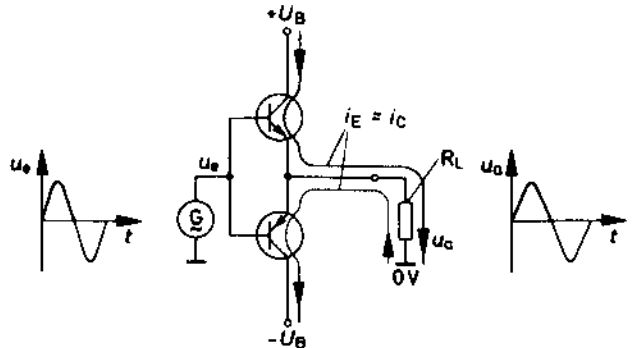
$$P_{VTTr} = U_{CE} \cdot I_C; \quad P_{VRE} = \frac{\left(\frac{1}{2} U_B\right)^2}{R_E} = P_{VTTr}$$

Đây là một chế độ làm việc không kinh tế về năng lượng (hiệu suất tối đa đạt được khoảng hơn 8%) và chỉ thích hợp khi công suất ra $P_a < 1W$

3.6.5.4. Mạch CC dạng đối xứng

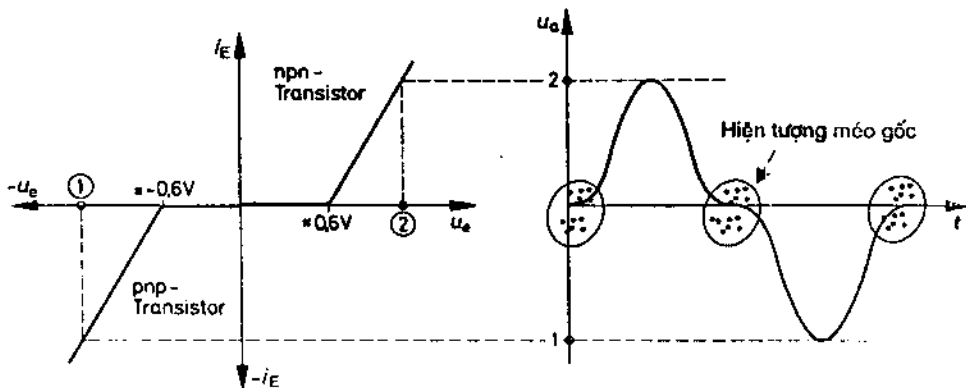
Mạch khuếch đại công suất đối xứng làm việc 2 nhịp với tín hiệu vào (xem mạch điện hình 3.66).

Transito npn làm việc ở bán kỳ dương trong khi transito pnp làm việc ở bán kỳ âm luân phiên nhau, nghĩa là trên tải sẽ nhận được toàn sóng gồm 2 nửa liên tiếp nhau. Còn khi không có tín hiệu vào, các transito đều khoá ($I_C = 0$). Quan hệ dòng emitor i_E và điện áp vào u_e



Hình 3.66. Mạch khuếch đại công suất dùng cặp transito bù chế độ B.

(thể hiện trên hình 3.67) gồm 2 phần: Ở góc phần tư thứ nhất là của transito npn, ở góc phần tư thứ 3 là của transito pnp. Đặc tuyến hình 3.67 tương tự dạng đặc tuyến các diốt bazơ-emitor với các ngưỡng điện áp mở là + 0,6V và - 0,6V. Hiện tượng méo quá độ khi chuyển nhịp làm việc (méo góc) thể hiện rõ trên đồ thị, khi tín hiệu vào u_e càng nhỏ thì hiện tượng càng rõ, méo càng lớn.

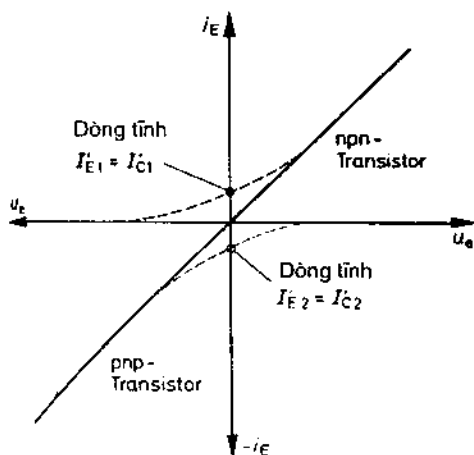


Hình 3.67. Đặc tính của mạch hình 3.66.

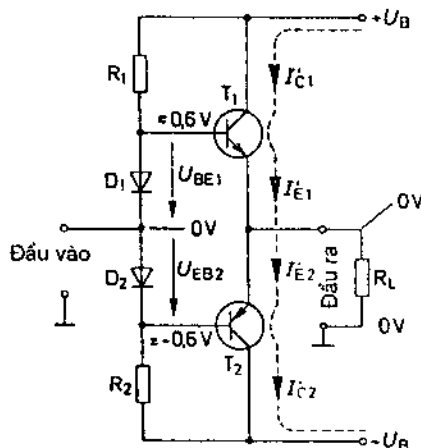
Bộ khuếch đại đối xứng chế độ B làm méo tín hiệu (ở góc).

Chế độ B là một chế độ tiết kiệm về năng lượng. Nếu biên độ tín hiệu ra là đối xứng thì công suất trên tải R_L , có thể đạt được giá trị:

$$P_{\text{amax}} = \frac{1}{2} \frac{U_B^2}{R_L}$$



Hình 3.68. Đặc tính ra ở chế độ AB.



Hình 3.69. Mạch CC dùng cặp transito kiểu bù ở chế độ AB.

Công suất tổn hao của một transito là:

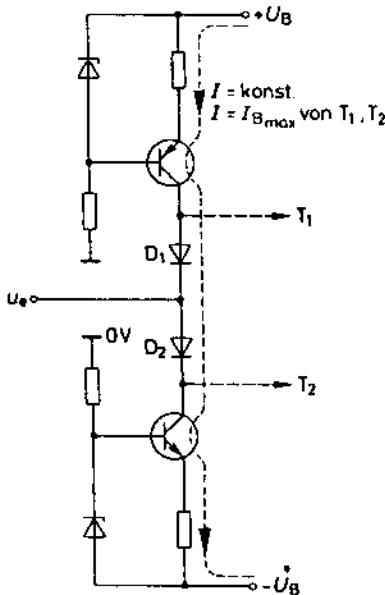
$$P_V \approx 0,07 \cdot U_B \cdot I_{C\text{max}}$$

Khi không có tín hiệu vào, tổn hao này xấp xỉ 0, méo góc cũng không tồn tại. Nếu cung cấp cho hai transito hình 3.66 một điện áp phân cực ban đầu, tức là có một dòng tĩnh đủ nhỏ (hình 3.68 giá trị là $I_{E1} \approx I_{C1}$ và $I_{E2} \approx I_{C2}$), khi đó các transito sẽ làm việc ở chế độ AB tức là ngay cả khi tín

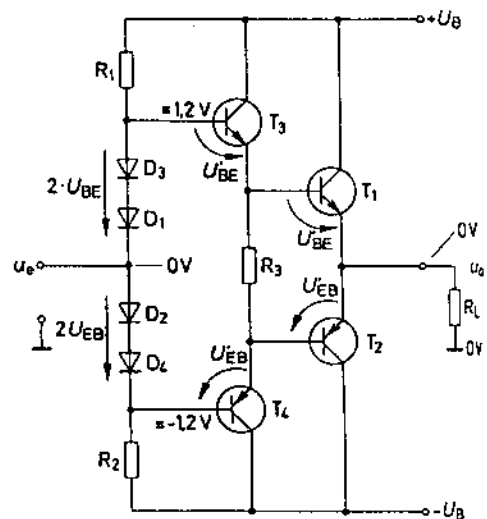
hiệu vào còn nhỏ với cực tính thích hợp, chúng đã làm việc. Mạch điện hình 3.69 đưa ra cách tạo điện áp phân cực ban đầu nhờ các diot D_1 và D_2 qua các điện trở định dòng cho chúng là R_1 và R_2 , việc sử dụng D_1 và D_2 có ưu điểm là chúng còn thực hiện việc bù nhiệt cho các tiếp giáp BE (còn gọi là diot BE) của T_1 và T_2 . Khi mạch chọn đối xứng hoàn toàn (từng cặp) thì dòng 1 chiều qua tải bằng 0 lúc không có tín hiệu, nếu không thoả mãn điều kiện đối xứng này thì xuất hiện 1 dòng tĩnh nhỏ qua R_L . Việc lựa chọn trị số của R_1 và R_2 do dòng bazơ (điện áp phân cực ban đầu) và do biên độ của tín hiệu ra u_{max} quyết định:

$$R_1 = R_2 \approx \frac{U_B - u_{max}}{I_{Bmax}}$$

Giá trị R_1 và R_2 có thể khá nhỏ và làm nặng tải do nguồn tín hiệu vào. Có thể thay thế R_1, R_2 bằng các nguồn dòng điện dùng transito có giá trị dòng ổn định bằng I_{Bmax} (hình 3.70), ở đây dòng $I \approx I_{Bmax}$ được duy trì không đổi nhờ các diot ổn áp (diot ZD₁ và ZD₂). Yêu cầu dòng cung cấp tĩnh cho T_1 và T_2 phải rất chính xác để không xuất hiện sự sai lệch điểm 0 (gọi là sai số 0). Khi cần dùng công suất ra và theo đó dòng điện ra rất lớn, mạch khuếch đại công suất đối xứng cần dùng kết cấu kiểu Darlington như thể hiện ở hình 3.71.



Hình 3.70. Cung cấp dòng cho D_1 và D_2 .



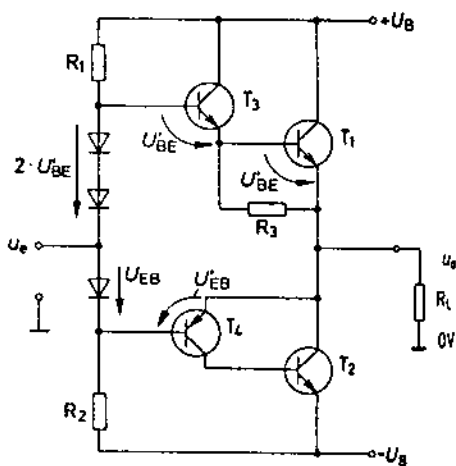
Hình 3.71. Mạch khuếch đại công suất đối xứng dùng các transito bù kiểu Darlington.

Trong mạch hình 3.71 chú ý điện áp phân cực 1 chiều cho cặp transito Darlington cần dùng 2 cặp diot D_1, D_3 và D_2, D_4 để có các mức $+1,2V$ và $-1,2V$ đặt tới bazơ của T_3 và của T_4 .

Khi chỉ có một nguồn đơn $+U_B$, mạch điện mắc theo hình 3.72 và cần cách ly mức 1 chiều $\frac{1}{2} U_B$ (tại emitơ của T_1 và T_2)

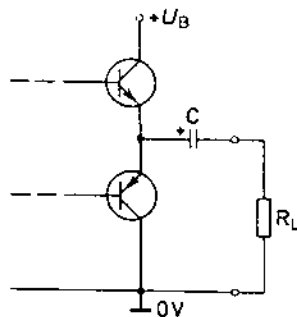
với tải R_L nhờ 1 tụ có trị số đủ lớn ($X_C \ll R_L$). Khi đó tần số giới hạn dưới của dải tần làm việc sẽ do tụ C quyết định:

$$f_{gu} \approx \frac{1}{2\pi \cdot R_L \cdot C} \text{ (Hz)}$$



Hình 3.73. Mạch khuếch đại công suất đối xứng dùng cặp transito cùng loại npn có công suất ra lớn.

3.71 và 3.73. Ở đây các điện trở R_{10} và R_{11} ($0,1\Omega \dots 1\Omega$) nhằm ổn định điểm làm việc cho T_1, T_2 (xa hơn nữa dùng để theo dõi và bảo vệ chống quá dòng cho T_1, T_2). Việc ổn định điểm làm việc thực hiện qua R_3 và dùng IC tuyến tính có hồi tiếp âm mạnh. Khi không có tín hiệu xoay chiều ở lối vào, đảm bảo mức ra luôn ổn định ở $0V$. Hệ số khuếch đại điện áp của mạch:



Hình 3.72. Một dạng mạch khuếch đại đối xứng dùng cặp transito bù nuôi bằng một nguồn đơn $+U_B$.

Hình 3.73. Giới thiệu một dạng mạch ra sử dụng cặp transito T_1 và T_2 là cùng loại npn. Để thích hợp với 2 kênh (bán kỳ dương và bán kỳ âm) dùng T_3 loại npn và T_4 loại pnp. Hình thành hai cấu trúc Darlington T_3, T_1 và T_4, T_2 , chú ý ở đây R_2 cần chọn đủ lớn hơn R_1 do vai trò của chúng về định lượng có khác nhau.

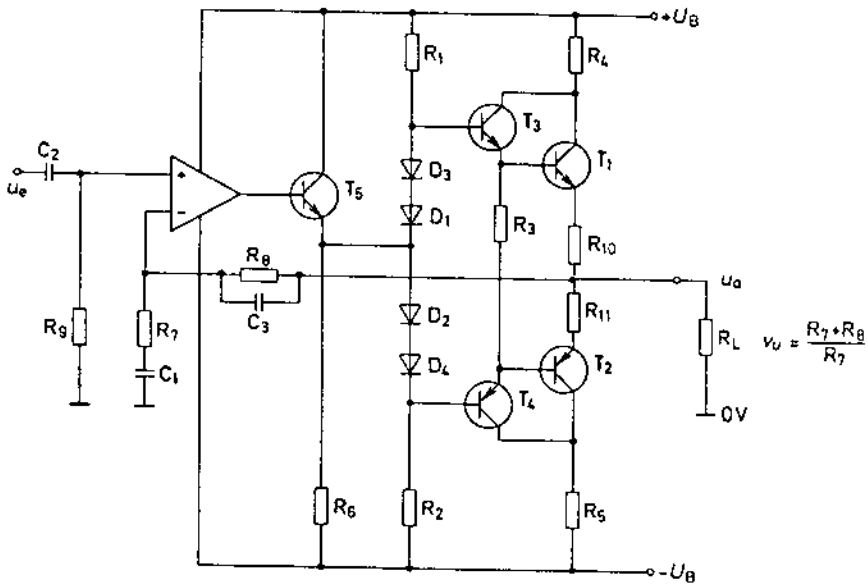
Hình 3.74 đưa ra một mạch khuếch đại công suất đối xứng dùng cặp Darlington T_3, T_1 và T_4, T_2 có kết hợp mạch khuếch đại điện áp dùng T_5 ở trước, có thể coi là sự kết hợp hai mạch hình

$$V_u = \left(1 + \frac{R_8}{R_7} \right)$$

Ở vùng biên tần thấp $V_u \rightarrow 1$ do có mặt tụ C_1 , tần số giới hạn dưới xác định bởi:

$$f_{gu} \approx \frac{1}{2\pi \cdot R_7 \cdot C_1}$$

Như vậy, R_7 và R_8 có thể chọn lớn (cỡ 50kΩ) còn C_1 nhỏ. R_9 chọn đủ lớn để tăng điện trở vào của mạch. Tụ C_3 để bù tần số và có giá trị vài pF khi đã chọn R_8 đủ lớn. Các điện trở R_4, R_5 giới hạn bởi dòng ra ngắn mạch, có giá trị nhỏ 0,5Ω...1Ω. Với mạch hình 3.74, khi $U_B = \pm 15V$, $R_L = 4\Omega$, công suất hình sin đạt được khoảng 15W.

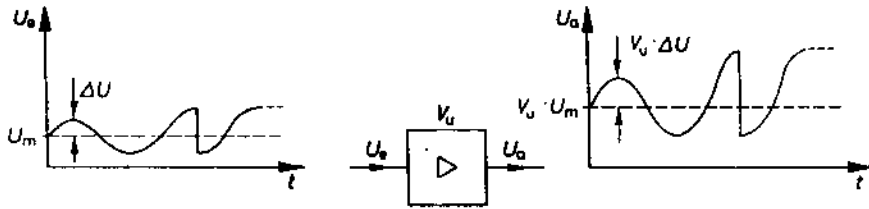


Hình 3.74. Bộ khuếch đại công suất có mạch khuếch đại điện áp phối hợp.

3.7. MẠCH KHUẾCH ĐẠI 1 CHIỀU

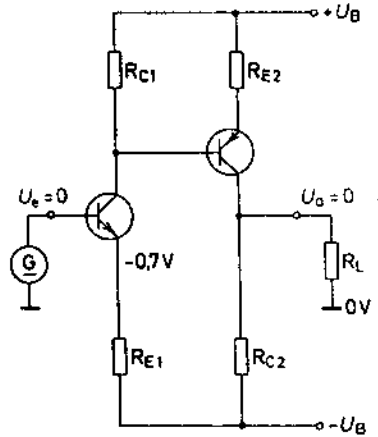
3.7.1. Yêu cầu chung

Mạch khuếch đại 1 chiều phải thực hiện khuếch đại cả các tín hiệu biến thiên nhanh và cả tín hiệu biến thiên chậm hoặc không đổi theo thời gian. Hình 3.75 mô tả dạng điện áp vào U_e và điện áp ra U_a khi qua bộ khuếch đại 1 chiều. Mọi mạch khuếch đại 1 chiều có tần số giới hạn phía dưới của dải tần làm việc $f_{gu} = 0$. Điện áp ra $U_a = 0$ khi $U_e = 0$, trong mạch hình 3.76 điểm làm việc của các transito phía dưới



Hình 3.75. Đồ thị điện áp vào ra của bộ khuếch đại 1 chiều.

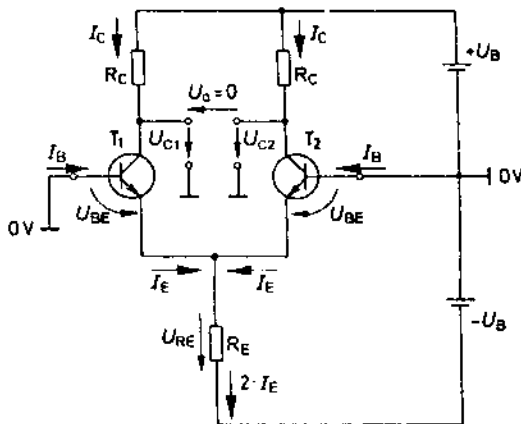
phải được thiết lập để đảm bảo điều kiện này. Các điện trở R_{E1} R_{E2} đảm bảo ổn định điểm làm việc cho transito và giá trị của chúng càng lớn thì độ ổn định càng cao, tuy nhiên hệ số khuếch đại càng giảm. Trong các mạch khuếch đại 1 chiều, cần hạn chế ảnh hưởng sự thăng giáng điểm làm việc (gọi là hiện tượng trôi) của transito đến hệ số khuếch đại, tuy nhiên nếu chỉ sử dụng các điện trở R_E không có tụ thoát C_E thì không đạt được mục đích. Mạch điện thực tế được sử dụng thể hiện trên hình 3.77 và 3.78 được gọi là mạch khuếch đại vi sai.



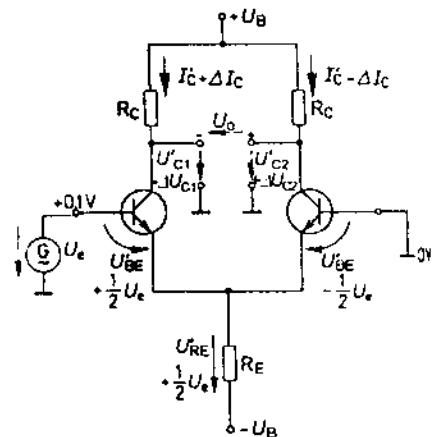
Hình 3.76. Mạch khuếch đại EC kiểu bù dùng để khuếch đại 1 chiều.

3.7.2. Mạch khuếch đại vi sai

3.7.2.1. Mạch cơ bản



Hình 3.77. Mạch cơ bản của bộ khuếch đại vi sai ở chế độ đồng pha.



Hình 3.78. Mạch khuếch đại vi sai ở chế độ khuếch đại vi sai.

Hình 3.77 là một mạch khuếch đại vi sai ở trạng thái tĩnh (cân bằng) với đặc điểm cơ bản là sử dụng 1 cặp transito giống nhau, cung cấp bởi một nguồn đối xứng $\pm U_B$, dùng chung một điện trở emitor R_E , có cặp R_C giống nhau, điện áp ra lấy ra giữa hai colectơ. Mọi sự thay đổi có tính chất đối xứng ở hai nhánh của T_1 và T_2 đều dẫn tới sự thay đổi tương ứng các điện áp colectơ u_{C1} và u_{C2} , tuy nhiên điện áp ra U_a vẫn có giá trị 0 (hay giá trị vô cùng bé nếu tính chất đối xứng không được lý tưởng). Ảnh hưởng của nhiệt độ còn bị loại trừ nhờ hồi tiếp dòng điện trên R_E cho cả T_1 và T_2 . Khi có tác động tín hiệu (hình 3.78), ví dụ tại bazơ của T_1 có $U_e = 0,1V$, khi đó I_{E1} tăng, theo đó U_{E1} tăng làm điện áp U_{BE} của T_2 giảm kéo theo I_{E2} giảm. Kết quả là $I_{C1} \uparrow$ $I_{C2} \downarrow$ kéo theo $U_{C1} \downarrow$ $U_{C2} \uparrow$ và tại lối ra xuất hiện điện áp ra U_a dạng vi sai (hay hiệu số). Có thể coi mạch hình 3.78 gồm 2 tầng khuếch đại: T_1 mắc EC và T_2 mắc BC; trong trường hợp này điện áp ra U_a cùng pha với điện áp vào U_e . Từ phân tích trên, có $U_a = 2\Delta U_C$.

$$\text{Hệ số khuếch đại của } T_1 \text{ và } T_2: V_u = \frac{\Delta U_C}{\frac{1}{2} U_e} = 2 \frac{\Delta U_C}{U_e}$$

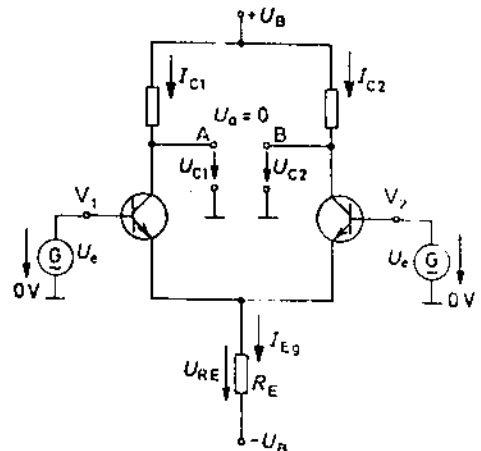
$$\text{Hệ số khuếch đại vi sai: } V_{UD} = \frac{\Delta U_a}{U_e} = \frac{2\Delta U_C}{U_e} = V_u$$

Hệ số khuếch đại vi sai bằng giá trị với hệ số khuếch đại của một transito đơn mắc EC.

Tương tự khi tác động U_e tới cực bazơ của T_2 trong khi cho $U_{B1} = 0$, tình hình sẽ giống hệt nhưng U_a có cực tính ngược lại (ngược pha U_e).

Mạch khuếch đại vi sai có hai đầu vào: đầu vào T_1 , không đảo pha tín hiệu vào và đầu vào T_2 , đảo pha 180° .

Khi đồng thời tác động U_e tới cả hai lối vào (gọi là tác động đồng pha) về nguyên tắc $\Delta U_{C1} = \Delta U_{C2}$ và $U_a = 0$.



Hình 3.79. Mạch khuếch đại vi sai có chế độ đồng pha tác động.

Ở chế độ có điện áp đồng pha tác động tới các lối vào, hệ số khuếch đại của mạch vi sai bằng 0. Mạch khuếch đại chỉ làm việc với các tín hiệu vi sai

$$U_a = V_{UD} (U_{e1} - U_{e2})$$

Ở chế độ tác động đồng pha, R_E đối với cả hai transito làm nhiệm vụ hồi tiếp và khi R_E càng lớn, sự thay đổi dòng colectơ của hai transito càng nhỏ.

* Hệ số nén đồng pha

Do tính đối xứng không lý tưởng, trên thực tế xuất hiện một điện áp ra vô cùng nhỏ do tác động đồng pha và giá trị này được gọi là sai số đồng pha của mạch, được xác định bởi giá trị điện áp lối vào đồng pha chia cho hệ số khuếch đại vi sai của mạch. Ví dụ mạch khuếch đại vi sai có $V_{UD} = 10^4$ lần (hay 80dB) thì khi có điện áp đồng pha $U_e = 5V$ tác động, sai số đồng pha của mạch này được xác định là:

$$\frac{5V}{10.000} = 0,5mV.$$

Ta thấy rõ nếu điện trở R_E càng lớn thì sai số đồng pha càng nhỏ, mặt khác R_E quyết định dòng 1 chiều cho T_1 và T_2 (chế độ tĩnh), nên nếu R_E càng lớn thì dòng qua transito càng nhỏ, điện trở ra r_{CE} càng lớn (xem mạch hình 3.80a).

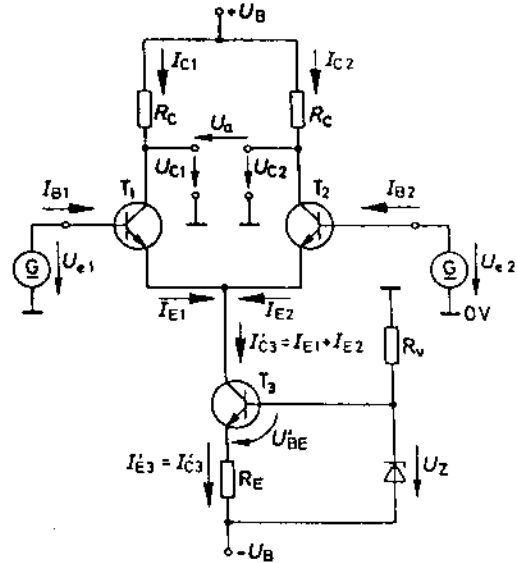
Từ mạch 3.80a có $I'_{C3} = I_{E1} + I_{E2}$ và được xác định bởi:

$$I'_{C3} = I_{E1} + I_{E2} = \frac{U_Z - U'_{BE}}{R_E}$$

Mạch vi sai làm việc với tín hiệu vi sai ở dạng không có hồi tiếp và cho hệ số khuếch đại rất lớn nhưng khi làm việc với tín hiệu đồng pha lại có hồi tiếp âm mạnh thể hiện tính chất nén đồng pha.

3.7.2.2. Mạch vi sai có đầu ra không đối xứng

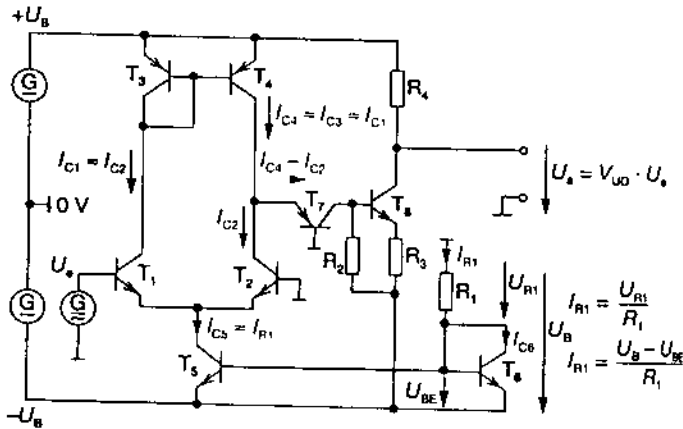
Nhược điểm của mạch hình 3.80a là lối ra lấy U_a không có điểm



Hình 3.80a. Mạch khuếch đại vi sai có nguồn dòng điện dùng T_3 .

điện thế chung (0V) với các lối vào đặt u_{e1} và u_{e2} khó khăn cho việc ghép nối với các mạch điện tiếp sau. Các mạch hình 3.80b và 3.80c đưa ra ví dụ về dạng mạch khuếch đại vi sai có đầu ra không đối xứng được dùng rộng rãi hơn và là dạng mạch cơ bản trong cấu tạo của vi điện tử tuyến tính (mạch bán dẫn điện tổ hợp), bước phát triển hoàn thiện của mạch khuếch đại vi sai.

• Cấu trúc gương dòng điện



Hình 3.80b. Gương dòng điện kiểu ghép dòng điện tại lối ra.

Trong hình 3.80b các cặp transito T_3, T_4 và T_5, T_6 tạo thành các gương dòng điện (gọi là cặp transito vì chúng có tham số giống hệt nhau). Ví dụ mạch R_1, T_5 và T_6 làm việc như một nguồn dòng điện, dòng trên R_1 là I_{R1} tạo thành từ I_{C6} và các dòng bazơ I_{B5}, I_{B6} khi các transito T_5 và T_6 giống hệt nhau $I_{B5} = I_{B6}$ khi $U_{BE5} = U_{BE6}$ và do đó $I_{C5} = I_{C6}$.

$I_{R1} = I_{C5} + 2I_B$ khi hệ số khuếch đại dòng β đủ lớn thì $I_{R1} \approx I_{C5}$

Dòng I_{R1} được xác định theo R_1 :

$$I_{R1} = \frac{|U_B| - U_{BE}}{R_1} \approx \frac{|-U_B|}{R_1}$$

Hệ thức trên chứng tỏ trên R_1 xuất hiện dòng điện như gương phản chiếu dòng I_{C5} nên mạch có tên là gương dòng điện.

Gương dòng điện cấu tạo từ cặp transito có hệ số khuếch đại dòng điện β lớn và được dùng như một nguồn dòng điện lập trình được.

Tại lối ra của mạch hình 3.80a, điện áp U_a sẽ được lấy ra theo cách đặt điện trở tải để tiếp nhận hiệu số dòng điện của mạch gương dòng điện, tải của T_1 và T_2 lúc đó có điểm chung tới 0V giống tín hiệu vào U_e (hình 3.80b).

Tín hiệu ra không đối xứng có thể nhận được bằng hai cách là nhờ tải tiếp nhận hiệu số dòng điện hay hiệu số điện áp.

* Ghép tải kiểu hiệu số dòng điện (hình 3.80b).

Ban đầu khi chưa có tín hiệu vào, dòng điện gương $I_{C3} \approx I_{C4} \approx I_{C1}$ và $I_{C1} = I_{C2}$, khi đó hiệu số $I_{C4} - I_{C2} = 0$. Transito T_7 có nhiệm vụ xác định giá trị hiệu dòng điện ra. Khi xuất hiện hiệu số dòng ra (do có tín hiệu vào tác động) trên R_2 xuất hiện điện áp tỷ lệ với hiệu số này.

Ví dụ U_e tác động vào T_1 có cực tính dương, I_{C1} tăng làm xuất hiện ΔI_{C1} kéo theo $\Delta I_{C4} = \Delta I_{C1}$, I_{C2} giảm với $\Delta I_{C2} = -\Delta I_{C1}$, trên colectơ của T_2 và T_4 xuất hiện hiệu số dòng điện:

$$\Delta I_{C1} - (-\Delta I_{C2}) = 2\Delta I_C$$

Dòng điện này chảy qua T_7 (như dòng emitơ) tạo lên điện áp trên R_2 :

$$\Delta U_{R2} \approx \Delta I_C \cdot R_2$$

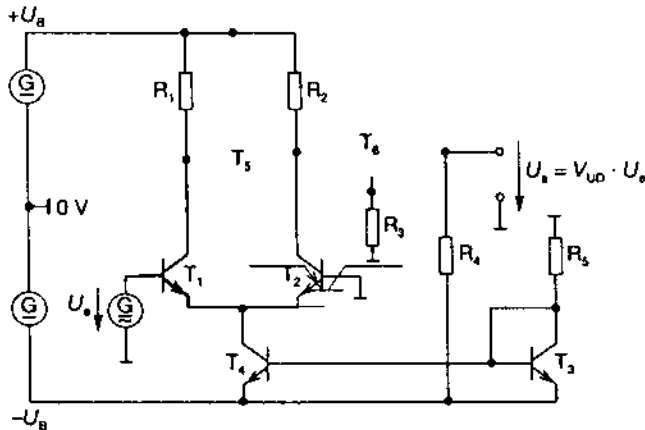
T_6 khuếch đại điện áp này lên 1 lượng $\frac{R_4}{R_3}$ và làm xuất hiện tại lối

ra điện áp:

$$\Delta U_a \approx -2\Delta I_C \cdot R_2 \cdot \frac{R_4}{R_3} = V_{UD} \cdot U_e$$

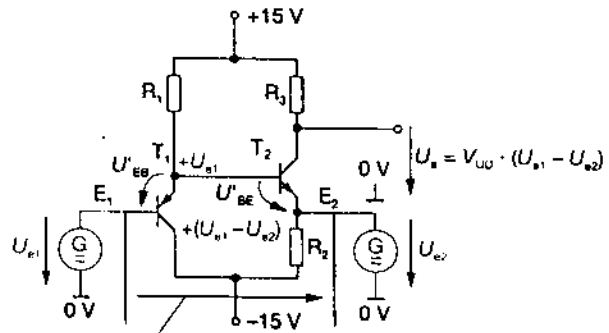
T_8 có nhiệm vụ định mức điện thế một chiều để cân bằng điện thế 0 ($U_a = 0$) khi không có tác động ở lối vào ($U_e = 0$). Để thiết lập điểm làm việc ban đầu T_7 phải có dòng emitơ tĩnh để tạo cân bằng điểm 0 tại lối ra. Khi đó: $U_a = V_{UD} \cdot U_e$

* Ghép tải kiểu điện áp vi sai



Hình 3.80c. Ghép tải kiểu điện áp vi sai (tiếp nhận hiệu số điện áp).

Trên hình 3.80c, hiệu số điện áp giữa các colectơ của mạch khuếch đại vi sai được lấy ra kiểu không đối xứng. Hãy xét mạch hình 3.81. T_1 dùng loại pnp làm việc như mạch mắc CC trong khi T_2 là loại npn làm việc kiểu mắc BC. Yêu cầu điện thế



$$U_{E1} - E_2 = U'_{BE} - U'_{EB} = 0 \text{ V}; \text{ Điểm làm việc tĩnh}$$

Hình 3.81. Tầng khuếch đại vi sai không đối xứng.

bazơ-emitơ của T_2 dương được thoả mãn nhờ điện thế U_{BE1} âm và do vậy việc bù nhiệt được thoả mãn. Điện áp hiệu số giữa bazơ của T_1 và emitơ của T_2 khi không có tín hiệu phải bằng 0. Các giá trị điện trở được chọn sao cho để khi đó $U_a = 0$.

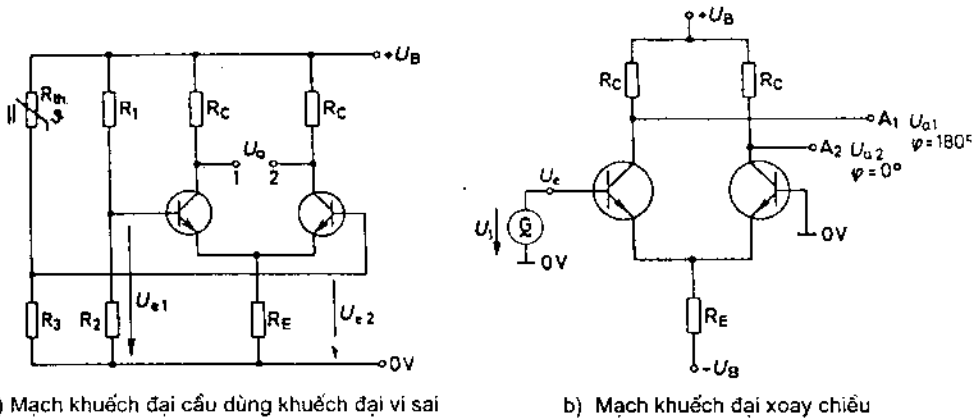
Khi có tác động tín hiệu vào U_{e1} và U_{e2} , T_2 khuếch đại, hiệu số $U_{e1} - U_{e2}$ với hệ số khuếch đại của mạch EC không hồi tiếp trong khi điện áp vi sai $U_{e1} = U_{e2}$ không có tác dụng.

Mạch khuếch đại vi sai không đối xứng có hai đầu vào không đối xứng: đầu vào đảo E_1 có trở kháng vào cao và đầu vào không đảo E_2 có trở kháng vào rất thấp (vài Ω) điện áp ra không đối xứng có điểm chung.

Dạng mạch hình 3.81 cũng như mạch hình 3.80c có tác dụng hỗ trợ, bổ sung đặc biệt ở vùng tần số cao, nó dùng làm bộ khuếch đại có biến đổi trở kháng. Điện trở R_4 trong mạch hình 3.80c được chọn để đảm bảo lúc $U_e = 0$ thì $U_a = 0$.

3.7.2.3. Sử dụng mạch khuếch đại vi sai

Mạch khuếch đại vi sai được sử dụng như dạng cơ bản không thể thiếu được trong cấu tạo của mạch vi điện tử tuyến tính (còn được gọi là khuếch đại thuật toán). Ví dụ ứng dụng điển hình thể hiện ở hình 3.82a kết hợp với một cầu cân bằng gồm R_1 , R_2 , R_3 và R_{th} để đo nhiệt độ của một đối tượng. Khi cầu cân bằng: $U_{e1} = U_{e2}$, do tính chất nén đồng pha đầu ra nhận được $U_a = 0$. Khi nhiệt độ cần đo tăng, R_{th} giảm (hệ số nhiệt âm làm U_{e2} tăng) lớn hơn U_{e1} và làm xuất hiện $U_a = V_{UD} (U_{e1} - U_{e2})$ (chú ý ở mạch hình 3.82a điện thế ra tại điểm 2 âm hơn so với điểm 1).



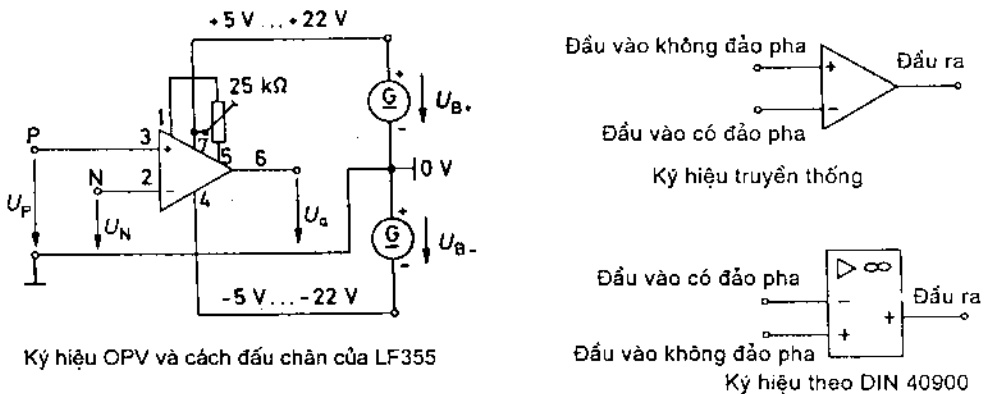
a) Mạch khuếch đại cầu dùng khuếch đại vi sai
b) Mạch khuếch đại xoay chiều

Hình 3.82.

Một ứng dụng phổ biến khác là mạch khuếch đại tần số thấp (hình 3.82b) ở đây trong dải tần thấp không cần tụ thoát C_E như mạch EC do đó thuận lợi hơn và có thể nhận được hai điện áp ra với cực tính ngược nhau ở điểm A_1 và điểm A_2 .

3.8. KHUẾCH ĐẠI THUẬT TOÁN

Mạch khuếch đại thuật toán (viết tắt OPV) có cấu tạo mạch vào là một tầng khuếch đại vi sai, mạch ra là một tầng khuếch đại công suất đối xứng và một vài khối mạch hỗ trợ, được chế tạo theo công nghệ bán dẫn tổ hợp (công nghệ vi điện tử). OPV có hai lối vào (của mạch khuếch đại vi sai) và một lối ra có điện thế bằng 0 lúc cân bằng (của mạch khuếch đại công suất đối xứng), được cung cấp một chiều bằng các nguồn đối xứng từ $\pm 1V$ đến $\pm 50V$ tùy dạng mạch. Các đầu vào được ký hiệu là P (với đầu vào không làm đảo pha) và N (với đầu vào có làm đảo pha tín hiệu). Hình 3.83 đưa ra ký hiệu quy ước OPV và mạch điện nối bên ngoài (ví dụ cho OPV LF355) để cân bằng điểm O nhờ điện trở biến đổi $25k\Omega$ (xem tiết 3.8.2.4).



Ký hiệu OPV và cách đấu chân của LF355

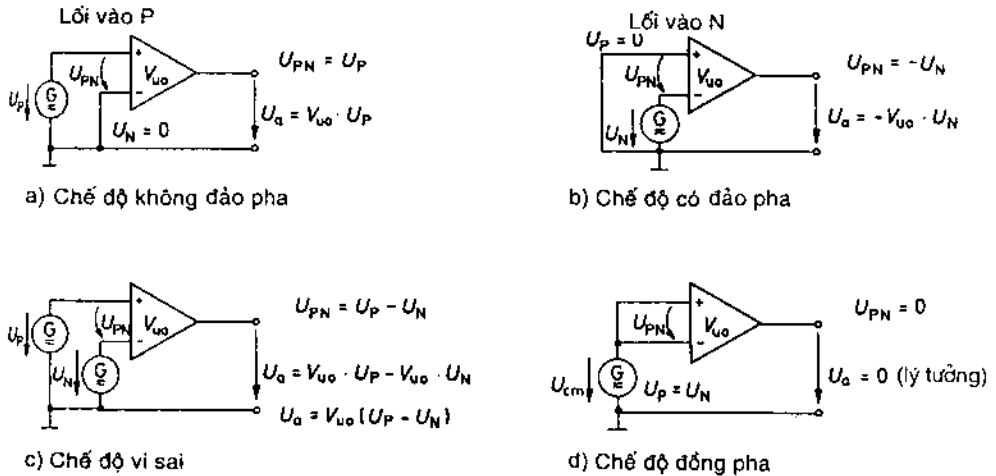
Hình 3.83. Ký hiệu OPV và cách đấu chân của LF355.

3.8.1. Các chế độ làm việc của OPV

Chế độ hoạt động của OPV tùy thuộc cách tác động tín hiệu vào và cách thực hiện hồi tiếp từ ngoài. Trong phần này ta chỉ xét các chế độ theo cách tác động tín hiệu vào (hình 3.84).

Từ hình 3.84, OPV có 4 phương thức làm việc khác nhau.

OPV có thể làm việc ở chế độ khuếch đại không đảo pha (hình 3.84a) ở chế độ khuếch đại có đảo pha (hình 3.84b), ở chế độ khuếch đại vi sai (hình 3.84c) và chế độ đồng pha (hình 3.84d).



Hình 3.84. Các chế độ làm việc của OPV.

Tín hiệu vi sai $U_{PN} = U_P - U_N$ được OPV khuếch đại với hệ số V_{uo} rất lớn trong khi tín hiệu đồng pha $U_{cm} = U_P = U_N$ không được khuếch đại (xét lý tưởng).

3.8.2. Các thông số và đặc tính của OPV

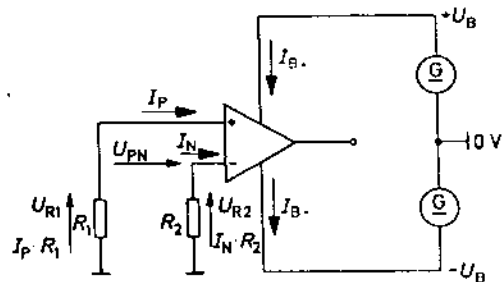
Thông số lý tưởng của OPV là:

- Hệ số khuếch đại vi sai $V_{uo} = \frac{U_a}{U_{PN}} \rightarrow \infty$
- Hệ số khuếch đại đồng pha $V_{cm} = \frac{U_a}{U_{cm}} = 0$
- Điện trở vào $r_e \rightarrow \infty$
- Điện trở ra $r_a = 0$
- Tín hiệu xoay chiều và một chiều không phụ thuộc tần số sử dụng.

Thông số thực tế của OPV được cho trong tài liệu tra cứu IC, khi các tham số của IC càng gần tới giá trị lý tưởng đã nêu trên thì OPV có chất lượng càng cao.

3.8.2.1. Dòng điện tĩnh (dòng sai số)

Hình 3.85 thể hiện các dòng tĩnh (1 chiều) xuất hiện do tính chất của OPV: I_P và I_N là dòng vào tĩnh, I_{B+} và I_{B-} là dòng tĩnh nuôi OPV, các dòng này xác định ở chế độ không có tín hiệu tác động ở lối vào (ngắn mạch) và không có tải tại lối ra (hở mạch). Trong tài liệu tra cứu, giá trị I_P và I_N cùng độ lớn không đổi có giá trị



Hình 3.85. Các dòng điện tĩnh của OPV.

nhỏ nên có thể sử dụng dòng I_b là trung bình cộng của chúng $I_b = \frac{I_P + I_N}{2}$. Các giá trị I_P , I_N tùy thuộc transistor lối vào là BJT (lưỡng cực cỡ μA) hay FET (đơn cực - cỡ nA hoặc pA). Hiệu số hai dòng điện này gọi là dòng vào vi sai tĩnh $I_{OS} = I_P - I_N$ có giá trị khoảng $0,1I_b$ và chịu ảnh hưởng rất mạnh của nhiệt độ như các dòng I_P và I_N . Các thông số của OPV trên hình 3.85.

I_P : dòng tĩnh vào không đảo

I_N : dòng tĩnh vào có đảo

$I_{OS} = I_P - I_N$ dòng tĩnh vào vi sai

$I_b = \frac{I_P + I_N}{2}$ dòng tĩnh vào trung bình

$I_{B+} = I_{B-}$: dòng cung cấp từ nguồn

$\pm U_B$: áp cung cấp

$2U_B \cdot I_B = P_V$ công suất tiêu thụ

P_{Vmax} : công suất tổn hao (tiêu tán)

Điện áp cung cấp bị thăng giáng hay các giá trị R_1 , R_2 thay đổi sẽ không làm thay đổi các dòng tĩnh đã cho.

Các dòng điện tĩnh I_P và I_N khép mạch một chiều. Khi để hở mạch vào hay dùng tụ ngăn cách ở lối vào sẽ làm mất chức năng hoạt động ở chế độ một chiều của OPV.

Từ hình 3.85, I_P và I_N tạo ra U_{R1} và U_{R2} từ đó điện áp vi sai tại lối vào $U_{PN} = I_N \cdot R_2 - I_P \cdot R_1$ tại lối ra ta nhận được điện áp vi sai bằng tích số V_{uo}, V_{PN} . Nếu chọn $R_1 = R_2 = R$ thì:

$$U_{PN} = (I_N - I_P) \cdot R = -I_{OS} \cdot R$$

Ví dụ: với OPV LF355; $I_b = 0,2\text{nA}$; $I_{OS} = 0,05\text{nA}$; $V_{uo} = 50.000$

a) Tính giá trị U_{PN} và U_n khi $R_1 = 1\text{M}\Omega$; $R_2 = 0\Omega$

$$U_{PN} = I_N \cdot R_2 - I_P \cdot R_1; U_a = V_{uo} \cdot U_{PN}$$

$$U_{PN} = -0,2\text{nA} \cdot 1\text{M}\Omega = -0,2 \cdot 10^{-3}\text{V} = -0,2\text{mV}$$

$$U_a = 50.000 (-0,2\text{mV}) = -10\text{V}$$

Dòng điện tĩnh trong trường hợp này ảnh hưởng mạnh tới điện áp sai số ở lối ra.

b) Nếu chọn $R_1 = R_2 = R = 1\text{M}\Omega$ thì

$$U_{PN} = -I_{OS} \cdot R = -0,05\text{nA} \cdot 1\text{M}\Omega = -0,05\text{mV}$$

$$U_a = V_{uo} \cdot U_{PN} = 50000 (-0,05 \cdot 10^{-3}\text{V}) = -2,5\text{V}$$

Kết quả ví dụ này cho thấy khi chọn $R_1 = R_2$ điện áp ra sai số vẫn lớn, có thể giảm được nếu chọn giá trị R_1 và R_2 nhỏ.

Các điện trở R_1, R_2 ở lối vào chọn cùng độ lớn và nhỏ tới mức có thể sẽ làm giảm ảnh hưởng của các dòng vào và do vậy làm giảm sai số của điện áp ra.

3.8.2.2. Các điện trở vào và điện trở ra

Hình 3.86 đưa ra mạch tương đương thay thế của OPV

Ở đây:

$r_{cm} = r_P \approx r_N$ điện trở vào đồng pha

$r_{PN} (\ll r_{cm})$ điện trở vào vi sai (còn ký hiệu là r_d).

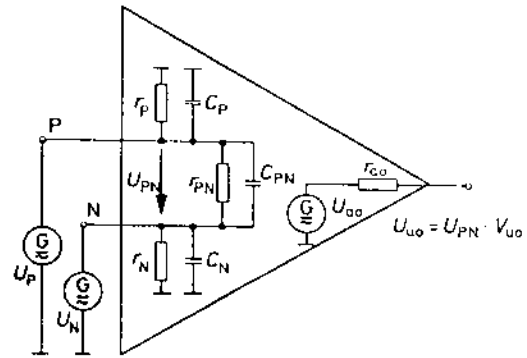
r_{ao} điện trở ra của OPV

U_{ao} điện áp ra không tải

C_N, C_P, C_{PN} các điện dung song song ở lối vào

* Điện trở vào:

Thường r_{cm} lớn cỡ 10... 100 lần r_{PN}



Hình 3.86. Mạch tương đương thay thế của OPV.

$$r_c \approx r_N // r_{PN} \approx r_P // r_{PN} \text{ (hình 3.84a và b)}$$

$$r_{ecm} = r_P // r_N \approx \frac{r_{cm}}{2}$$

Giá trị r_{ecm} thường rất lớn và được bỏ qua trong tính toán; đặc tuyến tần số của OPV có phụ thuộc vào các điện dung C_N, C_P và C_{PN} (có giá trị trong khoảng 4pF đến 10pF). Điện áp vào vi sai tạo trên r_{PN} điện áp để điều khiển OPV và thực hiện hiệu ứng khuếch đại.

Điện trở vào của OPV rất lớn ở tần thấp và giảm khi tần số tín hiệu tăng.

Điện trở vào đối với điện áp vi sai U_{PN} : $r_e \approx r_{PN}$ ($10\text{M}\Omega$ đến $10^{11}\Omega$).

Điện trở vào đối với đồng pha U_{cm} : $r_{ecm} \approx \frac{r_{cm}}{2}$ ($10^8\Omega \rightarrow 10^{13}\Omega$).

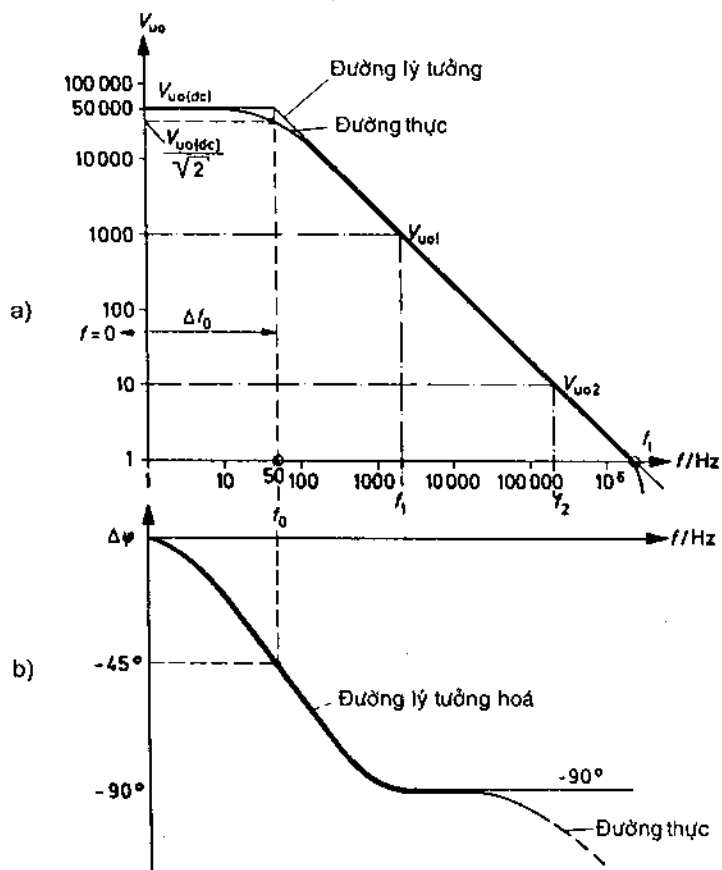
* Điện trở ra: gọi $u_{r_{ao}}$ là điện áp ra không tải nhận được khi tại lối vào vi sai, trên điện trở vào vi sai r_{PN} , có tác động điện áp vi sai $U_{PN} = U_P - U_N$, ta có: $U_{ao} = V_{uo} \cdot U_{PN}$

Điện trở ra của OPV hay còn gọi là điện trở trong của nguồn điện áp do OPV khuếch đại đưa ra: $r_{ao} = 50\Omega \dots 300\Omega$

r_{ao} có tính cảm kháng và có giá trị tăng khi tần số tăng.

Điện trở ra của OPV với điện áp đồng pha ở tần số thấp tương đối nhỏ $r_{ao} = 100\Omega$ và tăng theo tần số của tín hiệu, nguồn áp tại lối ra của OPV có nội trở r_{ao} .

3.8.2.3. Đặc tuyến tần số khi không tải



Hình 3.87. Đặc tuyến tần số và đặc tuyến pha của OPV

- a) Quan hệ $V_{uo}(f)$ – Đặc tuyến biên độ của OPV
 b) Quan hệ góc dịch pha $\Delta\varphi(f)$ – Đặc tuyến pha của OPV.

Trong hình vẽ:

f_0 : tần số giới hạn trên của OPV (còn gọi tần số cắt, tần số biên 3dB)

Δf_0 : 3dB - bề rộng băng tần (open loop 3dB bandwidth)

f_t : tần số khuếch đại đơn vị (unity gain frequency)

$V_{uo}(dc)$: hệ số khuếch đại không tải ở tần số rất thấp (open loop gain)

Hệ số khuếch đại không tải (mạch hở) V_{uo} có giá trị rất lớn và được xác định ở chế độ tác động điện áp 1 chiều hay có tần số rất thấp (10Hz).

$$V_{uo}(dc) = 50000 \dots 10^6$$

V_{uo} giảm khi tăng tần số.

* Với tính chất tương tự của một bộ lọc tần thấp, quan hệ $V_{uo}(f)$ của OPV được thể hiện ở hình 3.87a, chú ý tần số chia theo thang logarit. Hình 3.87b thể hiện quan hệ dịch pha giữa các điện áp lối ra và lối vào theo tần số. Ở đồ thị hình 3.87a chú ý tới 2 giá trị tần số f_0 và f_t .

f_0 là tần số giới hạn của OPV, tại đó $V_{uo}(f_0)$ giảm $\sqrt{2}$ lần so với giá trị $V_{uo}(dc)$ ở tần số rất thấp (giảm 3dB).

f_t là tần số khuếch đại đơn vị của OPV, tại tần số này $V_{uo}(f_t) = 1$.

Trong dải tần $f_0 < f < f_t$ hệ số V_{uo} giảm đi 10 lần khi tần số tín hiệu tăng lên 10 lần (hay giảm -20dB trên một decac) tính chất này giống của một mắt lọc RC tần thấp. Từ đồ thị hình 3.87a, có hệ thức:

$$f_0 \cdot V_{uo}(dc) = f_1 \cdot V_{uo1} = f_2 \cdot V_{uo2} = f_t \cdot 1$$

Dải tần làm việc của OPV được xác định từ 0Hz đến f_0 và ta có:

$$\Delta f_0 = f_0$$

Tích số $\Delta f_0 \cdot V_{uo}(dc)$ là một hằng số với mỗi OPV, luôn bằng tần số khuếch đại đơn vị f_t : $\Delta f_0 \cdot V_{uo}(dc) = f_t$.

Chú ý đặc tính hình 3.87b, với một mắt lọc RC góc dịch pha tối đa là (-90°) , tuy nhiên khi tần số tiếp tục tăng, do ảnh hưởng của nhiều mắt RC liên tiếp góc dịch pha tiếp tục tăng hơn -90° và điều này có hại cho hoạt động của OPV đặc biệt ở tần số f_s nào đó mà $\Delta\varphi(f_s) = -180^\circ$ gây hiện tượng mất ổn định (xem phần 3.83).

Ví dụ với bộ khuếch đại thuật toán LF355 có $V_{uo}(dc) = 50.000$; $f_t = 2,5\text{MHz}$.

a) Tại giới hạn 3dB ở biên tần của OPV xác định giá trị V_{uo} ?

Ta có $\Delta f_0 \cdot V_{uo}(dc) = f_0 \cdot V_{uo}(dc) = f_t$; từ đó

$$f_0 = \frac{f_t}{V_{uo}(dc)} = \frac{2,5\text{MHz}}{50.000} = 50\text{Hz}.$$

Ở tần số biên trên f_0 hệ số khuếch đại của OPV giảm $\sqrt{2}$ lần (-3dB).

$$V_{uo}(f_0) = \frac{50.000}{\sqrt{2}} = 35.350$$

b) Tại tần số làm việc là $f = 20\text{kHz}$, xác định V_{uo} ?

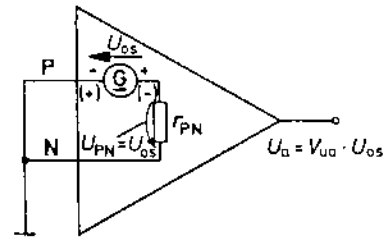
$$f_0 \cdot V_{uo}(dc) = f \cdot V_{uo}(f) \text{ hay } V_{uo}(f) = \frac{f_0}{f} \cdot V_{uo}(dc)$$

$$V_{uo}(f = 20\text{kHz}) = \frac{50\text{Hz}}{20\text{kHz}} \cdot 50.000 = 125.$$

Tích số $\Delta f_0 \cdot V_{uo}(dc)$ càng lớn thì tần số giới hạn trên f_0 của OPV càng cao.

3.8.2.4. Điện áp sai số vi sai lối vào

Khi nối ngắn mạch giữa 2 lối vào P và N (hình 3.88) tới 0V, ta nhận được giá trị $U_n = V_{uo} \cdot U_{os}$ có cực tính dương hoặc âm, giá trị tương đối lớn, gọi là sai số điểm 0 của OPV tại lối ra. Nguyên nhân ở đây là tồn tại điện áp sai lệch lối vào U_{os} cỡ μV đến mV tùy loại OPV.



Hình 3.88. Ảnh hưởng của điện áp sai lệch.

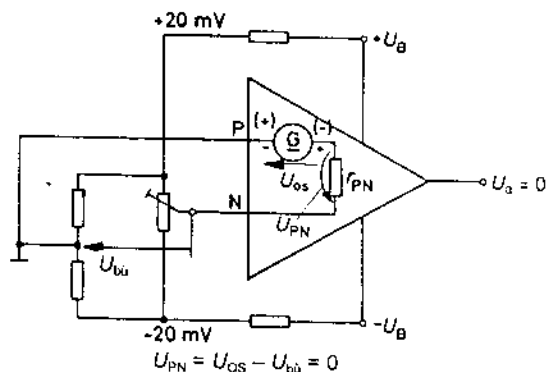
U_{os} : điện áp sai lệch (gọi là sai số điểm 0) tại lối vào.

$\frac{U_{os}}{\Delta V}$: độ trôi nhiệt của điện áp vào sai lệch (hệ số nhiệt của điện áp sai lệch lối vào).

U_{os} là điện áp sai lệch vi sai giữa các lối vào của OPV do tính chất đối xứng không lý tưởng của các transito mạch vào gây ra. U_{os} gây ảnh hưởng như có điện áp vi sai $U_{PN} = U_{os}$ tác động ở lối vào.

* Bù sai số điểm 0 do U_{os} gây ra:

Hình 3.89 đưa ra một mạch thực hiện bù sai số 0 nhằm thiết lập lại trạng thái cân bằng (đối xứng) cho các lối vào trước khi cho OPV hoạt động với nguồn tín hiệu cần khuếch đại. Nghĩa là cần đưa tới lối vào P và N một điện áp U_{bi} sao cho $U_{PN} = U_{OS} - U_{bi} = 0$ (hình 3.89).



Hình 3.89. Một phương pháp bù sai số điểm 0 tại lối vào cho OPV.

Điện áp sai lệch lối vào U_{OS} được bù hoàn toàn nhờ mạch tạo điện áp bù 1 chiều U_{bi} cho OPV sao cho khi đó $U_{PN} = U_{OS} - U_{bi} = 0$ hay $U_a = 0$.

Thực tế U_{OS} biến thiên theo nhiệt độ làm việc của OPV nên việc bù trở nên khó khăn hơn nhiều, tức là chỉ thực hiện việc bù tốt nhất ở một nhiệt độ cho trước, sai số điểm 0 sẽ xuất hiện trở lại khi nhiệt độ làm việc của OPV thay đổi đi. Khi đó cần thực hiện các biện pháp bổ sung (dùng hồi tiếp hay các mạch khuếch đại đặc biệt có chất lượng cao với U_{OS} rất nhỏ).

Điện áp sai lệch U_{OS} tại lối vào của OPV phụ thuộc vào nhiệt độ, hệ số trôi nhiệt của U_{OS} được xác định bởi giá trị ΔU_{OS} trên mỗi độ Kelvin.

* Ví dụ: với OPV LF355 $\frac{\Delta U_{OS}}{\Delta \nu} = 10 \frac{\mu V}{K}$; $V_{uo}(dc) = 50.000$

Khi ta nhận được sai số điểm 0 tại lối ra là 5V thì nhiệt độ làm việc của OPV đã thay đổi đi bao nhiêu độ Kelvin (so với nhiệt độ ban đầu đã thực hiện bù). Ta có:

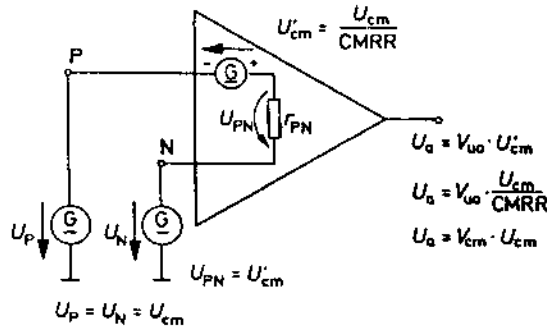
$$U_{PN} = \frac{U_a}{U_{uo}} = \frac{5V}{50.000} = 0,1mV = 100\mu V$$

$$\Delta U_{OS} = 100\mu V \text{ suy ra } \Delta \nu = \frac{100\mu V}{10\mu V} = 10^{\circ}K$$

3.8.2.5. Hệ số khuếch đại đồng pha và hệ số nén đồng pha

Điện áp đồng pha tác động tới các lối vào làm mất đi tính đối xứng tại đầu vào của OPV, điều này tương đương như xuất hiện điện áp sai lệch $U_{PN} = U_{cm}$ dẫn tới xuất hiện điện áp sai số tại lối ra (hình 3.90).

Trong mạch vòng ở hình 3.90, điện áp vi sai U_{cm} càng nhỏ khi hệ số nén đồng pha CMRR càng lớn. Với OPV lý tưởng CMRR $\rightarrow \infty$ và $U_{cm} = 0$.



Hình 3.90. Mạch OPV ở chế độ khuếch đại đồng pha.

U_{cm} : điện áp vào đồng pha (common mode input voltage)

CMRR: hệ số nén đồng pha (common mode rejection ratio)

V_{cm} : Hệ số khuếch đại đồng pha (common mode gain)

$$U_a = V_{uo} \cdot U'_{cm} = V_{uo} \cdot \frac{U_{cm}}{CMRR} = V_{cm} \cdot U_{cm}$$

CMRR là một đại lượng quan trọng của OPV gọi là hệ số nén đồng pha, được định nghĩa là tỷ số giữa các điện áp đồng pha xuất hiện ở lối ra và lối vào của OPV. CMRR càng lớn thì ảnh hưởng của điện áp (nhiều) đồng pha U_{cm} tới OPV càng yếu.

$$CMRR = \frac{U_{cm}}{U'_{cm}} \text{ giá trị điển hình của CMRR} = 30.000$$

Ở đây:

$U_{cm} = U_P = U_N$ là điện áp vào đồng pha

$U'_{cm} = U_{PN}$ là điện áp vi sai tương đương do sự có mặt của U_{cm} gây ra tại các lối vào

Hệ số khuếch đại đồng pha được định nghĩa:

$$V_{cm} = \frac{U_a}{U_{cm}} \text{ hay } U_a = V_{cm} \cdot U_{cm}$$

Mặt khác $U_a = V_{uo} \cdot U'_{cm} = V_{uo} \cdot \frac{U_{cm}}{CMRR} = V_{cm} \cdot U_{cm}$

Do đó $V_{uo} \cdot \frac{U_{cm}}{CMRR} = V_{cm} \cdot U_{cm}$ nghĩa là ta có hệ thức tương đương:

$$CMRR = \frac{V_{uo}}{V_{cm}}$$

Hệ số nén đồng pha CMRR thể hiện độ vượt trội của hệ số khuếch đại vi sai V_{uo} bao nhiêu lần so với hệ số khuếch đại đồng pha V_{cm} .

Trong các sách tra cứu, hệ số nén đồng pha thường dùng tính theo đơn vị Logarit (Dexibel)

$$\boxed{CMR = 20 \lg CMRR} \quad (\text{dB})$$

Hay có hệ thức tương đương: $\boxed{CMRR = 10^{\frac{CMR}{20}}}$.

• Ví dụ: Cho một OPV có $CMR = 80\text{dB}$; $V_{uo}(\text{dc}) = 50.000$

Hãy tính hệ số CMRR và hệ số V_{cm} của OPV:

$$CMRR = 10^{\frac{CMR}{20}} = 10^{\frac{80}{20}} = 10^4$$

$$CMRR = \frac{V_{uo}}{V_{cm}} \text{ hay } V_{cm} = \frac{V_{uo}}{CMRR}$$

$$V_{cm} = \frac{50.000}{10.000} = 5$$

OPV có điện áp đồng pha tác động $U_{cm} = 1\text{V}$. Hãy tính điện áp vi sai tương đương tại lối vào U'_{cm} và điện áp sai số tại lối ra do U'_{cm} gây ra?

$$U'_{cm} = \frac{U_{cm}}{CMRR}; U'_{cm} = \frac{1\text{V}}{10.000} = 0,1\text{mV}$$

Khi đó lối ra xuất hiện điện áp sai số:

$$U_a = V_{cm} \cdot U_{cm} = V_{uo} \cdot U'_{cm}$$

$$U_a = 5 \cdot 1\text{V} = 50.000 \cdot 0,1\text{V} = 5\text{V}$$

Thường tại các lối vào có tín hiệu không thuần túy là đồng pha như thể hiện ở hình 3.90, tín hiệu vào là tín hiệu hỗn hợp cả vi sai và đồng pha, do đó U_P và U_N thường khác nhau:

$$\boxed{U_{PN} = U_P - U_N}$$

Lúc đó, thành phần đồng pha được xác định bởi trị trung bình:

$$\boxed{U_{cm} = \frac{U_P + U_N}{2}}$$

Điện áp toàn phần tác động lên OPV, U'_{PN} xác định bởi:

$$U'_{PN} = U_{PN} + U'_{cm} \text{ với } U'_{cm} = \frac{U_{cm}}{CMRR} \text{ hay}$$

$$\boxed{U'_{PN} = (U_P - U_N) + \frac{U_P + U_N}{2CMRR}}$$

Giá trị CMRR thực ra không là hằng số mà phụ thuộc vào giá trị của điện áp đồng pha, khi U_{cm} tăng thì CMRR giảm và cần theo thực tế (coi u_a là hàm của U_{cm} , biểu diễn trên đồ thị) để hiệu chỉnh.

- Ảnh hưởng của điện áp nguồn: Sự biến động của $\pm U_B$ làm ảnh hưởng tới OPV thể hiện qua việc xuất hiện điện áp vi sai tính theo đơn vị $\mu V/V$ (giá trị điển hình của mức trôi nguồn gây ra là $50\mu V/V \dots 300\mu V/V$).

3.8.2.6. Tổng hợp các điện áp vào OPV

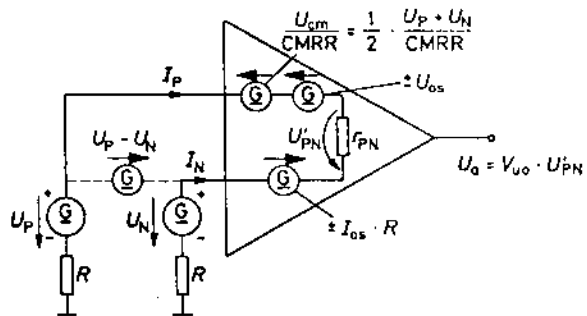
Để tổng hợp các dạng tác động (hình 3.91) có thể mô tả điện áp vi sai tổng hợp tác động lên OPV như sau:

$$U'_{PN} = (U_P - U_N) + \frac{U_P + U_N}{2CMRR} \pm U_{OS} \pm I_{OS} \cdot R$$

Với hệ số khuếch đại vi sai là V_{uo} , nhận được tại lối ra điện áp

$$U_o = V_{uo} \cdot U'_{PN}$$

Thực tế V_{uo} khá lớn, ảnh hưởng sai lệch lối vào dẫn tới điện áp sai số lớn ở lối ra và không thể truyền tín hiệu có ích qua OPV. Do vậy khi sử dụng OPV cần dùng mạch hồi tiếp ngoài để chọn được $V_u \ll V_{uo}$ và giá trị V_u hoàn toàn do mạch hồi tiếp ngoài có tính ổn định cao quyết định. Khi đó phần sai số được nén tới mức có thể bỏ qua điện áp sai số tại lối ra.

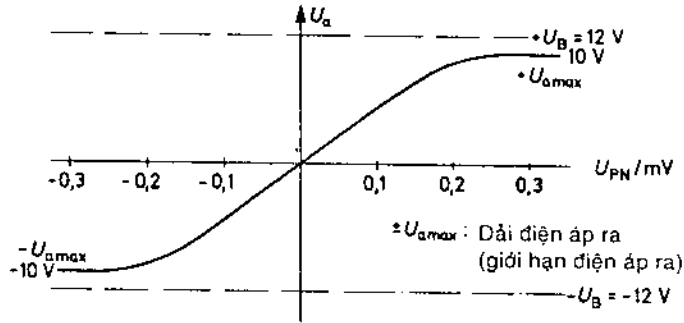


Hình 3.91. Các điện áp xuất hiện tại mạch vào của OPV.

3.8.2.7. Dải điện áp điều biến của OPV

Đặc tuyến biểu thị quan hệ điện áp ra U_a và điện áp vào vi sai U_{PN} của OPV được định nghĩa là đặc tuyến truyền đạt điện áp vi sai hay đặc tuyến điều biến thể hiện trên hình 3.92 (đối với mạch khuếch đại thuật toán LF355).

Theo đồ thị hình 3.92, khi U_{PN} đủ nhỏ, quan hệ U_{ra} (U_{PN}) là tuyến tính. Khi giá trị U_{PN} tăng, quan hệ dần trở nên phi tuyến tính và tiệm cận tới các giá trị $\pm U_{amax}$ gọi là các mức ra bão hoà, có ý nghĩa là giá trị lớn nhất của điện áp một chiều hay biên độ điện áp xoay chiều đạt được tại lối ra ở một tần số giới hạn nhất định của dải tần số làm việc của OPV.



Hình 3.92. Dải hoạt động U_a (U_{PN}) của OPV LF355.

Khi tần số tăng cao, hệ số khuếch đại giảm, lúc này việc tăng độ lớn của U_{PN} để có U_a lớn hơn là điều không thực hiện được vì các mức ra giới hạn ở $\pm U_{a\max}$.

$$U_{a\max} = \pm(0,6 \dots 0,9) \cdot U_B$$

Tương tự dòng điện ra của OPV bị giới hạn ở các giá trị $\pm I_{a\max}$, giá trị này do tầng khuếch đại công suất đối xứng của OPV quyết định. Thực tế giá trị $\pm I_{a\max}$ xác định ở chế độ ngắn mạch ra với $\pm U_{a\max}$ (lúc đó điện trở mạch vòng lối ra chỉ còn điện trở ra r_a (hay được gọi là nội trở nguồn áp $\pm U_{a\max}$)).

Dòng ra lớn nhất của OPV, tùy loại bộ khuếch đại thuật toán, có giá trị $\pm I_{a\max} = \pm 1\text{mA} \dots \pm 1\text{A}$, xác định khi đầu ra ngắn mạch.

3.8.2.8. Tốc độ biến đổi của điện áp ra

Khi tác động ở lối vào OPV điện áp U_e có dạng 1 xung vuông góc có biên độ nhất định, do ở vùng tần số cao hệ số khuếch đại giảm mạnh nghĩa là độ dốc lên và xuống (sườn xung) của U_a bị biến dạng so với U_e , ta nói U_a có thể ở sườn xung, nghĩa là điện áp ra biến đổi không có tính chất đột biến theo thời gian như U_e mà có độ dốc nhất định. Tham số tốc độ biến thiên của điện áp ra trong trường hợp này đánh giá mức độ trễ của sườn đi lên và đi xuống của U_a .

Tốc độ biến thiên lớn nhất của điện áp ra theo thời gian được xác định sau mỗi μs (micro giây) cho biết điện áp ra U_a đã thay đổi được bao

nhiều Volt: $\frac{\Delta U_a}{\Delta t}$ [V/ μs] trong thời gian này.

3.8.2.9. Tổng hợp các tham số của OPV

Các tham số cơ bản của OPV đã được đề cập tới ở trên được sắp xếp lại theo bảng sau (đối với 3 loại LF355, $\mu\text{A}709$ và $\mu\text{A}741$).

Tham số của OPV	Ký hiệu	Đơn vị đo	LF355	μ A709	μ A741
Dải điện áp nguồn nuôi	$\pm U_B$	V	$\pm 5 \dots \pm 22$	$\pm 9 \dots \pm 18$	$\pm 5 \dots \pm 18$
Dòng làm việc tĩnh (dòng nuôi)	I_B	mA	4	3	3
Dòng điện vào	I_b	nA	0,2	1500	500
Dòng sai lệch lối vào	I_{OS}	nA	0,05	500	200
Điện áp sai lệch lối vào	U_{OS}	mV	10	7	6
Hệ số trôi điện áp sai lệch	$\frac{\Delta U_{OS}}{\Delta U}$	$\frac{\mu V}{K}$	10	10	10
Dòng ra cực đại	I_{amax}	mA	5	5	5
Hệ số khuếch đại hở mạch vòng	$V_{uo}(dc)$		$5 \cdot 10^4$	10^6	10^5
Tích số hệ số khuếch đại băng tần	$f_o \cdot V_{uo}(dc)$	MHz	2,5	1	1
Điện áp đồng pha cực đại	U_{cm}	V	± 10	± 8	± 12
Hệ số nền đồng pha	CMR	dB	90	90	90
Tốc độ biến thiên cực đại của U_o	$\frac{\Delta U_o}{\Delta t}$	$\frac{V}{\mu s}$	5	0,3	0,5

3.8.3. Mạch cơ bản sử dụng OPV có hồi tiếp ngoài

Khi thiết kế một bộ khuếch đại dùng OPV, ta cần đạt được một hệ số khuếch đại chính xác trong khi mỗi thông số của OPV chỉ được xác định gần đúng qua việc tra cứu dữ liệu của nhà sản xuất hoặc với các giá trị cực trị của tham số. Những yêu cầu đạt tới các tham số xác định và ổn định của mạch khuếch đại chỉ nhận được nhờ kỹ thuật sử dụng các mạch hồi tiếp kết hợp với OPV.

3.8.3.1. Các dạng hồi tiếp kết hợp với OPV

Khi thực hiện một nhánh liên hệ giữa đầu ra với đầu vào của OPV sẽ nhận được một mạch khuếch đại dùng OPV có hồi tiếp ngoài.

Hồi tiếp là hiện tượng ảnh hưởng của đại lượng ra (điện áp hay dòng điện) tới đại lượng vào thông qua một mạch truyền đạt gọi là mạch hồi tiếp.

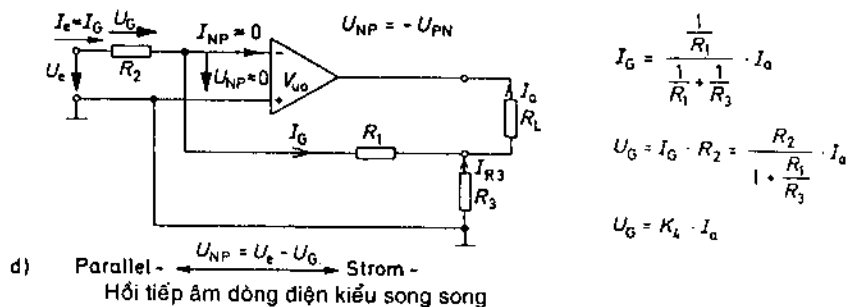
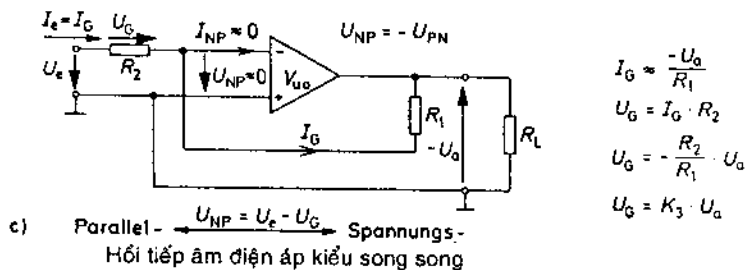
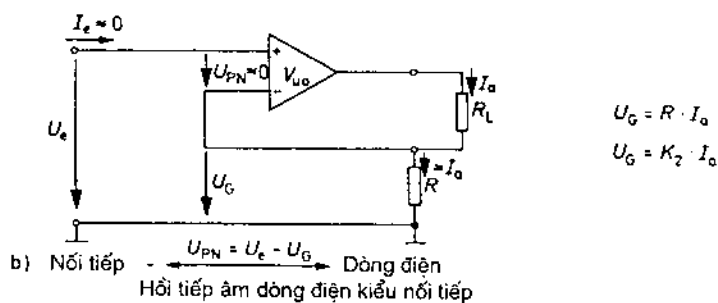
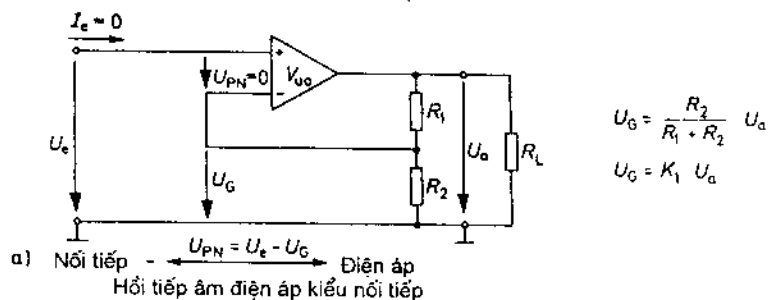
Nếu gọi điện áp và dòng điện do hiện tượng hồi tiếp đưa về lối vào là U_G và I_G (hình 3.93), tùy theo việc xuất hiện của chúng tại lối vào là nối tiếp hay song song với nguồn tín hiệu vào đã có, ta phân biệt hai dạng:

Hồi tiếp dạng nối tiếp và hồi tiếp dạng song song.

Tùy theo dấu của U_G với nguồn tín hiệu vào đã có là cùng dấu hay ngược dấu nhau ta có hai loại hồi tiếp tương ứng là hồi tiếp dương

(cùng dấu) hay hồi tiếp âm (ngược dấu). Trong phần này ta không xét dạng hồi tiếp dương.

Khi U_G hoặc I_G tỷ lệ với U_a tại lối ra, hồi tiếp được gọi là hồi tiếp điện áp còn khi U_G hoặc I_G tỷ lệ với I_a , ta có hồi tiếp dòng điện.



Hình 3.93. Các dạng hồi tiếp âm sử dụng với OPV.

Có 4 loại hồi tiếp cơ bản (chú ý ở chương này chỉ xét các dạng hồi tiếp âm) được dùng trong mạch khuếch đại là:

Hồi tiếp điện áp dạng nối tiếp

Hồi tiếp dòng điện dạng nối tiếp

Hồi tiếp điện áp dạng song song

Hồi tiếp dòng điện dạng song song.

3.8.3.2. Ảnh hưởng của hồi tiếp âm

Việc so sánh các mạch hình 3.93 dẫn tới các kết luận:

Hồi tiếp dạng nối tiếp làm tăng điện trở vào.

Hồi tiếp dạng song song làm giảm điện trở vào.

$$U_{PN} = U_e - U_G \text{ hay } U_{NP} = U_e - U_G$$

Hồi tiếp nối tiếp thích hợp với mạch khuếch đại không đảo pha, hồi tiếp song song phù hợp với mạch khuếch đại có đảo pha. Ví dụ trên hình 3.93a minh họa rõ ràng trường hợp hồi tiếp điện áp nối tiếp: Khi $U_e = 0V$, $U_a = 0V$ và do đó $U_G = 0V$; còn khi $U_e \neq 0$ thì $U_{PN} = U_e$ và OPV khuếch đại điện áp này lên V_{uo} lần, làm xuất hiện điện áp ra: $U_a \neq 0$. Bộ chia áp R_1, R_2 thực hiện hồi tiếp, tại lối vào nhận được U_G có giá trị:

$$U_G = \frac{R_2}{R_1 + R_2} \cdot U_a$$

Tác động của U_G làm điện áp vi sai U_{PN} giảm: $U_{PN} = U_e - U_G$

Điện áp hồi tiếp âm U_G luôn nhỏ hơn điện áp vào U_e và hiện tượng này làm giảm hệ số khuếch đại của OPV, $V_u < V_{uo}$.

Khi V_{uo} khá lớn, ta có gần đúng $U_{PN} = U_e - U_G \approx 0$ hay $U_G \approx U_e$.

Hệ thức trên cho phép rút ra một tính chất quan trọng đối với đầu ra của mạch: nếu giữ cho U_e không đổi thì U_G cũng không đổi và giá trị đầu ra U_a do giá trị U_G quyết định.

Thông qua hồi tiếp âm điện áp, điện áp ra được giữ ổn định ở một giá trị không đổi ($U_G \sim U_a$): $r_o \rightarrow 0$.

Thông qua hồi tiếp âm dòng điện, dòng điện ra được duy trì không đổi khi giữ điện áp vào không đổi ($U_G \sim I_a$): $r_o \rightarrow \infty$.

Từ nhận xét trên, khi $U_G \approx U_e$ hay $U_{PN} \approx 0$ ta có các hệ thức:

• Với hồi tiếp âm điện áp nối tiếp (hình 3.93a).

$$U_e \approx U_G = k_1 \cdot U_a; k_1 = \frac{U_G}{U_a} = \frac{R_2}{R_1 + R_2}$$

$$U_a = \frac{1}{k_1} \cdot U_c = \frac{R_1 + R_2}{R_2} \cdot U_c$$

$$V_k = \frac{1}{k_1} \cdot U_c = \frac{R_1 + R_2}{R_2} \cdot U_c; \quad V_u = \frac{U_a}{U_c} = \frac{1}{k_1}$$

$$V_u = \frac{R_1 + R_2}{R_2} = 1 + \frac{R_1}{R_2}$$

- Với hồi tiếp âm dòng điện kiểu nối tiếp (mạch hình 3.93b):

$$U_e \approx U_G = k_2 \cdot I_a \rightarrow k_2 = \frac{U_G}{I_a} = R$$

$$I_a = \frac{1}{k_2} \cdot U_e = \frac{U_c}{R} \rightarrow \frac{I_a}{U_c} = \frac{1}{k_2} = \frac{1}{R}$$

- Với hồi tiếp âm điện áp dạng song song (mạch hình 3.93c):

$$U_e \approx U_G = k_3 \cdot U_a \rightarrow k_3 = \frac{U_G}{U_a} = -\frac{R_2}{R_1}$$

$$U_a = \frac{1}{k_3} \cdot U_e = -\frac{R_1}{R_2} \cdot U_c \rightarrow$$

$$V_u = \frac{U_a}{U_c} = \frac{1}{k_3} = -\frac{R_1}{R_2}$$

- Với hồi tiếp âm dòng điện dạng song song (mạch hình 3.93d):

$$U_e \approx U_G = k_4 \cdot I_a \rightarrow k_4 = \frac{U_G}{I_a} = \frac{I_G \cdot R_2}{I_a} = \frac{R_2}{1 + \frac{R_1}{R_3}}$$

$$I_a = \frac{1}{k_4} \cdot U_e = \frac{1 + \frac{R_1}{R_3}}{R_2} \cdot U_c$$

$$\frac{I_a}{U_c} = \frac{1}{k_4} = \frac{1}{R_2} \left(1 + \frac{R_1}{R_3} \right)$$

Từ các hệ thức kết quả trên rút ra một kết luận quan trọng là: Hệ số truyền đạt của mạch sử dụng OPV có hồi tiếp âm chỉ do các điện trở mạch ngoài thực hiện hồi tiếp quyết định và không còn phụ thuộc vào các tham số của OPV nữa.

3.8.3.3. Hệ số khuếch đại vòng – Giới hạn hồi tiếp âm

Thực tế thường quan tâm tới hệ số truyền đạt vòng V_s (còn gọi là hệ số khuếch đại kéo theo hay hệ số khuếch đại làm bằng), tín hiệu ban đầu từ U_{PN} xuất hiện ở lối vào OPV tới U_c là phần đưa trở về qua mạch hồi tiếp. Như vậy hệ số này bao gồm V_{uo} của OPV và hệ số chia từ U_a của OPV tới U_c (hệ số truyền đạt của mạch hồi tiếp):

$$V_S = \frac{U_G}{U_{PN}}$$

Vậy bản chất V_S là hệ số khuếch đại của OPV khi có hồi tiếp. V_S càng lớn khi U_{PN} càng nhỏ và hồi tiếp âm càng mạnh.

Thường thì $V_S \geq 10$. Với mạch hình 3.93 có các hệ thức gần đúng tính V_S như sau:

- Mạch hình 3.93a (hồi tiếp âm điện áp nối tiếp):

$$V_S \approx k_1 \cdot V_{uo} = \frac{R_2}{R_1 + R_2} \cdot V_{uo}$$

$$V_S \approx \frac{V_{uo}}{V_u}$$

- Mạch hình 3.93b (hồi tiếp âm dòng điện nối tiếp):

$$V_S \approx \frac{R}{R + R_L} \cdot V_{uo}$$

- Mạch hình 3.93c (hồi tiếp âm điện áp song song):

$$V_S \approx k_3 \cdot V_{uo} = -\frac{R_2}{R_1} \cdot V_{uo}$$

$$V_S \approx \frac{V_{uo}}{V_u}$$

- Mạch hình 3.93d (hồi tiếp âm dòng điện song song):

$$V_S \approx -\frac{R_2}{R_1 + R_L \left(1 + \frac{R_1}{R_3}\right)} \cdot V_{uo}$$

Trong tất cả các hệ thức tính V_S , do V_{uo} giảm khi tần số tín hiệu tăng lên, nên V_S và do đó ảnh hưởng của hồi tiếp âm sẽ giảm. Chú ý ở các bộ khuếch đại điện áp hình 3.93a và 3.93c có các quan hệ sau:

$$V_u = \frac{U_a}{U_c} = \frac{U_a}{U_G + U_{PN}} = \frac{\frac{U_a}{U_{PN}}}{\frac{U_G}{U_{PN}} + 1} = \frac{V_{uo}}{V_S + 1} \text{ với } V_S \gg 1 \text{ thì}$$

$$V_u \approx \frac{V_{uo}}{V_S} \text{ hay } V_S \approx \frac{V_{uo}}{V_u}$$

Với mạch khuếch đại điện áp có hồi tiếp âm, lượng hồi tiếp âm về nguyên tắc là đạt đủ yêu cầu khi $V_u \leq \frac{V_{uo}}{10}$.

3.8.3.4. Độ tuyến tính, độ rộng băng tần, độ dịch pha của mạch khuếch đại có hồi tiếp âm

- Độ tuyến tính:

Méo phi tuyến gặp phải ở mọi bộ khuếch đại và đo bằng tỷ số trung bình bình phương của biên độ các sóng bậc cao với biên độ sóng cơ bản. Méo này thường gặp ở tầng khuếch đại cuối cùng (phần tử khuếch đại phải làm việc ở cả vùng cong của đặc tuyến Von – Ampe). Nếu gọi K_0 là hệ số méo phi tuyến khi chưa có hồi tiếp, K_G là hệ số méo khi có hồi tiếp âm thì:

$$K_G \approx \frac{K_0}{V_S}$$

Khi tần số các sóng bậc cao nằm cao hơn tần số cao nhất của tín hiệu vào.

Muốn giảm nhỏ hệ số méo phi tuyến nhờ hồi tiếp âm, cần đảm bảo hệ số V_S đủ lớn ở vùng tần số cao.

- Độ rộng băng tần làm việc:

Theo hình 3.87, khi chưa có hồi âm OPV có biên tần trên tương đối thấp. Nhờ có hồi tiếp $V_u < V_{uo}$ và do đó biên tần mở rộng đến f_{go} , do f_{gu} (biên tần dưới) = 0 nên độ rộng băng $\Delta f_0 = f_{go}$.

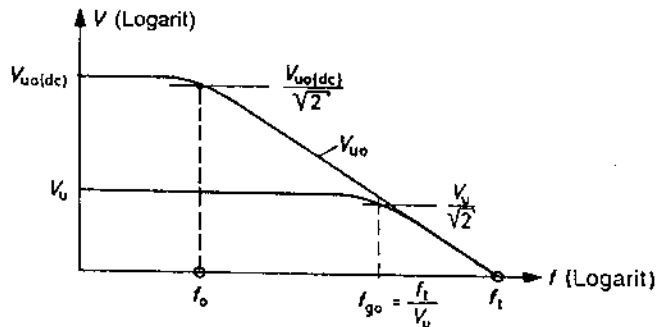
$$f_0 \cdot V_{uo}(dc) = f_{go} \cdot V_u = f_t \quad (\text{mục 3.8.2.3})$$

$$f_{go} = f_0 \cdot \frac{V_{uo}(dc)}{V_u} = f_0 \cdot V_S(dc)$$

$$f_{go} = \Delta f_0 = \frac{f_t}{V_u}$$

Nhờ hồi tiếp âm, bề rộng băng tần được mở rộng và tăng lên một hệ số nhân là $V_S(dc) = \frac{V_{uo}(dc)}{V_u}$.

Mối quan hệ $V(f)$ thể hiện trên đồ thị hình 3.94.



Hình 3.94. Bề rộng băng tần của bộ khuếch đại có hồi tiếp.

• Độ dịch pha: theo hình 3.87b, góc dịch pha $\Delta\varphi = -45^\circ$ xảy ra ở tần số giới hạn mới f_{g0} .

Góc dịch pha có giá trị $\Delta\varphi = -45^\circ$ tại tần số giới hạn trên f_{g0} .

• Ví dụ: Với mạch 3.93, giả thiết đã có các giá trị sau:

$$V_{uo} = 10.000; R_1 = 10k\Omega; f_t = 1MHz$$

a) Nếu $R_2 = 5k\Omega$ tính V_u và V_s :

$$V_u = 1 + \frac{R_1}{R_2}; V_s = \frac{R_2}{R_1 + R_2} \cdot V_{uo}$$

$$V_u = 1 + \frac{10k\Omega}{5k\Omega} = 3$$

$$V_s = \frac{5k\Omega}{15k\Omega} \cdot 10.000 = 3333$$

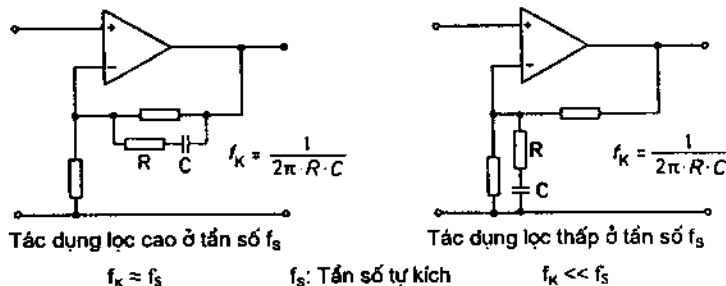
b) Xác định tần số giới hạn trên của bộ khuếch đại khi chưa hồi tiếp và khi có hồi tiếp âm?

$$f_u = \frac{f_t}{V_u}; f_o = \frac{1MHz}{10.000} = 10Hz$$

$$f_{g0} = \frac{f_t}{V_u} = \frac{1MHz}{3} \approx 333kHz$$

3.8.3.5. Vấn đề ổn định của mạch khuếch đại có hồi tiếp âm

Từ đặc tuyến đánh giá độ dịch pha theo tần số của bộ khuếch đại có hồi tiếp, tồn tại một tần số f_s trong dải tần làm việc, ở đó $\Delta\varphi(f_s) = -180^\circ$ kết hợp với mạch hồi tiếp âm (có góc dịch pha cũng là -180°), mạch khuếch đại OPV có hồi tiếp (mạch vòng kín) có góc dịch pha là -360° ở tần số f_s tức là xuất hiện một vòng hồi tiếp dương ở tần số f_s . Hiện tượng trên dẫn tới khả năng tự dao động (mất ổn định) của mạch tại tần số f_s (hay xuất hiện một điện áp U_s có tần số f_s). Để khắc phục hiện tượng này ta dùng các biện pháp bù pha cho OPV theo hai hướng (hình 3.95).



Hình 3.95. Bù pha cho OPV.

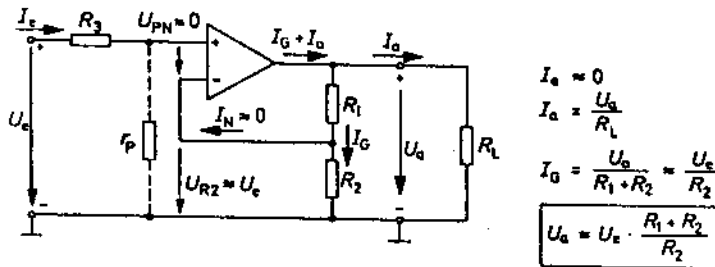
- Đẩy tần số f_g ra khỏi dải tần làm việc của mạch nhờ một bộ lọc thấp.
- Tìm cách làm suy giảm tối đa (làm nhạt) điện áp u_s có tần số f_g nếu nó xuất hiện nhờ một bộ lọc cao.

Dùng bộ lọc tần cao loại bỏ u_s có $f_k = \frac{1}{2\pi RC} = f_s$.

Dùng bộ lọc tần thấp loại u_s có $f_k = \frac{1}{2\pi RC} \ll f_s$.

3.8.4. Các mạch OPV có hồi tiếp âm điển hình

3.8.4.1. Mạch khuếch đại không đảo pha (mạch khuếch đại đo – hình 3.96)



Hình 3.96. Mạch khuếch đại không đảo pha.

- Hệ số khuếch đại điện áp: $V_u = \frac{U_a}{U_e}$.

$$V_u = \frac{R_1 + R_2}{R_2} = 1 + \frac{R_1}{R_2}$$

$V_{u\min} = 1$ khi $R_1 = 0$ hay $R_2 \rightarrow \infty$

$V_{u\max} = V_{uo}$ khi $R_1 \rightarrow \infty$ hoặc $R_2 = 0$ (không có hồi tiếp).

Trong mạch khuếch đại không đảo, điện áp ra và điện áp vào cùng pha nhau và hệ số khuếch đại $1 \leq V_u \leq V_{uo}$.

- Điện trở vào: $r_e = \frac{U_e}{I_e} \rightarrow r_e \approx r_p; \quad r_e \rightarrow \infty$

Điện trở vào của mạch rất lớn (khoảng $10^7 \rightarrow 10^{13} \Omega$): $r_e \approx r_p$.

- Điện trở ra:

$$r_n \approx \frac{r_{m1}}{V_s} \approx r_{ao} \cdot \frac{V_u}{V_s}$$

r_{ao} : điện trở ra của OPV khi chưa có hồi tiếp âm

$$r_a \approx 0$$

Điện trở ra giảm V_s lần so với khi chưa có hồi tiếp. Mạch ra của OPV khi có hồi tiếp âm ảnh hưởng như một nguồn điện áp gần lý tưởng $r_a \approx 0$.

- Dòng điện sai lệch:

Theo phần 3.8.2.1, chọn các điện trở đầu vào N và P cùng giá trị để ảnh hưởng các dòng sai số I_N và I_P bù nhau. Trong mạch hình 3.96 dòng I_N chảy qua $R_1 // R_2$, do đó cần chọn R_3 .

$$R_3 \approx \frac{R_1 \cdot R_2}{R_1 + R_2}$$

- * Điện áp sai lệch: U_{OS}

Tại lối vào xuất hiện điện áp sai lệch $U_{OS} = I_{OS} \cdot r_{PN} = (I_P - I_N) \cdot r_{PN}$ được khuếch đại V_u lần và tại lối ra có:

$$U_{aOS} = U_{OS} \left(1 + \frac{R_1}{R_2} \right)$$

- Hệ số nén đồng pha: từ hình 3.96, điện áp $U_P = U_N$ hay khi đó $U_{cm} \approx U_e$. Điện áp sai số đồng pha tại lối ra:

$$U_{aCm} = U_e \cdot \frac{V_u}{CMRR}$$

- Ví dụ mạch hình 3.96 có các số liệu $r_{ao} = 100\Omega$

$V_{uo} = 20.000$ cần đạt hệ số khuếch đại điện áp $V_u = 50$

- a) Với $U_a = 5V$ có dòng $I_G = 0,1mA$, tính R_1, R_2, R_3 :

$$U_e = \frac{U_a}{V_u} \rightarrow U_e = \frac{5V}{50} = 0,1V$$

$$U_{R2} \approx U_e \rightarrow U_{R2} = I_G \cdot R_2; R_2 \approx \frac{U_e}{I_G}$$

$$R_2 = \frac{0,1V}{0,1mA} = 1k\Omega$$

$$V_u = 1 + \frac{R_1}{R_2}; \quad \frac{R_1}{R_2} = V_u - 1 = 50 - 1 = 49.$$

$$R_1 = 49R_2 \rightarrow R_1 = 49 \cdot 1k\Omega = 49k\Omega$$

$$R_3 = \frac{R_1 \cdot R_2}{R_1 + R_2} \rightarrow R_3 = 980\Omega$$

- b) Tính điện trở ra: $r_a \approx r_{ao} \cdot \frac{V_u}{V_{uo}}$

$$r_a \approx 100\Omega \cdot \frac{50}{20.000} = 0,25\Omega$$

c) Tác động $U_o = 0,1V$, cần chọn tải R_L bằng bao nhiêu nếu dòng ra cực đại của OPV là $10mA$.

$$U_a = V_u \cdot U_e \rightarrow U_a = 50 \cdot 0,1V = 5V$$

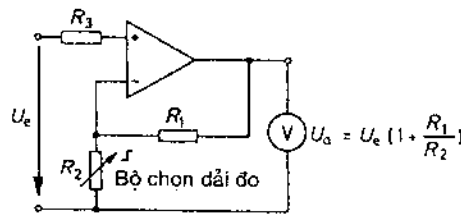
$$I_C = 0,1mA$$

$$I_a = I_{OPV} - I_C = 10mA - 0,1mA = 9,9mA$$

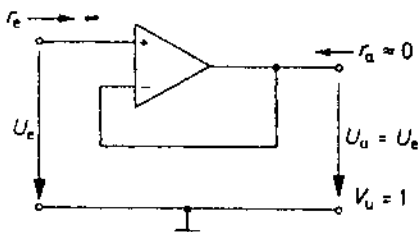
$$R_{Lmin} = \frac{U_a}{I_a} = \frac{5V}{9,9mA} \approx 500\Omega$$

- Ứng dụng mạch khuếch đại không đảo.

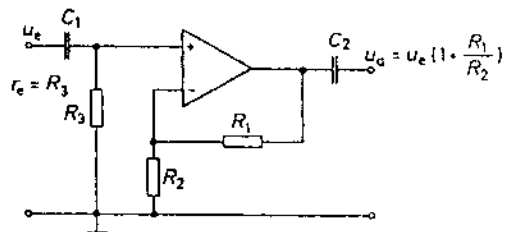
Mạch khuếch đại không đảo ứng dụng chủ yếu khi cần điện trở vào đặc biệt lớn (nên còn được gọi là mạch khuếch đại đo điện áp). Hình 3.97 đưa ra một dạng bộ khuếch đại đo có trở kháng vào lớn và trở kháng ra nhỏ, đặc biệt khi $V_u = 1$. Khi đo điện áp xoay chiều, sử dụng mạch đo hình 3.99, ở đây R_3 đối với dòng 1 chiều chính là điện trở vào, giá trị của R_3 có thể chọn tùy ý vì điện áp sai số tại lối ra (1 chiều) bị C_2 ngăn cách tới tải (sai số 1 chiều tại lối ra làm hạn chế dải đo).



Hình 3.97. Mạch đo điện áp có trở kháng cao cho điện áp 1 chiều giá trị thấp.



Hình 3.98. Bộ biến đổi trở kháng.

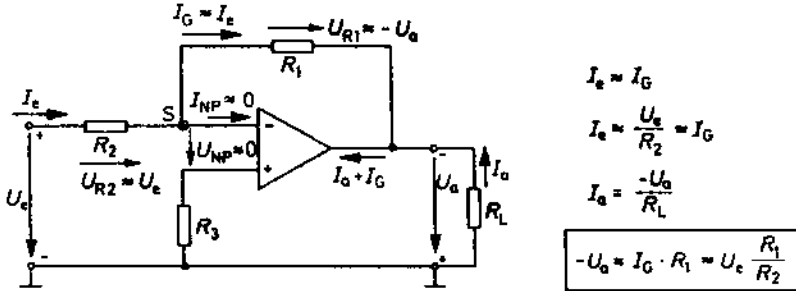


Hình 3.99. Mạch đo điện áp xoay chiều.

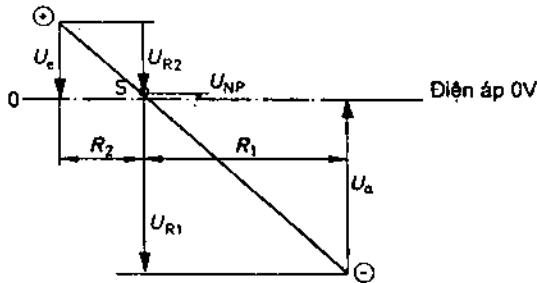
3.8.4.2. Mạch khuếch đại đảo pha

Mạch khuếch đại đảo pha (hình 3.100) dùng hồi tiếp âm điện áp song song (hình 3.93c). Vì $U_{NP} \approx 0$ và đầu vào P nối qua R_3 tới 0V, điện áp tại điểm S xấp xỉ 0V (S được gọi là điểm 0V ảo).

Hình 3.101 thể hiện đồ thị chia áp của bộ chia R_1, R_2 .



Hình 3.100. Mạch khuếch đại đảo pha.



Hình 3.101. Việc chia điện áp ở mạch khuếch đại đảo.

Vì $U_{PN} \approx 0$ nên $U_{R2} \approx U_e$ và $-U_a \approx U_{R1}$.

Khi $R_1 = R_2$ thì $I_G \approx I_e$, ta có:

$$U_{R2} = I_e \cdot R_2 \approx U_e, \quad U_{R1} \approx I_e \cdot R_1 = -U_a.$$

$$\frac{U_{R1}}{U_{R2}} = -\frac{U_a}{U_e} = -\frac{R_1}{R_2}$$

• Hệ số khuếch đại điện áp:

$$V_u = \frac{U_a}{U_e} \rightarrow V_u = -\frac{R_1}{R_2}$$

$$V_{u\min} = 0 \text{ khi } R_1 = 0$$

$$V_{u\max} = -V_{uo} \text{ khi } R_1 \rightarrow \infty \text{ hay } R_2 = 0 \text{ (không có hồi tiếp âm).}$$

Ở mạch khuếch đại đảo, điện áp ra và điện áp vào ngược pha nhau, hệ số khuếch đại có giá trị trong khoảng: $0 \leq |V_u| \leq |V_{uo}|$.

- Điện trở vào: $r_e = \frac{U_2}{I_c}$.

$$r_e = \frac{U_{R2} + U_{NP}}{I_c} = \frac{U_{R2}}{I_c} + \frac{U_{NP}}{I_c}; \quad \frac{U_{R2}}{I_c} = R_2$$

(Tỷ số $\frac{U_{NP}}{I_c}$ rất nhỏ vì $U_{NP} \approx 0$ nên có thể bỏ qua trong biểu thức của R_2) còn khi $R_2 = 0$ thì tỷ số này cho xác định điện trở vào của OPV không có hồi tiếp). Với r_{ao} là điện trở ra của OPV khi chưa hồi tiếp $\frac{U_{NP}}{I_c} \approx \frac{R_1 + r_{ao}}{V_{uo}}$

$$r_e = R_2 + \frac{R_1 + r_{ao}}{V_{uo}}$$

$$r_e \approx R_2.$$

Điện trở vào của mạch khuếch đại đảo được xác định bởi R_2 và R_2 được coi là tải của nguồn tín hiệu.

- Điện trở ra:

$$r_a \approx \frac{r_{ao}}{V_s} = r_{ao} \cdot \frac{V_u}{V_{uo}}$$

$$r_a \approx 0$$

Điện trở ra rất nhỏ, mạch khuếch đại đảo dùng OPV có hồi tiếp được coi là một nguồn áp gần lý tưởng.

- Dòng điện sai lệch:

Chọn: $R_3 = \frac{R_1 \cdot R_1}{R_1 + R_2}$ (tương tự như hình 3.96)

- Điện áp sai lệch và nén đồng pha tương tự như mạch hình 3.96.
- Ví dụ: Nguồn tín hiệu 1 chiều: $U_0 = 0,5V$ có nội trở $R_1 = 10k\Omega$ tác động vào mạch khuếch đại đảo pha có $R_1 = 100k\Omega$; $R_2 = 1k\Omega$.

- a) Tính điện áp tại lối ra:

$$U_e = U_0 \cdot \frac{r_e}{R_1 + r_e} \approx U_0 \cdot \frac{R_2}{R_1 + R_2}$$

$$U_c \approx 0,5V \cdot \frac{1k\Omega}{11k\Omega} = 0,045V$$

$$V_u = -\frac{R_1}{R_2}; V_u = -\frac{100k\Omega}{1k\Omega} = -100$$

$$U_a = V_u \cdot U_c = -100 \cdot 0,045V = -4,5V$$

Có thể tính U_a theo cách khác:

$$U_a = -\frac{R_1}{R_1 + R_2} \cdot U_0$$

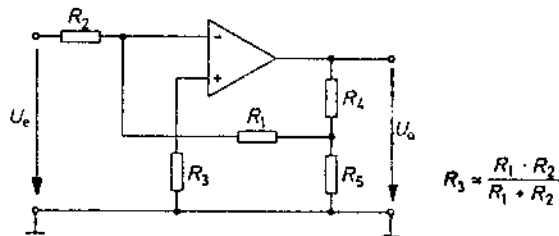
$$U_a = -\frac{100k\Omega}{11k\Omega} \cdot 0,5V = -4,5V.$$

b) Chọn R_3 tại lối vào N có R_1 nối tiếp R_2 : $R'_2 = R_2 + R_1 = 11k\Omega$.

$$R_3 = \frac{R_1 \cdot R'_2}{R_1 + R_2} = 9,9k\Omega$$

• Ứng dụng mạch khuếch đại đảo:

Mạch hình 3.100 được dùng phổ biến trong các mạch khuếch đại thuật toán như bộ cộng, bộ vi phân hay tích phân, bộ lấy logarit hay lấy hàm mũ. Ở các mạch này, hệ số khuếch đại được xác định trực tiếp từ các phần tử thực hiện hồi tiếp âm là điện trở, tụ điện hay transito. Hạn chế của mạch hình 3.100 là trở kháng vào của nó tương đối thấp (do R_2 quyết định), khi đó muốn tăng điện trở vào, cần chọn R_2 đủ lớn và kéo theo R_1 phải lớn để đảm bảo hệ số $|V_u|$. Mạch điện hình 3.102 là một ví dụ thực hiện mạch khuếch đại đảo pha có điện trở vào lớn.



Hình 3.102. Nâng cao điện trở vào của mạch khuếch đại đảo.

$$r_e = R_2 \quad (\text{giá trị điện trở lớn})$$

$$V_u \approx -\frac{R_1}{R_2} \left(1 + \frac{R_4}{R_5} \right)$$

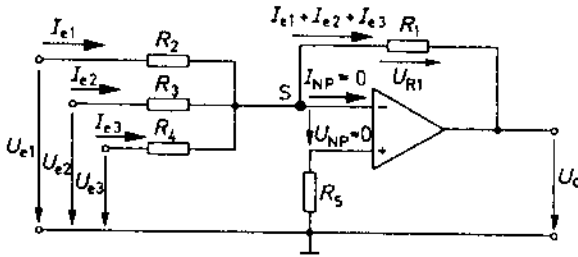
Nếu chọn $R_1 = R_2$ và $R_5 \ll R_1$ thì

$$V_u \approx - \left(1 + \frac{R_4}{R_5} \right).$$

3.8.4.3. Mạch khuếch đại cộng (hình 3.103)

Mạch khuếch đại cộng hình 3.103 là một ứng dụng đặc biệt của mạch khuếch đại đảo. Tại điểm S xuất hiện dòng điện tổng là tổng các dòng thành phần do các tác động vào U_{e1} , U_{e2} và U_{e3} gây ra tại các lối vào:

$$U_{R1} = (I_{e1} + I_{e2} + I_{e3}) \cdot R_1 = -U_a$$



Hình 3.103. Mạch khuếch đại cộng.

Với $I_{e1} = \frac{U_{e1}}{R_2}$; $I_{e2} = \frac{U_{e2}}{R_3}$; $I_{e3} = \frac{U_{e3}}{R_4}$ có

$$U_a = -U_{R1} = - \left(\frac{U_{e1}}{R_2} + \frac{U_{e2}}{R_3} + \frac{U_{e3}}{R_4} \right) \cdot R_1$$

Khi chọn $R_1 = R_2 = R_3 = R_4$ thì:

$$U_a = - (U_{e1} + U_{e2} + U_{e3})$$

Mạch khuếch đại cộng cho phép nhận được điện áp ra bằng tổng các điện áp vào (trường hợp này có đảo dấu).

Chọn R_5 để cân bằng dòng sai số:

$$\frac{1}{R_5} = \frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3} + \frac{1}{R_4}$$

* Ví dụ: Cho $R_1 = 30k\Omega$; $R_2 = 20k\Omega$; $R_3 = 10k\Omega$; $R_4 = 40k\Omega$

và $U_1 = -1V$; $U_2 = 3V$; $U_3 = -5V$

tác động vào mạch hình 3.103. Hãy tính U_a và R_5

$$U_a = - \left(-1V \cdot \frac{30k\Omega}{20k\Omega} + 3V \cdot \frac{30k\Omega}{10k\Omega} - 5V \cdot \frac{30k\Omega}{40k\Omega} \right) = -3,75V$$

$$\frac{1}{R_5} = \frac{1}{30k\Omega} + \frac{1}{20k\Omega} + \frac{1}{10k\Omega} + \frac{1}{40k\Omega}; R_5 = 4,8k\Omega$$

3.8.4.4. Mạch khuếch đại vi sai – Mạch khuếch đại trừ

Mạch khuếch đại trừ (hình 3.104) là sự kết hợp mạch khuếch đại không đảo và khuếch đại có đảo pha chung với một OPV.

Tại lối vào P đặt U'_{e1} , tại lối vào N đặt U_{e2} .

$$U_{a1} = \left(1 + \frac{R_1}{R_2}\right) \cdot U'_{e1} \quad (\text{khi } U_{e2} = 0)$$

$$U_{a2} = \left(-\frac{R_1}{R_2}\right) \cdot U_{e2} \quad (\text{khi } U'_{e1} = 0)$$

$$U_a = U_{a1} + U_{a2} = \left(1 + \frac{R_1}{R_2}\right) \cdot U'_{e1} - \frac{R_1}{R_2} \cdot U_{e2}$$

Mặt khác $U'_{e1} = \frac{R_3}{R_3 + R_4} U_{e1} = \frac{U_{e1}}{1 + \frac{R_4}{R_3}}$

Từ đó có:

$$U_a = \left(1 + \frac{R_1}{R_2}\right) \cdot \frac{1}{1 + \frac{R_4}{R_3}} \cdot U_{e1} - \frac{R_1}{R_2} \cdot U_{e2}$$

Nếu chọn $R_1 = R_2 = R_3 = R_4 = R$ thì:

$$U_a = U_{e1} - U_{e2}$$

Khi các điện trở trong mạch chọn cùng giá trị thì điện áp ra là hiệu số hai điện áp vào giữa cổng P và cổng N.

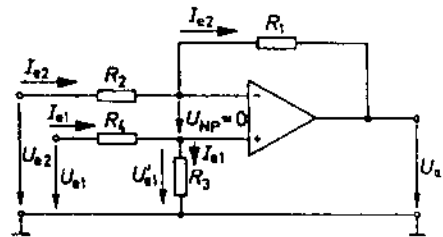
Hệ số khuếch đại vi sai của mạch được xác định trong trường hợp tổng quát:

$$\frac{R_1}{R_2} = \frac{R_3}{R_4} = V_{ud}$$

Từ đó:

$$U_a = V_{ud} (U_{e1} - U_{e2})$$

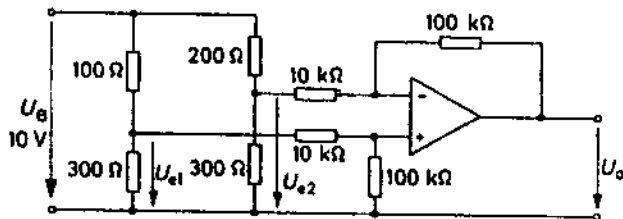
Để dòng sai số nhỏ, cần chọn $R_1 = R_3$ và $R_2 = R_4$. Dòng điện vào I_{e1} xác định khi qua R_3 và R_4 trong khi I_{e2} phụ thuộc R_2 và hiệu số $U_{e2} - U_{e1}$ nên chúng có giá trị khác nhau xa.



Hình 3.104. Mạch khuếch đại trừ.

Cần chọn các giá trị điện trở của mạch đủ lớn so với nội trở của nguồn tín hiệu vào và khi đó có thể bỏ qua dòng vào. Khi chỉ có một lối vào hoạt động, lối vào kia của mạch hình 3.104 phải nối tới 0V để bảo toàn tính chất của mạch.

* Ví dụ mạch khuếch đại trừ phối hợp với cầu điện trở (gọi là khuếch đại cầu – hình 3.105), hãy tính điện áp ra U_a .



Hình 3.105. Mạch khuếch đại cầu.

$$U_{e1} = 10V \cdot \frac{300\Omega}{300\Omega + 100\Omega} = 7,5V$$

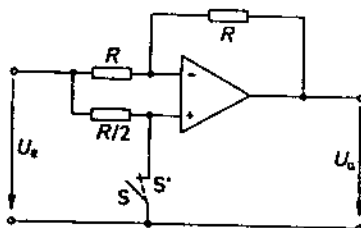
$$U_{e2} = 10V \cdot \frac{300\Omega}{300\Omega + 200\Omega} = 6V$$

$$V_{ud} = \frac{100k\Omega}{10k\Omega} = 10$$

$$U_a = 10 \cdot (7,5V - 6V) = 15V$$

3.8.4.5. Chuyển đổi từ mạch khuếch đại đảo thành mạch khuếch đại không đảo

Trên mạch hình 3.106, nhờ chuyển mạch S có thể chuyển mạch khuếch đại dùng OPV từ không đảo pha sang có đảo pha, qua đó có thể làm nhiệm vụ đảo cực tính tín hiệu, một việc quan trọng và phổ biến trong xử lý tín hiệu.

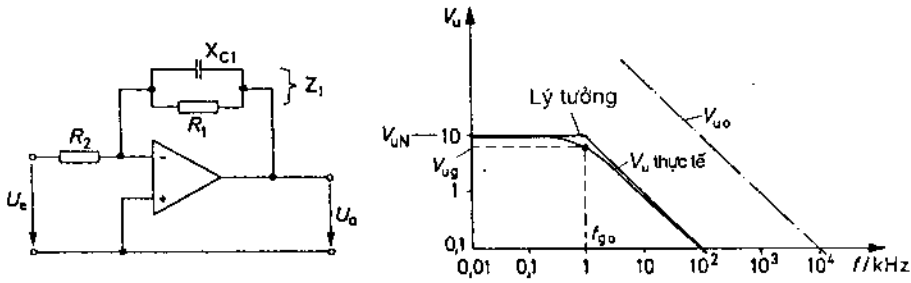


Hình 3.106. Chuyển đổi chức năng khuếch đại đảo pha và không đảo pha.

3.8.4.6. Các mạch lọc đơn giản

Do hệ số khuếch đại của mạch hình 3.100 có khả năng bằng 0: $|V_u| = 0$ (khi chọn $R_1 = 0$), có thể dùng mạch khuếch đại đảo pha làm mạch có đặc tính truyền đạt điện áp phụ thuộc tần số nhờ mạch hồi tiếp có điện kháng phụ thuộc tần số. Trường hợp này ta nhận được các mạch lọc: hình 3.107 là một bộ lọc tần thấp, hình 3.108 – bộ lọc tần cao và hình 3.109 – bộ lọc cộng hưởng.

Hệ số khuếch đại (còn gọi là hệ số truyền đạt điện áp) $V_u = \frac{U_a}{U_c}$.



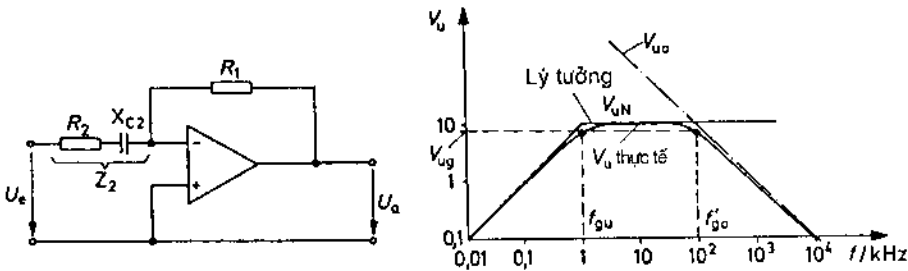
Hình 3.107. Bộ lọc tính cực tần thấp.

V_{uo} : hệ số khuếch đại không hồi tiếp của OPV.

V_{UN} : hệ số khuếch đại danh định trong dải tần làm việc.

$V_{ug} = \frac{V_{UN}}{\sqrt{2}}$: hệ số khuếch đại tại biên tần trên.

f_{go} : Tần số giới hạn trên (tần số cắt) của bộ lọc tần số thấp



Hình 3.108. Bộ lọc tích cực tần cao.

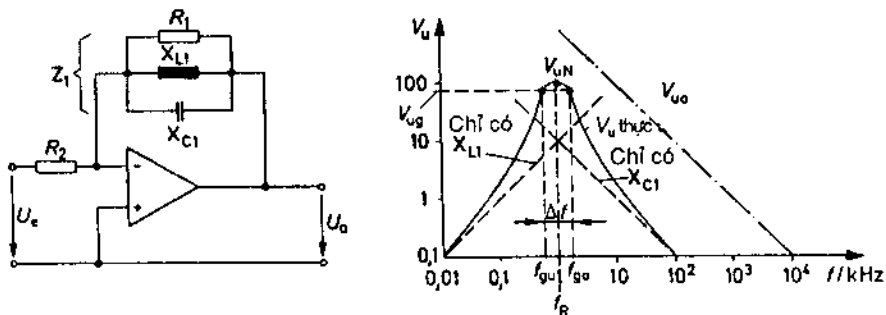
V_{uo} : hệ số khuếch đại không hồi tiếp của OPV

V_{UN} : hệ số khuếch đại danh định trong dải tần làm việc

$V_{ug} = \frac{V_{UN}}{\sqrt{2}}$: hệ số khuếch đại biên tần dưới.

f_{gu} : Tần số giới hạn dưới (tần số cắt) của bộ lọc tần cao.

f_{go} : tần số giới hạn trên sau khi qua OPV.



Hình 3.109. Bộ lọc cộng hưởng.

V_{uo}, V_{UN}, V_{ug} tương tự các hình 3.107 và 3.108

f_R : Tần số cộng hưởng riêng của L_1, C_1 .

f_{gu}, f_{go} : các tần số biên

$\Delta f = f_{go} - f_{gu}$: dải tần làm việc.

$$f'_{go} = \frac{f_1}{V_{UN}} \quad (\text{mạch hình 3.108})$$

Muốn f_{go} (của bộ lọc thấp) $< f'_{go}$ (của OPV) cần chọn chính xác các giá trị V_{UN} theo hệ thức trên. Bảng 3.110 đưa ra các số liệu quan trọng của các mạch ví dụ hình 3.107, 3.108 và 3.109.

Bảng 3.110. Các số liệu của bộ lọc trong các ví dụ hình 3.107, 3.108 và 3.109

Lọc thấp	Lọc cao	Lọc cộng hưởng
$ V_u = \frac{Z_1}{R_2}$	$ V_u = \frac{R_1}{Z_2}$	$ V_u = \frac{Z_1}{R_2}$
$f \rightarrow 0 \quad X_C \rightarrow \infty \quad X_L \rightarrow 0$		
$ V_u = V_{UN} = \frac{R_1}{R_2}$	$ V_u \approx \frac{R_1}{X_{C2}} \rightarrow 0$	$ V_u = \frac{X_{L1}}{R_2} \rightarrow 0$
$f \rightarrow \infty \quad X_C \rightarrow 0 \quad X_L \rightarrow \infty$		
$ V_u \approx \frac{X_{C1}}{R_2} \rightarrow 0$	$ V_u = V_{UN} = \frac{R_1}{R_2}$ tới $f_{go} = \left \frac{f_1}{V_{UN}} \right $	$ V_u = \frac{X_{C1}}{R_2} \rightarrow 0$
Với các tần số danh định (trong dải làm việc) $V_u = V_{UN}$		
$ V_{UN} = \frac{R_1}{R_2}; f < f_{go}$	$ V_{UN} = \frac{R_1}{R_2}; f > f_{gu}$	$ V_{UN} = \frac{R_1}{R_2}$ $f_R = \frac{1}{2\pi\sqrt{L_1 \cdot C_1}}$
Tần số giới hạn và độ rộng băng tần		
$ V_{ug} = \frac{ V_{UN} }{\sqrt{2}};$ $X_{C1} = R_1;$ $f_{go} = \frac{1}{2\pi \cdot R_1 \cdot C_1}$	$ V_{ug} = \frac{ V_{UN} }{\sqrt{2}};$ $X_{C2} = R_2;$ $f_{gu} = \frac{1}{2\pi \cdot R_2 \cdot C_2}$	$ V_{ug} = \frac{ V_{UN} }{\sqrt{2}};$ $\left \frac{1}{X_{L1}} - \frac{1}{X_{C1}} \right = \frac{1}{R_1}$ $\Delta f = \frac{f_R}{Q};$ $Q = \frac{R_1}{X_{L1}} = \frac{R_1}{X_{C1}}$
Điện trở vào		
$r_e = R_2$	$r_e = Z_2$	$r_e = R_2$

3.8.4.7. Bộ khuếch đại tích phân

Bộ khuếch đại tích phân (hình 3.111) là một trong số các mạch điện có ứng dụng rất phổ biến và quan trọng để tạo ra điện áp biến đổi tuyến tính theo thời gian (còn gọi là điện áp quét có dạng răng cưa) hay tạo các mạch điều khiển có đặc tính I hay IP trong kỹ thuật điều khiển, trong kỹ thuật tính toán analog... Trong mạch hình 3.111, để thực hiện nhiệm vụ lấy tích phân, thực ra không cần R_1 . Tuy nhiên việc có mặt R_1 sẽ tạo hệ số khuếch đại 1 chiều (xác định bởi tỷ số $\left| \frac{R_1}{R_2} \right|$) để bù điện áp sai số tại lối ra.

Điện áp vào U_e tạo dòng $I_e = \frac{U_e}{R_2}$ nạp cho tụ C.

• Trường hợp 1: U_e là điện áp 1 chiều, tạo ra dòng một chiều I_e bỏ qua R_1 , có:

$$U_c = \frac{Q}{C} = \frac{I_e \cdot t}{C} \quad \text{ở đây } -U_a \approx U_c, \text{ lúc đó:}$$

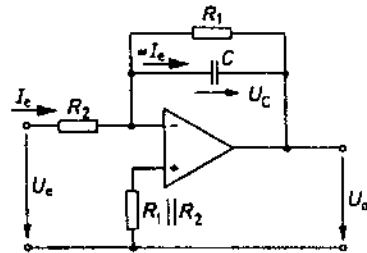
$$U_a \approx = -\frac{I_e \cdot t}{C} = -\frac{U_e \cdot t}{R_2 \cdot C}$$

Tích số $R_2 \cdot C = \tau_i$ được định nghĩa là hằng số thời gian của mạch tích phân: $\tau_i = R_2 \cdot C$

Ý nghĩa là sau một thời gian làm việc τ_i , ta có: $U_a = -U_e$.

Điện áp ra biến đổi tuyến tính, ngược dấu khi tác động điện áp 1 chiều tại lối vào. Hằng số thời gian tích phân là thời gian tích phân cần thiết để $U_a = -U_e$.

Nếu điện áp 1 chiều U_e tác động lâu, U_a sẽ đạt tới ngưỡng bão hoà và giữ nguyên ở giá trị này.



Hình 3.111. Bộ khuếch đại tích phân.

• Trường hợp 2: U_e là một dãy điện áp có dạng vuông góc (hình 3.112) tồn tại trong các khoảng $\Delta t_1, \Delta t_3, \Delta t_5, \dots$

Trong trường hợp này, ở các khoảng thời gian có xung, dòng vào nạp cho tụ C, khoảng thời gian không có xung dòng vào bằng 0 và tụ không được nạp. Điện áp ra khi đó được xác định bởi:

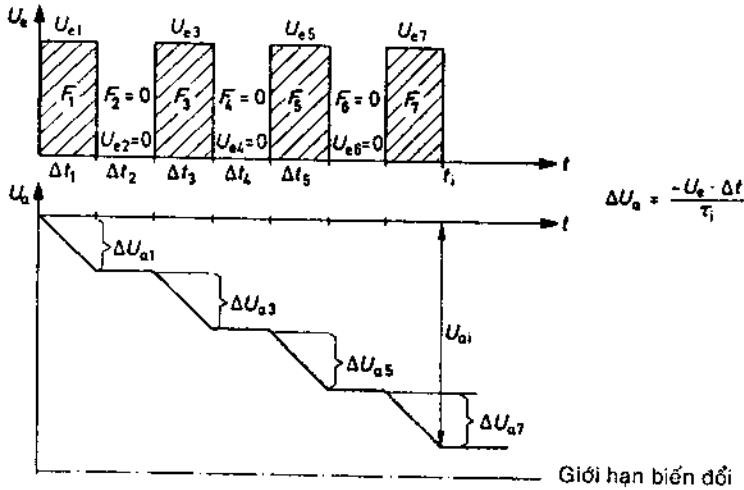
$$U_{ai} = \Delta U_{a1} + \Delta U_{a2} + \Delta U_{a3} + \dots$$

$$U_{ai} = \frac{U_{e1} \cdot \Delta t_1 + U_{e2} \cdot \Delta t_2 + U_{e3} \cdot \Delta t_3 + \dots}{\tau_i}$$

Nếu quá trình tích phân bắt đầu từ 1 giá trị U_0 thì:

$$U_a = U_0 + U_{ai}$$

Trong hình 3.112, tích số $F = U_e \cdot \Delta t$ thể hiện diện tích xung vuông.



Hình 3.112. Tích phân chuỗi xung vuông góc.

Kết quả là điện áp ra trong trường hợp này là tổng các diện tích xung vuông (còn gọi là diện tích điện áp – thời gian) của tín hiệu vào: $U_{ai} \sim F_1 + F_3 + F_5 + \dots$

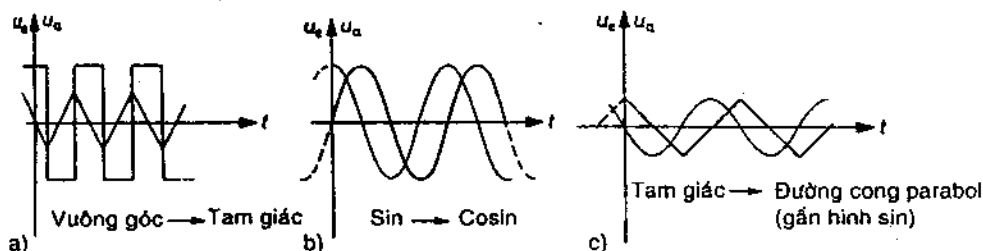
• Trường hợp 3: U_e là một điện áp xoay chiều, khi đó ta cần chia nhỏ U_e thành nhiều khoảng sau đó gần đúng trong mỗi khoảng vừa chia một giá trị không đổi cho U_e (gọi là quá trình rời rạc hoá hay lấy mẫu và quá trình làm tròn hay lượng tử hoá). Kết quả là U_e được chuyển gần đúng thành chuỗi xung vuông góc như trường hợp 2 để xét, ta thu được:

$$U_a(t) = -\frac{1}{\tau_i} \int_{t_1}^{t_i} U_e(t) dt + U_a(t_1)$$

Các hình 3.113a, b, c thể hiện các dạng điện áp ra khác nhau của bộ tích phân khi tác động vào có dạng vuông góc (a), hình sin (b) hay tam giác (c).

$$\hat{u}_a = \frac{X_C}{R_2} \cdot \hat{u}_e; \quad \hat{u}_a = \frac{1}{2\pi \cdot f \cdot C \cdot R_2} \cdot \hat{u}_e; \quad U_{a \text{ h. dụng}} = \frac{\hat{u}_a}{\sqrt{2}}$$

Biên độ của điện áp xoay chiều tại lối ra của bộ tích phân giảm tỷ lệ với mức tăng của tần số vào. Bộ tích phân mang tính chất của một bộ lọc tần số thấp, làm dịch pha điện áp vào hình sin đi 90° .

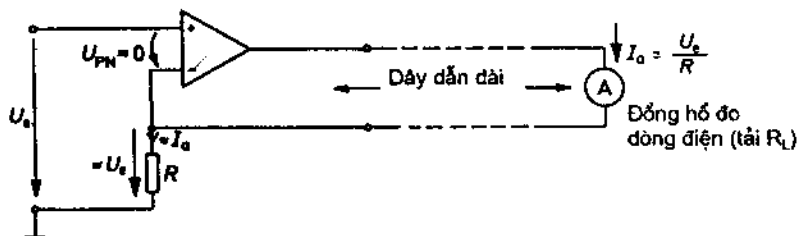


Hình 3.113. Các dạng điện áp ra khác nhau của bộ tích phân.

3.8.4.8. Nguồn dòng điện và bộ khuếch đại nguồn dòng

Như đã phân tích ở 3.8.3.2, hình 3.93b mô tả việc thực hiện hồi tiếp âm dòng điện với tính chất dòng điện ra có giá trị ổn định, nghĩa là mạch OPV có hồi tiếp dạng này thể hiện tính chất của một nguồn dòng điện tại lối ra. Dạng mạch trên được dùng trong kỹ thuật đo lường dưới các dạng sau:

- Bộ biến đổi điện áp thành dòng điện (hình 3.114)



Hình 3.114. Bộ khuếch đại đo.

Ở đây, các tín hiệu điện áp nhỏ được biến đổi trực tiếp thành dòng điện ra tỷ lệ với điện áp vào (ví dụ $I_{a\max} = 20\text{mA}$), ưu điểm của phương pháp này là điện áp rơi trên dây đo kéo dài tới dụng cụ đo dòng không ảnh hưởng tới kết quả đo vì dòng ra I_a chỉ xác định qua áp vào U_e và R :

$$I_a = \frac{U_e}{R}$$

Điện trở vào của mạch rất lớn, do dùng dạng mạch khuếch đại OPV không đảo pha. Điện trở ra của mạch cũng rất lớn do tính chất của một nguồn dòng:

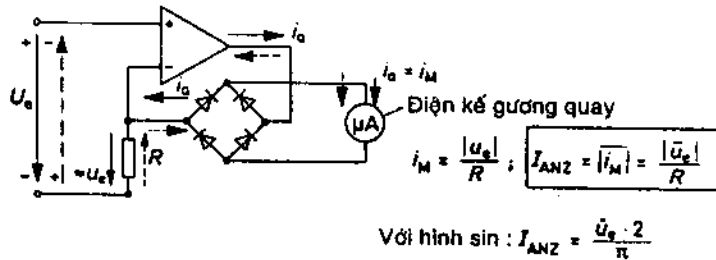
$$r_a \approx RV_{uo} + r_{ao}$$

Ở đây r_{no} là điện trở ra của OPV khi chưa có hồi tiếp âm:

$$r_n \approx R \cdot V_{uo}$$

$$r_n \rightarrow \infty$$

Hình 3.115 mô tả một bộ khuếch đại chỉ thị, tác dụng như một dụng cụ đo điện áp chỉ thị điện áp 1 chiều hay xoay chiều.



Hình 3.115. Bộ khuếch đại chỉ thị.

Điện áp vào được biến đổi thành dòng điện tỷ lệ cung cấp cho bộ nắn và do đó có khả năng đo được các giá trị điện áp xoay chiều rất nhỏ nhờ dòng tín hiệu tỷ lệ (1 chiều) chảy qua điện kế gương quay μA . Việc thay đổi giá trị R trong mạch hình 3.115 sẽ chọn được thang đo thích hợp.

• Bộ khuếch đại dòng điện:

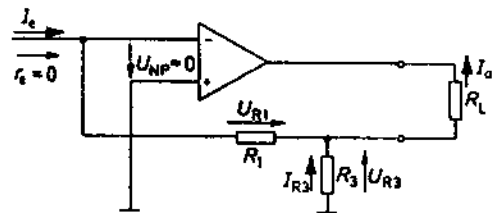
Mạch hồi tiếp hình 3.93d được sử dụng như một bộ khuếch đại dòng điện (hình 3.116). Hệ số khuếch đại dòng điện xác định bởi:

$$V_i = \frac{I_a}{I_c} = 1 + \frac{R_1}{R_3}$$

$$I_a = I_c \cdot \frac{\frac{1}{R_3} + \frac{1}{R_1}}{\frac{1}{R_1}} = I_c \cdot \left(1 + \frac{R_1}{R_3} \right)$$

$$U_{NP} \approx 0$$

$$U_{R1} \approx U_{R3}$$



Hình 3.116. Bộ khuếch đại dòng điện.

Do không dùng điện trở R_2 nối tiếp ở lối vào (hình 3.93d), điện trở vào của mạch rất nhỏ $r_e \approx 0$.

Nếu thay thế phần tải R_L trong hình 3.116 bằng một mạch nắn

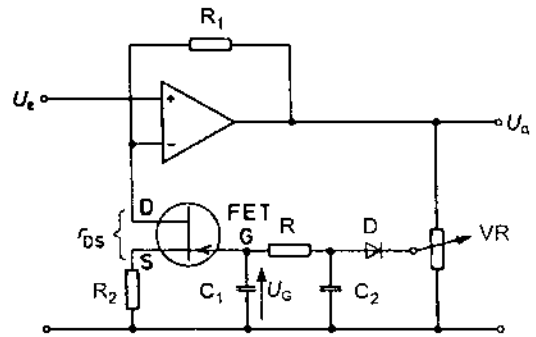
một chiều và đồng hồ μA như mạch hình 3.115 ta sẽ nhận được một dụng cụ đo dòng 1 chiều và dòng xoay chiều có độ nhạy rất cao.

$$I_{ANZ} \equiv I_{\text{chi thj}} = \left| \bar{i}_c \right| \cdot \left(1 + \frac{R_1}{R_3} \right)$$

3.8.4.9. Nguyên lý mạch khuếch đại có điều khiển

Trong bộ khuếch đại có điều khiển, hệ số khuếch đại của nó thay đổi được nhờ tác động của điện áp 1 chiều có giá trị tỷ lệ với độ lớn của điện áp ra, sao cho bù lại sự thay đổi không mong muốn (sự thăng giáng) của tín hiệu vào. Nghĩa là khi U_a có độ lớn bị thay đổi (vì U_e thăng giáng) điện áp 1 chiều sẽ tỷ lệ với sự thay đổi này của U_a và tác động vào 1 tham số của bộ khuếch đại để hệ số khuếch đại biến thiên ngược pha với sự biến thiên của U_a . Mạch điện nguyên lý của một bộ khuếch đại có điều khiển được cho trên hình 3.117. Trong mạch hình 3.117, transito FET được sử dụng như một điện trở (điện trở r_{DS} giữa cực máng và cực nguồn) có giá trị tỷ lệ với điện áp âm tác động vào cực G.

Giả thiết khi U_a có biên độ tăng do thăng giáng (tăng) của U_e , qua diot trên cực G của FET ta nhận được một giá trị $|U_G|$ lớn hơn trước, điều này làm điểm làm việc của FET lùi xa hơn về phía âm của trục U_{GS} trên đặc tuyến $i_D = f(U_{GS})$, dẫn tới dòng i_D giảm, điện trở r_{DS} trong trường hợp này tăng. Trong mạch hình 3.117, vị trí r_{DS} nối tiếp với điện trở R_2 trong hình 3.96 của bộ khuếch đại không đảo pha.



Hình 3.117. Mạch điện nguyên lý bộ khuếch đại có điều khiển dùng FET.

Ta có $U_a = U_e \cdot \left(1 + \frac{R_1}{r_{DS} + R_2} \right)$ trường hợp này r_{DS} tăng làm hệ số

$V_u = \left(1 + \frac{R_1}{r_{DS} + R_2} \right)$ giảm kéo theo U_a giảm. Nếu U_a giảm thì ngược lại

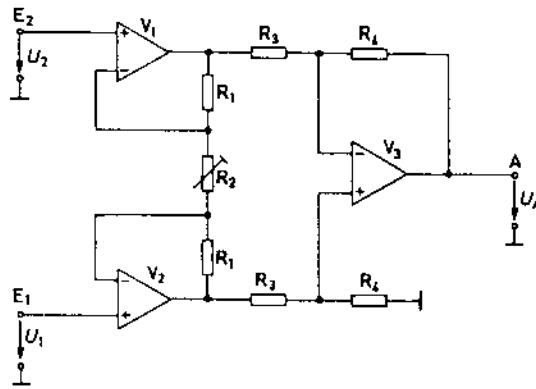
lúc đó V_u tăng do r_{DS} giảm, dẫn tới tác dụng bù hạn chế mức giảm của U_a .

3.8.4.10. Bộ khuếch đại trừ điện thế (hình 3.118)

Nhờ cấu tạo đặc biệt, các điện áp sai lệch của các bộ khuếch đại V_1 và V_2 được bù. Bộ khuếch đại V_3 có ảnh hưởng nhỏ do chọn hệ số khuếch đại nhỏ (ví dụ $R_3 = R_4$). Mạch hình 3.118 có các điện trở vào rất cao, giá trị sai lệch rất nhỏ và mức trôi rất thấp. Hệ thức điện áp tại lối ra:

$$U_A = \frac{R_3}{R_1} \cdot \left(1 + \frac{2R_1}{R_2}\right) (U_1 - U_2)$$

Có thể đặt trước giá trị hệ số khuếch đại của mạch nhờ chọn giá trị của R_2 . Đây là một dạng mạch được chế tạo sẵn thành modul, sử dụng nhiều trong kỹ thuật đo lường.



Hình 3.118. Bộ khuếch đại trừ điện thế.

3.8.4.11. Bộ khuếch đại trở kháng truyền đạt

Các dạng mạch khuếch đại đã xét thường làm việc với tín hiệu một chiều hay xoay chiều tần số tương đối thấp. Tích số độ rộng băng tần – hệ số khuếch đại (cũng chính là tần số khuếch đại đơn vị: f_0) có giá trị từ 1MHz đến 5MHz. Với các tín hiệu băng rộng (ví dụ tín hiệu video) cần sử dụng tới băng tần số rất cao (hơn 100MHz) khi đó các OPV được chế tạo với công nghệ đặc biệt để đảm bảo hoạt động được ở dải tần số này, bộ khuếch đại trở kháng truyền đạt là một ví dụ ở dạng này, ký hiệu quy ước được cho trên hình 3.119.

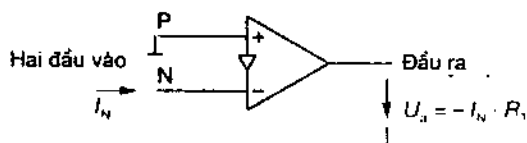
So sánh ký hiệu hình 3.119 với hình 3.81 thấy rõ lối vào P là một

bộ khuếch đại 1:1 (như mạch khuếch đại mắc CC) trong khi đó lối vào N là mạch khuếch đại mắc EC. Do kết cấu như vậy các điện trở vào của bộ khuếch đại này khác nhau.

Bộ khuếch đại hình 3.119 có hai lối vào: một lối vào đảo có điện trở vào thấp (ví dụ khoảng 20Ω), lối vào không đảo còn lại có điện trở vào cao (ví dụ $500k\Omega$).

Như vậy dòng điện tín hiệu tại lối vào đảo có vai trò điều khiển và ảnh hưởng quyết định tới điện áp lối ra (ở chế độ khuếch đại vi sai).

Bộ khuếch đại trở kháng truyền đạt được điều khiển thông qua dòng tín hiệu vào I_N . Quan hệ $R_T = \frac{-U_a}{I_N}$ (hình 3.119) thể hiện như một trở kháng truyền đạt và được coi là hệ số khuếch đại của mạch.

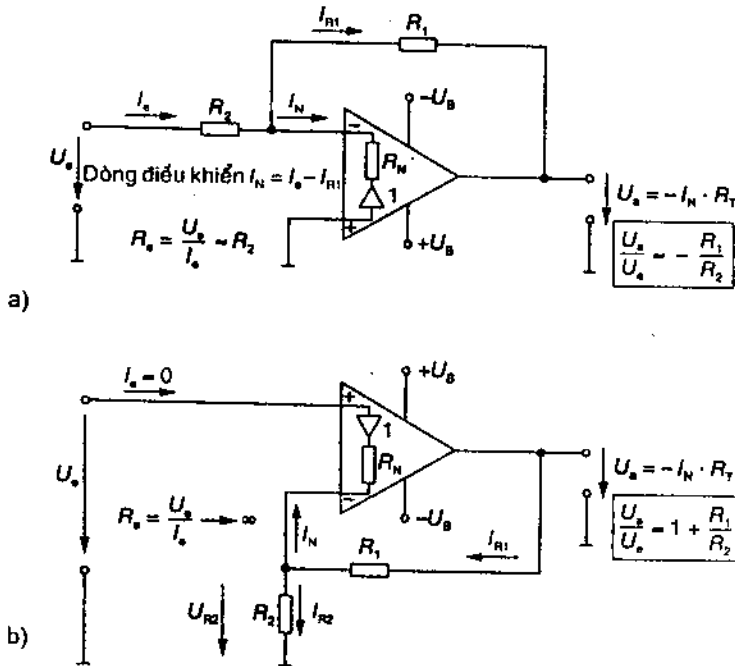


Hình 3.119. Ký hiệu quy ước bộ khuếch đại trở kháng truyền đạt.

Giá trị của hệ số trở kháng truyền đạt tùy theo dạng mạch có độ lớn khoảng $350mV/mA$. Tính chất đặc biệt của dạng khuếch đại hình 3.119 là giảm thời gian trễ khi truyền tín hiệu nhờ tác động điều khiển bằng dòng điện của tầng khuếch đại đầu tiên và khuếch đại vi sai của tầng tiếp sau.

Bộ khuếch đại trở kháng truyền đạt có tần số làm việc rất cao, thích hợp với các tín hiệu có băng tần tới trên $100MHz$.

Hồi tiếp âm: có thể thực hiện hồi tiếp âm trong mạch khuếch đại hình 3.119 theo hai dạng ghép với lối vào đảo pha (hình 3.120a) hay ghép tới lối vào không đảo pha (hình 3.120b). Khi đó cần chú ý tới điện trở vào rất thấp (cỡ 20Ω) của lối vào N ($R_N \approx 20\Omega$). Thường thì R_1 đã có sẵn trong IC và chỉ chọn R_2 để quyết định hệ số khuếch đại (nhờ quyết định hệ số hồi tiếp). Đặc tính về tần số do R_1 quyết định, còn R_2 ít ảnh hưởng, chú ý rằng $R_2 > R_N$.



Hình 3.120. Bộ khuếch đại trở kháng truyền đạt có hồi tiếp
a) Mạch đảo pha; b) Mạch không đảo pha.

Trong mạch hình 3.120a, dòng điều khiển $I_N = I_c - I_{R1}$
 $R_e = \frac{U_c}{I_c} \approx R_2$ và $U_a = -I_N \cdot R_T$; $\frac{U_a}{U_c} \approx -\frac{R_1}{R_2}$

Trong mạch hình 3.120b: $R_e = \frac{U_c}{I_c} \rightarrow I_{R1} = I_N + I_{R2}$

$$U_a = -I_N \cdot R_T; \quad \frac{U_a}{U_c} = 1 + \frac{R_1}{R_2}$$

• Theo mạch hình 3.120a, tại lối vào và lối ra có:

$$U_c = I_c \cdot R_2 + I_N \cdot R_N$$

$$U_a = -I_{R1} \cdot R_1 + I_N \cdot R_N$$

$$I_N = I_c - I_{R1}$$

Mạch khuếch đại hoạt động nhờ hiệu số dòng vào và dòng hồi tiếp, lối vào xuất hiện hồi tiếp âm dòng điện, lưu ý $R_T = \frac{-U_a}{I_N}$ ta có:

$$V_u = \frac{U_a}{U_c} = \frac{-\frac{R_1}{R_2}}{\frac{R_1}{R_T} \cdot \left(1 + \frac{R_N}{R_2} + \frac{R_N}{R_1}\right) + 1} \quad \text{với } R_T = \frac{-U_a}{I_N}$$

Khi chọn $R_1, R_2 \gg R_N$ thì:
$$V_u \approx \frac{-\frac{R_1}{R_2}}{\frac{R_1}{R_T} + 1}$$

Khi đạt được giá trị R_T rất lớn $R_T \rightarrow \infty$ thì:
$$V_u \approx -\frac{R_1}{R_2}$$

Chú ý hệ số khuếch đại vòng $V_S = \frac{R_T}{R_1}$ phụ thuộc tần số qua ảnh hưởng dung tính của R_T và giá trị V_S giảm khi tăng tần số. Nếu chọn R_1 không đổi, tần số giới hạn trên luôn cố định và không phụ thuộc vào R_2 .

Mặt khác, hệ số khuếch đại vòng V_S trước đây được xác định bởi phương trình:

$$V_S = \frac{V_{uo}}{V_u} \quad \text{với} \quad V_u \approx \frac{-\frac{R_1}{R_2}}{1 + \frac{R_1}{V_S}}$$

Như vậy V_S không những phụ thuộc vào hệ số V_{uo} mà còn vào hệ số V_u , các đồ thị hình 3.121 và 3.122 thể hiện quan hệ đặc tuyến $V_u(f)$ và xác định tần số giới hạn trên $f_{g\omega}$ của bộ khuếch đại khi dùng OPV thông dụng loại $\mu A741$ (hình 3.121) và khi dùng mạch khuếch đại trở kháng truyền đạt OPA623 (hình 3.122).

Hệ số khuếch đại của bộ khuếch đại đảo trở kháng truyền đạt có hồi tiếp âm xác định bởi tỷ số $\frac{R_1}{R_2}$. Tần số giới hạn trên không phụ thuộc vào hệ số khuếch đại nếu giữ R_1 không đổi. Điện trở R_2 xác định hệ số khuếch đại và điện trở vào.

- Mạch hồi tiếp của bộ khuếch đại không đảo pha (hình 3.120b)

$$U_u = -I_N \cdot R_T \quad \text{với} \quad R_T = \frac{-U^*}{I_N} \quad \text{là trở kháng truyền đạt của mạch}$$

khuếch đại

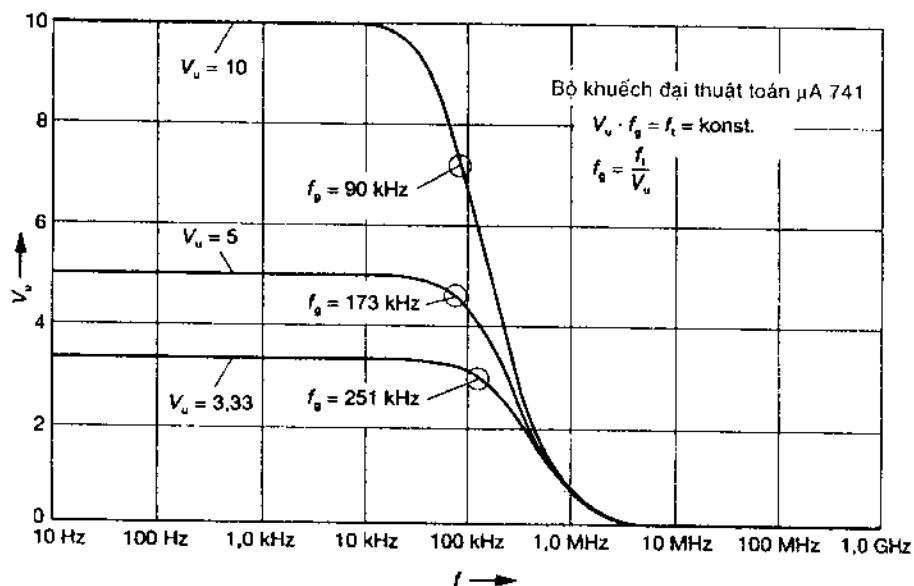
$$R_2 \cdot I_{R2} = U_u + I_N \cdot R_N$$

$$U_u - U_c - I_N \cdot R_N - I_{R1} \cdot R_1 = 0; \quad I_{R1} = I_{R2} + I_N$$

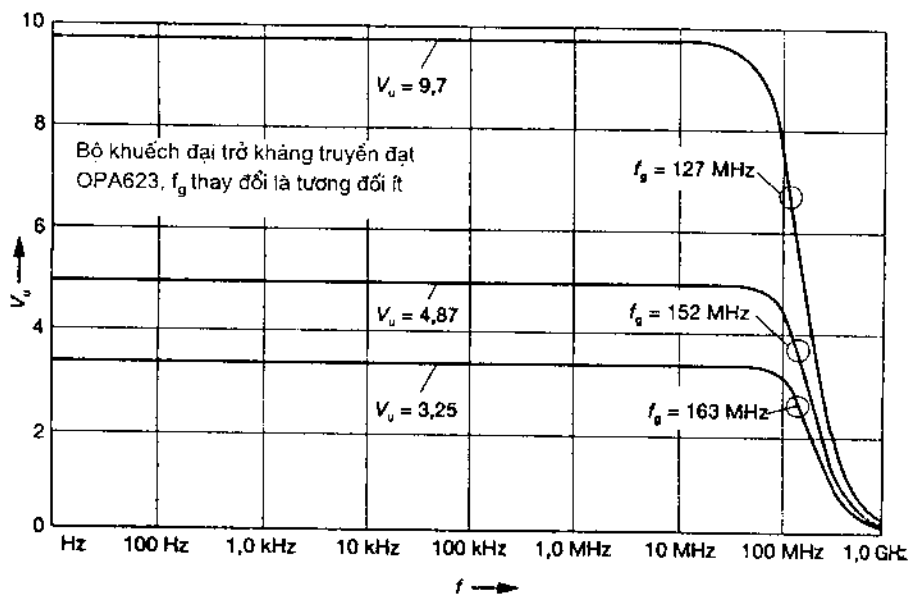
Giải hệ các phương trình trên, nhận được:

$$V_u = \frac{1 + \frac{R_1}{R_2}}{1 + \frac{R_1}{R_T} \cdot \left(1 + \frac{R_N}{R_1} + \frac{R_N}{R_2}\right)} \rightarrow V_u \approx \frac{1 + \frac{R_1}{R_2}}{1 + \frac{R_1}{R_T}} \quad \text{khi chọn } R_1, R_2 \gg R_N$$

Bộ khuếch đại không đảo loại trở kháng truyền đạt khi có hồi tiếp âm có trở kháng vào lớn, hệ số khuếch đại xác định theo tỷ số $\frac{R_1}{R_2}$. Khi chọn R_2 sẽ thay đổi V_u mà không làm ảnh hưởng tới đặc tính tần số.



Hình 3.121. Đặc tuyến tần số và tần số giới hạn của MA741 (ứng với các giá trị V_u khác nhau).



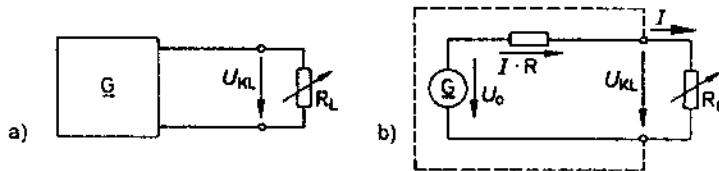
Hình 3.122. Đặc tuyến tần số và tần số giới hạn của bộ khuếch đại trở kháng truyền đạt OPA623.

CÁC MẠCH ỔN ĐỊNH ĐIỆN ÁP VÀ ỔN ĐỊNH DÒNG ĐIỆN

4.1. MỞ ĐẦU

Mọi thiết bị hoặc mạch điện tử đều cần có các nguồn điện áp hay dòng điện không đổi (một chiều) cung cấp để duy trì hoạt động của chúng một cách tin cậy và có hiệu quả. Thông thường các nguồn năng lượng có sẵn (giá trị xoay chiều và hàng trăm Volt) không phù hợp với yêu cầu của các mạch hay thiết bị muốn có (giá trị một chiều, ổn định có giá trị hàng đơn vị hay hàng chục Volt). Các thiết bị chỉnh lưu có nhiệm vụ giải quyết sự không tương thích này và mạch ổn định điện áp hay ổn định dòng điện là khâu mạch cuối cùng của thiết bị nguồn chỉnh lưu trước khi đưa tới tải tiêu thụ.

4.2. NGUỒN ĐIỆN ÁP



Hình 4.1. Nguồn điện áp (a) và mạch tương đương thay thế (b).

Trên hình 4.1a, nguồn điện áp một chiều G có nhiệm vụ cung cấp cho tải R_L một điện áp U_{KL} và dòng điện I (cũng là các giá trị 1 chiều). Khi tải R_L thay đổi, U_{KL} sẽ phụ thuộc vào giá trị của tải theo một quan hệ đồng biến (R_L giảm thì U_{KL} cũng giảm). Mạch tương đương thay thế trên hình 4.1b mô tả nguồn với giá trị điện áp lý tưởng U_0 nối tiếp với nội trở R_i , ta có phương trình: $U_0 = U_{KL} + IR_i$, nghĩa là khi R_L giảm, dòng I qua tải đồng thời qua R_i tăng, dẫn tới số hạng IR_i tăng và U_{KL} giảm.

$$\begin{aligned} U_{KL} &= U_0 - IR_i \\ U_{KL} &= U_0 \frac{1}{1 + \frac{R_i}{R_L}} \end{aligned}$$

Khi tải hở mạch ($R_L \rightarrow \infty$) $U_{KL} \rightarrow U_0$ được gọi là điện áp hở mạch khi tải ngắn mạch $R_L = 0$, $I_K = \frac{U_0}{R_i}$ được gọi là dòng ngắn mạch. Giá trị dòng ngắn mạch I_K càng lớn khi nội trở của nguồn càng nhỏ. Khi tải thay đổi $R_{L1} \rightarrow R_{L2}$ dòng thay đổi $I_1 \rightarrow I_2$ và áp trên tải thay đổi $U_{KL1} \rightarrow U_{KL2}$, ta có:

$$\Delta I = I_2 - I_1$$

$$\Delta U_{KL} = U_{KL1} - U_{KL2}$$

$$\Delta U_{KL} = \Delta I \cdot R_i, \text{ suy ra:}$$

$$R_i = \frac{\Delta U_{KL}}{\Delta I}$$

Nếu thay đổi R_L từ 0 tới ∞ thì $\Delta U_{KL} = U_0$ (lúc $R_L = \infty$) và $\Delta I = I_K$ (lúc $R_L = 0$)

Sự thay đổi điện áp trên tải càng mạnh khi nội trở của nguồn càng lớn.

$$R_i = \frac{U_0}{I_K}$$

(Giả thiết tải R_L thay đổi ở đây được hiểu ví dụ là sự thay đổi mức tín hiệu âm nhạc ra trong một thiết bị nghe nhạc).

Khi

$$\frac{R_i}{R_L} \ll 1 \text{ hay } R_i \ll R_L \text{ thì } \Delta U_{KL} \text{ càng nhỏ.}$$

Đây là tính

chất đặc trưng quan trọng của nguồn điện áp

Ví dụ:

$$U_0 = 15V; R_i = 10\Omega; R_L = 20\Omega \dots 140\Omega$$

$$I_1 = \frac{U_0}{R_i + R_{Lmax}} = \frac{15V}{10\Omega + 140\Omega} = 0,1A$$

$$I_2 = \frac{U_0}{R_i + R_{Lmin}} = \frac{15V}{10\Omega + 20\Omega} = 0,5A$$

$$\Delta I = I_2 - I_1 = 0,5A - 0,1A = 0,4A$$

$$U_{KL1} = U_0 - I_1 R_i = 15V - 0,1A \cdot 10\Omega = 14V$$

$$U_{KL2} = U_0 - I_2 R_i = 15V - 0,5A \cdot 10\Omega = 10V$$

$$\Delta U_{KL} = 14V - 10V = 4V$$

Sự sụt giảm lớn nhất của điện áp trên tải xảy ra khi có R_{Lmin} , khi đó $\frac{R_i}{R_{Lmin}} = \frac{10\Omega}{20\Omega} = 0,5$ giá trị này không thỏa mãn điều kiện $R_i \ll R_L$.

• Một yêu cầu quan trọng khác là giá trị U_0 của nguồn phải ổn định theo thời gian. Nguồn điện áp có được từ việc chỉnh lưu điện xoay

chiều có thời gian phục vụ tốt hơn (nếu điện áp lưới luôn được cung cấp) so với các nguồn dự phòng pin hay acquy có nguồn gốc điện hoá. Khi dùng nguồn chỉnh lưu, chất lượng của U_0 còn tùy thuộc vào dạng mạch chỉnh lưu (một nửa hay hai nửa chu kỳ), vào dạng mạch lọc...

Một nguồn điện áp lý tưởng có nội trở bằng 0 ($R_i = 0$) và do đó U_0 có giá trị không phụ thuộc vào thời gian.

4.3. NGUỒN DÒNG ĐIỆN

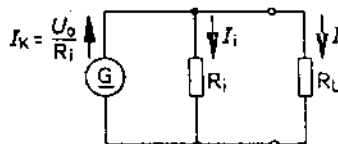
Trong hình 4.1b, nếu $R_i \gg R_L$ thì

$$I = \frac{U_0}{R_i + R_L} \approx \frac{U_0}{R_i}$$

Nghĩa là trên tải R_L nguồn luôn cung cấp 1 dòng điện không đổi, không phụ thuộc giá trị của mình vào tải, khi đó ta có một nguồn dòng điện.

Nguồn dòng điện được hiểu là một nguồn điện áp có điện trở trong rất lớn $R_i \gg R_L$.

Hình 4.2 là mạch điện tương đương thay thế nguồn dòng điện. Như vậy dòng điện do nguồn cung cấp chủ yếu chảy qua tải R_L , phần còn lại rất nhỏ chảy qua R_i . Các biểu diễn thay thế hình 4.1b và hình 4.2 là tương đương nhau.



Hình 4.2. Mạch thay thế nguồn dòng điện.

Khi $R_L = 0$ dòng ngắn mạch là $I_k = \frac{U_0}{R_i}$

Khi $R_L \rightarrow \infty$ áp hở mạch là $U_0 = I_k \cdot R_i$

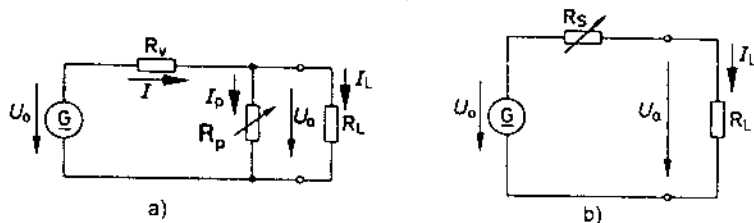
Một nguồn dòng lý tưởng có nội trở vô cùng lớn ($R_i \rightarrow \infty$) và có giá trị dòng ngắn mạch I_k không đổi theo thời gian và được gọi là một nguồn dòng điện không đổi.

4.4. ỔN ĐỊNH NGUỒN ĐIỆN ÁP VÀ NGUỒN DÒNG ĐIỆN

Để thực hiện việc ổn định điện áp, một mặt cần giảm nhỏ R_i của nguồn, mặt khác duy trì U_0 không đổi theo thời gian.

Tương tự với việc ổn định dòng điện, một mặt cần tăng R_i của nguồn tới mức có thể, mặt khác duy trì I_k không đổi theo thời gian. Các yêu cầu trên phải được đảm bảo trong một dải nhất định biết trước của tải R_{Lmin} đến R_{Lmax} . Trên nguyên tắc, có hai cách ổn định thể hiện trên

hình 4.3a (ổn định kiểu song song) và trên hình 4.3b (ổn định kiểu nối tiếp). Nhờ các phần tử điều chỉnh điện tử R_s hay R_p (hình 4.3) sẽ đạt được mục đích điện áp u_a hay dòng điện I_L ít chịu ảnh hưởng của R_L lúc tải này thay đổi, hay vì lý do nào đó U_0 bị thay đổi.



Hình 4.3 nguyên lý mạch ổn định
a) Ổn định kiểu song song; b) Ổn định kiểu nối tiếp.

4.4.1. Ổn định điện áp

4.4.1.1. Các chỉ tiêu của bộ ổn áp

Để đánh giá chất lượng bộ ổn áp, cần xét tới các đại lượng sau:

- Hệ số ổn định điện áp tuyệt đối G (gọi tắt là hệ số ổn áp tuyệt đối)
- Hệ số ổn định điện áp tương đối S (gọi tắt là hệ số ổn áp tương đối)
- Điện trở trong r_i

Các hệ số G và S thể hiện tính chất ổn định theo sự thăng giáng của U_0 (ổn định theo lối vào) còn r_i đánh giá sự thăng giáng của điện áp ra khi tải thay đổi (ổn định theo lối ra).

- Hệ số ổn áp tuyệt đối được định nghĩa:

$$G = \frac{\Delta U_0}{\Delta U_a} \quad (\text{khi tải ở giá trị danh định}). \quad \text{Ở đây: } \Delta U_0 \text{ và}$$

ΔU_a là các lượng biến đổi lớn nhất của U_0 và U_a .

Hệ số ổn áp tương đối được định nghĩa:

$$S = \frac{\Delta U_0 / U_0}{\Delta U_a / U_a} = \frac{\Delta U_0}{\Delta U_a} \cdot \frac{U_a}{U_0} \quad \text{với } \Delta U_0 / U_0 \text{ và } \Delta U_a / U_a \text{ là các}$$

lượng biến đổi tương đối (tính theo %) của U_0 và U_a tương ứng.

$$S = G \cdot \frac{\Delta U_a}{\Delta U_0} \quad (\text{khi tải chọn ở giá trị danh định})$$

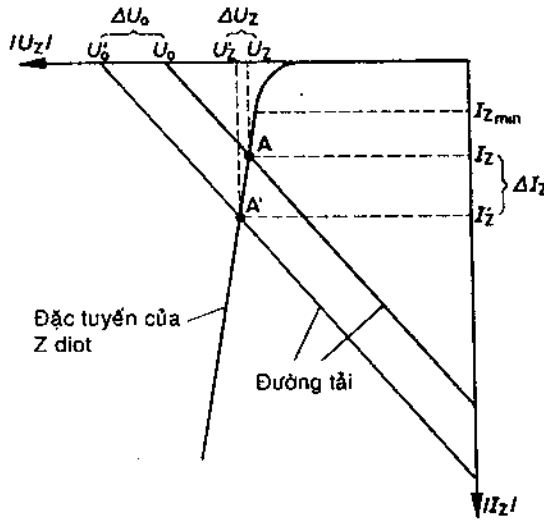
Điện trở trong (nội trở)

$$r_i = \frac{\Delta U_a}{\Delta I_L} \quad (\text{khi chọn } U_0 = \text{hằng số}). \quad \text{Ở đây } \Delta I_L \text{ là sự}$$

biến thiên lớn nhất của dòng tải do R_L biến thiên từ $R_{L \min}$ đến $R_{L \max}$.

Nguồn ổn áp làm việc càng tốt khi các hệ số G và S càng lớn, r_i càng nhỏ.

4.4.1.2. Mạch ổn áp dạng song song



Hình 4.4. Xác định và dịch chuyển điểm làm việc trong mạch ổn áp.

Trong hình 4.3a, điện trở R_i của nguồn mắc nối tiếp với R_v (gọi là điện trở cân bằng) hợp thành một bộ chia áp với $R_p // R_L$. Ở đây lưu ý $I = I_v = I_p + I_L$. Khi đó U_a chỉ không đổi khi:

1. Nếu R_L tăng lên thì R_p phải giảm đi để dòng I_p tăng và ngược lại khi R_L giảm đi R_p phải tăng đảm bảo dòng I_p giảm.

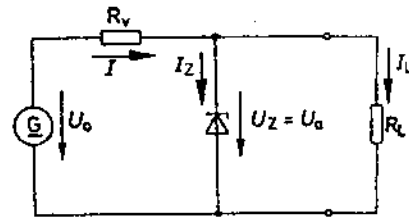
2. Khi U_0 tăng R_p phải giảm nhỏ để I_p tăng và ngược lại khi U_0 giảm R_p phải tăng lên để giảm dòng I_p .

Mạch ổn áp chỉ làm việc được khi $U_0 > U_a$

4.4.1.2.1. Mạch ổn áp dùng Z-diode

Mạch ổn định song song dùng Z-diode cho trên hình 4.4, điện trở của Z-diode khi làm việc đóng vai trò điện trở R_p .

• Khi mạch tải hở $R_L = \infty$: Điểm làm việc A được xác định nhờ cặp giá trị dòng I_Z và áp U_Z (trên đồ thị hình 4.5) nhờ điện trở R_v : $A(U_Z, I_Z)$. Khi U_0 bị thay đổi 1 lượng ΔU_0 đến giá trị $U_0 + \Delta U_0$ điểm làm việc dịch đến $A' (U_Z, I_Z')$, do cùng giá trị R_v nên các đường tải trên hình 4.5 là song song nhau. Tình hình trên dẫn tới điện áp ra tăng lên 1 lượng



Hình 4.5. Mạch ổn áp dùng Z-diode.

$\Delta U_z < \Delta U_0$, giá trị ΔU_z càng nhỏ khi đặc tuyến của Z-diot càng dốc. Độ dốc của đặc tuyến được xác định bởi điện trở vi phân $r_z = \frac{\Delta U_z}{\Delta I_z}$ của

Z-diot trên vùng làm việc có hiệu ứng Zener, từ đó:

$$\Delta U_0 = \Delta I_z \cdot R_v + \Delta U_z$$

$$\frac{\Delta U_0}{\Delta U_z} = \frac{\Delta I_z}{\Delta U_z} \cdot R_v + 1$$

$$G = \frac{\Delta U_0}{\Delta U_z} = 1 + \frac{R_v}{r_z}$$

Hệ số ổn áp G càng lớn khi tỷ số $\frac{R_v}{r_z}$ càng lớn.

Điện trở 1 chiều của Z-diot xác định (tại điểm A) là $R_z = \frac{U_z}{I_z}$.

Khi U_0 tăng (hoặc giảm) làm dòng I_z tăng (hay giảm) tỷ lệ, kéo theo điện trở r_z giảm (hay tăng) tương ứng. Ở đây r_z đã có vai trò như R_p trong mạch nguyên lý hình 4.3a.

• Khi mắc tải hữu hạn R_L (hình 4.4)

Xuất hiện dòng I_L và do đó dòng I_z giảm đi 1 lượng $\Delta I_z = I_L$, dòng tổng I qua R_v là không đổi (chú ý trường hợp này giả thiết U_0 cố định).

$$r_i = \frac{\Delta U_a}{\Delta I_L} = \frac{\Delta U_z}{\Delta I_z} = r_z$$

Điện trở trong của nguồn có giá trị bằng điện trở vi phân của Z-diot (tùy loại diot có trị số từ 1Ω đến 150Ω). Điểm đặc biệt quan trọng của mạch điện hình 4.4 là $I = I_z + I_L$ không đổi.

I_z đạt lớn nhất lúc $I_L = 0$ (hay $R_L = \infty$)

$$I_{z\max} = I = \frac{U_0 - U_z}{R_v}$$

Công suất tổn hao trên Z-diot lớn nhất đạt tới khi hở mạch tải

$$P_{V\max} = U_z \cdot I_{z\max} = U_z \cdot \frac{U_0 - U_z}{R_v}$$

Khi có tải, I_z giảm bị giới hạn ở giá trị $I_{z\min}$ (nếu $I_z < I_{z\min}$ tính chất ổn áp không còn nữa). Các điểm chú ý quan trọng khi tính toán lựa chọn mạch Z-diot là:

1. Điện áp cần ổn định ban đầu U_0 luôn luôn lớn hơn $U_z = U_a$. Khi

U_0 chọn càng lớn thì sự ổn định chống lại sự thăng giáng của U_0 càng cao (thường chọn $U_0 \approx 2U_d$).

2. Xác định giá trị I_{Zmin} trong dữ liệu tra cứu của Z-diốt, là điểm giới hạn giữa 2 vùng ít dốc và dốc nhiều của đặc tuyến von ampe.

3. Chọn R_V xác định dòng tổng I trong điều kiện xấu nhất ứng với I_{Zmin} và trong điều kiện hở mạch ứng với I_{Zmax} .

4. $I_{Zmax} < I_{Z \text{ cho phép}} = \frac{P_Z}{U_Z}$ là dữ liệu trong các tra cứu về Z-diốt. Chú

ý tới độ lệch cực đại $U_{Zmin} \dots U_{Zmax}$ trên Z-diốt. Khi U_0 thăng giáng cực đại từ $U_{0min} \dots U_{0max}$. Khi muốn dòng tiêu thụ I ổn định là nhỏ nhất cần chọn R_V như sau:

$$R_V = \frac{U_0 - U_Z}{I} = \frac{U_0 - U_Z}{I_Z + I_L}$$

$$R_{Vmax} = \frac{U_{0min} - U_Z}{I_{Zmin} + I_{Lmax}} \quad (\text{khi } R_L = R_{Lmin} \text{ và } I_{Lmax} = \frac{U_Z}{R_{Lmin}})$$

$$R_{Vmin} = \frac{U_{0max} - U_Z}{I_{Zmax} + I_{Lmin}} \quad (\text{khi hở mạch tải } I_L = 0 ; I_Z = I_{Zmax})$$

Khi đó có thể lựa chọn R_V theo hệ thức: $R_{Vmin} < R_V < R_{Vmax}$

Khi mạch ổn áp làm việc với một tải cố định, thường chọn $I_Z = I_L$ và do

$$\text{vậy } R_V = \frac{U_0 - U_Z}{2I_L}$$

Ví dụ: $U_0 = 15V \pm 1,5V$; Z-diốt có $U_Z = 6,8V$; $U_{0max} = 16,5V$;

$U_{0min} = 13,5V$; $I_{Zmin} = 10mA$; $I_{Zmax} = 130mA$;

tải $R_{Lmin} = 200\Omega$; $r_Z = 1\Omega$

Chọn $I_{Lmin} = 0$ (lúc $R_{Lmax} = \infty$)

$$R_{Vmin} = \frac{16,5V - 6,8V}{0,13A} = 74,6\Omega$$

$$R_{Vmax} = \frac{U_{0min} - U_Z}{I_{Zmin} + I_{Lmax}} ; I_{Lmax} = \frac{U_Z}{R_{Lmin}} = \frac{6,8V}{200\Omega} = 34mA$$

$$R_{Vmax} = \frac{13,5V - 6,8V}{10mA + 34mA} = 152\Omega$$

Vậy chọn R_V trong khoảng $74,6\Omega < R_V < 152\Omega$.

R_V có thể nhỏ hơn nếu I_{Zmax} lớn hơn hay R_V có thể lớn hơn giá trị đã tính nếu I_{Zmin} nhỏ hơn. Sự mất ổn định của U_Z tại lối ra khi tải thay đổi:

$$r_z = 1\Omega; R_L = 200\Omega \dots 300\Omega$$

$$I_L = 34\text{mA} \dots 22,3\text{mA}$$

$$\Delta U_z = \Delta I_z \cdot r_z = \Delta I_L \cdot r_z = 11,7\text{mA} \cdot 1\Omega$$

$$\Delta U_z = 11,7\text{mV}$$

Khi chọn $R_v \approx 152\Omega$ thì

$$G = \frac{\Delta U_0}{\Delta U_z} = 1 + \frac{R_v}{r_z} = 1 + \frac{152\Omega}{1\Omega} = 153$$

Khi $\Delta U_0 = \pm 1,5\text{V}$ tại lối vào bộ ổn áp, tại lối ra điện áp trên tải có thăng giáng là $\Delta U_z = \frac{\Delta U_0}{G} = \pm 9,8\text{mV}$.

• Nhược điểm của mạch ổn định song song:

Khi phải làm việc với tải thay đổi nhiều, dòng I_z qua Z-diôt cũng thay đổi nhiều dẫn tới ΔU_z lớn. Z-diôt chịu tải nặng nhất lúc hở mạch tải ngoài ($R_L = \infty$) và U_z chịu sự ảnh hưởng nhiệt mạnh nhất. $\Delta U_z = U_z \cdot \Delta T \cdot \alpha_{UZ}$

Còn khi có tải, Z-diôt nguội đi và U_z biến đổi theo chiều ngược lại.

Mạch ổn áp dùng Z-diôt chỉ thích hợp khi tải tiêu thụ công suất nhỏ.

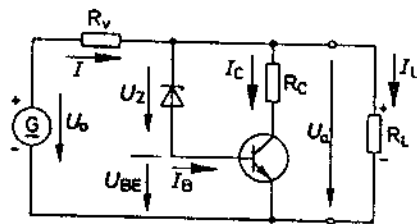
4.4.1.2.2. Ổn định dùng Z-diôt kết hợp transito (hình 4.6)

Điện áp ra theo mạch hình 4.6 được xác định: $U_n = U_z + U_{BE}$

Ở đây $I_z = I_B$ (của transito). Dòng tổng cộng trên R_v gồm 3 thành phần: $I = I_L + I_C + I_B$.

• Nguyên lý hoạt động của mạch: khi R_L tăng, U_n tăng theo dẫn tới I_B tăng, I_C tăng kéo I_L xuống, theo đó $U_n = I_L \cdot R_L$ được duy trì về gần giá trị ban đầu (giá trị ổn định muốn có). Quan hệ gia số các dòng điện của mạch được thoả mãn: $|\Delta I_L| = |\Delta I_C + \Delta I_B|$ nghĩa là $\Delta I \rightarrow 0$, dòng I chảy qua R_v duy trì ổn định. Tuy nhiên do $\beta \gg 1$ nên $\Delta I_C \gg \Delta I_B$ hay $|\Delta I_L| \approx |\Delta I_C|$ và $\Delta I_B = \Delta I_z$ nhỏ gấp β lần so với ΔI_L .

$$\Delta I_z = \Delta I_B = \frac{\Delta I_C}{\beta}$$



Hình 4.6. Mạch ổn áp kết hợp Z-diôt và transito.

Khi hở mạch tải $I_{Bmax} = I_{Zmax} \approx \frac{I_C}{\beta}$ là dòng chịu tải của Z-diốt.

Điện trở R_C làm giảm công suất tiêu thụ của transito nhờ duy trì giảm áp trên nó ở giá trị thấp (1V...2V).

Khi U_0 tăng, dòng I_B tăng, I_C tăng kéo theo giảm áp bổ sung trên R_V làm cân bằng lại sự biến đổi của U_0 (xét trong điều kiện giữ tải R_L cố định)

$$\Delta U_a = \Delta U_z + \Delta U_{BE}$$

Với $\Delta I_L \approx \Delta I_C = \beta \Delta I_B$; $\Delta I_B = \Delta I_z$

$$r_i = \frac{\Delta U_a}{\Delta I_L} = \frac{\Delta U_z}{\beta \Delta I_z} + \frac{\Delta U_{BE}}{\beta \Delta I_B}$$

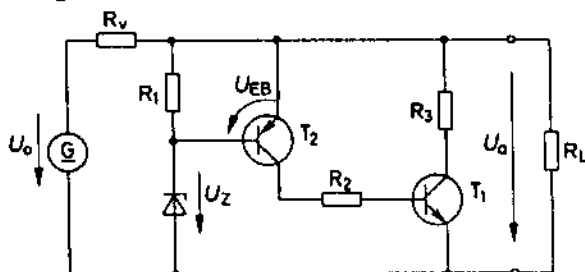
$$r_i = \frac{r_z}{\beta} + \frac{r_{BE}}{\beta}$$

Điện trở trong của nguồn áp được xác định chủ yếu qua r_{BE} và cùng cấp với mạch ổn áp chỉ dùng Z-diốt đã xét.

Hệ số ổn áp tuyệt đối:

$$G = \frac{\Delta U_0}{\Delta U_a} = 1 + \frac{R_V}{r_i}$$

Việc bổ sung transito không cải thiện giá trị r_i và G . Ưu điểm của mạch là Z-diốt chịu tải với dòng giảm β lần nhờ đó mạch được sử dụng khi cần công suất ra lớn.



Hình 4.7. Mạch ổn định song song cho ra công suất lớn.

Mạch hình 4.7 nhờ bổ sung transito T_2 có thể đạt tới công suất 30W.

* Ví dụ: Tính toán các thông số của mạch ổn áp hình 4.6, khi: Z-diốt có $U_z = 6,8V$; điện áp chưa ổn định lối vào $U_0 = 15V$ dòng tải có thể thay đổi $I_L = 0mA \dots 500mA$. Transito có $\beta = 150$; chọn $U_{BE} = 0,7V$; $I_{Bmin} = 1mA$; $U_{CEmin} = 2V$.

1. $U_a = U_z + U_{BE} = 6,8V + 0,7V = 7,5V$

2. Khi $I_{Lmax} = 500mA$

$I = I_{Bmin} + I_{Cmin} + I_{Lmax} = 1mA + 150 \cdot 1mA + 500mA = 651mA$

3. Tính R_V :
$$R_V = \frac{U_0 - (U_Z + U_{RE})}{I} = \frac{15V - 6,8V - 0,7V}{651mA} = 11,5\Omega$$

4. Tính R_C :

$$I = I_{Bmax} + I_{Cmax} \text{ (khi hở mạch tải } R_L = \infty) \approx I_{Cmax} = 651mA$$

$$U_a \approx 7,5V$$

Với

$$U_{CEmin} = 2V \text{ có } I_{Cmax}, R_C = U_a - U_{CEmin} = 5,5V$$

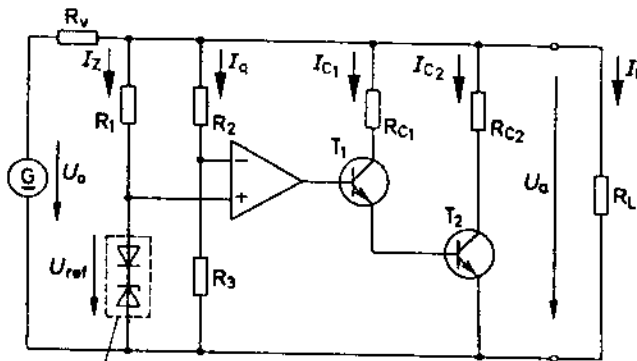
$$R_C = \frac{U_a - U_{CEmin}}{I_{Cmax}} = \frac{5,5V}{651mA} = 8,4\Omega$$

• Ưu, nhược điểm:

Để có mạch ổn định chính xác hơn, cần ổn định các quá trình biến đổi nhiệt để quá trình này tác động chậm lên điện áp U_{BE} . Vì vậy các mạch hình 4.6 hay 4.7 là chưa đủ. Tuy nhiên các mạch trên đảm bảo một điện áp ra ổn định với các quá trình biến đổi nhanh (ví dụ phải chịu điện áp xung).

4.4.1.2.3. Ổn định song song dùng OPV

Trên hình 4.8, Z-diôt mắc nối tiếp với một diôt silic nhằm mục đích tạo ra một phần tử có điện áp ổn định $U_{ref} = U_Z + U_D$ được bù nhiệt trong một dải nhiệt độ rất rộng do tính chất U_Z có hệ số nhiệt dương và U_D có hệ số nhiệt âm cùng cấp nhau (còn được gọi là ống ổn áp được bù nhiệt). R_1 có nhiệm vụ đặt dòng I_Z cho Z-diôt và diôt silic cỡ 5mA.



Phần tử tạo điện áp chuẩn U_{ref}

Hình 4.8. Ổn áp song song dùng OPV.

Điện áp ra được xác định qua giá trị U_{ref} và các điện trở R_2, R_3 .

$$U_a = U_{ref} \frac{R_2 + R_3}{R_3}$$

Ví dụ nói: BZY22 có $U_{ref} = 8,4V$.

T_1 có nhiệm vụ như một bộ khuếch đại dòng điện để đủ dòng kích thích cho T_2 (T_1 và T_2 tạo thành mạch khuếch đại Darlington). Các mạch ổn định song song có một nhược điểm chung là:

Tổn hao công suất của mạch ở chế độ không tải lớn, do đó hiệu suất năng lượng không cao.

Vi lý do trên, hầu hết các mạch ổn áp công suất lớn đều ở dạng nối tiếp.

4.4.1.3. Ổn áp kiểu nối tiếp

Ở các mạch ổn áp kiểu nối tiếp điện trở phi tuyến R_s dùng để điều chỉnh được mắc nối tiếp với tải (hay nối tiếp với điện áp ra, hình 4.3b). R_s thường là một transito có dòng hay áp bazơ điều khiển được theo độ sai lệch của U_{ra} , để bù lại sự thăng giáng của U_{ra} , giá trị của U_{ra} do phân tử tạo U_{ref} quyết định.

4.4.1.3.1 Mạch ổn định dùng Z-diôt kết hợp transito

• Nguyên lý hoạt động: Transito trong mạch hình 4.9 làm việc như một mạch khuếch đại mắc CC. $R_2 // R_L$ tạo thành điện trở emitơ, phân bazơ gồm R_1 và Z-diôt. Điện áp ra tính như sau:

$$U_a = U_Z - U_{BE}$$

Điện áp ra được duy trì ổn định nhờ giữ U_Z và U_{BE} không đổi.

Qua R_1 có dòng $I_Z + I_B$. Nếu U_0 và U_Z không đổi thì tổng hai dòng điện này không đổi.

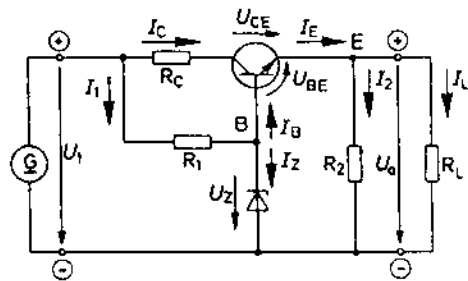
$$I_1 = I_Z + I_B = \frac{U_0 - U_Z}{R_1}$$

1. Sự thay đổi dòng bazơ cùng độ lớn nhưng ngược chiều với dòng qua Z-diôt: $\Delta I_B = -\Delta I_Z$.

2. Khi U_0 thay đổi sẽ làm I_Z thay đổi 1 lượng:

$$\Delta I_Z = \frac{\Delta U_0}{R} \text{ (gần đúng) với } R = R_1 + r_z$$

Sự thay đổi này tạo ra $\Delta U_Z = \Delta I_Z \cdot r_z$ làm biến đổi điện áp ra U_a , xác định từ hệ số ổn áp tuyệt đối:



Hình 4.9. Mạch ổn áp nối tiếp dùng transito bù.

$$G = \frac{\Delta U_o}{\Delta U_a} = \frac{\Delta U_o}{\Delta U_z} = 1 + \frac{R_L}{r_z} \quad (\text{gần đúng})$$

Nếu chọn được R_L càng lớn thì hệ số ổn áp G càng lớn và G được xác định theo tỷ số $\frac{R_L}{r_z}$.

Ưu điểm mạch hình 4.9 là cho ra công suất lớn.

- Giới hạn công suất nhờ R_C

Công suất của transito xác định qua $P_T \approx I_C U_{CE}$

Chú ý $I_C \approx I_L$ nên khi I_L lớn, muốn nâng cao điện áp U_{CE} cần giảm R_C .

$U_{CE} = U_o - U_a - I_C R_C$ và do đó hạn chế công suất tổn hao.

- Giới hạn dòng điện: R_C còn nhiệm vụ giới hạn dòng I_C khi ngắn mạch tải.

$$I_{Cmax} \approx I_{LK} = \frac{U_o}{R_C}$$

I_{LK} dòng ngắn mạch (khi $R_L = 0$)

I_{Cmax} : dòng collector cực đại.

Quá trình ổn định được duy trì chừng nào điện áp U_{CE} còn đủ cho transito hoạt động. Khi đạt tới U_{CEmin} , quá trình ổn định sẽ không thực hiện được, dòng tải khi đó:

$$I_{Lmax} = \frac{U_o - U_a - U_{CEmin}}{R_C} \quad (I_{Lmax}: \text{dòng tải cực đại})$$

(giá trị U_{CEmin} xác định từ đặc tuyến ra của transito).

- Điện trở R_2 : Mạch khuếch đại dùng transito trong hình 4.9 mắc CC chỉ làm việc khi có tải là 1 điện trở emitor cho dòng I_E chảy qua (R_2 còn gọi là tải giả). Nếu không có R_2 , mạch sẽ không làm việc (ở chế độ hở mạch, $R_L = \infty$). Khi tải có điện trở lớn, U_{BE} tương đối nhỏ (chẳng hạn 0,5V) vì dòng emitor tương đối nhỏ chảy qua. Khi dòng tải tăng, U_{BE} tăng (ví dụ đến 0,65V làm thay đổi rất ít tình hình trên. Khi đó $\Delta U_{BE} \approx \Delta U_a$. Nhờ có R_2 , điểm làm việc ban đầu của transito có thể chọn thuận lợi để U_a kể cả khi có I_L rất nhỏ vẫn ở một giá trị danh định xác định trước.

- Ví dụ tính toán: Mạch ổn định nối tiếp dùng Z-diot có $U_z = 6,8V$, transito BSY 54. Hãy tính U_a , R_1 , R_2 , R_C và hệ số ổn áp tuyệt đối G . Biết các tham số của transito và Z-diot như sau:

BSY54: $B = 150$; Z-diot: ZD6,8

$$U_{BE} = 0,65V; U_Z = 6,8V; U_0 = 20V$$

$$U_{CEmin} = 1V; I_{Zmin} = 5mA; I_L = 0mA \dots 100mA$$

$$I_{Cmin} = 10mA; r_z = 2,5\Omega$$

1. Điện áp ra: $U_a = U_Z - U_{BE} = 6,8V - 0,65V = 6,15V$

2. Tải giả R_z cho transito:

$$R_z = \frac{U_a}{I_{Cmin}} = \frac{6,15V}{10mA} = 615\Omega$$

3. Tính R_1 : $R_1 = \frac{U_0 - U_Z}{I_1}$; $I_1 = I_{Zmin} + I_{Bmax}$ với $I_{Zmin} = 5mA$

$$I_{Bmax} = \frac{I_{Cmax}}{B} = \frac{I_{1max} + I_2}{B}$$

Thay số có: $I_{Bmax} = \frac{110mA}{150} = 0,73mA$

$$I_1 = 5mA + 0,73mA = 5,73mA$$

$$R_1 = \frac{20V - 6,8V}{5,73mA} = 2,3 k\Omega$$

4. Tính R_C : dải làm việc tới $U_{CEmin} = 1V$

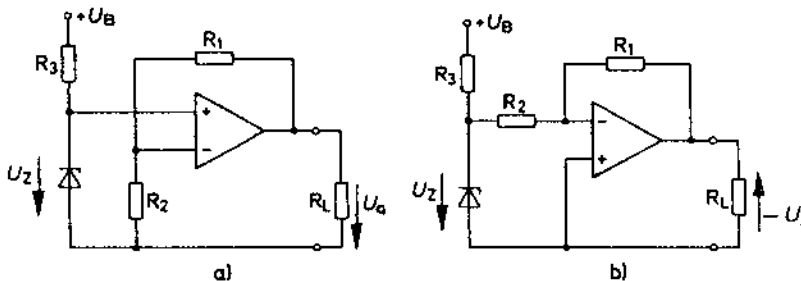
$$I_{Cmax} = I_{Lmax} + I_2 = 100mA + 10mA = 110mA$$

$$R_C = \frac{U_0 - U_a - U_{CEmin}}{I_{Cmax}} = \frac{20V - 6,15V - 1V}{110mA} = 116 \Omega$$

5. Hệ số ổn áp: $G = 1 + \frac{R_1}{r_z} = 1 + \frac{2,3 \cdot 10^3 \Omega}{2,5\Omega} = 921$

4.4.1.3.2. Mạch ổn áp dùng Z-diot và OPV

Khi thay transito trong mạch hình 4.9 bằng mạch khuếch đại thuật toán OPV ta được mạch hình 4.10



Hình 4.10. Nguồn điện áp dùng OPV

- a) Nguồn áp OPV hoạt động như một trở kháng điều khiển được.
b) Nguồn áp OPV làm việc như một mạch khuếch đại đảo pha.

Mạch hình 4.10 có ưu điểm là giá trị U_a trên tải được xác định chính xác nhờ các điện trở R_1 và R_2 , ảnh hưởng nhiễu nhiệt của U_{BE} được loại trừ. trở kháng vào rất lớn (hình 4.10a), dòng qua Z-diốt luôn không đổi, không phụ thuộc vào giá trị tải R_L . Điện áp ra được tính theo:

$$U_a = U_Z \left(1 + \frac{R_1}{R_2} \right) \quad (\text{hình 4.10a})$$

Điện áp ra luôn lớn hơn U_Z hay ít nhất là bằng U_{Zmax} (hình 4.10a)

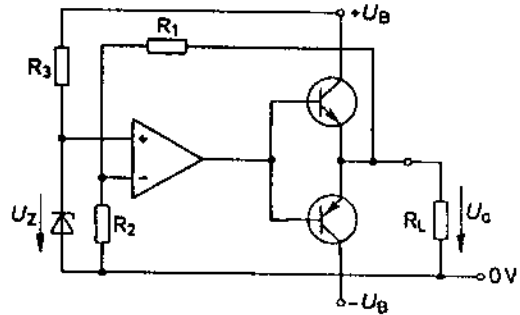
Với mạch hình 4.10b có:

$$U_a = - U_Z \cdot \frac{R_1}{R_2}$$

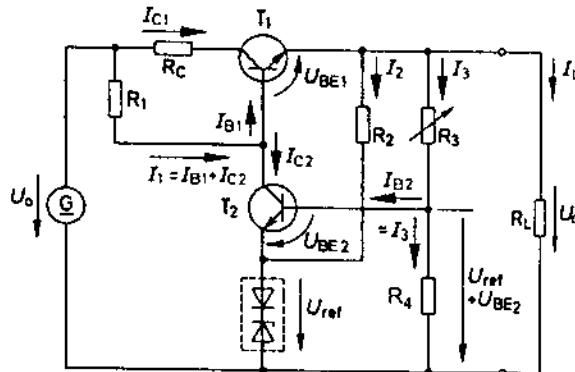
Khi chọn $R_1 \ll R_2$ có thể đạt được một giá trị U_a rất nhỏ, dấu âm.

Khi tính toán mạch hình 4.10b chú ý R_2 có vai trò như điện trở vào của mạch khuếch đại, nối song song với Z-diốt, cần chọn rất lớn (ví dụ $R_2 = 10k\Omega$). Dòng ra của mạch 4.10 tương đối nhỏ (cỡ 50mA) nên khả năng chịu tải của các mạch này là thấp.

Để có công suất ra lớn hơn, cần bổ sung một tầng khuếch đại CC như một phần tử khuếch đại công suất đệm (hình 4.11).



Hình 4.11. Nguồn điện áp dùng mạch khuếch đại công suất đối xứng (Push Full) tại lối ra.



Hình 4.12. Nguồn ổn áp với mạch khuếch đại có điều khiển.

4.4.1.3.3. Ổn định điện áp với mạch khuếch đại có điều khiển (hình 4.12)

* Nguyên lý hoạt động: Điện áp ra của mạch được xác định qua U_{ref} điện áp bazơ-emitor của T_2 và qua bộ chia R_3, R_4 (chú ý U_{ref} được bù nhiệt). Điện áp tại bazơ của T_2 :

$$U_{ref} + U_{BE2} = U_{R4}$$

$$U_a = U_{R4} + I_3 \cdot R_3 \text{ chọn tham số của mạch sao cho } I_3 \gg I_{B2}$$

Khi đó:
$$I_3 \approx \frac{U_{R4}}{R_4}$$

$$U_a = U_{R4} + U_{R4} \cdot \frac{R_3}{R_4} = U_{R4} \left(1 + \frac{R_3}{R_4}\right)$$

Khi $R_3 = 0$ ta có điện áp ra nhỏ nhất $U_{amin} = U_{ref} + U_{BE2}$ ($R_3=0$) điện áp ra lớn nhất U_{amax} phụ thuộc vào U_0 , vào điện áp U_{CEmin} và vào điện trở R_C của transito T_2 . Với I_L xác định thì:

$$U_{amax} = U_0 - (I_L + I_2 + I_3) R_C - U_{CEmin}$$

Mạch hình 4.12 có vòng điều khiển: T_2 là phần tử so sánh và khuếch đại bảm, T_1 là phần tử điều chỉnh. Điện áp ra U_a được trích mẫu qua R_3, R_4 và so sánh với U_{ref} nhờ T_2 để lấy ra thông tin sai lệch và điều chỉnh bù lại U_a nhờ T_1 .

Sự thay đổi của điện áp ra U_a được trích mẫu nhờ bộ chia R_3, R_4 và được T_2 (mạch khuếch đại mắc EC) khuếch đại lên, đưa tới bazơ của T_1 nhờ đó điều chỉnh lại U_a theo hướng bù. Sự biến thiên của U_a bị làm yếu đi 1 hệ số $K = \frac{R_3}{R_3 + R_4}$ trước khi được khuếch đại lên V

lần(V: hệ số khuếch đại) của T_2). Khi chọn $R_3 = 0$ thì $K=1$ tức là lấy mẫu toàn bộ ΔU_a . Cần chọn R_1 và điện trở vào của T_1 đủ lớn. Đối với T_1 cần chọn transito có hệ số B và β đủ lớn do T_1 chỉ khuếch đại dòng điện (mắc CC).

Mạch hình 4.12 có ưu điểm là đơn giản dễ sử dụng, có chất lượng ổn định đủ tốt trong dải làm việc, tuy nhiên sự mất ổn định của U_0 qua R_1 tác động tới bazơ của T_1 và theo đó U_a bị thay đổi theo hướng ngược lại quá trình bù của mạch vòng K.V làm xấu tính chất ổn định theo U_0 . Hình 4.13 khắc phục được hiện tượng trên nhờ quá trình trích mẫu của R_3 và R_4 đồng thời từ hai phía: phía tải lấy từ ΔU_a và phía nguồn lấy từ ΔU_0 qua R_5 và 1 phân R_6 , điều này làm ΔU_0 không

ảnh hưởng trực tiếp tới T_1 (do được tác động đồng thời tới T_1 theo hai cách: tới bazơ và tới emito). Điều trên đặc biệt có hiệu quả khi ΔU_0 là đại lượng bị biến thiên chậm theo thời gian nên còn gọi tên là mạch "bù chậm" (bù tần số rất thấp).

Mạch ổn áp hình 4.13 chỉ luôn phù hợp với việc ổn định cho một giá trị U_a xác định (nếu mức U_a cần thay đổi tới giá trị khác, mạch phải điều chỉnh cân bằng lại). Do vậy mạch chỉ thích hợp khi tải sử dụng một mức ra cố định.

Nhược điểm nữa là khi trên tải tiêu thụ công suất lớn, dòng qua R_1 (như mạch 4.12) sẽ là: $I_1 = I_{B1} + I_{C2}$; khi $I_L = I_{Lmax}$ thì $I_{B1} = I_{B1max}$ trong khi I_{C2} giảm tới I_{C2min} . Khi hở mạch I_{B1} rất nhỏ và $I_{C2} = I_{C2max}$ (cỡ I_{B1max}), do đó:

$$I_1 = I_{B1max} + I_{C2min} \text{ hay } I_1 = I_{Bmin} + I_{C2max}$$

Từ đó xuất hiện 2 nhược điểm khi dòng điện ra lớn

- I_L lớn đòi hỏi I_{B1} lớn hay phải chọn R_1 nhỏ và do R_1 nhỏ hệ số khuếch đại của T_2 nhỏ làm xấu tính chất ổn định của U_a .
- Khi ΔI_{B1} lớn thì ΔI_{C2} lớn chảy qua phần tử tạo U_{ref} làm xuất hiện sai lệch ΔU_{ref} ảnh hưởng trực tiếp tới U_a .

Mạch ổn áp có mạch vòng điều khiển có điện trở trong rất thấp và hệ số ổn áp lớn khi hệ số khuếch đại của bộ khuếch đại điều chỉnh càng lớn và dòng qua phần tử tạo U_{ref} càng ổn định.

- Ví dụ tính toán mạch ổn áp (hình 4.12)

Điện áp chưa ổn định $U_0 = 16V$, mức điện áp ra cần ổn định $U_a = 15V$.

Dòng tải $I_L = 0$ đến $I_{Lmax} = 200mA$

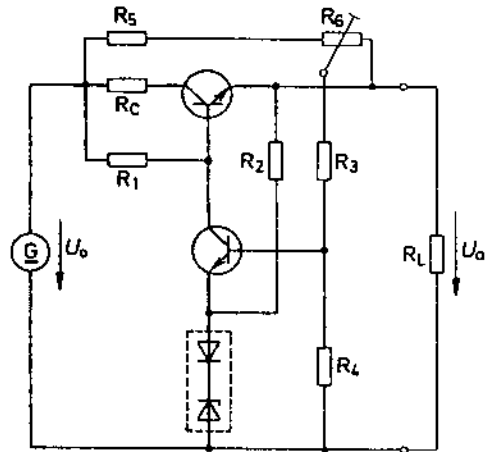
Chọn T_1 BSY 90; T_2 : BC107B

$B = 250$; $B = 250$

$U_{CE1min} = 1,5V$; $I_{C2min} = 1mA$ (dòng cho colectơ nhỏ nhất)

$U_{BE1} = 0,65V$; $U_{BE2} = 0,62V$

Phần tử tạo điện áp chuẩn BZY22 có: $U_{ref} = 8,4V$; $I = 5mA$



Hình 4.13. Mạch ổn áp có bù chậm.

1. Tính dòng I_{B1max}

$$I_{B1max} = \frac{I_{C1max}}{\beta} \quad I_{C1max} \approx I_{Lmax} = 200mA$$

$$I_{B1max} = \frac{200mA}{250} = 0,8mA$$

2. Tính R_1

Điện áp tại bazơ của T_1 : $U_{B1} = U_a + U_{BE1}$

$$U_{B1} = 15V + 0,65V = 15,65V$$

$$R_1 = \frac{U_0 - U_{B1}}{I_1} = \frac{U_0 - U_{B1}}{I_{B1} + I_{C2}}$$

$$I_1 = I_{B1} + I_{C2} \approx I_{B1max} + I_{C2min} = 0,8mA + 1mA = 1,8mA$$

$$R_1 = \frac{30V - 15,65V}{1,8mA} = 7,97 \text{ k}\Omega \quad \text{Chọn } R_1 = 8,2 \text{ k}\Omega$$

3. Tính R_2 : Coi $I_{E2} \approx I_{C2}$, $I_{C2} = I_{C2min} + \frac{1}{2} I_{B1max}$

$$I_{E2} \approx 1mA + 0,4mA = 1,4mA$$

Dòng qua phần tử tạo U_{ref} ; $I = 5mA$

$$I = I_{E2} + I_2 = 5mA$$

$$I_2 = I - I_{E2} = 5mA - 1,4mA = 3,6mA$$

$$R_2 = \frac{U_a - U_{ref}}{I_2} = \frac{15V - 8,4V}{3,6mA} = 1,8 \text{ k}\Omega$$

4. Tính R_3 và R_4 :

$$U_a = (U_{ref} + U_{BE2}) \left(1 + \frac{R_3}{R_4}\right)$$

$$\frac{R_3}{R_4} = \frac{U_a}{U_{ref} + U_{BE2}} - 1 = \frac{15V}{8,4V + 0,62V} - 1 = 0,66$$

$$R_3 = 0,66R_4$$

$$I_3 \gg I_{B2}; I_{B2} = \frac{I_C}{\beta} \approx \frac{1,4mA}{250} = 5,6\mu A$$

Chọn $I_3 = 1mA$.

$$R_4 \approx \frac{U_{ref} + U_{BE2}}{I_3} = \frac{8,4V + 0,62V}{1mA} = 9,02 \text{ k}\Omega$$

Chọn $R_4 = 9,1 \text{ k}\Omega$

$R_3 = 0,66R_4 = 0,66 \cdot 9,1 \text{ k}\Omega = 6 \text{ k}\Omega$: xuất hiện chênh lệch nhỏ giá trị của điện áp ra so với giá trị cần có $U_a = 15V$.

5. Tính R_C :

Khi $I_L = I_{Lmax}$; $U_{CE1} = U_{CE1min}$

$$U_0 = I_{C1max} \cdot R_C + U_{CE1min} + U_a$$

$$R_C = \frac{U_0 - U_{CE1min} - U_a}{I_{C1max}} \approx \frac{30V - 1,5V - 15V}{200mA} = 68\Omega$$

4.4.1.3.4. Mạch ổn định có bộ khuếch đại điều chỉnh cho điện áp ra thay đổi được

Với các dòng tải khác nhau của transito điều chỉnh, dựa trên mạch hình 4.12 có thể thay đổi mức điện áp ổn định ở lối ra. Ở mức điện áp ra nhỏ nhất $U_{amin} = U_{ref} + U_{BE2}$ trên bazơ của T_1 xuất hiện điện áp $U_{B1min} = U_{amin} + U_{BE1}$, dòng I_1 khi đó:

$$I_1 = \frac{U_0 - U_{B1min}}{R_1}$$

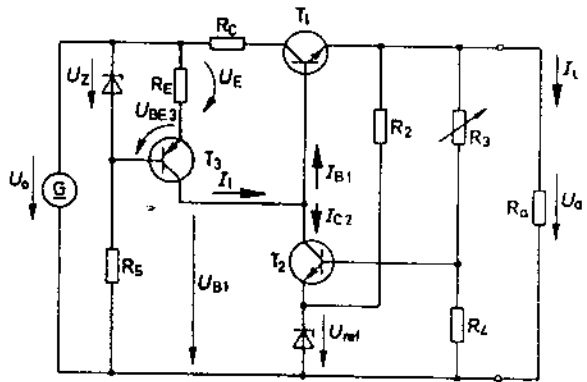
Khi tải hở mạch $I_1 \approx I_{C2max}$ vì $I_{B1} \approx 0$

Ở mức điện áp ra lớn nhất U_{nmax} , U_{B1} đạt giá trị lớn nhất.

$U_{B1max} = U_{amax} + U_{BE1}$ khi đó dòng I_1 rất nhỏ.

$$I_1 = \frac{U_0 - U_{B1max}}{R_1}$$

Lúc này, khi hở mạch tải, $I_{C2max} \approx I_1$. Khi có tải R_L , dòng I_{C2} giảm vì có dòng I_{B1} chảy qua làm giảm hệ số khuếch đại của T_2 . Hệ quả là hệ số ổn áp thay đổi theo mỗi giá trị điện áp ra khác nhau. Trên hình 4.14 dùng transito T_3 hỗ trợ thay thế nhiệm vụ cho R_1 và đạt được hai lợi thế (khắc phục được nhược điểm của mạch hình 4.12).



Hình 4.14. Nguồn ổn áp có mức ra thay đổi được

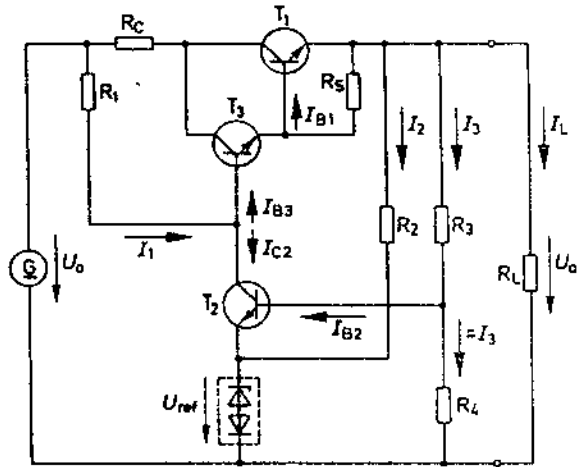
1. Colectơ của T_3 thể hiện là một điện trở đặc biệt lớn (r_{CE3}) và do vậy làm tăng hệ số khuếch đại của T_2 .

2. Dòng colectơ I_1 được giữ không thay đổi nhờ U_Z và R_E khi điều chỉnh R_3 làm thay đổi U_{B1} và do đó làm thay đổi U_a . Mạch 4.14 khắc phục được nhược điểm của mạch hình 4.12 là có hệ số ổn áp gần như không đổi khi điều chỉnh mức điện áp cần ổn định tại lối ra. T_3 làm việc như một nguồn ổn dòng với:

$$I_1 \approx \frac{U_Z - U_{BE3}}{R_E}$$

4.4.1.3.5. Mạch ổn định có bộ khuếch đại điều chỉnh khi công suất ra lớn

Khi công suất ra tải lớn, mạch khuếch đại điều chỉnh cần có điện trở collector nhỏ và do đó hệ số khuếch đại và hệ số ổn định thấp. Ngoài ra, ΔU_{ref} lớn cũng giảm tính ổn định. Biện pháp có hiệu quả để khắc phục là làm tăng điện trở vào của transito bám để nó làm việc như một tầng mắc CC (transito T_3 trong mạch hình 4.15) và xuất hiện mạch Darlington gồm T_3 và T_1 . Khi cần dòng tải rất lớn, có thể bổ sung thêm một tầng mắc CC nữa.



Hình 4.15. Bộ ổn áp có mạch khuếch đại điều chỉnh với công suất ra lớn.

Trong hình 4.15 $I_{B3} = \frac{I_{B1}}{B_3}$, R_1 chọn lớn $I_{B3max} \approx \frac{I_{R1max}}{B_3}$ do đó

$$\Delta I_{B3} \approx \frac{\Delta I_{R1}}{B_3}, \text{ làm } \Delta I_{C2} < \Delta I_{B3}.$$

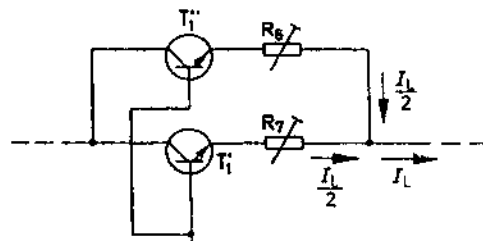
Sự biến thiên dòng điện qua phần tử tạo U_{ref} sẽ nhỏ làm ΔU_{ref} nhỏ.

Khi $I_{C3min} = 1\text{mA}$ có thể chọn $R_5 \approx 700\Omega$, $R_5 = \frac{U_{BE1}}{I_{C3min}}$, dòng tải qua T_1

sẽ rất lớn.

Để hạn chế dòng điện ở mức giới hạn định trước, thường mắc một transito song song với mạch Darlington (hình 4.16).

Khi các thông số của T_1 và T_1' trong hình 4.16 là giống nhau thì $I_{E1} = I_{E2} = \frac{I_L}{2}$, R_6 và R_7 có thể điều chỉnh để đạt được đối xứng và có giá trị khoảng $0,1\Omega$ đến 1Ω .



Hình 4.16. Mạch mắc transito công suất song song để nâng dòng tải (ví dụ gấp đôi).

4.4.2. Ổn định dòng điện

Ổn định dòng điện có thể thực hiện theo hai cách: ổn định nối tiếp và ổn định song song, tuy nhiên dạng nối tiếp thường gặp hơn trong thực tế.

Về nguyên tắc, việc ổn dòng có thể dựa trên nguyên lý ổn áp.

Khi có dòng điện I chảy qua điện trở R thì điện áp rơi trên R theo định luật ôm là $U = I.R$. Nếu giữ được giá trị điện áp này không đổi khi đó dòng qua R cũng sẽ là một giá trị không đổi. Theo nguyên tắc này mọi nguồn điện áp có thể được thay đổi chức năng thành nguồn dòng điện.

4.4.2.1. Transito làm việc như một nguồn dòng điện

4.4.2.1.1. Nguồn dòng điện dùng transito lưỡng cực

Một ví dụ đặc biệt đơn giản về nguồn ổn dòng cho trên hình 4.17.

Transito trên hình 4.17 làm việc như mạch CC sẽ nhận được điện áp trên emítơ: $U_E = U_Z - U_{BE}$, theo đó xuất hiện một dòng điện không đổi $I_E = \frac{U_E}{R_E}$; Cho dòng điện này chảy qua tải (ví dụ mắc R_L trên mạch colectơ), khi đó $I_L \approx I_E$ là hằng số, mạch đã cho hoạt động như một nguồn ổn dòng.

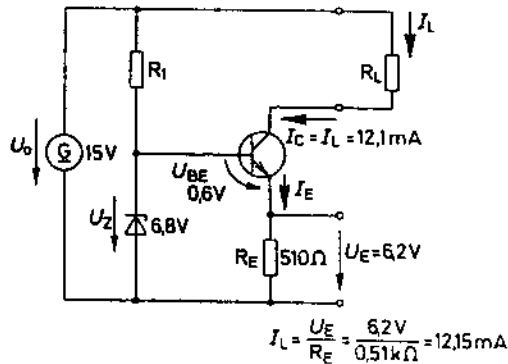
Thực ra $I_E = I_C + I_B$ với $I_B = \frac{I_C}{B}$.

Hay $I_E = I_C (1 + \frac{1}{B})$ khi B đủ lớn (> 50) ta có $I_E \approx I_C = I_L =$ hằng số.

Dòng colectơ không phụ thuộc vào tải R_L mắc trên colectơ của transito. Transito khi đó làm việc như một nguồn ổn dòng

$$I_L = I_C \approx \frac{U_Z - U_{BE}}{R_E}$$

Nguồn dòng lý tưởng có $R_i = \infty$, tuy nhiên điện trở ra mạch colectơ của transito là hữu hạn, nghĩa là khi R_L tăng thì $I_L = I_C$ giảm do sự thay đổi điện áp U_{CE} trên transito, khi U_{CE} giảm, dòng I_C giảm ứng



Hình 4.17. Nguồn dòng điện dùng transito lưỡng cực.

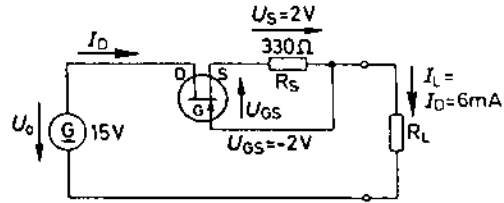
với cùng một giá trị dòng bazơ (xem đặc tuyến ra của transito), khi có hồi tiếp âm, điện trở ra của transito r_i cỡ $M\Omega$.

$$r_i \approx r_{CE} \left(1 + \frac{\beta R_E}{r_{BE} + R_E} \right)$$

• Ảnh hưởng nhiệt được bù khi thực hiện bù nhiệt cho điện áp ngưỡng U_{ref} (bằng cách nối tiếp Z-diot với một diot Silic) và cần chọn $U_Z \gg U_{BE}$.

4.4.2.1.2. Nguồn dòng điện dùng transito trường

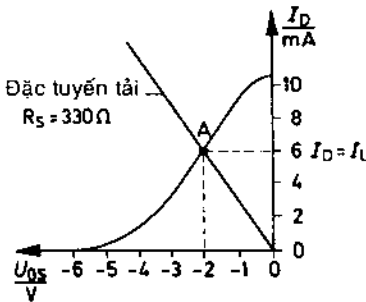
Hình 4.18 là một mạch ổn dòng đơn giản dùng JFET cho dòng tải nhỏ. Điện áp rơi trên R_S do dòng I_S đi qua tạo điện áp U_{GS} cho JFET (chế độ tự phân cực nhờ dòng cực nguồn).



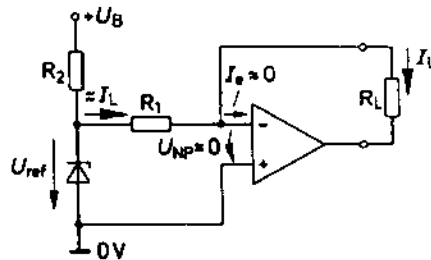
Hình 4.18. Nguồn dòng điện dùng JFET.

$$U_{GS} = -I_D \cdot R_S = -U_S; (I_D \approx I_S)$$

Nhờ chọn R_S có thể chọn dòng ổn định I_D tương ứng ($I_D = I_L$) như thể hiện trên đồ thị hình 4.19. Ta có: $I_L = I_D = \frac{-U_{GS}}{R_S}$



Hình 4.19. Xác định điện trở R_S trên đồ thị $I_D(U_{GS})$ của JFET theo hình 4.18.



Hình 4.20. Nguồn dòng dùng bộ khuếch đại thuật toán OPV.

4.4.2.2. Nguồn dòng điện dùng OPV

Nguồn dòng trên hình 4.20 có giá trị dòng tải I_L xác định qua U_{ref} và điện trở R_1 . Do $I_e \approx 0$ và $U_{PN} \approx 0$ nên:

$$I_L = \frac{U_{ref}}{R_1}$$

Nguồn dòng hình 4.20 thích hợp cho tải yêu cầu dòng điện nhỏ. Nhược điểm là điện áp ra trên tải không có điểm 0V thực.

Ở mạch ổn dòng hình 4.21 dùng OPV, cần chọn các điện trở R_1 và R_2 từng cặp có giá trị giống nhau, tải có điểm nối 0V và cần chú ý chiều dòng điện I_L , dòng ổn định của mạch có giá trị nhỏ.

4.4.2.3. Nguồn dòng điện cho dòng tải lớn

Hình 4.22 là dạng ổn áp tương tự hình 4.12. T_2 là bộ khuếch đại điều chỉnh điều khiển T_1 sao cho điện áp rơi trên điện trở R_3 đạt tới giá trị $U_{ref} + U_{BE2}$. Từ đó:

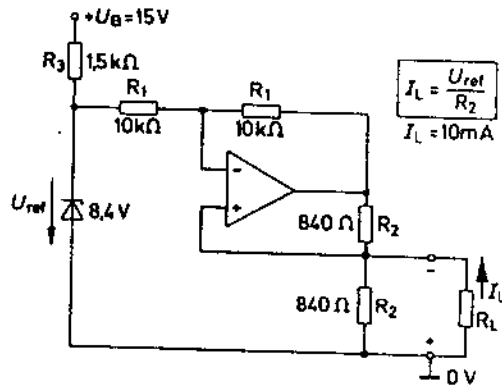
$$I_L \approx I_3 = \frac{U_{ref} + U_{BE2}}{R_3}$$

Trong mạch hình 4.22, dòng qua tải $I_L = I_3 + I$, cần giữ cho U_0 không đổi ($\Delta U_0 = 0$), ta có:

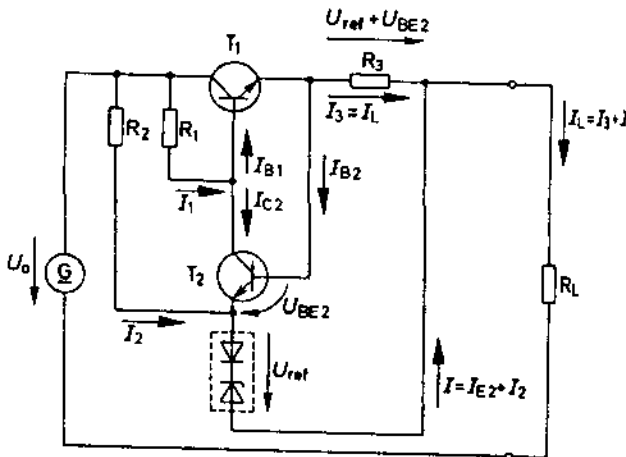
$$U_0 = U_{CE1min} + U_{ref} + U_{BE2} + I_L R_{Lmax}$$

$$\text{Hay: } R_{Lmax} = \frac{U_0 - U_{CE1min} - U_{ref} - U_{BE2}}{I_L}$$

Chọn R_3 để có dòng I_L phù hợp. Việc tính toán mạch tương tự như hình 4.12 (chỉ khác ở đây không có bộ chia $R_3 R_4$). Khi ngắn mạch tải, $R_L = 0$, hình 4.22 là một nguồn điện áp với R_3 không đổi, dòng tải có một giá trị xác định. Khi cần dòng điện rất lớn, biện pháp được sử dụng như phần 4.4.1.3.5.



Hình 4.21. Nguồn dòng tải có điểm 0V.



Hình 4.22. Nguồn dòng có dòng ra lớn.

4.4.3. Hạn chế dòng điện

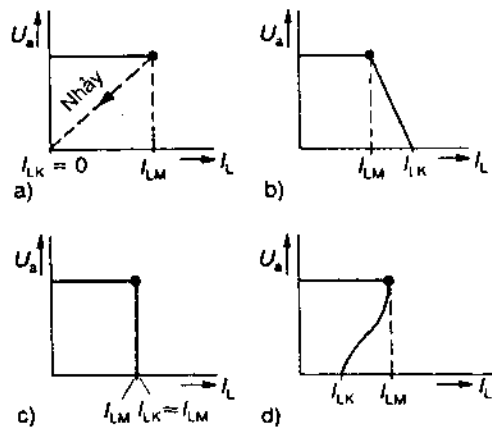
Nguồn ổn áp yêu cầu R_i rất nhỏ, một trường hợp cần đặc biệt chú ý là khi tải nhỏ dòng ra rất lớn, có nguy cơ mạch bị phá hủy. Cần phải xác định một giá trị dòng ra lớn ở mức tối hạn để hiện tượng trên không xảy ra.

Mạch hạn chế dòng ra có nhiệm vụ chống quá tải cho phần tử khuếch đại công suất và được phân biệt theo các biện pháp sử dụng là:

1. Chống quá dòng dùng cầu chì
2. Hạn chế dòng nhờ điện trở
3. Hạn chế dòng nhờ một cơ cấu điều chỉnh

Hình 4.23 là đồ thị quan hệ $U_a(I_L)$ thể hiện các nguyên tắc điều chỉnh để hạn chế dòng điện.

Quá trình hạn chế xảy ra ở giá trị $I_L = I_{LM}$, theo đó trước hết phải giảm U_a , dòng điện ra bị giới hạn ở giá trị dòng ngắn mạch I_{LK} .



Hình 4.23. Đặc tính hạn chế dòng

- a) Cầu chì chống quá dòng; b) Hạn chế dòng nhờ điện trở; c) Hạn chế dòng nhờ điều chỉnh dòng điện; d) Hạn chế dòng nhờ điều chỉnh ngược dòng điện.

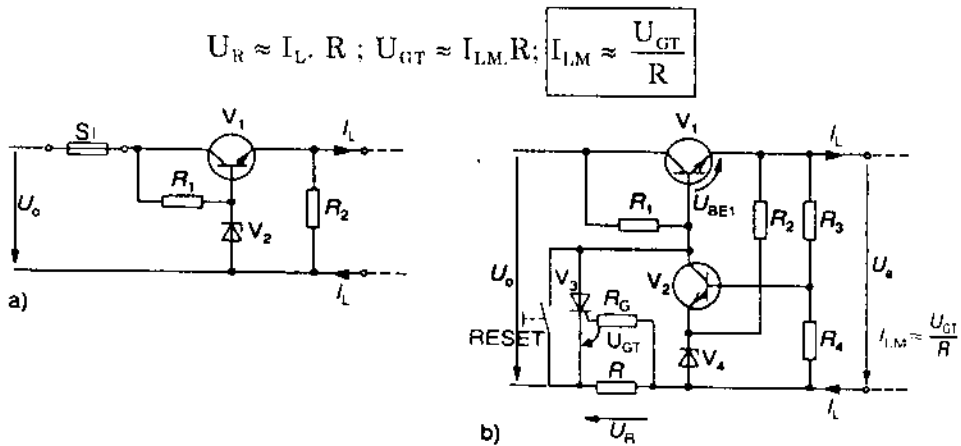
4.4.3.1. Cầu chì ngắt dòng

Ở phương pháp dùng cầu chì, khi I_L đạt tới I_{LM} (hình 4.23a) điện áp ra lập tức bị ngắt $U_a = 0V$ và do đó $I_{LK} \approx 0A$.

Cầu chì nóng chảy khi quá dòng, mạch điện sẽ bị ngắt, để khôi phục lại cần thay cầu chì mới (hình 4.24a). Cầu chì nóng chảy S_f được nối trực tiếp tại mạch vào kiểu nối tiếp và dễ thay thế, được lắp đặt tại mọi thiết bị dùng điện lưới công nghiệp.

Cầu chì là biện pháp chống quá dòng an toàn nhờ việc ngắt điện áp ra $U_a = 0$ ngay khi $I_L = I_{LM}$. Khi đó dòng bị ngắt mạch $I_{LK} \approx 0$.

Với cầu chì điện tử (hình 4.24b) ngắt nhanh khi xảy ra quá dòng và nhờ phím RESET, mạch cầu chì lại hồi phục chế độ làm việc bình thường ngay sau khi đã khắc phục sự cố quá dòng. Khi có tụ điện nối trong mạch 1 chiều, chú ý tụ sẽ bị ngắn mạch với 1 dòng nạp lớn nên loại này không phù hợp với các quá trình có tụ tham gia. Thiristo trong mạch hình 4.24b được dùng như một chuyển mạch, khi điện áp U_R đạt tới giá trị mỗi U_{GT} , thiristo (SCR) V_3 nối mạch, trên bazơ của T_1 được đặt tới 1 giá trị điện áp nhỏ của SCR (cỡ $U_T \approx 1,5V$) làm điện áp ra $U_a = U_T - U_{BE1} \approx 0,8V$. Ngưỡng hạn chế dòng ra I_{LM} xác định từ:



Hình 4.24. Cấu chi bảo vệ quá dòng
a) Loại cầu chì nóng chảy; b) Cầu chì tự động dùng SCR.

Khi nhấn phím RESET, SCR V_3 bị dập tắt và ngừng hoạt động, mạch về trạng thái hoạt động như một bộ ổn áp thông thường cho đến khi $I_L \geq I_{LM}$ sẽ lại có nhịp hoạt động mới của SCR lật sang dẫn để chống quá dòng.

Cầu chì điện tử bảo vệ chống quá dòng hoạt động như một mạch khoá điện tử với hai trạng thái nối mạch và ngắt mạch.

4.4.3.2. Hạn chế dòng dùng điện trở

• Hạn chế dòng nhờ điện trở colectơ đã được xét đến ở mục 4.4.1.3.1. Điện trở R_C trên hình 4.9 hạn chế dòng ra ở mức I_{LM} :

$$I_{Cmax} = \frac{U_0 - U_{CE\text{bão hòa}} - U_a}{R_C} \approx I_{LM}$$

Khi đầu ra ngắn mạch $U_a = 0$.

$$I_{L,K} = \frac{U_0 - U_{CE\text{bão hòa}}}{R_C}$$

Khi điện áp ra giảm từ giá trị danh định tới 0V thì I_L thay đổi từ I_{LM} tới $I_{L,K}$. Điện áp trên R_C khi đó bằng $U_0 - U_{CE\text{bão hòa}} \approx U_0$. Tổn hao công suất trên điện trở:

$$P_{VR} \approx \frac{U_0^2}{R_C}$$

Ngưỡng hạn chế dòng ra được xác định nhờ điện trở colectơ và tổn hao công suất trên transito khuếch đại bảm.

• Hạn chế dòng nhờ điện trở bazơ

Nếu trên hình 4.9, bỏ điện trở R_C , lúc đó ngưỡng dòng do R_1 quyết định.

$$I_{BM} = \frac{U_0 - U_{BE} - U_a}{R_1}, \text{ bỏ qua } I_2, \text{ coi } I_E \approx I_C \text{ thì}$$

$$B \cdot I_{BM} = B \cdot \frac{U_0 - U_{BE} - U_a}{R_1} \approx I_{LM}$$

Khi ngắn mạch ($U_a = 0V$), dòng ra cực đại tăng lên đến giá trị:

$$I_{L,K} \approx B \cdot \frac{U_0 - U_{BE}}{R_1}$$

Công suất tổn hao trên transito: $P_{VT} \approx U_0 I_{LK}$

Nhược điểm của cách hạn chế dòng nhờ điện trở colectơ hay điện trở bazơ là khi ở chế độ ngắn mạch, dòng ra tiếp tục tăng vượt giá trị I_{LM} cho đến giá trị dòng ngắn mạch I_{LK} .

$$\frac{I_{LM}}{I_{LK}} \approx \left(1 - \frac{U_a}{U_0}\right) \text{ hay } I_{LK} \approx \frac{I_{LM}}{1 - \frac{U_a}{U_0}}$$

Khi hạn chế dòng nhờ điện trở, dòng ngắn mạch luôn lớn hơn dòng ngưỡng.

Ví dụ: $U_0 = 10V$; $U_a = 5V$. Khi đó:

$$I_{LK} \approx \frac{I_{LM}}{1 - \frac{5V}{10V}} = 2I_{LM}$$

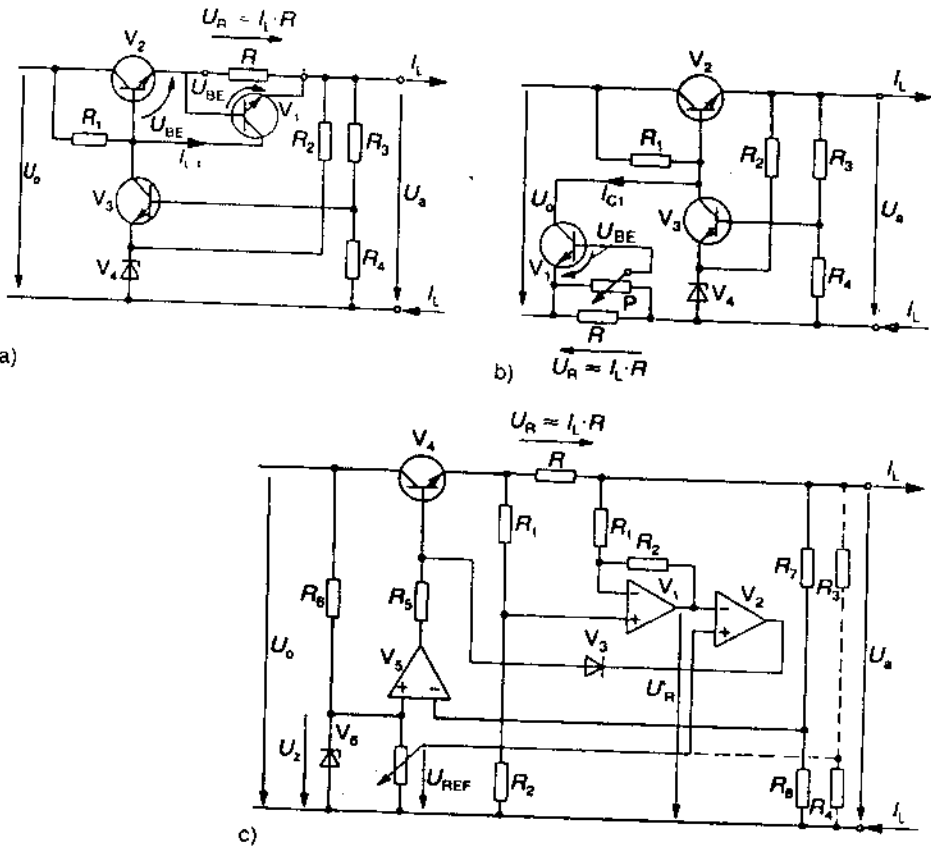
4.4.3.3. Điều chỉnh dòng điện

Mạch điều chỉnh thực hiện nhiệm vụ điều chỉnh dòng điện ra khi đạt đến một giá trị cực đại nào đó sẽ không tiếp tục tăng nữa mà giữ ở giá trị này hoặc giảm nhỏ hơn, nguyên lý tương tự như mạch ổn định dòng (phần 4.4.2). Hình 4.25 đưa ra 3 ví dụ về dạng mạch điều chỉnh dòng điện. Trên hình 4.25 thông tin về dòng ra luôn được đo trên điện trở R nối tiếp với mạch tải:

$$U_R \approx I_L \cdot R$$

Điện áp này luôn được so với một giá trị ngưỡng U_{ref} và khi xảy ra điều kiện $U_R > U_{ref}$ mạch điều chỉnh sẽ hoạt động làm dòng bazơ của transito khuếch đại bám thay đổi sao cho U_R giảm tới khi bằng U_{ref} .

Điều chỉnh dòng ở 1 ngưỡng cố định được thực hiện nhờ một điện trở đo R có điện áp trên nó tỷ lệ với dòng ra và luôn được so sánh với một điện áp ngưỡng và được điều chỉnh sao cho $U_R = U_{ref}$.



Hình 4.25. Hạn chế dòng điện nhờ điều chỉnh dòng

- a) Điều chỉnh dòng có mức ngưỡng cố định; b) Điều chỉnh dòng có đặt ngưỡng dùng transito;
 c) Điều chỉnh dòng có đặt ngưỡng dùng OPV.

Trong hình 4.25a, U_{ref} được sử dụng chính là U_{BE} của transito V_1 ($U_{BE} \approx 0,7V$), bỏ qua dòng trên R_2 , R_3 và R_4 thì:

$$I_{LM} \approx \frac{U_R}{R} = \frac{U_{BE}}{R}$$

Khi lối ra ngắn mạch, $I_{LK} \approx I_{LM} + I_{C1max}$

Với
$$I_{C1max} \approx \frac{U_0 - 2U_{BE}}{R_1} - \frac{I_{LM}}{\beta}$$

- Ở mạch hình 4.25b, U_R được chia trước khi so với $U_{ref} = U_{BE1}$

$$I_{LM} \approx \frac{U_R}{R} = \frac{U_{BE}}{R}; \quad I_{LK} \approx I_{LM}$$

Dòng ngắn mạch xấp xỉ giá trị dòng ngưỡng vì dòng colectơ I_{C1} không tham gia vào mạch ra.

• Trong hình 4.25c, sử dụng mạch khuếch đại trừ V_1 trước tiên khuếch đại U_R : $U'_R = U_R \cdot \frac{R_2}{R_1}$

V_2 so sánh U_{ref} và U'_R , có thể chọn mức ngưỡng hạn chế dòng ra I_{LM} nhờ điện trở biến đổi chọn mức giá trị U_{ref} . Khi $U'_R = U_{ref}$ thì mạch điều chỉnh hoạt động, duy trì dòng ra không tiếp tục tăng nữa, trên diot V_3 có dòng, dòng ra duy trì ở mức gần giá trị I_{LK} .

$$U_R \approx I_L \cdot R; \quad U'_R = U_R \cdot \frac{R_2}{R_1}$$

Với $U_{ref} = U'_R$ thì:

$$U_{ref} = \frac{R_2}{R_1} R \cdot I_{LM} \quad \text{hay} \quad \boxed{I_{LM} = \frac{U_{ref}}{R} \cdot \frac{R_1}{R_2}}; \quad \boxed{I_{LK} \approx I_{LM}}$$

• Ví dụ tính toán: Chọn $I_{LM} = 2A$; $R = 0,5\Omega$; $U_{ref} = 2V$

$$\frac{R_1}{R_2} = I_{LM} \cdot \frac{R}{U_{ref}}; \quad \frac{R_1}{R_2} = 2A \cdot \frac{0,5\Omega}{2V} = 0,5$$

Với $R_1 = 10k\Omega$ chọn $R_2 = 20k\Omega$

4.4.3.4. Mạch điều chỉnh dòng ngược thực hiện kéo dòng điện tải xuống khi U_{ref} giảm (hình 4.26).

Ở mạch điều chỉnh ngược, điện áp chuẩn giữ cho dòng ra không đổi trong khi làm giảm điện áp ra.

Nhờ thông tin $U_R \approx I_L \cdot R$ dòng ra được xác định. So sánh U_R với $U_{ref} \approx U_{R1} + U_{BE}$ với U_{R1} lấy từ bộ chia R_1, R_2 .

$$U_{R1} \approx (U_a + U_R) \cdot \frac{R_1}{R_1 + R_2} \quad \text{với } U_R = I_L \cdot R \text{ thì:}$$

$$U_{R1} \approx U_a \frac{R_1}{R_1 + R_2} + I_L \cdot R \frac{R_1}{R_1 + R_2}$$

Khi $U_R = U_{ref}$ mạch điều chỉnh dòng hoạt động, có dòng tải cực đại là I_{LM} :

$$U_R = U_{ref} = U_{R1} + U_{BE}$$

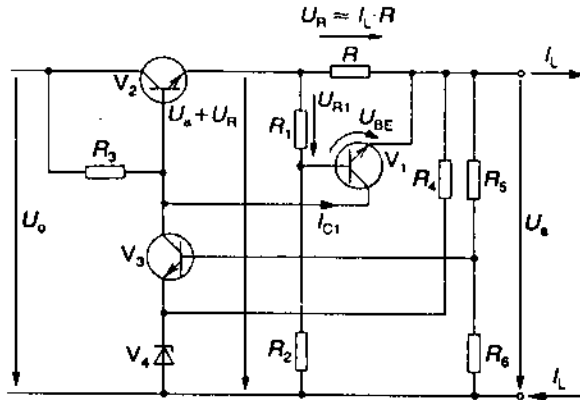
$$U_R = (U_a + U_R) \frac{R_1}{R_1 + R_2} + U_{BE}$$

$$= U_a \frac{R_1}{R_1 + R_2} + U_R \frac{R_1}{R_1 + R_2} + U_{BE}$$

$$U_R \left(1 - \frac{R_1}{R_1 + R_2}\right) = U_a \frac{R_1}{R_1 + R_2} + U_{BE}$$

$$U_R \cdot \frac{R_2}{R_1 + R_2} = U_a \cdot \frac{R_1}{R_1 + R_2} + U_{BE}$$

$$U_R = U_a \frac{R_1}{R_2} + U_{BE} \left(1 + \frac{R_1}{R_2}\right) \approx I_{LM} \cdot R$$



Hình 4.26. Hạn chế dòng nhờ mạch điều chỉnh dòng ngược

$$I_{LM} \approx \frac{U_a}{R} \frac{R_1}{R_2} + \frac{U_{BE}}{R} \left(1 + \frac{R_1}{R_2}\right)$$

Hệ thức xác định dòng ra hạn chế ở mức I_{LM} phụ thuộc áp ra U_a và áp ngưỡng U_{BE} . Khi ngắn mạch $U_a = 0V$ thì dòng I_{LM} giảm xuống tới giá trị nhỏ I_{LK} :

$$I_{LK} \approx \frac{U_{BE}}{R} \left(1 + \frac{R_1}{R_2}\right). \text{ Ở đây đã bỏ qua dòng của transito}$$

V_1 là $I_{C1} + I_{B1}$ chỉ làm tăng không đáng kể giá trị I_{LK} .

- Tính mạch hình 4.26, trước tiên xác định tỷ số $\frac{R_1}{R_2}$ khi đã biết

U_a , I_{LM} và I_{LK} :

$$\frac{I_{LM}}{I_{LK}} = \frac{\frac{U_a}{R} \frac{R_1}{R_2}}{\frac{U_{BE}}{R} \left(\frac{R_1}{R_2} + 1\right)} + \frac{\frac{U_{BE}}{R} \left(\frac{R_1}{R_2} + 1\right)}{\frac{U_{BE}}{R} \left(\frac{R_1}{R_2} + 1\right)} = \frac{U_a}{U_{BE}} \cdot \frac{\frac{R_1}{R_2}}{\frac{R_1}{R_2} + 1} + 1$$

Từ hệ thức trên:

$$\frac{R_1}{R_2} = \frac{\frac{I_{LM}}{I_{LK}} - 1}{1 + \frac{U_a}{U_{BE}} - \frac{I_{LM}}{I_{LK}}}$$

Ở chế độ ngắn mạch $U_a = 0$ thì: $R = \frac{U_{BE}}{I_{LK}} \left(\frac{R_1}{R_2} + 1 \right)$

Ví dụ: $U_a = 5V$; $I_{LM} = 2A$; $I_{LK} = 0,5A$; $U_{BE} = 0,7V$

$$\frac{R_1}{R_2} = \frac{\frac{2A}{0,5A} - 1}{1 + \frac{5V}{0,7V} - \frac{2A}{0,5A}} = \frac{3}{4,14} = 0,725$$

Chọn $R_1 = 725k\Omega$; $R_2 = 1k\Omega$.

$$R = \frac{0,7V}{0,5A} (0,725 + 1) = 2,4\Omega$$

$$U_R = I_{LM} \cdot R = 2A \cdot 2,4\Omega = 4,8V$$

Khi $U_{CEmin} = 1V$ (cho transito khuếch đại bảm) có:

$$U_{0min} = U_a + U_R + U_{CEmin}$$

$$U_{0min} = 5V + 4,8V + 1V = 10,8V$$

Công suất tiêu hao trên transito: $P_{VT} \approx U_{CE} \cdot I_{LK} = (U_0 - U_R) I_{LK}$

Với $U_0 = 10,8V$ và $I_{LK} = 0,5A$, có $P_{VT} = (10,8V - 2,4\Omega \cdot 0,5A) \cdot 0,5A = 4,8W$

• Điều chỉnh ngược nhờ ghép hồi tiếp một dạng mạch phát triển từ hình 4.25c khi nguồn điện áp chuẩn U_{ref} không lấy từ Z-diode mà từ mạch ra (U_a) qua bộ chia áp R_3, R_4 (đường nét đứt trên hình 4.25c), khi đó:

$$I_{LM} \approx \frac{U_{ref}}{R} \cdot \frac{R_1}{R_2} \text{ với } U_{ref} = U_a \cdot \frac{R_4}{R_3 + R_4}$$

$$I_{LM} \approx U_a \cdot \frac{R_4 \cdot R_1}{(R_3 + R_4) \cdot R_2 \cdot R}$$

Xuất hiện một vòng hồi tiếp: khi U_a giảm, U_{ref} giảm, dẫn tới U_a càng giảm... cho tới khi $U_a = 0V$ và dòng ra giảm tới 0. Mạch làm việc như một cầu chì dòng điện tự động (cầu chì điện tử). Khi thực hiện RESET, mạch trở về trạng thái bình thường, điều này xảy ra khi lối vào P của V_2 nối qua U_z (hình 4.25c).

4.4.4. Ổn áp điều chỉnh gián đoạn (ổn áp xung)

Mạch ổn áp đã xét ở phần trên gọi chung là ổn áp điều chỉnh kiểu tuyến tính với đặc tính chung là quá trình điều chỉnh xảy ra liên tục

theo thời gian khi mạch làm việc và do đó tổn hao năng lượng cho việc duy trì hoạt động lớn, dẫn tới hiệu quả sử dụng năng lượng không cao. Ngoài ra việc ổn định chỉ thích hợp với các biến thiên chậm (thăng giáng) của tải hay mạch vào, tức là tác dụng ổn định đối với các biến đổi nhanh không hiệu quả.

Nếu việc ổn định điện áp dựa trên nguyên lý điều chỉnh gián đoạn (chế độ xung) các nhược điểm nêu trên của ổn định tuyến tính được khắc phục tốt, hiệu suất năng lượng đạt tới 70% đến 90%.

4.4.4.1. Nguyên lý điều chỉnh xung nhờ cuộn nạp (cuộn ngắn mạch)

Điện áp u trên hình 4.27a có dạng xung vuông góc được phân tích thành tổng điện áp 1 chiều (hình 4.27b) và một điện áp xoay chiều (hình 4.27c). Điện áp một chiều chính là trung bình số học \bar{u} của xung vuông góc và được tính theo tỷ số độ đầy và biên độ của xung:

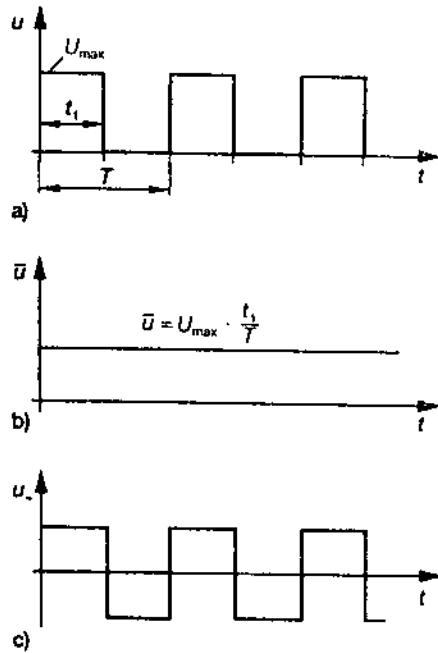
$$v_T = \frac{t_1}{T} \quad (v_T \text{ gọi là hệ số lấp đầy xung})$$

$$\bar{u} = U_{\max} \cdot \frac{t_1}{T} = v_T \cdot U_{\max}$$

Tách thành phần xoay chiều ra khỏi xung chữ nhật sẽ nhận được điện áp một chiều.

Thành phần một chiều của một xung chữ nhật riêng lẻ tỷ lệ với độ lấp đầy xung v_T và tỷ lệ với biên độ xung U_{\max} .

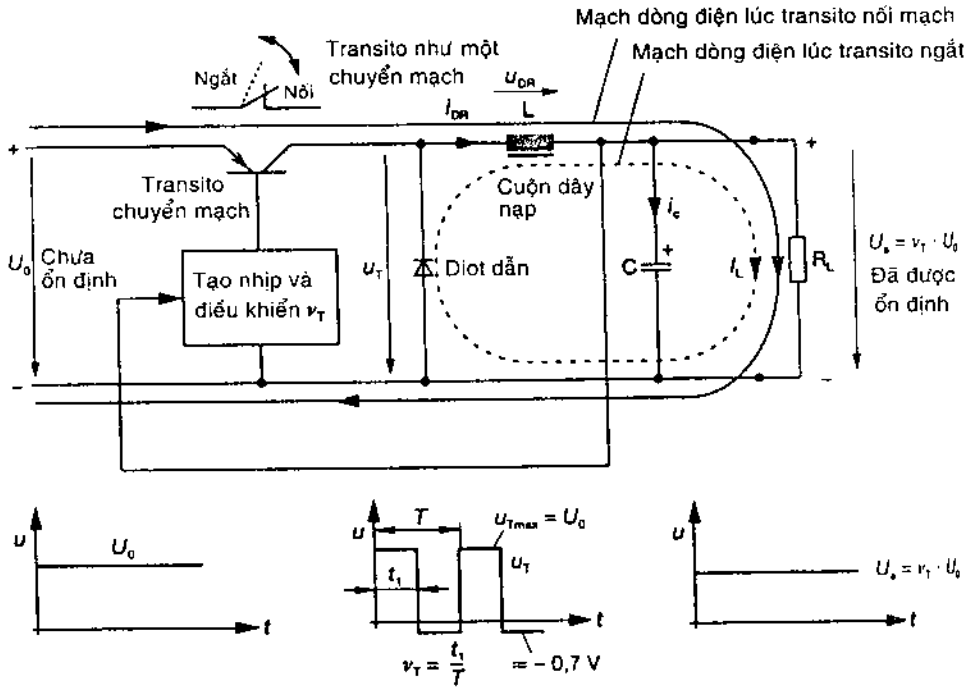
Thành phần một chiều sẽ thay đổi khi v_T thay đổi, mạch ổn áp xung sử dụng nguyên lý này: trước hết nhờ 1 transito ở chế độ chuyển mạch tạo ra một xung chữ nhật có thành phần 1 chiều chưa được điều chỉnh. Trong mạch điều khiển giá trị một chiều này so sánh với một giá trị chuẩn là mức ra mong muốn và phần sai lệch được đưa tới một bộ phát xung nhịp điều khiển lại transito chuyển mạch theo xu thế bù: v_T của xung vuông điều khiển được tạo ra từ bộ phát xung tỷ lệ với giá số ΔU_a , sao cho thời gian nối và ngắt mạch của transito chuyển mạch



Hình 4.27.
a) Xung vuông góc (chữ nhật); b) Thành phần một chiều; c) Thành phần xoay chiều.

tỷ lệ tương ứng qua đó điện áp ra (là giá trị trung bình số học của xung chữ nhật đã được điều chỉnh) giữ ở một giá trị ổn định.

Hình 4.28 trình bày nguyên lý một bộ ổn áp xung dùng transito chuyển mạch loại PNP và 1 cuộn dây ngắn mạch L. Transito được điều khiển nối hay ngắt mạch nhờ 1 xung chữ nhật tạo ra từ bộ phát xung chữ nhật có v_T điều khiển được sao cho tỷ lệ với ΔU_a .



Hình 4.28. Nguyên lý ổn áp xung.

• Tác dụng của cuộn chặn L

Cuộn L cùng tụ C tạo thành một bộ lọc thấp, có nhiệm vụ nén (loại bỏ) thành phần xoay chiều U_T sao cho trên tải chỉ còn thành phần 1 chiều. Nhiệm vụ bổ sung của L là dự trữ năng lượng (dưới dạng từ trường). Khi transito nối mạch, diot ngắt mạch, trên L có dòng và L tích lũy năng lượng từ trường. Khi transito ngắt mạch, dòng tiếp tục chảy qua diot lúc này nối mạch, năng lượng tích lũy trên cuộn dây được thoát ra tải R_L . Trên hình 4.28 thể hiện mạch vòng của các dòng điện ở hai nhịp này. Điện áp nhận được trên tải $U_a = U_C$ chính là thành phần 1 chiều của điện áp điều khiển U_T , thành phần xoay chiều rơi toàn bộ trên cuộn L, điện áp 1 chiều tại lối ra bằng:

$$U_a = \bar{u}_T = v_T \cdot u_0$$

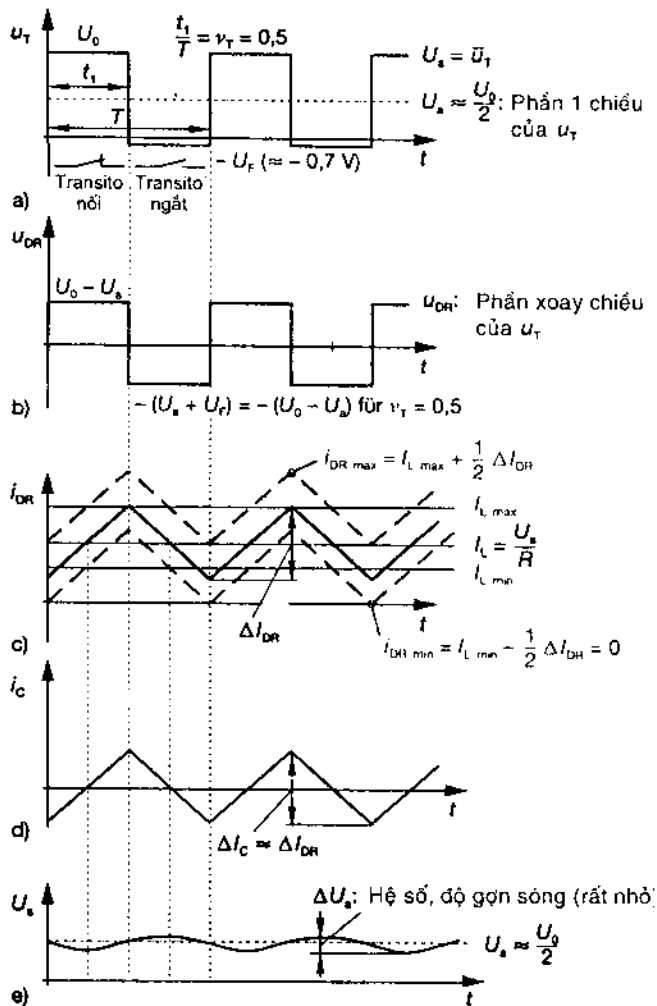
Điện áp ra tỷ lệ với độ lấp đầy xung điều khiển u_T và luôn nhỏ hơn U_0 ($U_a < U_0$) do u_T luôn nhỏ hơn 1.

Đặc điểm của nguyên lý ổn định dạng này là chỉ lúc transito nối mạch (trong khoảng u_T) dòng điện vào qua cuộn dây nối tiếp với tải về mặt truyền đạt năng lượng: vào gián đoạn (lúc transito ngắt mạch), nhưng năng lượng truyền đạt ra tải là liên tục. Hình 4.29 thể hiện quan hệ dòng điện, điện áp theo thời gian khi $u_T = 0,5$. Từ hình 4.29c, với tải R_L có dòng tải 1 chiều:

$$I_L = \frac{U_a}{R_L}$$

Dòng xoay chiều (giá trị đỉnh - đỉnh) ΔI_{DR} là phần xoay chiều của U_T sau khi được tụ C lọc bằng phẳng (dòng xoay chiều có dạng tam giác).

$$i_{DRmax} = I_{Lmax} + \frac{1}{2} \Delta I_{DR}$$



Hình 4.29. Đồ thị quan hệ dòng điện và điện áp trong bộ ổn áp xung hình 4.28.

- a) Điện áp điều khiển chuyển mạch; b) Điện áp trên cuộn dây L; c) Dòng điện qua cuộn dây L; d) Dòng điện của tụ C. e) Điện áp ra.

Khi tính cuộn dây L cần chú ý: lõi sắt sử dụng với dòng cực đại i_{DLmax} là lõi không bão hòa.

Khi R_L tăng dòng I_L giảm, khi $u_T =$ hằng số thì $U_a =$ hằng số, cuộn dây nạp năng lượng càng ít khi dòng qua nó càng nhỏ, khi hở mạch tải $R_L = \infty$ năng lượng của L nạp cho C và có xu hướng làm $U_a = 0$ và mạch không truyền tải năng lượng vì tuy nối mạch nhưng không có dòng qua transito.

Sự biến thiên dòng tải không làm thay đổi độ lấp đầy xung điều khiển U_T nhờ cuộn dây L làm cân bằng trong dải $I_{Lmin} \leq I_L \leq I_{Lmax}$.

Dòng tải I_{Lmin} đạt được khi điểm thấp nhất của đồ thị dòng qua cuộn dây (hình 4.29c) đến giá trị 0, do đó:

$$I_{Lmin} = \frac{1}{2} \Delta I_{DR}$$

• Sóng đập mạch tại lối ra: Trong khi dòng 1 chiều chảy qua tải thì thành phần xoay chiều ΔI_{DR} (trị đỉnh – đỉnh) chảy qua tụ C (lọc bỏ) thể hiện trên hình 4.29d. Tại lối ra, do ảnh hưởng của điện áp xoay chiều này, xuất hiện một thành phần sóng đập mạch trong U_a (hình 4.29e).

Khi điện dung C của tụ chọn đủ lớn, có thể bỏ qua thành phần này (giá trị được đánh giá: $\frac{\Delta U_a}{U_a} 100\% \approx 1\%$)

$$dU_C = \frac{1}{C} i_C \cdot dt \text{ hay } \Delta U_a = \frac{\Delta I_{DR}}{8 \cdot C \cdot f}$$

Ở đây $f = \frac{1}{T}$ là tần số của xung điều khiển.

Khi ΔI_{DR} càng nhỏ, C có trị số càng lớn và tần số chuyển mạch càng cao thì ΔU_a càng nhỏ.

Thường tần số chuyển mạch (của xung điều khiển) được chọn từ 20kHz đến 100kHz. Nếu đặt trước giá trị điện áp đập mạch, có thể xác định giá trị điện dung tụ lọc C theo hệ thức:

$$C = \frac{\Delta I_{DR}}{8 \cdot \Delta U_a \cdot f}$$

Độ lớn của ΔU_a phụ thuộc mạnh vào ΔI_{DR} tức là vào đồ thị thời gian của U_{DR} cũng như giá trị điện cảm của cuộn dây L . Theo hình 4.29b có

$$u_{DR} = L \cdot \frac{d \cdot i_{DR}}{dt} \approx L \cdot \frac{\Delta i_{DR}}{\Delta t}$$

Trong khoảng thời gian t_1 , điện áp trên cuộn dây ($U_0 - U_a$) không đổi, lúc đó $\frac{\Delta i_{DR}}{\Delta t}$ phải không đổi hay i_{DR} là dòng tăng tuyến tính. Trong khoảng $T - t_1$, điện áp trên cuộn dây cũng không đổi và bằng $-(U_a + U_F)$ do vậy $\frac{\Delta i_{DR}}{\Delta t}$ cũng không đổi và i_{DR} là dòng giảm tuyến tính.

Khi sự biến thiên dòng đạt được lớn nhất ΔI_{DR} , có:

$$U_0 - U_a = L \cdot \frac{\Delta I_{DR}}{t_1}; \quad -(U_a + U_F) = L \cdot \frac{-\Delta I_{DR}}{T - t_1}$$

Với $v_T = \frac{t_1}{T}$ hay $t_1 = v_T \cdot T$; $T - t_1 = (1 - v_T) T$ có:

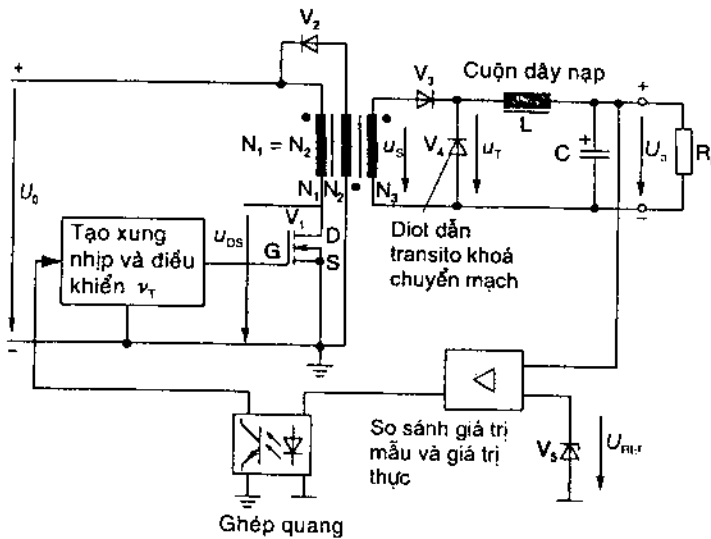
$$|\Delta I_{DR}| = (U_0 - U_a) \cdot \frac{T \cdot v_T}{L} = (U_a + U_F) \frac{T \cdot (1 - v_T)}{L}$$

Cần chọn L theo các điều kiện đã biết ở vế phải:

$$L = T \cdot v_T \cdot \frac{U_0 - U_a}{\Delta I_{DR}}$$

Ở đây bỏ qua tính không lý tưởng của L và C với điện trở tổn hao của chúng. Thực tế vai trò của phần này khá quan trọng cần phải tính toán trong những điều kiện chuyên sâu hơn.

- Mạch ổn định kiểu cách ly



Hình 4.30. Nguyên lý ổn định kiểu cách ly dùng cuộn biến áp thoát (cuộn dây ngắn mạch).

Ở mạch hình 4.28 điện áp 1 chiều giữa lối vào và lối ra được ghép trực tiếp với nhau (tương tự như trong mạch ổn áp tuyến tính). Do các giá trị điện áp giữa lối vào và lối ra của mạch ổn áp khác nhau, đặc biệt khi các điện áp này chênh lệch nhau lớn cần thực hiện biện pháp cách ly giữa chúng để bảo vệ phần mạch có điện áp thấp (hình 4.30). transito chuyển mạch ở đây dùng loại MOSFET công suất. U_0 nhận được từ điện áp xoay chiều, qua mạch chỉnh lưu cung cấp cho MOSFET. Việc ghép tín hiệu điều khiển hồi tiếp qua 1 bộ ghép quang học từ mạch sơ cấp về mạch thứ cấp cách ly hoàn toàn điện áp một

chiều. Hình 4.31 thể hiện nguyên lý làm việc của mạch và đồ thị điện áp -- thời gian minh hoạ trong trường hợp $v_T = \frac{1}{3}$.

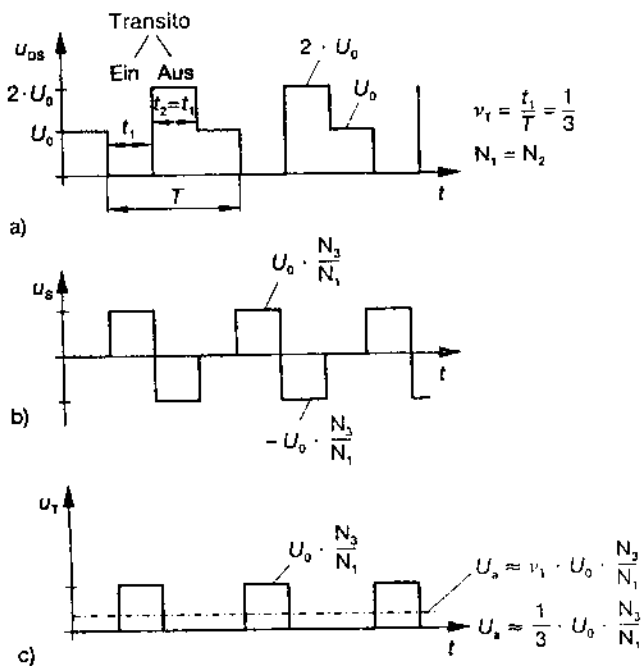
Trong khoảng t_1 , transito nối mạch trong khoảng $t_1 = \frac{1}{3}$ chu kỳ T.

trên cuộn N_1 có xung điện áp U_0 truyền qua biến áp sang cuộn N_3 theo tỷ lệ $N_3 : N_1$ cuộn N_2 lúc này không tham gia hoạt động. Lõi sắt của biến áp bị từ hoá, dự trữ năng lượng cho giai đoạn ngắt mạch của transito sẽ được thực hiện trên cuộn N_2 (có chiều quán ngược với N_1 và N_3). Điện áp và dòng điện tự cảm xuất hiện trên N_2 qua diot V_2 hồi tiếp về mạch vào; khi $N_1 = N_2$, điện áp tự cảm cùng độ lớn với U_0 trên cuộn N_1 , vậy $t_1 = t_2$.

Chú ý: $v_T = \frac{t_1}{T} = \frac{1}{3}$; $N_1 = N_2$; Biên độ xung $U_s = \pm U_0 \cdot \frac{N_3}{N_1}$

$$U_n \approx U_0 \cdot \frac{N_3}{N_1} \cdot v_T = \frac{1}{3} \cdot U_0 \cdot \frac{N_3}{N_1}$$

Điện áp khoá transito tăng có giá trị $2 U_0$. Xung điện áp cảm ứng truyền tới mạch thứ cấp (hình 4.31b). Sau khoảng thời gian t_2 , năng lượng từ trường được giải phóng, trên biến áp không có dòng làm $U_s = 0$. Kết thúc giai đoạn giải phóng năng lượng từ trường (transito ngắt) mạch lại vào nhịp làm việc tiếp sau. Như vậy, quan hệ tỷ số v_T không thể lớn hơn 0,5. Việc tăng v_T thực hiện nhờ giảm thời gian giải phóng năng lượng từ trường, khi chọn số vòng dây $N_2 < N_1$ dòng điện và điện áp cảm ứng trên cuộn N_1 tăng, thời gian ngắt của chuyển mạch cũng tăng theo.



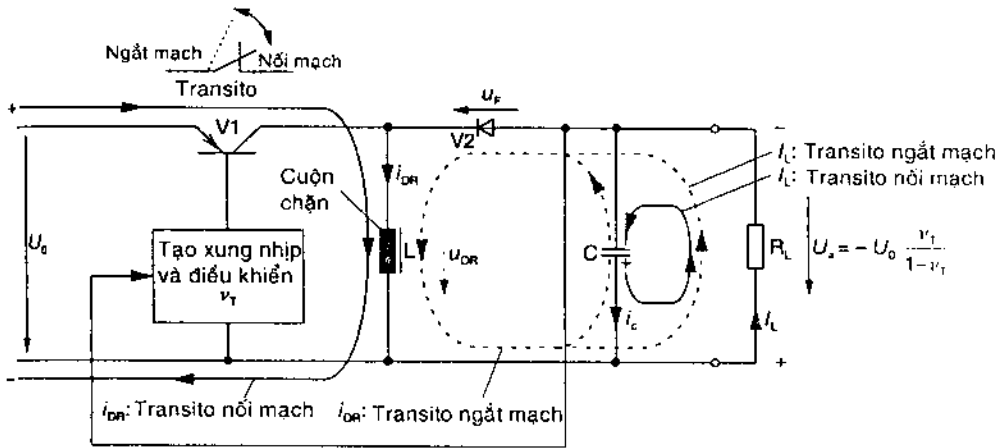
Hình 4.31. Đồ thị thời gian điện áp ghép qua biến áp
 a) Điện áp trên Transito chuyển mạch; b) Điện áp thứ cấp;
 c) Điện áp chuyển mạch điều khiển phần tử điều chỉnh.

Việc từ hoá của biến áp cách ly đòi hỏi có cuộn dây giải phóng năng lượng từ trường, thời gian phóng hạn chế trong khoảng giá trị $v_T \leq v_{Tmax} = 0,5$.

Ở mạch hình 4.30, diot V_3 ngăn phân âm của điện áp thứ cấp và kết quả điện áp U_T cho bộ điều khiển chuyển mạch có dạng hình 4.30. Có thể nhận được điện áp ra U_a thích hợp nhờ điều chỉnh tỷ số $\frac{N_3}{N_1}$.

4.4.4.2. Bộ điều khiển chuyển mạch theo nguyên lý cuộn chặn

Nếu đổi vị trí diot và cuộn dây trên mạch hình 4.28, ta nhận được mạch hình 4.32 và khi đó L được gọi là cuộn chặn.



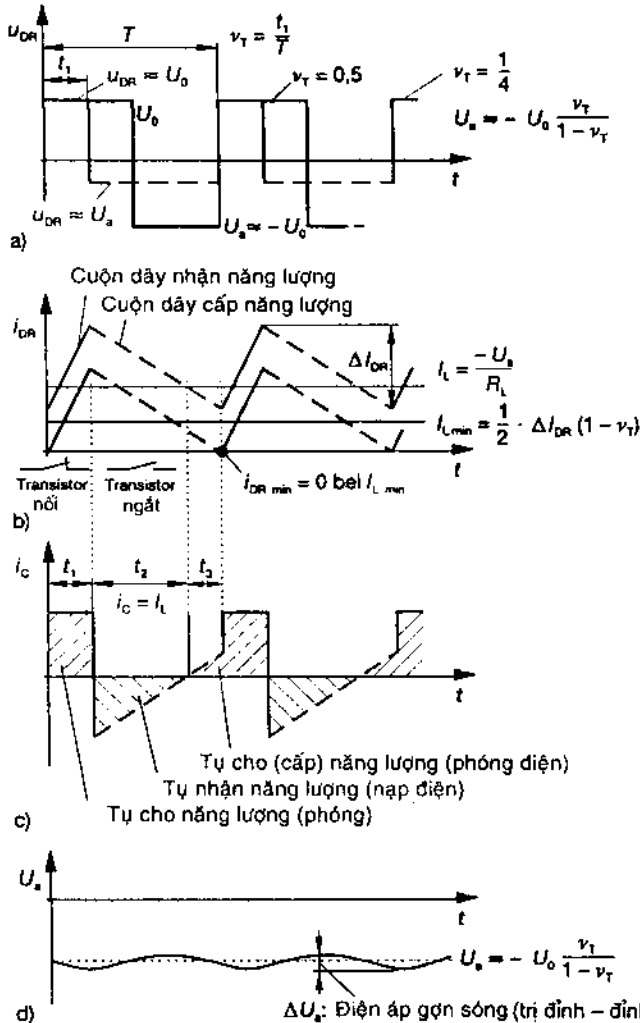
Hình 4.32. Mạch nguyên lý ổn áp xung dùng cuộn chặn.

Nguyên lý hoạt động (hình 4.32) với đồ thị minh hoạ (hình 4.33).

Chú ý nhịp làm việc của diot V_2 và transito chuyển mạch V_1 ngược pha nhau tương tự như mạch hình 4.28, đồ thị hình 4.33 vẽ cho $v_T = 1/4$. Khi có sự thăng giáng của điện áp vào U_0 hay điện áp ra U_a , thời gian nối mạch t_1 và ngắt mạch $T - t_1$ của transito chuyển mạch sẽ thay đổi, nghĩa là độ lấp đầy của xung điều khiển v_T thay đổi phù hợp. V_1 nối mạch trong khoảng t_1 , U_0 qua V_1 đặt lên L và quá trình tích lũy năng lượng xảy ra, đồng thời trong thời gian này diot V_2 khoá. Tụ C đảm bảo dòng cung cấp cho tải (hình 4.33 a,b,c). Dòng i_{DR} trên cuộn dây tăng tuyến tính, giá số i_{DR} trong khoảng t_1 .

$$\Delta I_{DR} = \frac{U_0 t_1}{L}$$

Hình 4.33b và 4.33c thể hiện quá trình trao đổi năng lượng điện trường trên tụ C và từ trường cuộn dây L trong các khoảng thời gian: t_1 (transito V_1 nối cuộn dây nạp, tụ phóng); t_2 (transito V_1 ngắt cuộn dây phóng, tụ nạp năng lượng) và t_3 (tụ C phóng, cuộn dây phóng đồng thời cấp năng lượng cho tải)



Hình 4.33. Đồ thị dòng điện và điện áp minh hoạ mạch hình 4.32.

a) Điện áp trên cuộn dây; b) Dòng điện qua cuộn dây; c) Dòng của tụ C; d) Điện áp ra.

Cuộn dây tiếp nhận năng lượng khi transito chuyển mạch ở trạng thái nối mạch và giải phóng năng lượng khi transito chuyển mạch ở trạng thái ngắt mạch. Khi nhận năng lượng diot V_2 ngắt, khi phóng V_2 mở, tụ C thường xuyên cung cấp cho tải điện áp U_a có trị trung bình được ổn định

$$U_a \approx -U_0 \frac{v_T}{1-v_T}$$

Điện áp 1 chiều ở lõi ra ngược dấu với điện áp 1 chiều ở lõi vào.

Độ lớn của điện áp ra được tính bởi:

$$U_a = -\frac{\Delta I_{DK}}{T - t_1} \cdot L = \frac{-U_0 t_1}{T - t_1} \text{ với } v_T = \frac{t_1}{T} \text{ thì}$$

$$U_a = \frac{-U_0 v_T}{1 - v_T}$$

Điện áp 1 chiều tại lõi ra xác định bởi điện áp 1 chiều lõi vào U_0 , độ dãn xung v_T . Sự thăng giáng của điện áp vào ΔU_0 thông qua sự thay đổi Δv_T được điều chỉnh cân bằng sao cho $\Delta U_a \approx 0$. Sự thay đổi của dòng tải không ảnh hưởng tới giá trị điện áp ra.

Giá trị nhỏ nhất của dòng tải I_{Lmin} (khi đó cuộn dây nhận nhiều năng lượng hơn phân phóng làm điện áp ra tăng):

$$I_{Lmin} = \frac{1}{2} \cdot \Delta I_{DK} (1 - v_T)$$

Khi I_L tăng, mật độ đường sức từ trường trong lõi sắt của cuộn dây tăng tuy nhiên không được rơi vào vùng bão hoà. *Chừng nào trên cuộn chặn còn dòng chảy qua, U_a không phụ thuộc tải khi v_T không đổi.*

* Tự lọc (làm bằng phẳng)

Ở mạch hình 4.32, trong khoảng thời gian t_1 , khi cuộn dây L đang tích lũy năng lượng từ trường thì tụ C một mình cung cấp dòng I_L cho tải (hình 4.33c) sau đó trong thời gian t_2 sự hao hụt điện tích trên tụ được bù lại nhờ dòng của cuộn dây, lúc này cuộn dây cũng một mình đảm đương việc cấp dòng I_L cho tải. Trong khoảng t_3 cả cuộn dây và tụ điện đồng thời cấp năng lượng cho tải.

Khi tụ có điện dung C đủ lớn, sự thăng giáng điện áp do quá trình nạp và phóng của tụ là nhỏ và ΔU_a (hình 4.33d) có giá trị nhỏ, thực tế $\frac{\Delta U_a}{U_a} \cdot 100\% = 1\% \dots 5\%$ và rõ ràng lớn hơn so với mạch hình 3.28. Từ giá trị điện tích tổn hao trong khoảng thời gian t_1 , đánh giá độ lớn của ΔU_a :

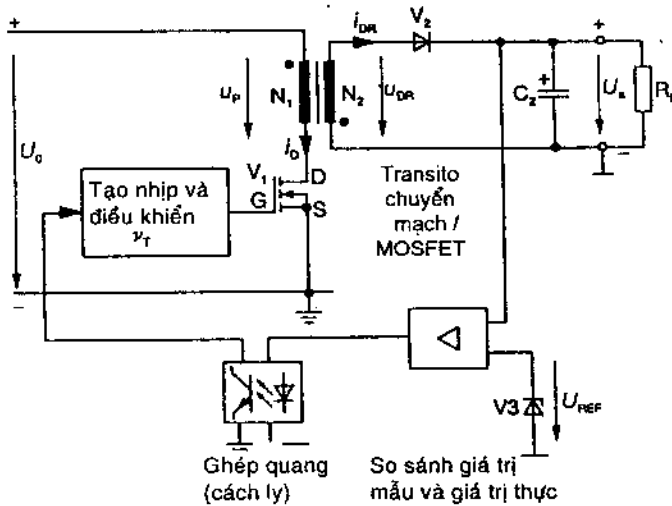
$$\Delta U_a \approx \frac{v_T \cdot I_L}{C \cdot f} \text{ (với } f = \frac{1}{T} \text{ là tần số xung nhịp điều khiển chuyển mạch).}$$

Có thể từ giá trị ΔU_a xác định trước (theo %) tính giá trị thích hợp của tụ C:

$$C \approx \frac{v_T \cdot I_L}{\Delta U_a \cdot f}$$

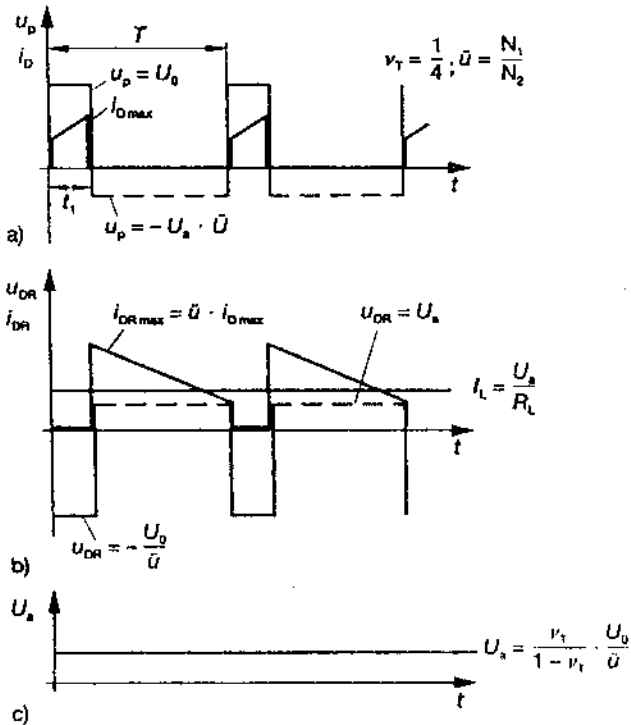
Điện áp đập mạch của cuộn chặn lớn hơn của cuộn thoát, giá trị của nó tăng khi dòng tải tăng.

• Việc cách ly



Hình 4.34 Nguyên lý ổn áp xung dòng cuộn chặn cách ly.

Để cách ly điện áp 1 chiều giữa lối vào (điện áp cao) và lối ra (điện áp thấp), phần chuyển mạch ở sơ cấp được ghép với thứ cấp qua biến áp (hình 4.34). Biến áp đảm nhiệm việc dự trữ năng lượng của cuộn dây như mạch hình 4.32, vòng điều chỉnh liên hệ giữa lối vào và lối ra cũng được cách ly một chiều nhờ một bộ ghép quang. Đồ thị điện áp và dòng điện theo thời gian của mạch hình 4.34 được cho trên hình 4.35. Để công suất điều khiển thấp và thời gian chuyển mạch nhanh, sử dụng transito chuyển mạch loại MOS FET – công suất.



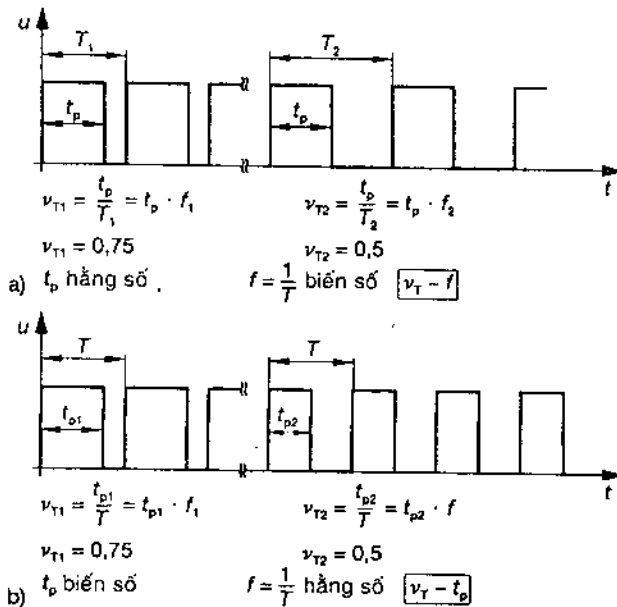
Hình 4.35. Đồ thị dòng điện và điện áp của mạch ổn áp xung ghép biến áp
 a) Đồ thị dòng và áp trên cuộn sơ cấp; b) Đồ thị dòng và áp trên cuộn thứ cấp; c) Điện áp ra.

Đồ thị dòng và áp trên sơ cấp được thể hiện trên hình 4.35a. Khi V_1 ở trạng thái nối mạch, điện áp 1 chiều U_0 đặt tới N_1 . Dòng điện trên cuộn dây tăng từ giá trị ban đầu một cách tuyến tính tới giá trị cực đại i_{Dmax} . Trên cuộn thứ cấp N_2 trong thời gian này xuất hiện điện áp âm U_{DR} (hình 4.35b), khi đó diot V_2 khoá và $i_{DR} = 0$. Năng lượng lúc này được tích lũy trong cuộn dây của biến áp. Tụ C lúc này cấp năng lượng cho tải. Giai đoạn tiếp sau, khi V_1 ngắt, V_2 nối, sức điện động tích lũy trên cuộn N_2 cấp dòng i_{DR} cho tải và cho tụ C bù phần đã hao hụt lúc trước. Gọi hệ số biến áp $\tilde{u} = \frac{N_1}{N_2}$ (N_1, N_2 là số vòng dây tương ứng của cuộn sơ cấp và thứ cấp của biến áp) có:

$$U_a = \frac{U_0 \cdot v_T}{\tilde{u} \cdot (1 - v_T)}$$

(Hệ thức tương tự như mạch hình 4.32 với U_0 qua biến áp còn lại $\frac{U_0}{\tilde{u}}$.)

4.4.4.3. Điều chỉnh độ lấp đầy xung v_T



Hình 4.36. Sự thay đổi hệ số lấp đầy xung
 a) Thay đổi tần số; b) Thay đổi độ rộng xung.

Nhiệm vụ của mạch ổn áp xung là giữ cho điện áp ra tải U_a không đổi trước mọi sự thăng giáng của điện áp U_0 ở lối vào cũng như sự thay đổi của tải. Mạch điều chỉnh phải tạo được xung điều khiển có độ lấp đầy xung phù hợp: Trong mạch dùng cuộn thoát hình 4.28; $U_a = v_T \cdot U_0$

tức là khi U_a tăng thì v_T phải giảm hoặc ngược lại, sự biến thiên của v_T tỷ lệ ngược với sự biến thiên của U_a .

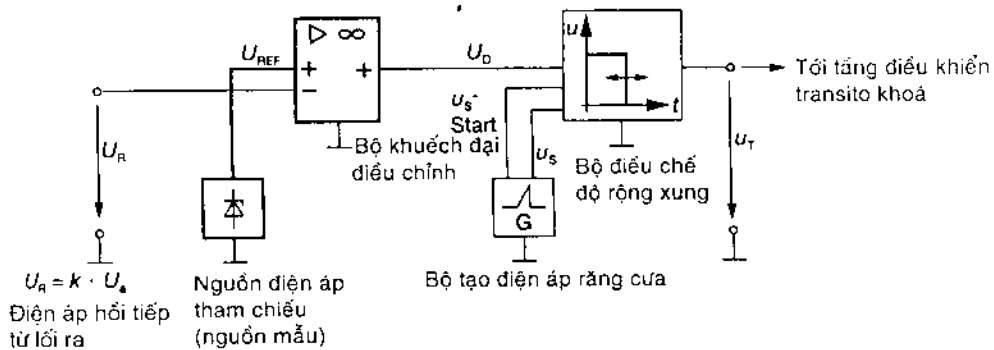
Khi điện áp ra tăng, độ lấp đầy xung do mạch điều chỉnh tạo ra phải giảm và ngược lại độ lấp đầy xung phải tăng khi điện áp ra giảm.

Thực tế, việc tạo xung điều khiển thường dùng IC ví dụ TDA1060 của hãng valvo hay TDA 4718 của hãng Siemens.

Để thay đổi độ lấp đầy v_T của một xung vuông góc (xung chữ nhật), có hai cách thực hiện là:

1. Giữ cho độ rộng xung không đổi và tìm cách thay đổi chu kỳ (hay tần số) của xung hoặc:
2. Giữ tần số xung không đổi, thay đổi độ rộng xung

Các khả năng trên được thể hiện trên hình 4.36. Thực tế cách thay đổi độ rộng xung được dùng phổ biến hơn vì việc thay đổi tần số xung sẽ gặp nhiều khó khăn với các phần tử điện kháng khi thực hiện. Hãy xét cách dùng một bộ điều chế độ rộng xung (PDM). Mạch điện nguyên lý của PDM (cấu trúc khối) được cho trên hình 4.37 và hoạt động như sau:



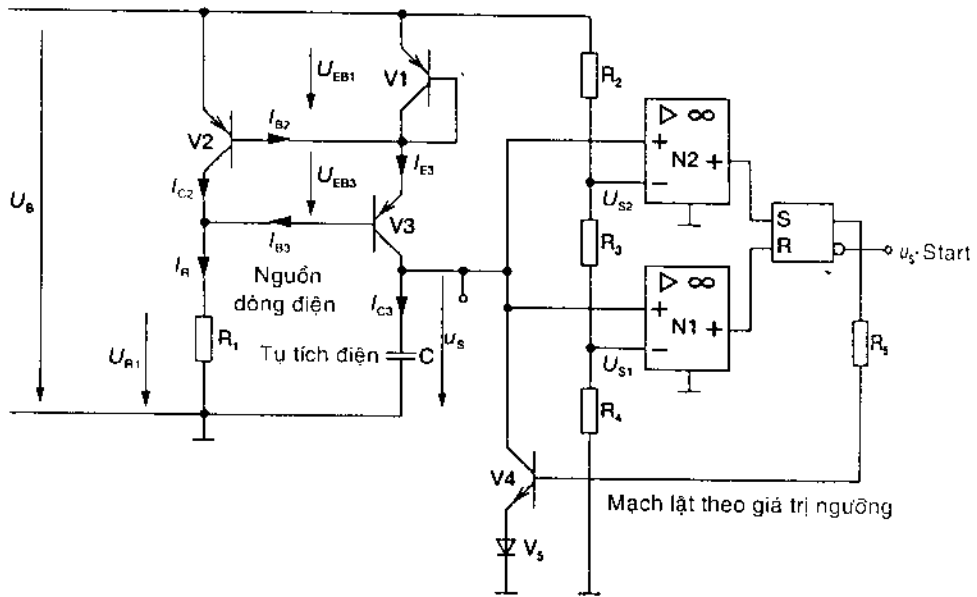
Hình 4.37. Cấu trúc khối mạch điều chế độ rộng xung

$U_R = K \cdot U_a$: điện áp hồi tiếp; U_{ref} : điện áp mẫu; G: khối tạo điện áp răng cưa; PDM: khối điều chế độ rộng xung.

Điện áp vào mạch khuếch đại điều chỉnh $U_R = kU_a$ (trích từ điện áp một chiều tại lối ra) được so sánh với điện áp mẫu tham chiếu U_{ref} (giá trị của U_{ref} do mức U_{ra} cần chọn quyết định). Tại lối ra bộ khuếch đại điều chỉnh xuất hiện điện áp U_D có độ lấp đầy v_T xác định. Khối tạo điện áp răng cưa phục vụ việc tạo điện áp dạng vuông góc được đưa tới PDM xung vuông góc tại lối ra PDM là U_T và v_T tỷ lệ với U_D là điện áp sai lệch giữa U_R và U_{ref} . U_T là xung đã được điều chế độ rộng theo U_D được đưa tới transistor chuyển mạch để điều khiển.

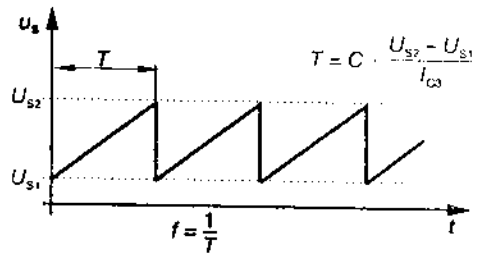
Chi tiết một số khối của cấu trúc hình 4.37 như sau:

* Khối tạo điện áp răng cưa (hình 4.38)



Hình 4.38. Bộ tạo điện áp răng cưa.

V_1 , V_2 và V_3 tạo ra nguồn ổn dòng I_{C3} nạp cho tụ C , qua đó nhận được điện áp U_s tăng tuyến tính, tới giá trị ngưỡng U_{s2} của bộ so sánh N_2 thì lối ra của N_2 có mức thế cao tác động vào cổng S ($S = 1$) của RS FlipFlop, lúc đó xuất hiện mức thế cao tại lối ra FF qua R_5 điều khiển V_4 dẫn nối mạch chấm dứt



Hình 4.39. Điện áp ra của bộ phát sóng răng cưa.

quá trình nạp và bắt đầu quá trình phóng của C qua V_4 . Điện áp trên tụ C lúc này giảm tuyến tính cho tới ngưỡng U_{s1} của bộ so sánh N_1 (các mức ngưỡng U_{s1} và U_{s2} được lấy trực tiếp từ nguồn U_b qua bộ chia R_2 , R_3 , R_4). Khi đó lối ra của Flip Flop có mức thấp ($R = 1$) qua R_5 làm V_4 ngắt mạch kết thúc quá trình phóng và bắt đầu lại quá trình nạp. Tại lối ra xuất hiện điện áp răng cưa như hình 4.39 thể hiện (ở đây do thời gian phóng điện của C quá ngắn nên đã bỏ qua).

Nguồn dòng điện dùng V_1 , V_2 và V_3 làm việc theo nguyên lý gương dòng điện (là một cấu trúc phổ biến trong cấu tạo các vi điện tử). Ở đây V_1 và V_2 có thông số giống hệt nhau và có B khá lớn. Ta có:

$$I_{C2} \approx I_{E3} \text{ và } I_{C3} \approx I_R.$$

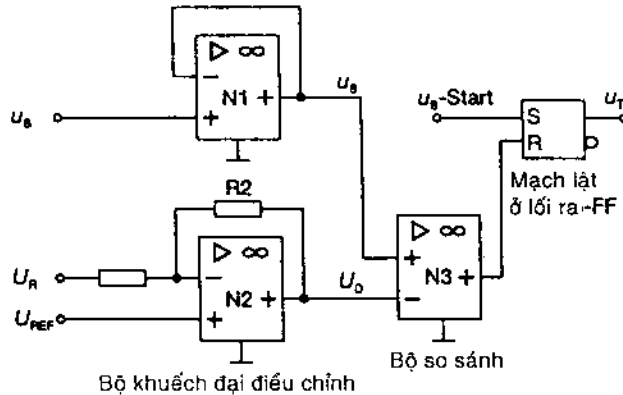
$$I_R = \frac{U_B - U_{EB1} - U_{EB3}}{R_1} \approx I_{C3}$$

Dòng I_{C3} cố định nhờ chọn U_B và R_1 . Chu kỳ của điện áp răng cưa xác định trong khoảng thời gian V_3 ngắt mạch, C được nạp từ mức U_{S1} tới mức U_{S2} :

$$T = C \cdot \frac{U_{S2} - U_{S1}}{I_{C3}}$$

Sự thăng giáng của điện áp nuôi U_B không ảnh hưởng trực tiếp tới chu kỳ T nhưng làm thay đổi dòng nạp cho C và do đó ảnh hưởng tới dạng sóng. Biên độ và độ dốc (tốc độ quét) của điện áp răng cưa phụ thuộc vào độ lớn của U_B để tránh ảnh hưởng này cần chọn U_B ổn định (ví dụ dùng Z-diode).

- Khối điều chế PDM và khuếch đại điều chỉnh (hình 3.40).



Hình 4.40. Khối khuếch đại điều chỉnh và khối điều chế độ rộng xung.

Trên hình 4.40 N_1 là bộ khuếch đại đệm để biến đổi trở kháng; N_2 để so sánh và khuếch đại sai lệch; N_3 là một bộ so sánh; lối ra là một RSFF. Điện áp U_R được trích từ U_a tại lối ra sẽ so sánh với điện áp mẫu U_{ref} tại N_2 . Tại lối ra của N_2 nhận được điện áp vi sai:

$$U_D = U_{ref} + V_D (U_{ref} - U_R) \text{ với } V_D = \frac{R_2}{R_1}$$

Nếu V_D đủ lớn thì $U_R \approx U_{ref}$ qua đó ta nhận được hệ thức xác định điện áp tại lối ra, nếu đặt $U_R = kU_a$ (ở đây k là hệ số tỷ lệ - tỷ lệ trích mẫu) thì:

$$U_a = \frac{U_R}{k} \approx \frac{U_{ref}}{k}$$

Chọn hệ số chia k thích hợp hay U_{ref} phù hợp sẽ nhận được U_a mong muốn.

Điện áp 1 chiều tại lối ra được xác định nhờ việc chọn giá trị điện áp mẫu

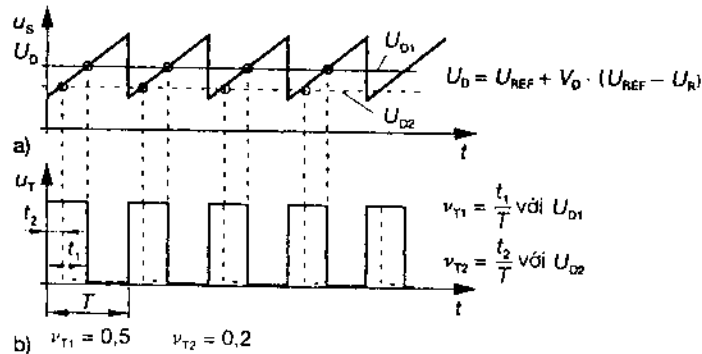
$$U_{ref} \text{ hoặc hệ số chia } k = \frac{U_K}{U_a}$$

Tại bộ so sánh N_3 , U_D và U_S được so sánh với nhau. Khi $U_S < U_D$, lối ra N_3 cho mức thấp; khi U_S biến đổi qua giá trị U_D , lối ra N_3 chuyển lên mức điện thế cao. Mạch ra Flip Flop được đặt điện áp răng cưa vào cổng S và khi R từ mức thấp lên mức cao thì U_T (có dạng xung vuông góc) cực tính lật ngược lại. Sự thay đổi của U_D làm thay đổi v_T của U_T được thể hiện trên đồ thị hình 4.41.

Ví dụ trong mạch hình 4.28, khi U_a tăng và do đó U_R tăng, điện áp sai lệch U_D giảm từ giá trị U_{D1} tới giá trị U_{D2} (hình 4.41a, đường nét đứt ứng với U_{D2}) dẫn tới làm hệ số đầy xung v_T giảm từ giá trị $\frac{t_1}{T}$

ứng với U_{D1} tới giá trị $\frac{t_2}{T}$ ứng với $U_{D2} < U_{D1}$ (hình 4.41b). Với hệ thức cho hình 4.28 để tính U_a : $U_a = v_T \cdot U_0$; U_a sẽ được điều chỉnh ổn định thông qua việc điều chỉnh v_T .

Điện áp điều khiển U_T được đưa tới điều khiển hoạt động của một transito hay IC chuyển mạch; cách điều khiển phụ thuộc vào loại transito chuyển mạch BJT hay FET được dùng. Nguyên lý đã trình bày thường thực hiện nhờ các mạch vi điện tử, chúng tiếp tục tham gia vào các cơ cấu điều chỉnh, bảo vệ ngắn mạch, chống quá tải (quá dòng hay quá áp) các biện pháp bảo vệ là vô cùng quan trọng đặc biệt với điện áp và dòng lớn.



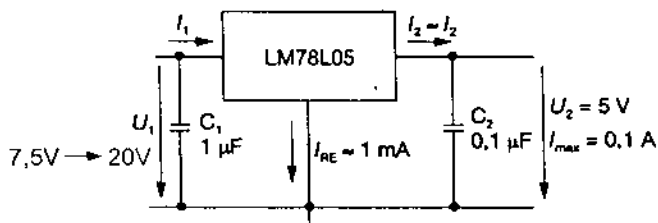
Hình 4.41. Đồ thị thời gian của bộ PDM
a) So sánh U_S với U_D ; b) Tín hiệu điều chế độ rộng xung.

4.4.4.4. Vi điện tử ổn áp

• Các mạch điện thực tế yêu cầu nguồn 1 chiều có dải điện áp ra, ví dụ từ 6V tới 30V với một số mức ra cố định 5V, 9V hay 12V... Hình 4.42a đưa ra một mạch ổn áp dùng vi điện tử LM78L05 với

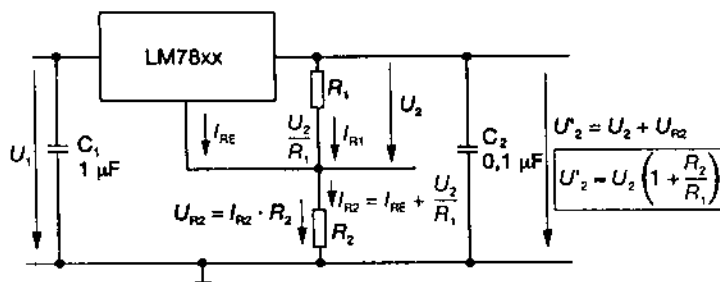
$$C_1 = 1\mu\text{F}; C_2 = 0,1\mu\text{F}.$$

$$U_1 = 7,5\text{V đến } 20\text{V}; U_2 = 5\text{V}; I_{\text{max}} = 0,1\text{A}$$



Hình 4.42a. Ổn áp dùng IC có mức ra cố định $U_2 = 5\text{V}$.

Dòng ra tùy dạng IC có giới hạn 0,1A đến 1A, khi dòng ra lớn cần có bộ phận làm mát và mạch chống quá nhiệt một cách tự động.



Hình 4.42b. Ổn áp dùng IC có mức ra đặt được.

• Để đạt được mức U_n chính xác như mong muốn, cần dùng mạch hình 4.42b. Từ mạch hình vẽ, có biểu thức tính điện áp ra U_2' .

$$I_{R1} = \frac{U_2}{R_1}; I_{R2} = I_{RE} + I_{R1}$$

$$U_{R2} = I_{R2} \cdot R_2 = \left(I_{RE} + \frac{U_2}{R_1}\right) R_2$$

Điện áp ra bằng:

$$U_2' = U_2 + U_{R2}$$

$$U_2' = U_2 + \left(I_{RE} + \frac{U_2}{R_1}\right) R_2$$

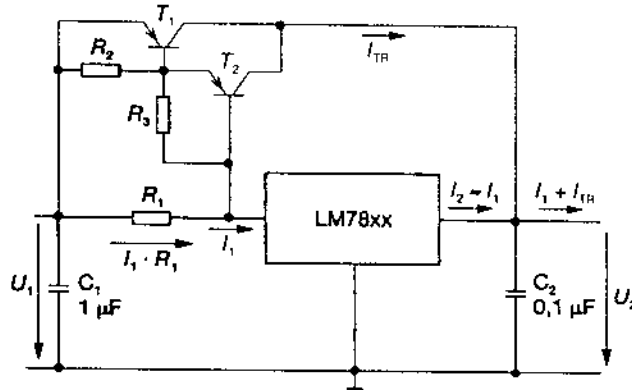
Nếu bỏ qua I_{RE} thì

$$U_2' = U_2 + \left(1 + \frac{R_2}{R_1}\right) U_2$$

• Nâng cao dòng điện ra: Khi dòng điện ra cần ở mức lớn hơn 1A, cần có mạch bổ sung để điều chỉnh dòng lớn với sự hỗ trợ của các transito công suất mắc ngoài IC như thể hiện trên hình 4.42c, có thể đạt tới dòng ra 4A... 5A tùy theo việc chọn loại T_1 và T_2 , khi giảm áp

trên R_1 ($I_1 R_1$) nhỏ hơn 1,4V, mạch điều chỉnh vẫn đủ dòng nuôi T_1, T_2 chưa hoạt động. Khi $I_1 R_1 \geq 1,4V$, các transistor Darlington được cấp đủ điện áp và cho dòng điện bổ sung tới mạch ra. Chọn R_1 để các transistor hoạt động với 2/3 mức dòng cực đại của chúng. Với $R_2 = R_3$, điện áp rơi trên R_2 ($I_1 R_2$) được chia đều trên các transistor Darlington:

$$R_1 = \frac{1,4V}{\frac{2}{3} \cdot I_{2max}} \quad \text{Chọn } R_2 = R_3 > R_1$$



Hình 4.42c. Nâng cao dòng cực đại tại lối ra.

- Nguồn ổn dòng (hình 4.43)

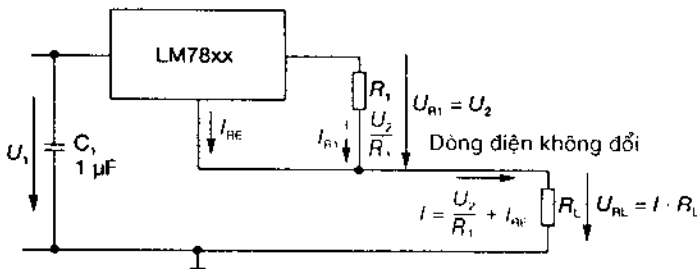
Điện áp ổn định tại lối ra IC ổn áp đặt trên R_1 , theo đó:

$$I_{R1} = \frac{U_2}{R_1}$$

Khi I_{R1} đủ lớn thì $I = I_{R1} + I_{RE} \approx I_{R1}$

Điện áp lối ra: $U_{RL} = I \cdot R_L$

Cần chọn điện áp vào đủ lớn: $U_1 \geq U_2 + U_{RLmax} + 2V$.



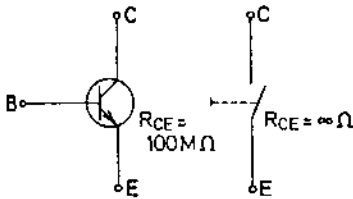
Hình 4.43. Bộ ổn áp dùng IC làm việc như một nguồn dòng.

CHUYỂN MẠCH DÙNG TRANSITO

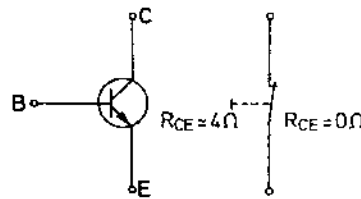
5.1. VẤN ĐỀ CHUNG

Transito có thể làm việc ở chế độ khoá với hai trạng thái phân biệt:

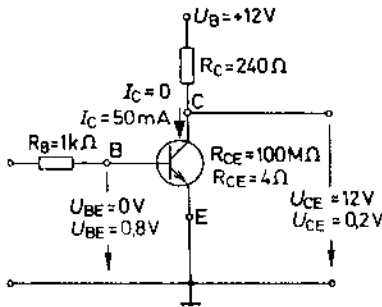
Trạng thái dẫn (nối mạch) với điện trở colectơ-emitơ nhỏ, dòng $I_C \approx I_E$ lớn và ngược lại trạng thái ngắt (ngắt mạch) với điện trở colectơ-emitơ lớn, dòng qua transito gần bằng 0 (hình 5.1 và hình 5.2).



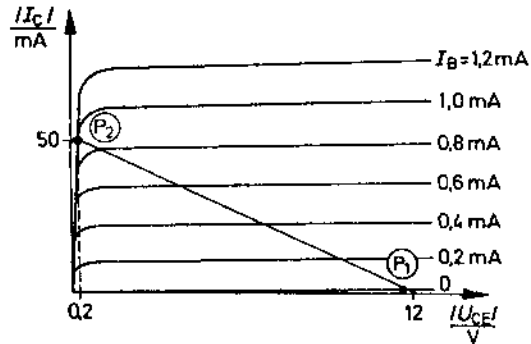
Hình 5.1. Trạng thái ngắt mạch của transito tương ứng với khoá hở mạch.



Hình 5.2. Trạng thái nối mạch (dẫn) của transito tương ứng với khoá nối mạch.



Hình 5.3. Mạch điện dùng transito ở chế độ khoá với hai trạng thái phân biệt (Tăng khoá dùng transito).



Hình 5.4. Đặc tuyến ra $I_C - U_{CE}$ của transito và các điểm làm việc của một transito khoá.

Việc điều khiển cho transito chuyển trạng thái được thực hiện nhờ dòng tác động vào mạch bazơ. Hình 5.3 là một tầng khoá dùng transito, vì ban đầu không có điện áp giữa bazơ-emitơ nên dòng $I_B = 0$. theo đó dòng colectơ $I_C \approx 0$, transito ở chế độ ngắt mạch. Điểm làm việc lúc này nằm ở vị trí P_1 trên đồ thị hình 5.4. Với tọa độ sát trục hoành ($I_C \approx 0$) và xa gốc một khoảng giá trị gọi là U_{CE} hở mạch $U_{CE(hở)} \approx U_B = 12V$. Ở trạng thái ngắt mạch, các thông số của transito là:

$$I_B = 0, I_C \approx 0; U_{BE} = 0; R_{CE} \approx 100M\Omega; U_{CE} \approx U_B = 12V$$

Nếu tại bazơ sau đó có dòng tác động $I_B = 1\text{mA}$. Transito chuyển sang trạng thái nối mạch, dòng colectơ tăng mạnh, áp colectơ-emitơ giảm mạnh, điện trở colectơ-emitơ nhỏ. Điểm làm việc chuyển về vị trí P_2 (hình 5.4).

Các giá trị tham số điển hình của transito ở trạng thái nối mạch:

$$I_B = 1\text{mA}; U_{BE} = 0,8\text{V}; R_{CE} \approx 4\Omega; U_{CE} \approx 0,2\text{V}; I_C \approx I_{Cngán\ mạch} = 50\text{mA}$$

Để hạn chế dòng điện lớn trên mạch colectơ ở trạng thái này chọn điện trở $R_C = 240\Omega$ khi đó $I_{Cngm} = \frac{U_B}{R_C} = \frac{12\text{V}}{240\Omega} = 50\text{mA}$

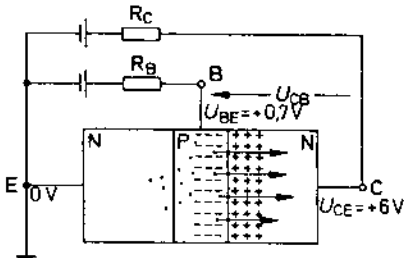
Điện trở $R_B = 1\text{k}\Omega$ để hạn chế dòng I_B ở mức 1mA , khi đó điện áp $U_{vào}$ tác động lên bazơ của transito cần có giá trị khoảng:

$$U_{vào} \approx I_B R_B + U_{BE} = 1\text{mA} \cdot 1\text{k}\Omega + 0,8\text{V} = 1,8\text{V}$$

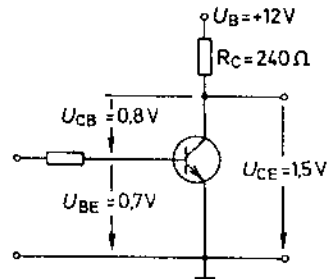
5.2. CÁC CHẾ ĐỘ LÀM VIỆC CỦA TRANSITO KHOÁ

5.2.1. Chế độ không bão hoà

Hình 5.5 trình bày cách đặt điện áp phân cực cho một transito npn ở chế độ dẫn điện, khi đó $U_C > U_B > U_E$ và đảm bảo $U_{BE} \approx 0,7\text{V}$.



Hình 5.5. Sơ đồ mô tả transito ở chế độ dẫn điện.



Hình 5.6. Tăng khóa transito với điện áp phân bố khi transito ở điểm làm việc lân cận P_2 trên đặc tuyến hình 5.7.

Giải thích cơ chế hình thành dòng điện trên các cực của transito có thể tóm tắt như sau:

– Ban đầu xuất hiện hiện tượng phun hạt dẫn đa số từ miền emitor (là electron) vào miền bazơ và khoảng 98% số lượng của chúng tiếp tục khuếch tán sâu qua miền bazơ để tới miền tiếp xúc bazơ-colectơ. Tổng các hạt đa số phun qua tiếp xúc pn giữa bazơ và emitor tạo nên dòng cực emitor I_E , tổng các hạt trong vùng bazơ không tới được miền tiếp xúc B-C tạo nên dòng cực bazơ I_B .

• Đến vùng tiếp xúc B–C bị phân cực ngược, điện trường mạnh tại đây gia tốc cuốn các hạt dẫn sang miền colectơ tạo nên dòng colectơ I_C .

Điện trở vùng colectơ–emitor càng nhỏ khi dòng electron (tức là dòng I_E và I_C) càng lớn. Khi tăng U_{BE} , quá trình phun hạt tại emitor càng mạnh làm tăng dòng I_C và I_B .

Tuy nhiên, hiện tượng trên sẽ tiến đến giới hạn là ở chế độ đến ngắn mạch, điện áp trên transito $U_{CE} = 0V$ nghĩa là dòng colectơ ngắn mạch xác định bởi:

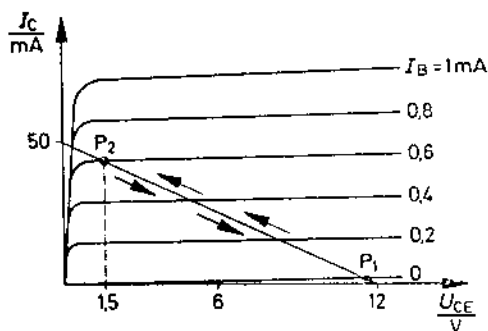
$$I_{Cngm} = \frac{U_B}{R_C} = \frac{12V}{240\Omega} = 50mA$$

Nếu transito có hệ số khuếch đại dòng điện bằng β thì dòng giới hạn cực bazơ (gọi là dòng bazơ bão hoà) được xác định bởi:

$$I_{B \text{ bão hoà}} = \frac{I_{Cngm}}{\beta} \equiv I_{B0}$$

Khi $I_B < I_{B \text{ bão hoà}}$ transito dẫn điện ở chế độ chưa bão hoà.

Hình 5.6 biểu thị 1 tầng khoá transito. Khi điện áp $U_{BE} = 0$ dòng $I_B = 0$, điểm làm việc của transito ở P_1 (hình 5.7). Tăng dần điện áp U_{BE} làm dòng I_B và I_C tăng, điểm làm việc của transito dịch chuyển dần đến P_2 trên đường thẳng (gọi là đường tải 1 chiều) nối giữa 2 điểm (0mA, 12V) và (50mA, 0V), điện áp U_{CE} giảm dần.



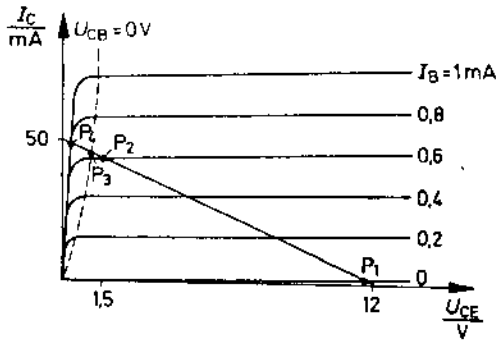
Hình 5.7. Đặc tuyến $I_C - U_{CE}$ của transito.

Khi dòng I_B đạt (ví dụ $I_B = 0,6mA$), điện áp U_{BE} không tăng tiếp, tăng khoá transito làm việc ở điểm P_2 với $U_{CE} = 1,5V$, $U_{CB} = 0,8V$ (hình 5.6). Diot bazơ–colectơ cho đến lúc này vẫn khoá.

Để điều khiển transito về trạng thái khoá, cho U_{BE} giảm dần, dòng I_B và I_C giảm, điện trở giữa colectơ–emitor tăng dần, điểm làm việc từ P_2 lại dịch dần theo đường tải 1 chiều về phía P_1 .

5.2.2. Chế độ bão hoà (điều khiển quá mức)

Khi có rất nhiều hạt dẫn phun từ emitor vào bazơ do tiếp tục tăng U_{BE} và tăng I_B , điện trở vùng colectơ–emitor tiếp tục giảm và U_{CE} tiếp tục giảm (qua điểm làm việc P_2 dịch lên tới P_3 (hình 5.8).



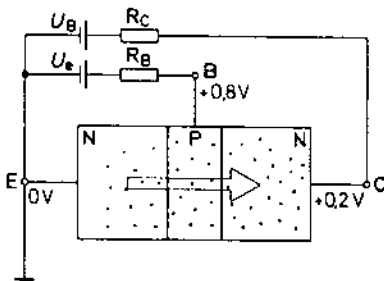
Hình 5.8. Đặc tuyến $I_C - U_{CE}$ và vị trí các điểm làm việc ở chế độ bão hoà.

Tại điểm P_3 , $U_{CB} = 0$ và $U_{CE} = U_{BE}$ (hình 5.9). Khi đó trên diot bazơ-colector không còn điện áp, bắt đầu xảy ra trạng thái điều khiển quá mức. Tiếp tục tăng U_{BE} và I_B điểm làm việc dịch đến P_4 , lớp khoá (diot) giữa bazơ-colector chuyển sang phân cực thuận.

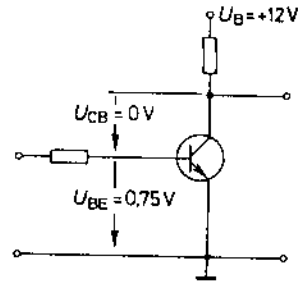
Ở trạng thái bị điều khiển quá mức, diot bazơ-emitơ và diot bazơ-colector của transito đều ở trạng thái dẫn điện, được gọi là trạng thái bão hoà của transito.

Khi ở trạng thái bão hoà, các hạt dẫn tràn ngập vùng bazơ làm điện trở colector-emitơ của transito rất thấp, điện áp U_{CE} tương ứng được gọi là điện áp bão hoà (U_{CE} bão hoà). Độ lớn U_{CE} bão hoà phụ thuộc loại transito và độ lớn dòng I_C . Tương ứng khi đó có U_{BE} bão hoà, I_B bão hoà và r_{CE} bão hoà. Nếu tiếp tục tăng U_{BE} thì $I_B > I_B$ bão hoà. Do tồn tại nhiều khả năng làm việc trên đoạn P_3 đến P_4 (hình 5.8) nên trạng thái bão hoà của transito tính từ P_3 trở lên nhưng không thực sự rõ ràng. Để đánh giá mức độ xa của P_4 so với P_3 , ta lập tỷ số $\frac{I_{BX}}{I_{(C)}}$ = β gọi là hệ số bão hoà,

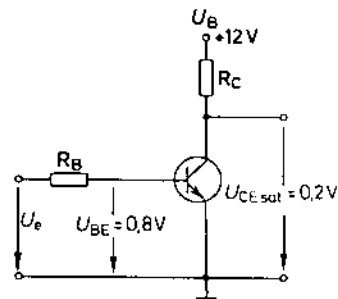
khi $U_C \approx U_B$ thì $\beta = B \cdot \frac{R_C}{R_B}$.



Hình 5.10. Sơ đồ transito ở trạng thái bão hoà.



Hình 5.9. Tầng khoá transito khi bắt đầu điều khiển quá mức (bão hoà).



Hình 5.11. Tầng khoá transito điện áp trên các cực ở trạng thái bão hoà.

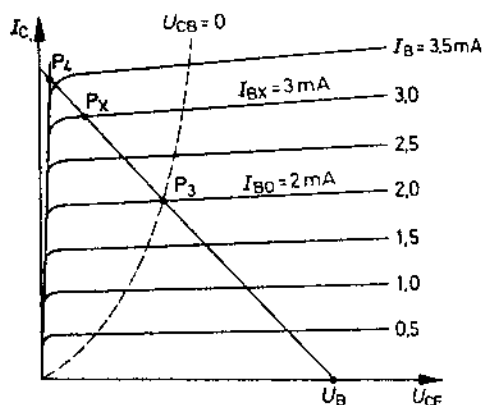
Ở đây I_{B0} là dòng bazơ ở giới hạn bão hoà (điểm P_3)

I_{BX} là dòng bazơ ở điểm làm việc P_4 lựa chọn.

Hệ số bão hoà đánh giá độ lớn của dòng I_{BX} đang ở trạng thái bão hoà của transito so với dòng I_{B0} ở điểm giới hạn chế độ bão hoà.

Ví dụ: Cho dòng bão hoà I_{B0} của một transito là 2mA (tương ứng với $\beta = 25$ của transito hình 5.6 có $I_{Cngm} = 50\text{mA}$). Do tác động điều khiển vào bazơ điểm làm việc của transito ở P_X có $I_{BX} = 3\text{mA}$ (hình 5.12), khi đó hệ số bão hoà:

$$\tilde{u} = \frac{I_{BX}}{I_{B0}} = \frac{3\text{mA}}{2\text{mA}} = 1,5$$

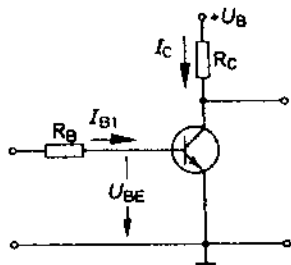


Hình 5.12. Đặc tuyến I_C-U_{CE} cho ví dụ tính hệ số bão hoà.

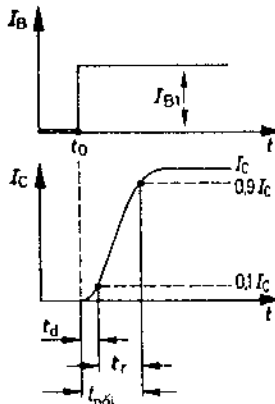
5.3. CÁC QUÁ TRÌNH CHUYỂN MẠCH VÀ THỜI GIAN CHUYỂN MẠCH

5.3.1. Chuyển mạch về trạng thái dẫn (nối mạch)

Khi transito đang ở trạng thái không dẫn điện, việc chuyển trạng thái của nó đòi hỏi thời gian lớn (chú ý mạch hình 5.13). Tại lúc t_0 , bắt đầu có dòng bazơ I_{B1} dạng tác động đột biến (hình 5.14).



Hình 5.13. Tầng khóa transito



Hình 5.14. Chuyển mạch tới trạng thái dẫn và các thời gian quá độ.

Các hạt dẫn (điện tử) từ emitơ vào bazơ do khuếch tán làm lớp chắn emitơ-bazơ hẹp lại, diot emitơ-bazơ chuyển dần sang chế độ

dẫn. Cần có một thời gian để làm hẹp lớp chắn B-E gọi là thời gian trễ t_d (hình 5.14).

Thời gian trễ t_d là khoảng thời gian từ lúc t_0 (bắt đầu tác động $I_{B1} \neq 0$) đến khi dòng I_C đạt được 10% giá trị đỉnh của nó.

t_d càng nhỏ khi chọn I_{B1} càng lớn. Sau khoảng t_d , các hạt dẫn bắt đầu phun mạnh vào bazơ và khuếch tán tiếp tục tới vùng colectơ. Vùng bazơ được nạp điện. Càng nhiều điện tử vào lớp chắn B-C, dòng I_C càng tăng.

Thời gian tăng trưởng t_r của dòng I_C là thời gian để dòng I_C từ giá trị 10% tăng tới 90% giá trị đỉnh của nó.

Giá trị t_r phụ thuộc loại transito và điểm làm việc của nó. Khi I_{B1} càng lớn thì t_r càng nhỏ.

$$t_r \approx \tau \ln \frac{u - 0,1}{u - 0,9}$$

τ : hằng số thời gian nối mạch (phụ thuộc loại transito)

u : hệ số bão hoà

$$t_{nối} = t_d + t_r$$

$t_{nối}$: thời gian nối mạch của transito

Thời gian nối mạch của transito $t_{nối}$ là khoảng thời gian tính từ t_0 (lúc bắt đầu tác động $I_{B1} \neq 0$) tới khi dòng I_C đạt tới 90% giá trị đỉnh của nó.

Giá trị $t_{nối}$ rất khác nhau tuỳ loại transito và vị trí điểm làm việc đã chọn cho nó (có giá trị khoảng 5ns... 500ns).

5.3.2. Chuyển mạch về trạng thái khoá (ngắt mạch)

Thời gian cần thiết để đưa transito về trạng thái ngắt mạch gọi là thời gian ngắt. Tại lúc t_1 kết thúc dòng điều khiển transito. Khi $t \geq t_1$ (hình 5.15 và 5.16), dòng I_B thay đổi chiều (dòng ngắt), transito đang từ trạng thái bão hoà chuyển về trạng thái khoá, các hạt dẫn (đặc biệt ở trong vùng bazơ) còn rất nhiều dẫn tới trạng thái trễ để hồi phục lại điện trở vùng colectơ-emitơ đến giá trị lớn. Sự tích điện bão hoà tiếp tục duy trì I_C 1 khoảng thời gian gọi là thời gian nhớ (t_s).

Thời gian nhớ là khoảng thời gian từ lúc có lệnh chuyển transito về trạng thái ngắt t_1 tác động tại bazơ cho tới khi dòng I_C giảm tới 90% giá trị đỉnh.

Có thể xác định t_s theo hệ thức sau:

$$t_s \approx \tau_s \cdot \ln \frac{I_{B2} + \ddot{u}}{I_{B0} + 1}$$

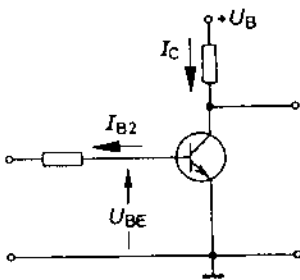
τ_s : hằng số thời gian nhỏ (tùy thuộc loại transistor)

\ddot{u} : hệ số bão hòa

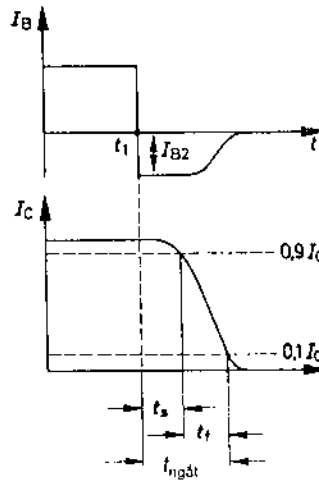
I_{B2} : dòng bazơ điều khiển ngắt tại lúc t_1 (hình 5.16)

I_{B0} : dòng bazơ ở giới hạn bão hòa (xem 5.2.2)

Thời gian nhỏ t_s phụ thuộc mạnh vào loại transistor, vào việc chọn điểm làm việc ở chế độ bão hòa, vào hệ số bão hòa. Dòng collector càng lớn và I_{B2} càng lớn thì t_s càng nhỏ (giá trị t_s điển hình từ 50ns... 1000ns).



Hình 5.15. Tầng khóa transistor khi điều khiển từ nối đến ngắt.



Hình 5.16. Chuyển mạch về trạng thái khoá, thời gian trễ tương ứng.

Chú ý thời gian t_s chỉ xuất hiện trước lúc t_1 khi transistor ở trạng thái bão hòa, thực tế $t_s = 0$ nếu trước lúc t_1 (hình 5.16) transistor ở trạng thái dẫn điện không bão hòa.

Thời gian giảm t_f là thời gian để dòng I_C giảm từ 90% đến 10% giá trị đỉnh, thường có giá trị thực tế từ 40ns đến 400ns.

Có hệ thức tính t_f : $t_f = \tau_s \cdot \ln \frac{I_{B2} + 0,9}{I_{B0} + 0,1}$

- Với τ_s : hằng số thời gian nhớ
 I_{B2} : dòng bazơ điều khiển ngắt transito lúc t_1 (hình 5.16)
 I_{B0} : dòng bazơ tại giới hạn bão hoà (đoạn 5.2.2)
 Thời gian ngắt mạch $t_{ngắt} = t_s + t_f$

Thời gian ngắt mạch là thời gian trễ tính từ lúc t_1 (có lệnh ngắt đặt vào bazơ của transito đang ở trạng thái bão hoà) tới khi dòng I_C giảm còn 10% giá trị đỉnh.

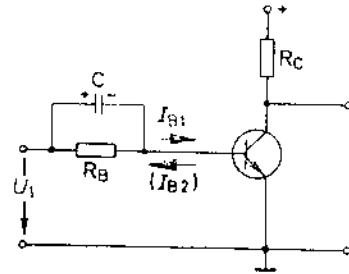
Với các transito đang ở trạng thái dẫn không bão hoà, giá trị $t_{ngắt}$ nhỏ và có giá trị gần bằng t_f .

5.3.3. Ảnh hưởng của thời gian trễ chuyển mạch

Muốn chuyển mạch nhanh (thời gian chuyển mạch của transito nhỏ) cần quan tâm tới các yêu cầu sau:

1. Chọn transito chuyển mạch có các hằng số τ (lúc nối mạch) và τ_s (lúc ngắt mạch) nhỏ.
2. Thời gian nối mạch $t_{nối}$ đến trạng thái bão hoà đặc biệt nhỏ.
3. Chuyển từ trạng thái điều khiển quá mức (bão hoà) sang điều khiển không quá mức (không bão hoà) chậm.
4. Ngắt mạch xảy ra từ trạng thái không bão hoà với $t_{ngắt}$ đặc biệt nhỏ.

Trên hình 5.17, tụ C được bổ sung nối song song với R_B làm giảm đáng kể các thời gian $t_{nối}$ và $t_{ngắt}$ ở chế độ chuyển mạch của transito nên còn được gọi là tụ "tăng tốc". Tại lúc t_n cần nối mạch, áp U_1 được đưa tới bazơ, R_B bị ngắn mạch bởi C, do đó dòng I_{B1} do U_1 tạo ra rất lớn và đẩy nhanh transito tới trạng thái bão hoà, làm giảm $t_{nối}$. Tụ C được U_1 nạp, điện trở mạch vào tăng dần (do ảnh hưởng của R_B), khi đó I_{B1} giảm dần đến trị số đủ lớn để transito làm việc ở trạng thái không bão hoà ($I_{B1} < I_{B0}$).



Hình 5.17. Tăng khoá transito bão hoà nhanh khi nối mạch.

Khi cần ngắt mạch, lúc đó transito đang làm việc ở chế độ không bão hoà, điện tích nạp trên C (có cực tính âm hướng tới bazơ) lưu lại sau thời điểm ngắt mạch t_1 (hình 5.16) một khoảng ngắn. Do C phóng điện, dòng I_{B2} có chiều ngược lại và có giá trị đủ lớn làm thời gian $t_{ngắt}$ giảm nhỏ.

5.4. CHUYỂN MẠCH Ở CÁC CHẾ ĐỘ TẢI KHÁC NHAU

5.4.1. Chuyển mạch có tải điện trở

Tại lối ra transito chuyển mạch có điện trở thuần nối tới colectơ. Trên hình 5.18, transito đang làm việc ở chế độ hở mạch ($R_L = \infty$) và ở

trạng thái ngắt mạch (điểm P_1 trên đặc tuyến $I_C - U_{CE}$ hình 5.19). Khi đầu vào có điều khiển, điểm làm việc dịch lên theo đường tải hướng đến P_2 là trạng thái nối mạch. Khi hết điều khiển ở lối vào, điểm làm việc lại dịch chuyển hướng $P_2 \rightarrow P_1$. Mặc phía đầu ra một điện trở tải $R_L = 1k\Omega$ (hình 5.20), ở trạng thái ngắt mạch, điện áp lối ra sẽ thay đổi do xuất hiện bộ chia áp $R_C R_L$ đối với nguồn U_B . Khi đó ở hai trạng thái các khoá chuyển mạch, ta có:

Khi ở trạng thái ngắt mạch:

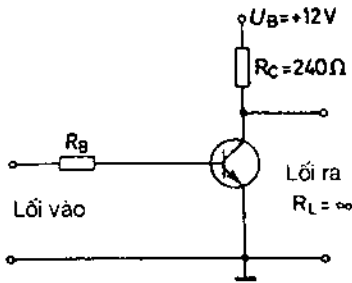
$$U_{CE} \approx 10V$$

$$I_{L_{\text{lost}}} \approx 10\text{mA}$$

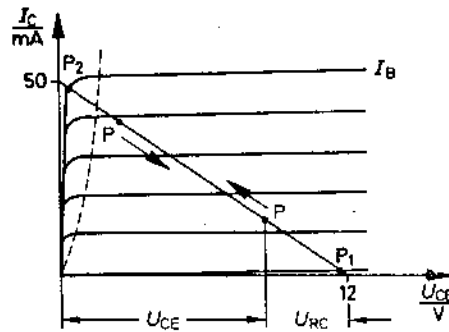
Khi ở trạng thái nối mạch:

$$U_{CE} \approx 0.2V$$

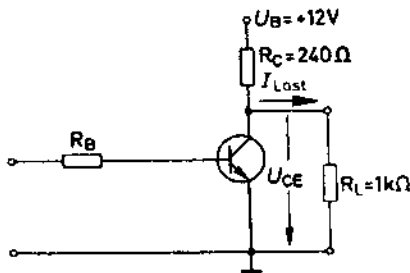
$$I_{L_{\text{lost}}} \approx 0,2\text{mA}$$



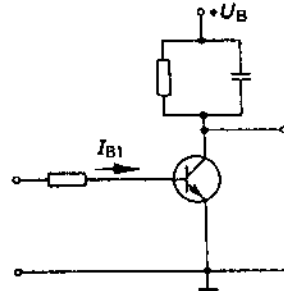
Hình 5.18. Tầng khóa với $R_L = \infty$.



Hình 5.19. Đặc tuyến $I_C - U_{CE}$ khi chuyển mạch có tải điện trở.



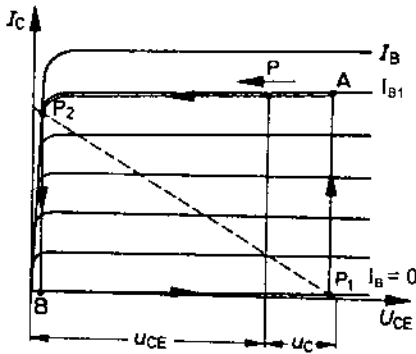
Hình 5.20. Tầng khóa với $R_L = 1k\Omega$.



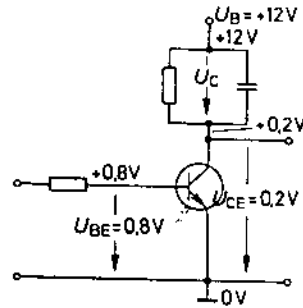
Hình 5.21. Tầng khóa với tải điện dung.

5.4.2. Chuyển mạch với tải điện dung

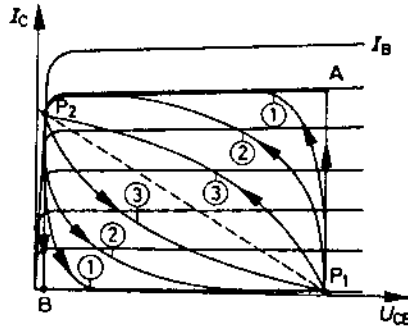
Thường gặp dạng tải hình 5.21 với R_C song song C (trường hợp tải chỉ có C ít gặp trong thực tế). Thời gian nạp và phóng cho C lâu hơn nhiều so với thời gian $t_{\text{nối}}$ và $t_{\text{ngắt}}$ của transito.



Hình 5.22. Đồ thị giải thích hành trình lật của khoá transito khi có tải điện dung.



Hình 5.23. Điện áp ở chế độ bão hoà đối với tải khoá.

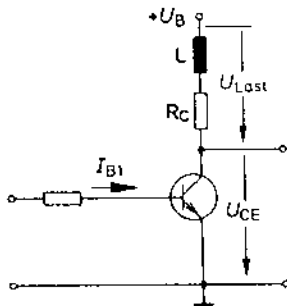


Hình 5.24. Hành trình lật $P_1 \leftrightarrow P_2$ của khoá transito ứng với tải điện dung khi C có các giá trị khác nhau.

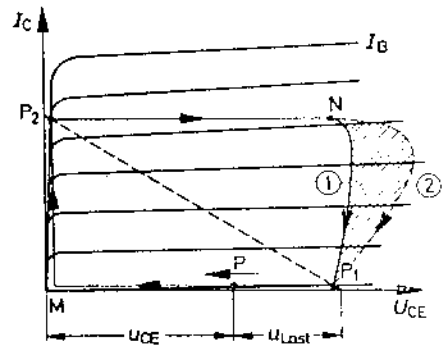
Giả thiết trước lúc t_0 (thời điểm điều khiển khoá nối mạch) transito đang ở trạng thái ngắt mạch (mạch hình 5.21 và điểm P_1 trên hình 5.22). Vào lúc t_0 có dòng I_{B1} điều khiển transito, ban đầu C là phân tử ngắn mạch nên tại t_0 trở kháng mạch colectơ bằng 0, điểm làm việc chuyển từ P_1 lên A theo 1 đường thẳng đứng (hình 5.22) khi đó I_B đạt tới trị I_{B1} 1 cách đột biến. Lúc này C được nạp U_{CE} giảm dần làm điểm làm việc P trượt ngang theo đường ứng với I_{B1} hướng tới P_2 và đến P_2 transito đạt tới trạng thái bão hoà (nối mạch). Khi điều khiển transito chuyển từ nối mạch về chế độ ngắt mạch (vào lúc t_1), hành trình điểm làm việc được thể hiện trên đồ thị 5.22 từ P_2 nhảy thẳng đứng xuống B (ứng với dòng $I_B = 0$) và tiếp tục trượt ngang trên đường $I_B = 0$ về lại P_1 trên đường $I_B = 0$. Khi ở trạng thái nối mạch (điểm làm việc ở P_2) giá trị điện áp trên khoá transito được cho trên mạch hình 5.23. Thời gian phóng điện của C rất nhỏ nên thực tế hành trình $P_2 \rightarrow B \rightarrow P_1$ xảy ra nhanh, nghĩa là $t_{ngắt}$ tương đối nhỏ. Ở hành trình từ $P_2 \rightarrow B$ điện áp trên tụ ngay khi đó còn giữ mức nạp thực tế khoảng $U_C = 11,8V$ và do đó U_{CE} ở lại mức $0,2V$ mà chưa tăng ngay (đường thẳng đứng $P_2 \rightarrow B$). Khi C phóng

điện qua R_C điếm làm việc dịch theo hướng $I_B \rightarrow P_1$, do điện áp trên tụ U_C giảm dần làm U_{CE} tăng dần ($U_B = U_C + U_{CE}$). Điểm làm việc của transito do đó trượt trên đường ứng với $I_B = 0$ từ B tới P_1 . Thời gian nạp và phóng cho tụ quyết định thời gian nối mạch và ngắt mạch của khoá. Đồ thị hình 5.24 thể hiện 3 trường hợp chọn C khác nhau, khi chọn C lớn, hành trình $P_1 \rightarrow P_2 \rightarrow P_1$ theo đường chỉ số (1), khi chọn C vừa phải – có đường (2) và khi chọn C nhỏ – có đường (3) Như vậy C càng nhỏ đường chuyển $P_1 \leftrightarrow P_2$ càng gần về trường hợp tải điện trở và muốn thời gian nạp và thời gian phóng của C không lớn hơn $t_{nối}$ và $t_{ngắt}$ của transito quá nhiều, đường (2) là tương đối thích hợp.

5.4.3. Chuyển mạch với tải điện cảm



Hình 5.25. Tầng khoá Transito với tải điện cảm.

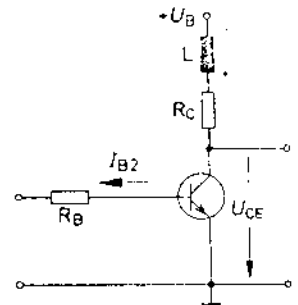


Hình 5.26. Hành trình lật của khoá transito với tải là điện cảm.

Ở chế độ mắc tải điện cảm, trên mạch colectơ có cuộn dây L nối tiếp với điện trở R_C (hình 5.25). Ban đầu transito ở trạng thái ngắt mạch, từ lúc t_0 có dòng I_{B1} đủ lớn tác động làm khoá transito chuyển sang trạng thái nối mạch. Tại lúc t_0 , cuộn L chưa nạp năng lượng, do tính chất chống đột biến dòng điện, trở kháng mạch colectơ lúc này vô cùng lớn. Để thực hiện quá trình nạp cần thời gian rất lâu so với $t_{nối}$ của transito.

Khi điều khiển khoá về trạng thái nối mạch, trước hết cuộn L được nạp điện, tức là trở kháng X_L giảm dần và làm dòng I_C tăng dần. Điện áp nuôi U_B phân bố trên L, R_C và R_{CE} của transito. Tại mỗi thời điểm (hình 5.25):

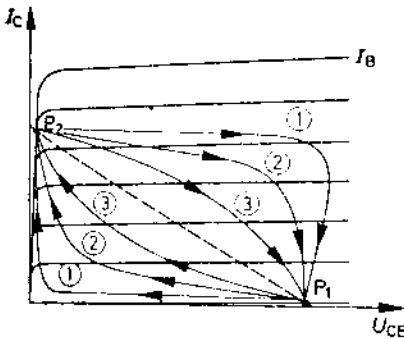
$$U_B = U_{CE} + U_{lái}$$



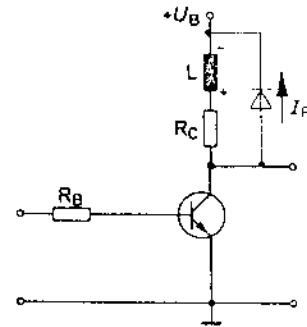
Hình 5.27. Chiều điện áp tự cảm trong quá trình ngắt của mạch hình 5.25.

Trong thời gian điều khiển transito đến nối mạch, U_{CE} giảm do r_{CE} giảm. Trên hình 5.26 mô tả hành trình dịch điểm làm việc của transito khoá từ trạng thái ngắt mạch P_1 tới nối mạch P_2 và ngược lại khi được điều khiển lật trạng thái. Hành trình xảy ra theo hướng $P_1 \rightarrow M \rightarrow P_2$ lúc điều khiển sang nối mạch và $P_2 \rightarrow N \rightarrow P_1$ lúc điều khiển về lại ngắt mạch. Ở chu trình đầu do tính quán tính của cuộn L, hành trình theo hướng $P_1 \rightarrow M$ (ứng dòng $I_B = 0, I_C \approx 0$) ứng với lúc tải colectơ vô cùng lớn. Đoạn $M \rightarrow P_2$ thẳng đứng, dòng I_C tăng chậm cho đến P_2 . Độ dốc lớn ở đoạn này là do điện cảm L được nạp năng lượng từ trường làm I_C tăng. Ở chu trình sau (từ lúc t_1) đoạn CE của transito hồi phục dần điện trở giá trị lớn, do xuất hiện sức điện động tự cảm trên L chống lại sự giảm tốc thời của I_C , hành trình $P_2 \rightarrow N$ nằm ngang, quá trình giải phóng năng lượng trong cuộn dây diễn ra chậm, tới điểm N khi đó $U_{CE} \approx U_B$, dòng I_C giảm mạnh tạo bước chuyển $N \rightarrow P_1$ (hình 5.26). Hành trình $N \rightarrow P_1$ phụ thuộc vào độ lớn của L và R_C , vào năng lượng từ trường được tích lũy khi hành trình xảy ra theo đường (2) trên hình 5.26, điện áp giữa colectơ-emitơ của khoá transito U_{CE} có thể tăng rất lớn phá huỷ transito về điện áp.

Chuyển mạch với tải điện cảm có thể dẫn đến quá áp cho khoá transito và dẫn đến phá huỷ transito.



Hình 5.28. Đồ thị $I_C - U_{CE}$ minh họa hành trình lật của khoá transito với tải điện cảm có giá trị khác nhau.



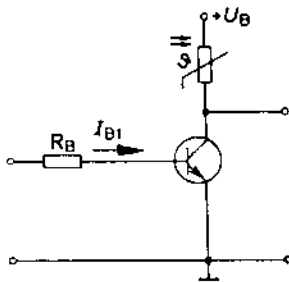
Hình 5.29. Tầng khoá transito có diot bảo vệ.

Để thời gian nạp và phóng của L không quá lớn hơn t_{on} và t_{off} của transito, cần chọn hành trình lật trạng thái của khoá $P_1 \leftrightarrow P_2$ theo đường (2) trên đặc tuyến hình 5.28. Khi lật theo đường số (3), thời gian nạp và phóng của L tương đương giá trị với t_{on} và t_{off} . Khi tăng dần giá trị điện cảm L đường chuyển mạch thay đổi từ số (3) đến số (1) và với trị số điện cảm càng nhỏ, quá trình di chuyển $P_1 \leftrightarrow P_2$

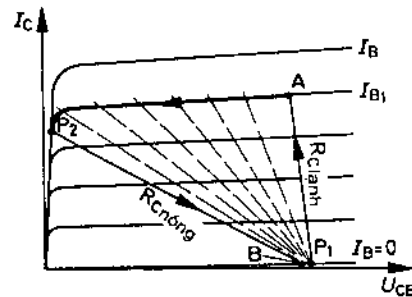
càng gần chế độ tải điện trở. Để tránh quá áp cho transito trong giai đoạn $P_2 \rightarrow P_1$, thường sử dụng diot thoát được nối song song với tải và nó làm việc ngược pha với transito khoá (khi T_r nối mạch thì diot khoá, khi T_r lật về khoá thì diot nối mạch). Khi xuất hiện sức điện động tự cảm vào lúc t_1 , diot dẫn điện với dòng I_F (xem mạch hình 5.29) giải thoát năng lượng từ trường cho cuộn L.

5.4.4. Chuyển mạch có tải là điện trở nóng và điện trở lạnh

Điện trở nóng và điện trở lạnh là các điện trở dây cuộn có giá trị điện trở phụ thuộc vào nhiệt độ. Mạch khoá transito trên hình 5.31 làm việc với một điện trở lạnh làm tải. Ban đầu transito ở trạng thái ngắt mạch, điểm làm việc ở P_1 trên hình 5.31. Điện trở lạnh ở nhiệt độ 20°C có giá trị $R_{\text{Clạnh}}$. Tại thời điểm t_0 tác động dòng I_{B1} điều khiển transito đến trạng thái nối mạch bão hoà. Ban đầu do tải có giá trị $R_{\text{Clạnh}}$ nên hướng dịch chuyển là $P_1 \rightarrow A$ trên đồ thị hình 5.30. Khi dòng qua R_C tăng làm nóng điện trở lên do đó giá trị điện trở tăng đến $R_{\text{Cnóng}} > R_{\text{Clạnh}}$, điểm làm việc dịch từ A tới P_2 ứng với đường $I_B = I_{B1}$ trên đồ thị, hoàn thành nhịp làm việc từ ngắt mạch chuyển sang nối mạch. Nhịp làm việc sau hành trình $P_2 \rightarrow B \rightarrow P_1$ xảy ra chậm đặc biệt trong đoạn $B \rightarrow P_1$ khi đó $I_B = 0$ do giá trị $R_{\text{Cnóng}}$ có quán tính nhiệt (giảm giá trị từ từ đến $R_{\text{Clạnh}}$).

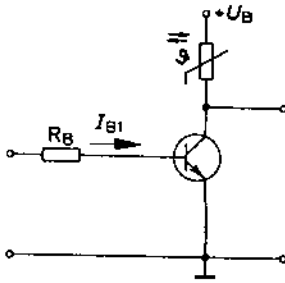


Hình 5.30. Tầng khoá transito với điện trở lạnh làm tải.

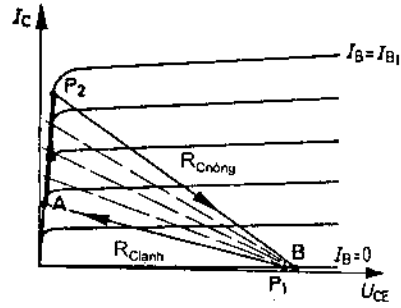


Hình 5.31. Đặc tuyến $I_C - U_{CE}$ minh hoạ hoạt động của chuyển mạch hình 5.30.

Điện trở nóng có thể dùng thay thế ở vị trí điện trở lạnh như trên hình 5.32, khi đó hành trình lật trạng thái của transito khoá lại ngược lại so với quá trình ở hình 5.31 từ trạng thái ban đầu transito đang ở nối mạch (có dòng qua $R_{\text{Cnóng}}$) đến trạng thái ngắt hướng $P_2 \rightarrow B \rightarrow P_1$ vì giá trị $R_{\text{Clạnh}} > R_{\text{Cnóng}}$ hành trình thực hiện theo hướng $P_1 \rightarrow A \rightarrow P_2$ như mô tả trên hình 5.33 khi điều khiển khoá từ ngắt sang nối mạch.



Hình 5.32. Tầng khoá transito có tải là điện trở nóng.



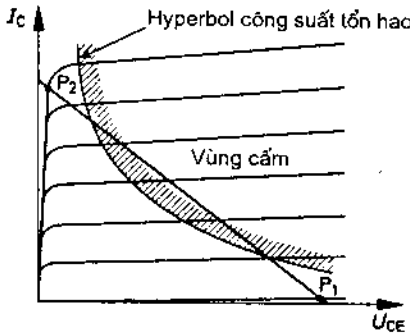
Hình 5.33. Đồ thị $I_C - U_{CE}$ minh hoạ hoạt động của chuyển mạch hình 5.32.

5.5. KHẢ NĂNG CHỊU TẢI CỦA TRANSITO CHUYỂN MẠCH

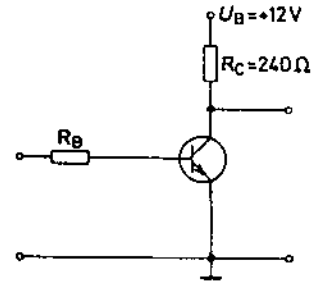
5.5.1. Công suất tổn hao lớn nhất

Khi hoạt động, mỗi transito có một công suất tối đa cho phép, luôn phụ thuộc nhiệt độ môi trường làm việc và điều kiện toả nhiệt. Công suất tối đa cho phép bao gồm các công suất tổn hao được xác định như sau:

Với $P_{\text{cho phép}} = P_{CE} + P_{BE} = U_{CE} \cdot I_C + U_{BE} \cdot I_B$
 P_{CE} là công suất tổn hao giữa colectơ-emitơ
 P_{BE} là công suất tổn hao giữa bazơ-emitơ
 Với $I_B \ll I_C$ thì $P_{\text{cho phép}} \approx U_{CE} \cdot I_C$



Hình 5.34. Đặc tuyến $I_C - U_{CE}$ với đường Hyperbol tổn hao, đặc tuyến tải và vị trí điểm làm việc của transito.



Hình 5.35. Tầng khoá transito.

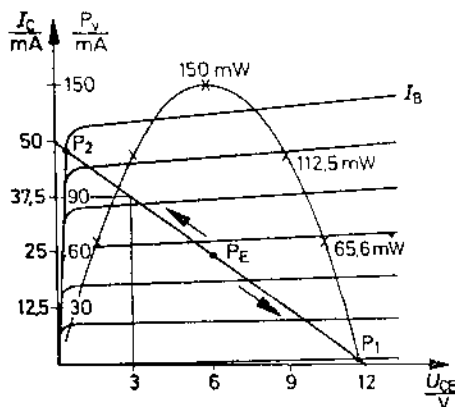
Công suất tổn hao lớn nhất phụ thuộc vào dòng tối đa trên colectơ ứng với mỗi giá trị U_{CE} đã cho và là 1 đường Hypebol (hình 5.34). Phía trên đường Hyperbol là vùng cấm (không cho phép điểm làm việc của transito rơi vào). Khi làm việc ở chế độ khoá, transito làm việc ở một trong hai điểm P_1 và P_2 trên hình 5.34. Do ở gần hai chế độ P_1 hỏ

mạch (dòng $I_C \approx 0$) và ngắn mạch P_2 (áp $U_{CE} \approx U_{CE}$ bão hoà ≈ 0) nên công suất tiêu hao ở cả hai trạng thái này đều tương đối nhỏ.

Khoá transito khi ở cả hai trạng thái nối mạch hay ngắt mạch đều có công suất tiêu thụ nhỏ.

Trên hình 5.35, nếu transito từ ngắt mạch được điều khiển đến nối mạch, điểm làm việc được dịch chuyển trên đường tải ứng với giá trị R_C (hình 5.36). Công suất tổn hao p tính ở một thời điểm bất kỳ:
 $p = u_{CE} \cdot i_C$

Biểu diễn p trên đồ thị hình 5.36 có nhận xét $P \rightarrow P_{max}$ tại điểm làm việc P_E ở giữa đường tải. Khi lật trạng thái ngược lại từ nối sang ngắt đường cong công suất tổn hao tương tự.



Hình 5.36. Biểu thị quá trình chuyển mạch trên đặc tuyến $I_C - U_{CE}$ với các công suất tổn hao khác nhau.

Công suất tổn hao của transito khoá chủ yếu do quá trình lật trạng thái quyết định.

Khi quá trình lật xảy ra nhanh, thời gian cần toả nhiệt lớn xảy ra rất ngắn thì đối với transito khoá không cần quan tâm đến chế độ nhiệt. Nhưng với quá trình lật trạng thái chậm (ví dụ lật trạng thái của các mạch hình 5.30 hoặc 5.32 với tải là các nhiệt điện trở) lại cần quan tâm tới vấn đề công suất tổn hao và toả nhiệt.

5.5.2. Công suất tổn hao trung bình

- Công suất tổn hao ở trạng thái ngắt mạch của transito khoá (tại P_1)

$$P_s = U_{CEmax} \cdot I_{C dư}$$

Khi coi $I_{C dư} \approx 0$ (bỏ qua dòng điện ngược của diot bazơ-colectơ) thì có thể bỏ qua công suất tổn hao ở trạng thái ngắt mạch ($P_s \approx 0$).

$U_{CEmax} \approx U_B$. Điện áp cực đại giữa colectơ-emitơ.

$I_{C dư}$ dòng dư trên colectơ (cỡ bằng dòng nhiệt của diot bazơ-colectơ).

- Công suất tổn hao ở trạng thái nối mạch của transito khoá (tại P_2):

$$P_D = U_{CEmin} \cdot I_{Cmax}$$

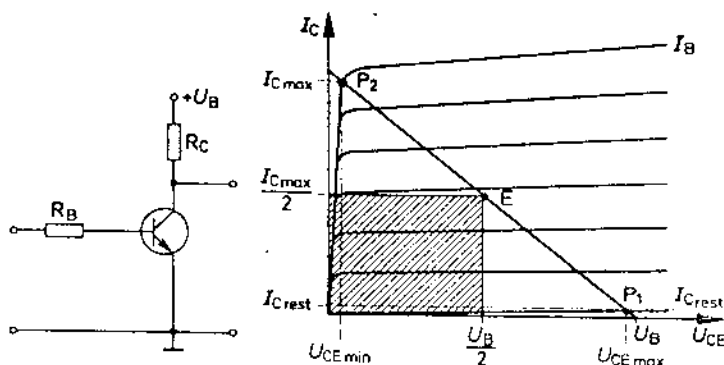
P_D : Công suất tổn hao ở trạng thái nối mạch

U_{CEmin} : điện áp nhỏ nhất giữa colectơ-emitơ

I_{Cmax} : dòng colectơ ở trạng thái nối mạch.

Do $U_{CE\ min}$ khá nhỏ (hình 5.37) nên giá trị P_D không lớn.

Trong quá trình thực hiện nối mạch, xuất hiện công suất nối mạch $P_{nối}$, tương tự khi thực hiện ngắt mạch, có công suất ngắt mạch $P_{ngắt}$.



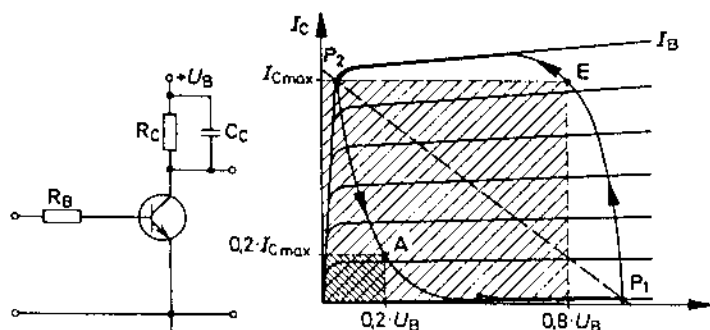
Hình 5.37. Tính $P_{nối}$ và $P_{ngắt}$ cực đại của tầng chuyển mạch tải thuần trở.

Giả thiết khi tải là thuần trở (hình 5.37). Công suất nối mạch cực đại và ngắt mạch cực đại xảy ra tại điểm E.

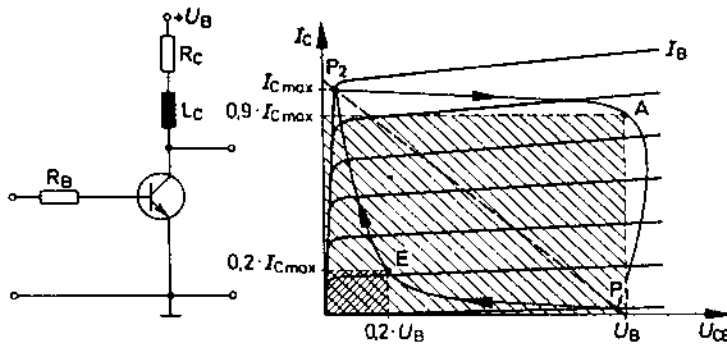
$$P_{nối\ max} = P_{ngắt\ max} \approx \frac{U_B}{2} \cdot \frac{I_{C\ max}}{2} \quad (U_B: \text{điện áp nguồn nuôi})$$

Khi tải là điện dung, từ đồ thị hình 5.38, công suất nối mạch cực đại xảy ra tại điểm làm việc E và rất lớn, công suất ngắt mạch cực đại xảy ra tại điểm A và khá nhỏ:

$$\begin{aligned} P_{nối\ max} &\approx 0,8 \cdot U_B \cdot I_{C\ max} \\ P_{ngắt\ max} &= 0,04 \cdot U_B \cdot I_{C\ max} \end{aligned}$$



Hình 5.38. Tính $P_{nối}$ và $P_{ngắt}$ cực đại của tầng chuyển mạch tải điện dung.



Hình 5.39. Tính $P_{nối}$ và $P_{ngắt}$ cực đại của tầng chuyển mạch tải điện cảm.

Khi dùng tải điện cảm, công suất $P_{ngắt\ max}$ xảy ra tại điểm làm việc A và rất lớn, công suất $P_{nối\ max}$ xảy ra tại điểm làm việc E và khá nhỏ (hình 5.39).

$$P_{nối\ max} = 0,04 U_B \cdot I_{C\ max}$$

$$P_{ngắt\ mạch} = 0,9 U_B \cdot I_{C\ max}$$

Công suất tổn hao trung bình nhận được khi biểu diễn giá trị trung bình của mọi công suất tổn hao trong 1 chu kỳ chuyển mạch ($P_1 \rightarrow P_2 \rightarrow P_1$).

Hình 5.40 biểu diễn công suất tổn hao tức thời p phụ thuộc thời gian đối với một tầng chuyển mạch transito có tải điện trở thuần. Thường bỏ qua P_s và P_D (công suất tổn hao ở các trạng thái ngắt và nối ổn định) từ đó biểu thức tính công suất tổn hao trung bình P_m có dạng:

$$P_m = \frac{P_{nối\ max} \cdot t_{nối} + P_{ngắt\ max} \cdot t_{ngắt}}{T}$$

Ở đây T là chu kỳ nhịp chuyển mạch ngắt \rightarrow nối \rightarrow ngắt hoặc ngược lại.

$P_{nối\ max}$: trị cực đại của công suất tổn hao trong quá trình nối.

$P_{ngắt\ max}$: trị cực đại của công suất tổn hao trong quá trình ngắt.

P_m : Công suất tổn hao trung bình

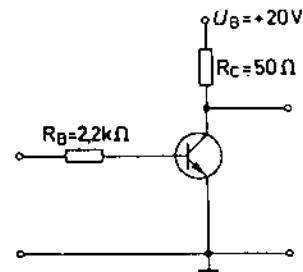
- Ví dụ bài tập: Cho tầng chuyển mạch hình 5.41 dùng transito có:

$t_{nối} = 100\ ns$; chu kỳ nối ngắt là $T = 1\ \mu s$.

$t_{ngắt} = 200\ ns$.

Tính công suất tổn hao trung bình.

$$I_{C\ max} = \frac{U_B}{R_C} = \frac{20V}{50\ \Omega} = 400\ mA$$



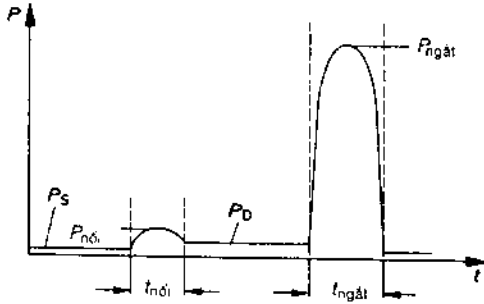
Hình 5.41. Tầng khoá transito cho ví dụ.

$$P_{nối\ max} = P_{ngắt\ max} = \frac{U_B}{2} \cdot \frac{I_{Cmax}}{2}$$

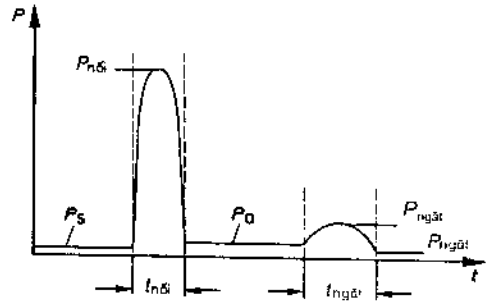
$$= \frac{20V}{2} \cdot \frac{400mA}{2} = 2000\ mW$$

$$P_m = \frac{P_{nối\ max} \cdot t_{nối} + P_{ngắt\ max} \cdot t_{ngắt}}{T}$$

$$= \frac{2000mW \cdot 100ns + 2000mW \cdot 200ns}{1000ns} = 600\ mW$$



Hình 5.42. Đồ thị công suất tổn hao khi tải là điện cảm.



Hình 5.43. Đồ thị công suất tổn hao khi tải là điện dung.

– Khi tải là điện cảm, công suất tổn hao tức thời P được biểu diễn trong 1 chu kỳ nối, ngắt cho trên hình 5.4.2 và với tải là điện dung – trên hình 5.43, trong các trường hợp này không thể bỏ qua các công suất tổn hao khi transito đang ở trạng thái nối và ngắt P_s , P_D và cần thể hiện trên các đồ thị $P(t)$.

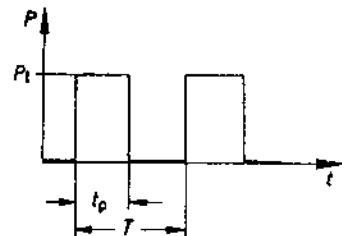
Công suất tổn hao trung bình P_m cao nhất có thể tương đương với công suất tiêu hao lớn nhất của transito được xác định từ nhà sản xuất.

5.5.3. Công suất tổn hao xung

Khi sản xuất, transito còn được đánh giá tham số giới hạn qua giá trị công suất tổn hao xung lớn nhất cho phép $P_{I\ max}$.

Từ hình 5.44, t_p là thời gian xuất hiện tổn hao xung $P(t)$. Độ lặp dãy xung ν_T xác định bởi:

$$\nu_T = \frac{t_p}{T}$$



Hình 5.44.

Nếu đã biết t_p và ν_T từ đồ thị hình 5.45 có thể xác định được nhiệt điện trở xung r_{thu} (là điện trở nhiệt xung giữa lớp chấn và môi trường không khí theo tiêu chuẩn ITT). Từ đó xác định $P_{I\ max}$:

$$P_{lmax} = \frac{v_j - v_u}{r_{thu}}$$

P_{lmax} : Công suất tổn hao xung cực đại cho phép

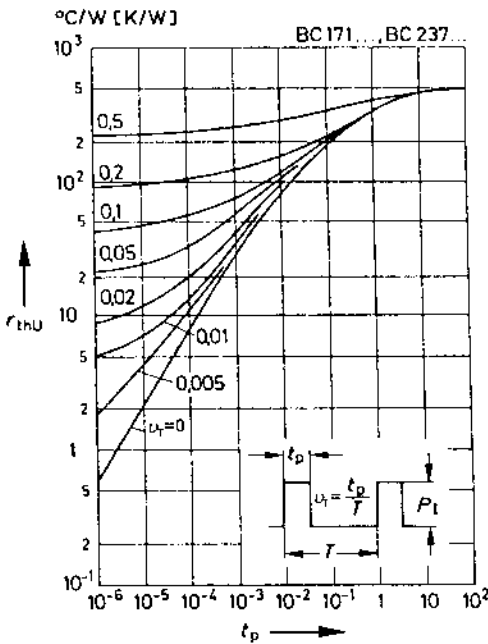
v_j : nhiệt độ cho phép cao nhất của lớp chắn.

v_u : nhiệt độ môi trường không khí

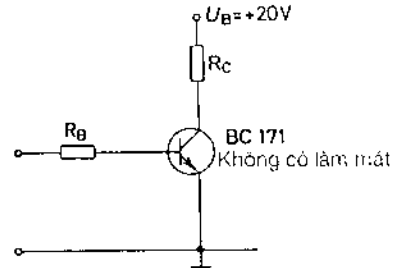
r_{thu} : điện trở nhiệt xung.

Từ đây nếu biết P_l có thể tính v_u

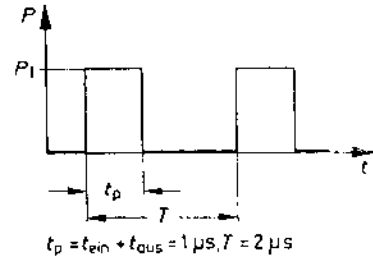
$$v_j = P_l \cdot r_{thu} + v_u$$



Hình 5.45. Đồ thị cho xác định điện trở xung r_{thu} .



Hình 5.46.



Hình 5.47. Thời gian chuyển mạch và độ đầy xung (cho ví dụ)

* Bài tập ví dụ: transito chuyển mạch ở hình 5.46 có tải điện trở với $t_{nối} = 400ns$, $t_{ngắt} = 600ns$.

Chu kỳ chuyển mạch $T = 2\mu s$, hãy tính dòng I_{Cmax} .

Bỏ qua các công suất P_s , P_D và chú ý $P_{nối} = P_{ngắt}$.

$$P_{nốimax} = P_{ngắtmax} = P_l$$

$$\text{Với } t_p = t_{nối} + t_{ngắt} = 400 \text{ ns} + 600 \text{ ns} = 1\mu s$$

Khi đó hệ số đầy xung:

$$v_T = \frac{t_p}{T} = \frac{1\mu s}{2\mu s} = 0,5$$

Từ đồ thị hình 5.45 có $r_{thw} = 250 \frac{^{\circ}C}{W}$

Với nhiệt độ cao nhất của lớp khoá $v_j = 150^{\circ}C$, nhiệt độ môi trường $v_u = 25^{\circ}C$, ta có:

$$P_{lmax} = \frac{v_j - v_u}{r_{thw}} = \frac{150^{\circ}C - 25^{\circ}C}{250 \frac{^{\circ}C}{W}} = \frac{125^{\circ}CW}{250^{\circ}C} = 0,5W$$

$$P_{nốimax} = \frac{U_B}{2} \cdot \frac{I_{Cmax}}{2} = P_1 \text{ (theo mục 5.5.2)}$$

$$P_1 = \frac{U_B}{2} \cdot \frac{I_{Cmax}}{2}$$

$$I_{Cmax} = \frac{4P_1}{U_B} = \frac{4 \cdot 0,5W}{20V} = 0,1A$$

Khi transito được làm mát nhờ phiến toả nhiệt, cần xác định được trở nhiệt xung giữa lớp khoá và phiến toả nhiệt r_{thG} (thay vì xác định r_{thw}) theo đồ thị cho trên hình 5.48.

$$P_{t, r_{thG}} + P_{cho\phi\acute{e}p} \cdot R_{thK} = v_j - v_u$$

v_j : nhiệt độ cao nhất của lớp khoá

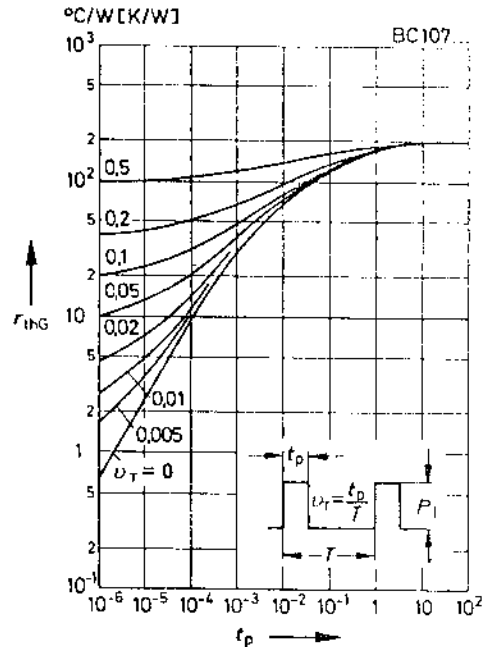
v_u : nhiệt độ môi trường.

P_t : công suất tổn hao xung

r_{thG} : điện trở nhiệt xung giữa lớp khoá - phiến làm mát.

$P_{cho\phi\acute{e}p}$: Công suất tiêu hao tổng lớn nhất cho phép.

R_{thK} : điện trở nhiệt của phiến làm mát với không khí.

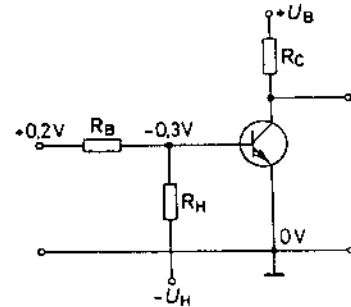


Hình 5.48. Đồ thị xác định r_{thG} (nhiệt điện trở xung giữa lớp khoá và phiến toả nhiệt).

5.6. MẠCH KHOÁ TRANSITO NHIỀU TẦNG

Trong thực tế, khoá transito tầng phía trước phải hoạt động dễ điều khiển một hoặc vài tầng chuyển mạch phía sau nghĩa là nó có vai trò như tầng kích thích cho tải phía sau. Vai trò của các mạch

khoá đã xét trong phần 5.4 thực chất là các phần tử NOT (phần tử đảo) trong các mạch logic kỹ thuật số, nghĩa là mức cao kích thích ở lối vào sẽ nhận được đáp ứng là mức thấp ở lối ra của mạch khoá và ngược lại. Khi transito ở tầng sau chuyển đến trạng thái ngắt mạch, yêu cầu điện thế lối vào của nó phải bằng 0, thực tế mức này chính là mức U_{CE} bão hoà của khoá phía trước đang ở trạng thái nối mạch cung cấp và với transito loại npn, mức U_{CE} bão hoà $\approx 0,2V \dots 0,3V$. Muốn trạng thái ngắt mạch của transito phía sau được đảm bảo chắc chắn, cần dùng các điện áp bổ sung hỗ trợ làm cho tổng điện áp giữa bazơ và emítơ có mức âm (hình 5.49), khi đó ví dụ mức $U_{BE} = -0,3V$ do có nguồn âm $-U_H$ hỗ trợ mặc dù trước R_B có điện thế $+0,2V$.



Hình 5.49. Tầng khoá transito có bổ sung điện áp hỗ trợ cho mức vào thấp để khoá ngắt mạch chắc chắn.

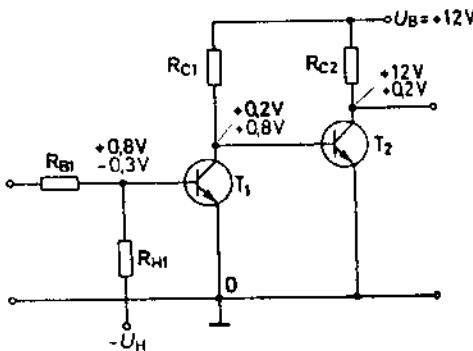
Khi muốn điều khiển khoá chuyển sang nối mạch, cần mức điện thế vào đủ mạnh cỡ $+0,8V$.

Trên hình 5.50 hai tầng khoá transito được ghép trực tiếp, nhưng gặp khó khăn là việc điều khiển tầng

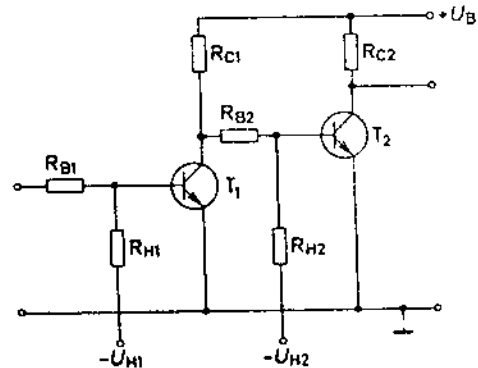
sau nhờ điện thế ra của tầng trước không phù hợp do đó không điều khiển được khi T_1 nối $U_{BE1} = 0,8V$, $U_{CE1} = 0,2V$, $U_{CE2} = 12V$.

Khi T_1 ngắt $U_{BE1} = -0,3V$, U_{BE2} cần $0,8V$ để $U_{CE2} = +0,2V$ (hình 5.50).

Hình 5.51 đưa ra cách ghép qua bộ chia áp $R_B R_H$ với các nguồn phụ hỗ trợ là $-U_{H1}$ và $-U_{H2}$ để đảm bảo các điều kiện hoạt động nối mạch hay ngắt mạch chắc chắn của T_2 và T_1 .



Hình 5.50. Mạch khoá transito gồm hai tầng.



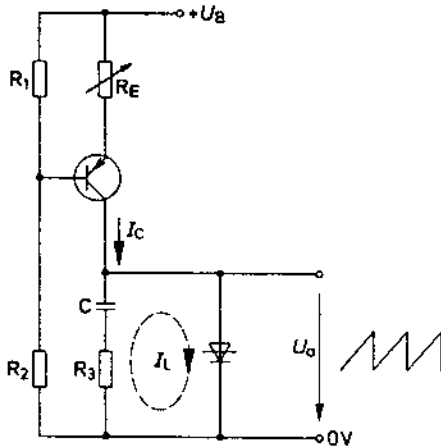
Hình 5.51. Hai bộ chia áp dùng để ghép hai tầng khoá transito.

CHUYỂN MẠCH DÙNG DIOT BỐN LỚP – DIAC VÀ TRIAC

Một nhóm các linh kiện khoá điện hình là thiristo (SCR), diot bốn lớp, diac và triac, đặc biệt là SCR và triac. Chương 6 tìm hiểu các mạch khoá dùng các linh kiện này.

6.1. DIOT BỐN LỚP Ở CHẾ ĐỘ CHUYỂN MẠCH ĐIỆN TỬ

Diot bốn lớp từ trạng thái ngắt mạch chuyển sang trạng thái nối mạch khi điện áp trên nó (giữa anot và katot) đạt tới một ngưỡng nào đó. Dòng điện qua diot trong trạng thái điện trở thấp (nối mạch), khi giảm tới giá trị ngưỡng gọi là dòng duy trì, diot bốn lớp chuyển từ chế độ điện trở thấp sang chế độ điện trở cao (ngắt mạch). Hình 6.1 là mạch điện nguyên lý của một bộ tạo điện áp quét răng cưa dùng diot 4 lớp. Tụ C được nạp từ 1 nguồn dòng điện ổn định là dòng colectơ I_C của transito nguồn dòng, khi nối mạch nguồn cấp $+U_B$ (ban đầu, do diot 4 lớp ở trạng thái ngắt, điện áp trên colectơ bằng 0). Khi C

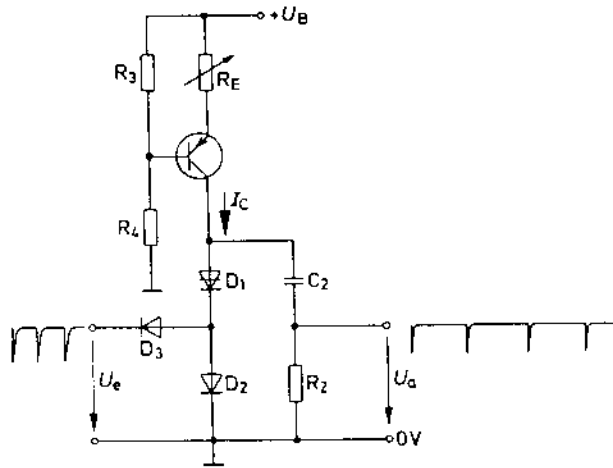


Hình 6.1. Diot bốn lớp như 1 chuyển mạch điện tử trong mạch tạo điện áp quét dạng răng cưa.

nạp, điện áp U_a tại lối ra tăng tuyến tính ($U_a = \frac{I_C \cdot t}{C}$). Khi giá trị điện áp trên lối ra đạt tới ngưỡng nối mạch (gọi là điện áp môi), diot chuyển mạch tới trạng thái điện trở thấp, tụ C phóng điện, dòng phóng I_L qua R_3 (để hạn chế dòng điện ở 1 ngưỡng nhất định dưới mức dòng tối đa cho phép của diot). Khi tụ C phóng điện, dòng colectơ I_C chỉ chảy qua nhánh diot. $(I_L + I_C)$ phải lớn hơn dòng duy trì để trạng thái nối mạch của diot vẫn được duy trì. Cho tới khi $(I_L + I_C)$ giảm tới mức giá trị của dòng duy trì, nhờ dòng phóng I_L giảm dần theo thời gian, diot chuyển về trạng thái ngắt mạch ban đầu và mạch điện lại

tiếp tục một chu kỳ làm việc mới. Điện trở R_E quyết định thời gian nạp cho tụ C ($R_E \gg R_3$) nhờ việc quyết định giá trị I_C và do đó thay đổi R_E sẽ thay đổi thời gian nạp và phóng cho tụ C qua đó thay đổi tần số của điện áp răng cưa tạo ra.

Mạch điện hình 6.2 hoạt động như một bộ chia tần số xung nhọn đặt tới lối vào (U_e).



Hình 6.2. Diot bốn lớp trong mạch chia tần số dây xung nhọn đầu.

Nguồn dòng điện I_C cấp dòng nạp cho tụ C_2 qua trở R_2 , tạo trên R_2 sụt áp $U_a = I_C R_2$. R_2 đồng thời điện áp trên C_2 tăng tuyến tính. Cho tới lúc đạt gần ngưỡng điện áp nổi mạch (điện áp mỗi) của diot 4 lớp, dây xung điện áp âm tại lối vào U_e làm diot chuyển mạch sang chế độ nổi mạch giúp tụ C_2 phóng điện làm xuất hiện xung điện áp âm U_a tại lối ra. Như vậy xung ra xuất hiện đồng bộ với xung vào với hệ số chia tần xác định nhờ giá trị dòng I_C và tụ C_2 (tức là do chu kỳ phóng nạp của C_2 quyết định và có thể đặt trước nhờ chọn R_E). Diot 4 lớp còn dùng trong các mạch điện môi cho SCR làm việc (xem tiết 6.2).

6.2. THIRISTO (SCR) Ở CHẾ ĐỘ CHUYỂN MẠCH ĐIỆN TỬ

6.2.1. Các mạch môi cho SCR hoạt động

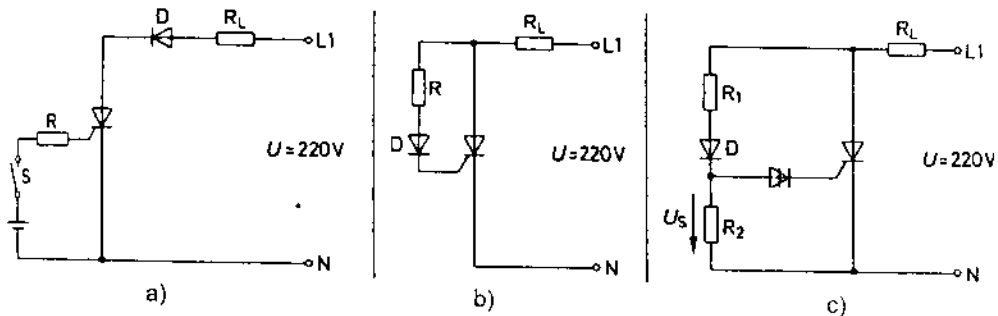
Thiristo làm việc như một chuyển mạch nổi mạch theo hướng thuận khi được môi hoạt động. Khi cực điều khiển G được môi, SCR được điều khiển tới trạng thái nổi mạch, đoạn G-K của SCR có điện trở thấp. Để đưa SCR về trạng thái ngắt mạch, cần đảo cực điện áp đặt giữa A và K để $U_{AK} \leq 0$, tác động vào cực điều khiển nói chung là không có tác dụng. Nếu dòng ở chế độ ngắt mạch quá lớn, SCR bị phá huỷ vì nhiệt.

6.2.1.1. Vấn đề chung

Mạch khởi động (mỗi) cho SCR có nhiệm vụ chuyển SCR từ trạng thái ngắt mạch (điện trở cao) sang trạng thái nối mạch (điện trở thấp) nhờ tác động vào cực G một dòng điện hay điện áp điều khiển thích hợp.

Ta phân biệt ba phương pháp mỗi SCR để khởi động nó làm việc là:

- Bằng điện áp 1 chiều.
 - Bằng điện áp xoay chiều và
 - Bằng xung mỗi điều khiển.
- Nguyên lý mỗi SCR bằng dòng điện 1 chiều:



Hình 6.3. Các nguyên lý điều khiển SCR nối mạch

- a) Mỗi SCR bằng dòng điện 1 chiều; b) Mỗi SCR bằng dòng điện xoay chiều;
c) Mỗi SCR bằng xung điều khiển.

Khi nối mạch (hình 6.3a) bằng khoá S, xuất hiện dòng khởi động SCR. trong bán kỳ dương của điện áp vào U, SCR lật sang nối mạch. Khi U chuyển sang pha âm, SCR ngắt mạch. Điện trở R chọn để giới hạn dòng khởi động và do đó chọn thời điểm khởi động SCR. Ở pha âm ($U < 0$) dòng khởi động làm tăng dòng ngược của SCR với một điện áp ngược lớn có thể gây quá áp dẫn tới phá huỷ SCR, vì lý do đó, mắc thêm diot D để ngăn tác động của bán kỳ âm.

Việc khởi động (mỗi) SCR bằng dòng 1 chiều được thực hiện bằng cách đặt một điện áp 1 chiều giữa cực cửa G và katot của SCR.

- Nguyên lý khởi động bằng dòng điện xoay chiều:

Trên hình 6.3b, một điện áp xoay chiều cùng pha với U được đưa vào cực G của SCR qua điện trở hạn dòng R và diot D chọn cực tính dương. Khi điện áp vào $U > 0$, điện áp mỗi cùng pha cũng ở bán kỳ dương do đó SCR được điều khiển nối mạch hoạt động lúc có điện áp mỗi xuất hiện. Khi $U \leq 0$, SCR chuyển về trạng thái ngắt mạch dừng

hoạt động. Chọn giá trị R sẽ quyết định giá trị dòng khởi động $I_G > 0$ và do đó quyết định thời điểm khởi động SCR, R càng lớn thì việc khởi động càng xảy ra muộn (trong bán kỳ $U > 0$), lúc này do điện áp vào U càng lớn thì giá trị dòng I_G càng lớn).

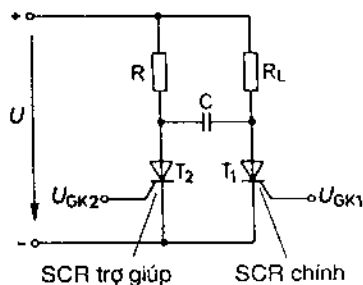
Việc khởi động SCR bằng dòng xoay chiều cùng pha với điện áp vào. Dòng điện điều khiển tăng theo điện áp xoay chiều cho tới khi đạt đến giá trị dòng điện mỗi.

- Nguyên lý môi SCR bằng xung điều khiển:

Trên hình 6.3c, điện áp trên R_2 trong bán kỳ dương (do diot D chọn) tăng dần cho tới giá trị điện áp nối mạch (điện áp mỗi) U_S của diot 4 lớp tạo ra dòng khởi động cho SCR khi diot 4 lớp được khởi động dần. SCR về trạng thái nối mạch (điện trở thấp) tạo ra điện áp điều khiển vượt mức đẩy diot 4 lớp về trạng thái ngắt mạch có điện trở cao. Khi $U \leq 0$, SCR quay trở về trạng thái ngắt mạch diot D chống cực tính âm bảo vệ cho diot 4 lớp và lối vào cực của G của SCR trước điện áp cực tính âm. Dòng điện khởi động chỉ tồn tại trong khoảng thời gian cỡ μs đủ để kích mở ngay cho SCR.

Khởi động SCR bằng dòng điện xung được thực hiện nhờ một xung nhọn đầu hay nhờ các khoá điện tử.

- Việc khởi động SCR bằng dòng điện xung có ưu điểm là thời điểm khởi động cho SCR có thể xác định một cách chính xác và không phụ thuộc vào tính phân tán của đặc tính mỗi của SCR, mạch điều khiển chỉ chịu tải tại lúc xuất hiện dòng điện khởi động nên năng lượng cần thiết thực hiện không yêu cầu lớn, chỉ cần năng lượng đã nạp sẵn trước



Hình 6.4.

đó trên một tụ điện giải phóng ra là đủ. Nhờ những ưu điểm này, phương pháp khởi động SCR bằng dòng điện xung là phổ biến nhất.

- Mạch dòng điện xoay chiều và dòng 1 chiều dùng SCR

SCR có thể được sử dụng như một chuyển mạch (khóa) điện tử trong cả mạch 1 chiều và mạch xoay chiều. Việc khởi động SCR về cơ bản dùng phương thức khởi động xung. Hình 6.4 là mạch sử dụng SCR công suất T_1 được khởi động nhờ xung mỗi U_{GK1} áp tới cực G_1 . Khi đó trên R_1 có dòng I chảy qua. Lúc này SCR T_2 ở trạng thái ngắt mạch và tụ C qua điện trở R và T_1 (đang dẫn điện) được nạp tới điện áp U . Nếu

T_2 được khởi động nhờ U_{GK2} , điện áp trên anốt của T_2 từ U bị giảm đột biến tới mức áp thấp khi T_2 nối mạch. Bước nhảy âm của điện áp này qua tụ C đặt tới anốt của T_1 một xung điện áp âm dập tắt T_1 chuyển nó về trạng thái ngắt mạch. Lúc này tụ C lại được nạp từ U theo R_L và qua T_2 đang nối mạch (dòng nạp lớn) chọn R đủ lớn để hạn chế dòng ở dưới giá trị dòng duy trì của T_2 thì T_2 tự động ngắt mạch trở lại. SCR T_2 cần chọn sao cho biên độ dòng nạp lớn khoảng gấp đôi dòng tải I để đảm bảo ở chu trình sau T_2 tự động ngắt.

Giá trị tụ C được chọn theo thời gian hồi phục tự do t_f của T_1 và độ lớn dòng tải I . Trong thời gian t_f tụ C phải đảm bảo có điện áp đủ âm duy trì trên anốt của T_1 (cho đến khi toàn bộ hạt dẫn của SCR T_1 qua dòng ngược của nó đã tiêu tán hết).

$$C \geq \frac{I \cdot t_f}{C}$$

Ví dụ: dòng tải T_1 là $I = 10A$, điện áp 1 chiều $U = 60V$, cho $t_f = 10\mu s$, khi đó chọn tụ C theo điều kiện

$$C > \frac{10A \cdot 10 \cdot 10^{-6}s}{60V} = 1,67 \mu F. \text{ Chọn } C = 2\mu F.$$

6.2.1.2. Điều khiển theo phương pháp cắt pha

Khi cần làm tăng hoặc giảm công suất trên tải (ví dụ cho một lò nhiệt) có thể điều chỉnh giá trị hiệu dụng của dòng điện:

$$P_{\text{hđng}} = I_{\text{hđ}}^2 \cdot R_L$$

Như vậy có hai cách thực hiện:

1. Làm thay đổi biên độ dòng hoặc
2. Làm thay đổi thời gian có dòng chảy qua (thay đổi pha).

Với SCR, phương pháp làm thay đổi thời gian có dòng chảy qua thực hiện rất đơn giản và hiệu quả. Khi đó dòng điện thường xuyên được nối và ngắt tới mạch tải. Khi công suất trên tải cần có là lớn, việc điều chỉnh biên độ là không thích hợp vì gây ra tổn hao lớn. Phương pháp thay đổi pha xuất hiện dòng điện đặc biệt thuận lợi.

Việc nối mạch dòng xoay chiều có thể thực hiện theo hai cách sau:

- Dòng trong mạch chỉ có ở một phần của sóng nửa hình sin, nghĩa là phải cắt vụn điện áp hình sin thành từng khúc với 1 góc pha xác định, ta có phương pháp cắt phân phối pha.

- Giữ nguyên sóng hình sin và tác động thêm 1 bó sóng lên tải, gọi là phương pháp điều khiển theo bó sóng.

Khi điều khiển công suất theo phương pháp cắt pha, dòng điện tải chỉ được nối mạch ứng với 1 góc chậm pha nhất định của sóng hình sin.

Mạch điện hình 6.5 có điện áp điều khiển U_{GK} dạng xung theo phương pháp cắt pha (U_{GK} nhận được từ thiết bị điều khiển). Đồ thị điện áp U_1 và U_{GK} , dòng tải I phụ thuộc vào góc pha điều khiển φ thể hiện trên hình 6.6.

Nếu xung mỗi được đồng bộ theo tần số điện lưới, SCR luôn được khởi động sau 1 góc pha φ_z nhất định của dòng điện hay SCR có góc dẫn dòng điện là φ_1 (hình 6.6).

Với việc điều khiển theo phương pháp cắt pha, xung khởi động phải đồng bộ về tần số với điện áp xoay chiều cấp cho tải.

Việc dịch góc pha φ_z sẽ làm thay đổi góc dẫn dòng φ_1 theo hướng ngược lại. Khi đó trị hiệu dụng của dòng tải và do đó công suất điện trên tải được điều khiển tỷ lệ với sự thay đổi φ_1 .

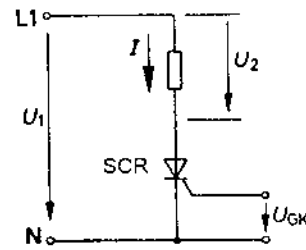
Khi điều khiển góc pha, góc dẫn dòng φ_1 càng lớn thì trị hiệu dụng của dòng tải càng lớn.

Do xung điều khiển có pha xuất hiện thay đổi vị trí theo trục nằm ngang (trục thời gian) nên phương pháp trên còn được gọi là phương pháp điều khiển pha ngang. Việc đồng bộ và dịch xung điều khiển khởi động có thể được thực hiện theo hai cách:

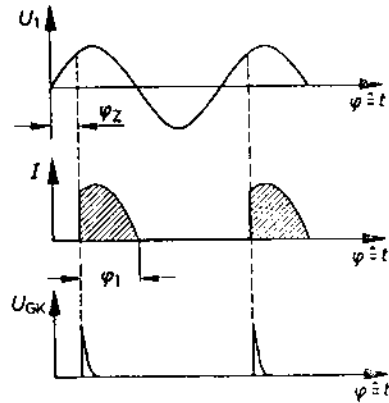
1. Xung khởi động được lấy trực tiếp từ điện áp xoay chiều qua một mắt dịch pha RC và được tính trước góc dịch pha theo giá trị tích số RC.
2. Xung điều khiển tạo ra từ một bộ tạo xung được đồng bộ với tần số mạng xoay chiều. Việc dịch pha xung điều khiển đạt được nhờ thay đổi chu kỳ trong máy phát xung.

- Mạch tạo xung khởi động dùng mắt dịch pha RC.

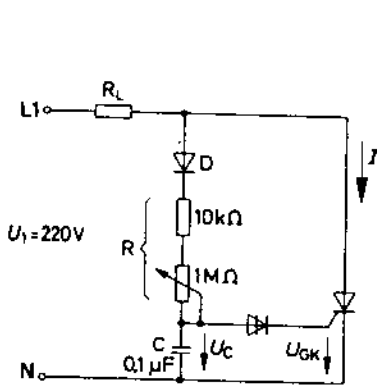
Việc dịch pha giữa điện áp lưới và điện áp điều khiển có được nhờ một khâu mạch RC như trên hình 6.7.



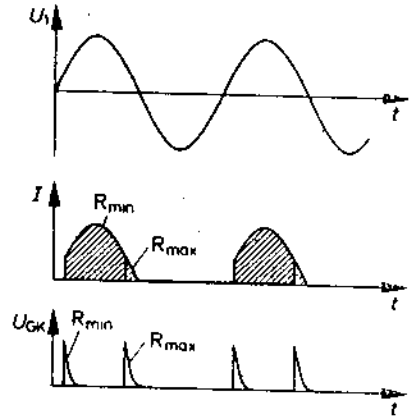
Hình 6.5. Mạch cơ bản để điều khiển góc cắt pha φ .



Hình 6.6. Đồ thị thời gian dòng và áp phụ thuộc góc pha của điện áp vào hình 6.5.



Hình 6.7. Mạch điều khiển cắt pha dùng khâu RC dịch pha.

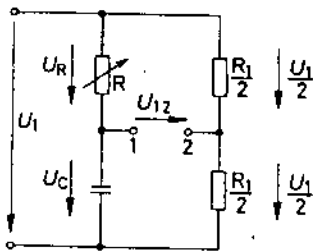


Hình 6.8. Dòng tải quan hệ với góc dịch pha của mắt RC trên hình 6.7 khi thay đổi giá trị R.

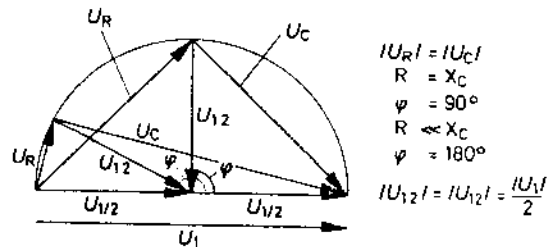
Điện áp trên tụ điện bám nhanh theo điện áp cung cấp xoay chiều, góc dịch pha được đặt trước nhờ chọn giá trị R. Khi ở bán kỳ dương, U_c đạt tới giá trị điện áp mở U_s của mình, diot 4 lớp được khởi động và chuyển từ trạng thái khoá sang trạng thái dẫn điện, tụ C phóng điện qua diot 4 lớp cung cấp một xung dòng điện mỗi tác động làm SCR cũng khởi động sang chế độ nối mạch. Ở bán kỳ âm của U_1 (khi $U_1 \leq 0$) SCR bị dập về trạng thái ngắt mạch. Diot D để cách ly phần điện áp âm tới đầu vào điều khiển. Khi thay đổi trị số biến trở R, không chỉ thay đổi góc dịch pha mà khâu RC còn có tác dụng chia áp. Nhờ vậy, góc dịch pha có thể thay đổi từ 0° đến 180° hay dòng tải có thể thay đổi gần như trong suốt bán kỳ dương (hình 6.8) của U_1 .

Có thể dịch pha bằng mạch dịch pha như hình 6.9. Đồ thị vectơ minh hoạ cho hoạt động của cầu dịch pha cho trên hình 6.10 (ở đây vẽ cho hai giá trị của điện trở R).

Ở mạch cầu, biên độ điện áp U_{12} là như nhau trong suốt khoảng giới hạn thay đổi của góc dịch pha (khi $R = 0$, $\varphi = -180^\circ$ và khi $R = \infty$, $\varphi = 0^\circ$).



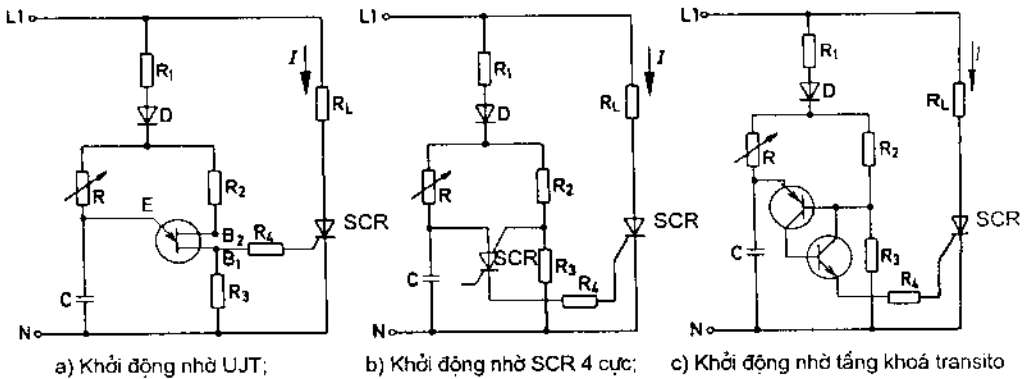
Hình 6.9. Mạch cầu dịch pha.



Hình 6.10. Đồ thị vectơ của cầu dịch pha.

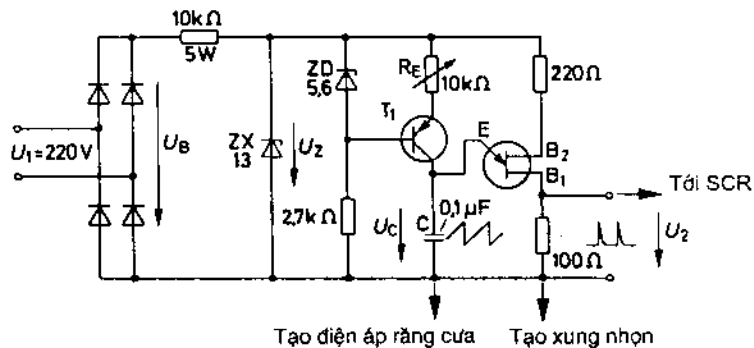
Mạch cầu trên hình 6.11 cần dùng cho việc đặt thời điểm khởi động. Trên hình 6.11a ở gần lúc chuyển qua 0V, điện áp trên cầu tác động làm chuyển mạch UJT – (transito 1 tiếp giáp pn). Khi được môi, tụ C phóng điện qua UJT (ở trạng thái nối mạch) và tạo xung nhọn đầu trên R_3 làm xung điều khiển khởi động SCR tại lối vào cực cửa G.

Hình 6.11b biểu thị việc thay thế UJT bằng SCR 4 cực. Cũng có thể dùng mạch transito hình 6.11c làm khoá chuyển mạch cho việc môi SCR. Các mạch hình 6.11 phù hợp với yêu cầu góc dịch pha lớn ($\varphi_z > 90^\circ$) khi chọn $R < X_C$. Với các góc dịch pha nhỏ, dùng mạch hình 6.7 có ưu điểm hơn. R_1 để hạn chế giá trị dòng khởi động, D để chống điện áp âm của nguồn cấp xoay chiều.



Hình 6.11. Mạch điều khiển cắt pha dùng cầu dịch pha.

- Khởi động cho SCR nhờ mạch tạo xung (hình 6.12)

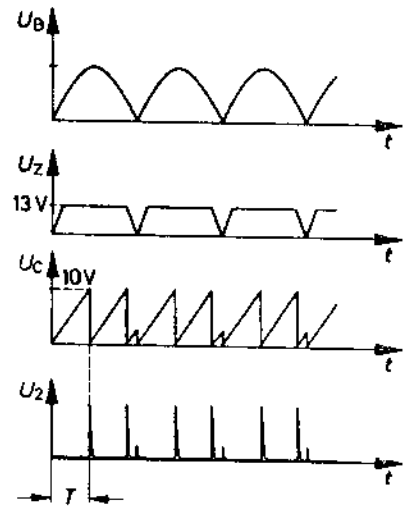


Hình 6.12. Mạch tạo xung khởi động SCR.

T_1 là transito nguồn ổn dòng nạp cho C bằng dòng colectơ. Khi đạt tới điện áp mở của mình, UJT nối mạch tạo xung điện áp nhọn

đầu U_2 đưa tới cực điều khiển G để khởi động SCR nhờ quá trình phóng điện của C qua UJT và điện trở 100Ω tại cực B_1 của UJT.

Việc đồng bộ nguồn phát xung thực hiện nhờ điện áp nguồn U_B có được sau khi qua cầu diot nắn trực tiếp từ điện lưới 220V/50Hz. Khi U_B nhận trị 0 (1 cách tuần hoàn 100Hz) UJT được nối mạch, điện áp được nạp trên C trước đó phóng ra tải tạo xung điều khiển U_2 dạng nhọn đầu. Quá trình phóng của C xảy ra nhanh sau đó bắt đầu 1 nhịp nạp mới (do sau khi C phóng điện $U_C = U_E \approx 0$, UJT lật về trạng thái ngắt) nguồn U_B cấp dòng nạp cho C. Thay đổi R_E làm thay đổi dòng nạp cho C do đó làm thay đổi độ dốc của điện áp $U_C(t)$ dạng răng cưa nhờ đó xác định được chu kỳ của xung điều khiển. Hình 6.13 thể hiện đồ thị thời gian các điện áp U_B , U_z , U_C và U_2 trên mạch hình 6.12.

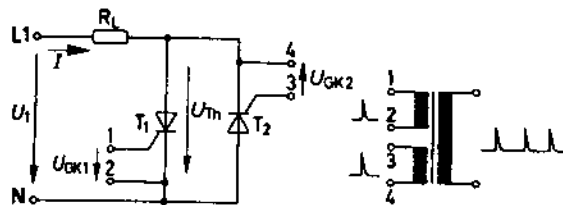


Hình 6.13. Đồ thị xung cho mạch tạo xung khởi động hình 6.12.

Sau mỗi nhịp chuyển qua 0V của điện áp U_B , xung U_2 để khởi động SCR có dạng xung phóng điện của C, các xung nhịp nhỏ xuất hiện sau mỗi nhịp qua 0V của U_B không ảnh hưởng tới việc khởi động SCR.

Ta thấy rõ dãy xung điều khiển SCR được đồng bộ theo tần số của điện lưới. Chu kỳ xuất hiện T của xung tương ứng với thời gian dịch pha để khởi động SCR.

- Mạch song song đối ngẫu.



Hình 6.14. Mạch khởi động SCR dùng biến áp mắc đối ngẫu.

Khi muốn trong mỗi bán kỳ của sóng hình sin chỉ có 1 xung điều khiển, hai SCR được sử dụng với cách mắc song song nhau như hình 6.14. Khi đó với mỗi nửa sóng hình sin sẽ chỉ có 1 xung điều khiển

xuất hiện. Dãy xung U_2 từ hình 6.13 được đưa qua biến áp mỗi tới điều khiển SCR. Đầu ra biến áp xung mỗi có các cực cuộn dây 1.2 và 3.4 tương ứng cho khả năng nối mạch tới các cực điều khiển G_1 và G_2 của SCR(T_1) và SCR(T_2). Trên tải R_L cần tiêu thụ một dòng xoay chiều hay một công suất xoay chiều có thể điều khiển được mức công suất trên nó (hình 6.14). Ví dụ như điều khiển R_L là một động cơ xoay chiều. T_1 được điều khiển ở bán kỳ dương, T_2 được điều khiển ở bán kỳ âm của U_1 . Hình 6.15 mô tả đồ thị thời gian điện áp vào xoay chiều $U_1(t)$, dòng điện I trên tải và dãy xung U_{GK} điều khiển T_1 và T_2 ở mạch hình 6.14. Ở đồ thị xung điều khiển U_2 trên hình 6.13, chỉ xung nhọn đầu tiên xuất hiện sau xung đồng bộ (lúc chuyển qua 0V) được sử dụng làm xung mỗi SCR, như vậy xung nhọn thứ 2 xuất hiện sau đôi khi gây nhiễu vì không được dùng đến. Có thể nén xung thứ hai này

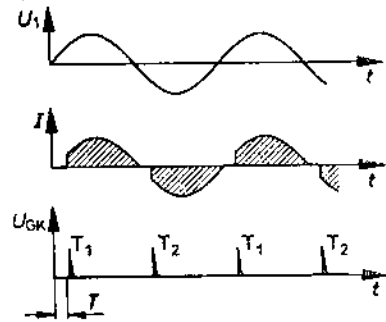
nhờ cung cấp điện áp U_{th} tới T_1 và T_2 từ mạng U_1 220V tới mạch hình 6.14 (xem đồ thị hình 6.15). Lúc đó chu kỳ của xung điều khiển tăng gấp đôi như hình vẽ.

Với các hình 6.12 và 6.14 kết hợp lại sẽ đạt được việc điều khiển toàn sóng nhờ phương pháp cắt pha của xung điều khiển.

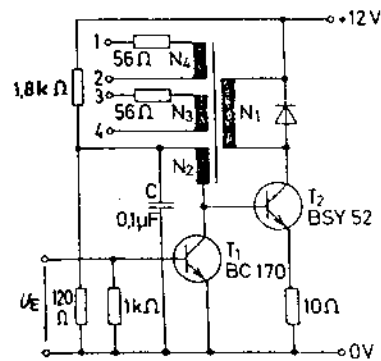
Mạch song song đối ngẫu dùng T_1 và T_2 tạo được xung điều khiển cắt pha tương ứng cho cả nửa sóng dương và nửa sóng âm.

Một dạng mạch tạo xung khác dùng bộ dao động nghệt (dao động Blocking) được cho trên hình 6.16. Mạch dao động Blocking tự dao động ở tần số 3kHz. Nó được đồng bộ nhờ điện áp U_E với tần số mạng công nghiệp 50Hz.

Việc ghép biến áp trong mạch Blocking (đọc tiết 8.33) thực hiện qua biến áp xung có số vòng $N_1 = N_2$ và cực tính đối nhau. Như vậy khi T_1 ngắt



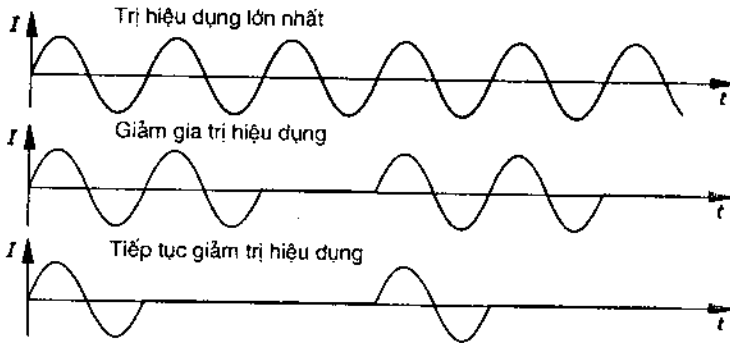
Hình 6.15. Đồ thị $U_1(t)$, $I(t)$ và $U_{GK}(t)$ của mạch hình 6.14.



Hình 6.16. Mạch dao động Blocking để tạo xung khởi động cho hai SCR đối song song đối nhau hình 6.14.

mạch, Blocking dao động, các xung nhọn được tạo ra tại các cuộn N_3 và N_4 dùng để điều khiển T_1 và T_2 trong mạch hình 6.14. Khi T_1 được điều khiển nối mạch (qua U_E) mạch dao động bị ngắt không hoạt động.

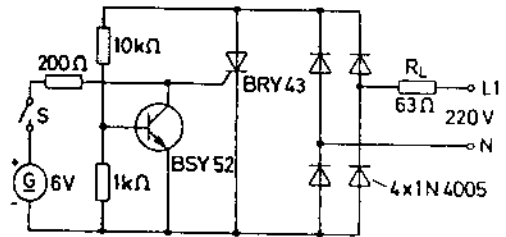
6.2.1.3. Điều khiển toàn sóng (điều khiển kiểu bó sóng)



Hình 6.17. Nguyên lý điều khiển toàn sóng thay đổi giá trị hiệu dụng nhờ nén sóng hình sin.

Nhược điểm của phương pháp điều khiển cắt pha là xuất hiện điện áp nhiễu khi nối mạch trên tải. Quá trình chuyển mạch nhanh của SCR với tải điện cảm gây nhiều nguy hiểm. Phương pháp điều khiển kiểu bó sóng khắc phục được các nhược điểm trên. Hình 6.17 là đồ thị dòng điện với các giá trị hiệu dụng khác nhau. Ở đây, SCR luôn nối mạch khi điện áp chuyển qua 0V và ngắt mạch cũng tương tự.

- Khoá điện áp mức 0 luôn chỉ khi bắt đầu bán kỳ dương sẽ thực hiện mỗi SCR. Mạch ví dụ một chuyển mạch khoá điện áp ở mức 0 cho trên hình 6.18. Ở trong mạch này, tải R_L tiêu thụ dòng xoay chiều đặt trước mạch cầu chỉnh lưu, dòng xoay chiều trên tải chỉ có khi SCR nối ngắn mạch cầu. Khi điện áp U_{BE} (của transito BSY52) ở bán kỳ dương đạt tới 0,6V, dòng của transito chảy qua vùng G-K của SCR rất nhanh và không khởi động được SCR. Việc khởi động SCR chỉ xảy ra ở lân cận mức 0 của điện áp xoay chiều. Nguồn điện áp 1 chiều G phục vụ cho việc khởi động. Khi khoá S nối mạch, SCR được khởi động khi bắt đầu mỗi nửa sóng, trên tải có dòng xoay chiều. Để điều khiển công suất



Hình 6.18. Mạch ví dụ chuyển mạch ở mức 0 với điều khiển toàn sóng.

Để điều khiển công suất

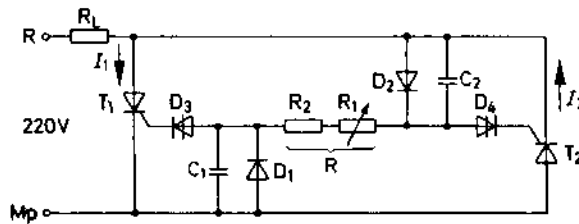
cần tác động đến thời điểm nối mạch của S. Khi S hở mạch, transito chuyển mạch không kích thích mở SCR, khi đó không có dòng xoay chiều trên tải.

6.2.2. Ứng dụng SCR

6.2.2.1. Điều khiển công suất toàn sóng

Bộ điều khiển công suất toàn sóng sử dụng cả hai nửa sóng để cấp dòng xoay chiều cho phụ tải. Ví dụ nó bao gồm một mạch song song đối ngẫu phối hợp với mắt RC (hình 6.19).

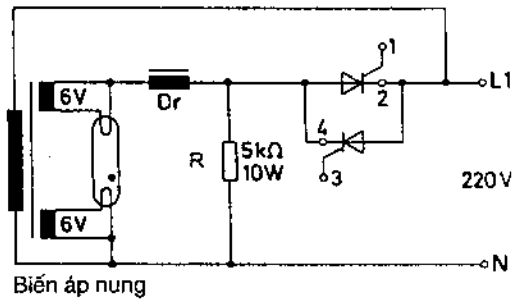
Các diot 4 lớp D_3 và D_4 dùng để khởi động (môi) cho SCR T_1 và T_2 tương ứng. Chọn R_1 để xác định thời điểm môi SCR. Ở bán kỳ dương, tụ C_2 bị D_2 ngắn mạch, khâu RC phục vụ việc dịch pha. Ở bán kỳ âm, tụ C_1 bị D_1 ngắn mạch.



Hình 6.19. Điều khiển công suất toàn sóng dùng mạch song song đối ngẫu kết hợp khâu dịch pha RC ($C_1 = C_2$).

Một mạch toàn sóng khác để điều khiển độ sáng của đèn có phát quang cho trên hình 6.20. Xung môi SCR ở đây nhận được từ mạch tạo xung môi đã nêu ở mục 6.2.1.2.

Để có thể môi tin cậy cả khi công suất nhỏ cần tăng điện áp nung sợi đốt. Cuộn dây D_r để hạn chế dòng điện qua đèn phát quang. Điện trở R hỗ trợ môi cho SCR.

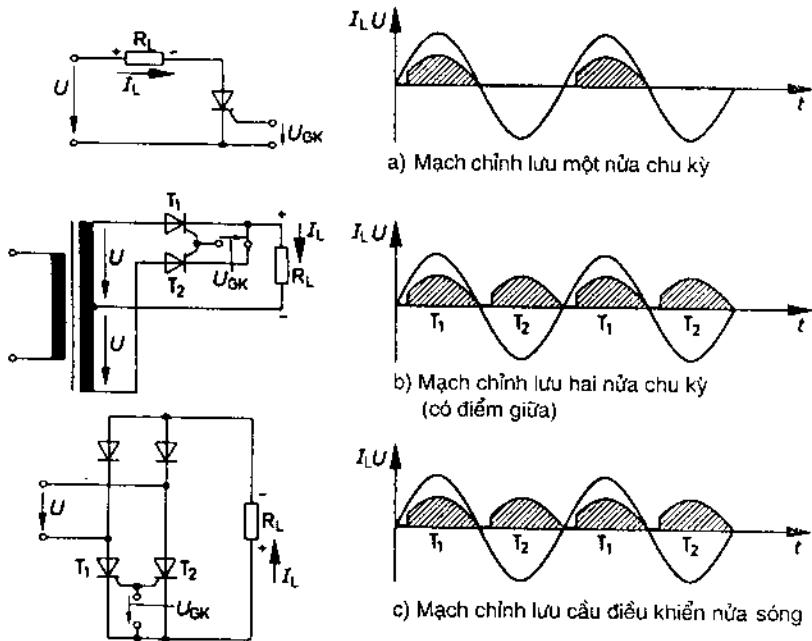


Hình 6.20. Điều khiển độ sáng của đèn phát quang với mạch song song đối ngẫu dùng 2SCR.

6.2.2.2. Các mạch chỉnh lưu có điều khiển

SCR khi nối mạch có thể làm việc như diot chỉnh lưu và dùng trong các mạch chỉnh lưu công suất lớn có điều khiển được công suất

ra tải. Giá trị hiệu dụng có thể thay đổi nhờ việc điều khiển cắt đoạn (cắt pha) khi đó các mạch chỉnh lưu thông thường được sử dụng như trên hình 6.21a, b, c cho các mạch chỉnh lưu 1/2 chu kỳ, 2 nửa chu kỳ và cầu.

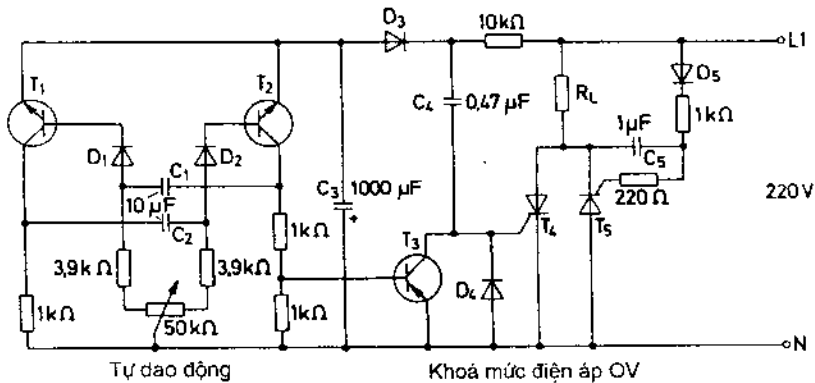


Hình 6.21. Chỉnh lưu có điều khiển dùng SCR.

6.2.2.3. Mạch toàn sóng

Một mạch toàn sóng dùng các SCR mắc song song đối ngẫu cho trên hình 6.22 chuyển mạch mức điện áp 0 là tầng đa hài dùng 2 transito T_1 và T_2 có độ dẫn xung thay đổi được. Diot D_3 theo chiều thuận tạo điện áp 1 chiều cấp cho mạch đa hài. Thiristo T_4 nối trực tiếp với điện áp xoay chiều qua tụ C_4 được mỗi khi transito khoá T_3 bị ngắt mạch. Việc mỗi thực hiện trực tiếp khi điện áp lưới 220V chuyển qua 0V tới bán kỳ âm, thiristo T_4 tắt, T_5 được mỗi nhờ điện tích đã được nạp trên C_5 . Khi transito khoá T_3 chuyển sang nối mạch, T_4 không mỗi và T_5 cũng không mỗi được.

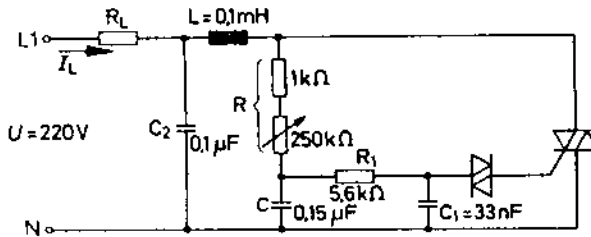
Nhờ điều chỉnh chiết áp, “độ dài bó sóng” và do đó trị hiệu dụng của dòng điện thay đổi, kết quả là công suất trên tải R_L có thể điều khiển thay đổi được.



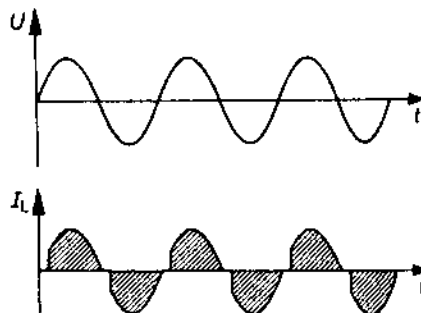
Hình 6.22. Mạch điều khiển toàn sóng (bó sóng) dùng SCR trong cách nối song song đối ngẫu.

6.3. DIAC VÀ TRIAC SỬ DỤNG LÀM KHOÁ ĐIỆN TỬ

Trong phần này sẽ đưa ra một số ví dụ ứng dụng các phần tử diac và triac trong mạch dòng xoay chiều với vai trò như các khoá điện tử.



Hình 6.23. Mạch điều khiển công suất cả chu kỳ dùng triac điều khiển cắt pha nhờ mạch RC.



Hình 6.24. Đồ thị dòng triac theo mạch 6.23.

6.3.1. Điều khiển theo phương pháp cắt pha

Trong hình 6.23 dùng triac và diac, ở đây diac thay thế cho 2 diot 4 lớp, triac thay thế cho 2 thiristo trong mạch tương tự như hình 6.19.

Nhờ đó, trong cả hai nửa sóng mạch đều làm việc. Khâu mạch RC để di pha và nối mạch tải khi SCR được mỗi, có thể chọn góc dịch pha nhỏ để trị số C_1R_1 nhỏ nhằm tránh nặng tải cho xung điều khiển mỗi diac và tria. Xung mỗi do tụ C_1 cung cấp.

Dạng dòng tải được thể hiện trên hình 6.24, mắt lọc L, C_2 để chống nhiễu cao tần cho lưới điện khi mạch hoạt động.

Một dạng chuyển mạch công suất đơn giản cho trên hình 6.25.

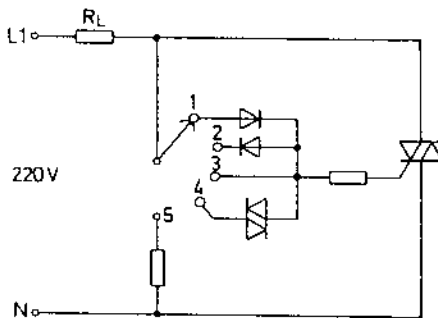
Các vị trí của chuyển mạch:

1. Mỗi triac ở mỗi bán kỳ dương.
2. Mỗi triac ở mỗi bán kỳ âm.
3. Mỗi triac ở cả hai bán kỳ dương và âm.
4. Mỗi triac ở mỗi bán kỳ khi đạt mức trên điện áp chuyển mạch của diac.
5. Không mỗi triac.

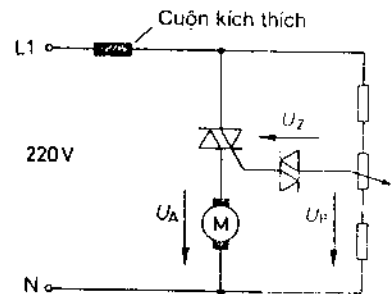
Hình 6.26 là một mạch điều khiển công suất động cơ và do đó điều chỉnh tốc độ quay của động cơ. Khi mô tơ quay số vòng quay tỷ lệ với U_A . Khi số vòng quay giảm, U_A giảm tương ứng. Điện áp mỗi U_z là hiệu số giữa điện áp U_p xác lập bởi chiết áp và U_A :

$$U_z = U_p - U_A$$

Khi U_A giảm U_z tăng làm cho triac được mỗi sớm lên, góc dẫn dòng điện tăng và mô tơ vì thế quay nhanh lên (chú ý rằng sau khi triac đã được mỗi, dù U_A tăng do tốc độ quay của mô tơ tăng sẽ không làm ảnh hưởng tới việc điều khiển triac trong suốt thời gian còn lại của bán kỳ dẫn điện của triac).



Hình 6.25. Chuyển mạch công suất đơn giản dùng triac.



Hình 6.26. Điều khiển vòng quay của động cơ vạn năng dùng triac và diac.

CÁC MẠCH LẬT

7.1. MẠCH LẬT HAI TRẠNG THÁI ỔN ĐỊNH

Một mạch lật theo định nghĩa là mạch có đầu ra của nó có thể thay đổi trạng thái một cách đột biến. Một mạch lật có hai trạng thái ổn định được gọi là một mạch trigơ (mạch Flip Flop), các trạng thái của nó khi không có điều khiển đặc biệt nào ở lối vào sẽ không thay đổi theo thời gian.

7.1.1. Nguyên lý hoạt động của mạch Flip Flop (FF)

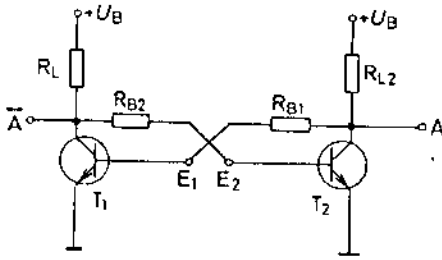
Một mạch Flip Flop có cấu tạo cho trên hình 7.1 gồm hai tầng dùng transito ở chế độ khoá T_1 và T_2 ghép với nhau (hồi tiếp dương) qua các điện trở R_{B1} và R_{B2} . Thoạt nhìn tại thời điểm cấp nguồn $+U_B$ cả hai transito đều ngắt mạch. Trên colectơ của chúng do dòng I_C bằng 0 điện thế gần bằng mức U_B . Mức điện áp này tạo các dòng I_{B1} và I_{B2} trên R_{B1} và R_{B2} điều khiển các transito tới trạng thái dẫn điện. Vậy thoạt tiên, cả hai transito đều dẫn điện theo phân tích trên. Do đặc điểm cấu tạo không đồng nhất một cách lý tưởng giữa 2 transito, một trong hai chuyển sang dẫn điện nhanh hơn transito kia (ví dụ T_1 lật sang nối mạch nhanh hơn T_2). Tình trạng mất đối xứng nhanh chóng bị khoét sâu do các mạch hồi tiếp dương ví dụ $I_{C1} \uparrow U_{CE1} \downarrow$ qua R_{B2} làm $U_{BE2} \downarrow I_{C2} \downarrow U_{CE2} \uparrow$ qua R_{B1} làm $U_{BE1} \uparrow I_{C1} \uparrow \dots$

Kết quả là T_1 dẫn điện hoàn toàn (nối mạch) còn T_2 bị đẩy tới trạng thái ngắt mạch. Đây là một trong hai trạng thái ổn định bền vững của mạch Flip Flop.

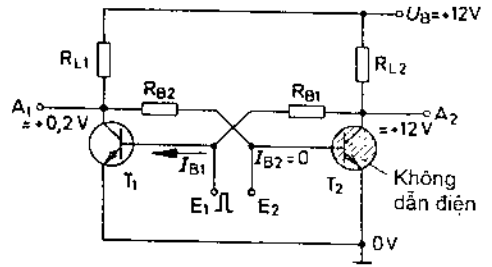
Trạng thái ổn định thứ nhất: T_1 dẫn điện T_2 ngắt không dẫn điện (ta ký hiệu quy ước $T_1^+ T_2^-$).

Nếu không có tác động ngoài, đây là trạng thái ổn định có tính chất bền vững lâu dài. Còn khi $I_{C2} \uparrow$ làm $U_{CE2} \downarrow$ qua R_{B1} : $U_{BE1} \downarrow I_{C1} \downarrow$ làm $U_{CE1} \uparrow$ qua R_{B2} làm $U_{BE2} \uparrow$ dẫn tới I_{C2} tiếp tục $\uparrow \dots$ mạch hồi tiếp dương đẩy mạch nhanh chóng dẫn đến $T_2^+ T_1^-$.

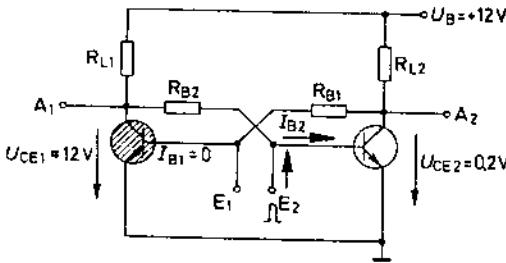
Trạng thái ổn định thứ hai: T_1 không dẫn điện, T_2 dẫn điện ($T_1^- T_2^+$).



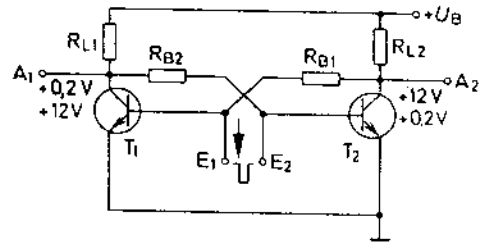
Hình 7.1. Một mạch Flip Flop đơn giản.



Hình 7.2. Mạch Flip Flop ở trạng thái $T_1^+ T_2^-$.



Hình 7.3. Mạch Flip Flop ở trạng thái $T_1^- T_2^+$.



Hình 7.4. Quá trình lật của Flip Flop khi tiếp nhận xung điều khiển âm tại lối vào E_1 .

Trạng thái ổn định được duy trì lâu dài do điện thế dương xấp xỉ $+U_B$ trên colectơ của transito ngắt mạch duy trì trạng thái nối mạch cho transito kia hoặc ngược lại. Việc lật trạng thái của Flip Flop xảy ra chỉ khi có 1 xung điện áp âm tác động vào bazơ của transito đang dẫn điện (hình 7.4). Giả sử Flip Flop đang ở trạng thái $T_1^+ T_2^-$, xung điều khiển hẹp cực tính âm đưa tới đầu vào E_1 của T_1 . T_1 bị điều khiển lật về trạng thái ngắt mạch do mức âm điều khiển đủ lớn, U_{CE1} nhảy lên mức điện thế cao xấp xỉ $U_B = 12V$ qua R_{B2} tạo dòng I_{B2} hay áp U_{BE2} đủ để đưa T_2 về trạng thái nối mạch. Trạng thái ổn định thứ hai đã được thiết lập: $T_1^- T_2^+$ (khi T_2^+ , $U_{CE2} \approx 0,2V$ không đủ cấp dòng cho T_1 nên T_1 tiếp tục bị giữ lại ở trạng thái ngắt mặc dù đã hết xung điều khiển).

Với transito npn của mạch Flip Flop, có thể lật trạng thái của nó nhờ 1 xung điện áp cực tính dương đặt tới bazơ của nó khi đang khoá (ngắt mạch) hay nhờ 1 xung điện áp âm tới bazơ khi nó đang dẫn điện (nối mạch).

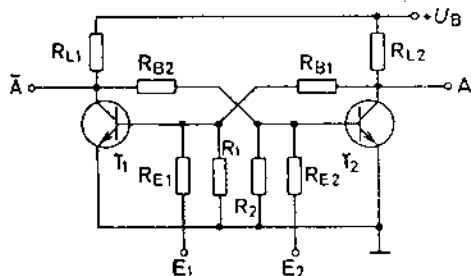
Với cấu tạo Flip Flop từ 2 transito loại pnp thì việc điều khiển cần cực tính xung ngược lại (cực tính dương vào bazơ của transito đang dẫn điện hoặc ngược lại).

Khi ở một trạng thái ổn định, mức điện áp đầu ra của transito luôn

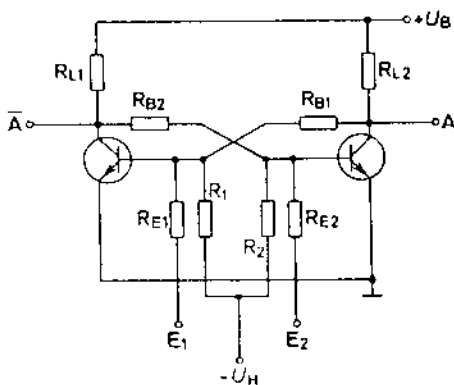
đối lập nhau khi T_1, T_2 thì $U_{CE1} \approx U_{CE1\text{bỏ\ ho\}} \approx 0,2V$; $U_{CE2} \approx +U_B = 12V$ hay khi T_1, T_2 thì $U_{CE1} \approx +12V$ $U_{CE2} \approx 0,2V$ (hình 7.4) (khi tại các lối ra A và \bar{A} chưa mắc tải).

Các đầu ra của Flip Flop luôn có các trạng thái điện thế đối lập nhau.

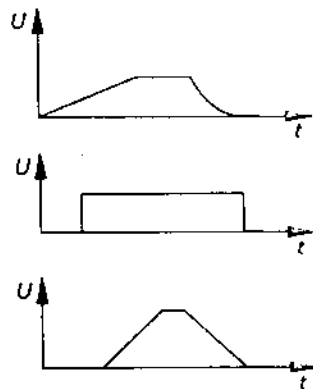
Mạch FF trên hình 7.5 dùng hai bộ chia áp R_{B1}, R_1 và R_{B2}, R_2 trực tiếp dẫn điện áp hồi tiếp từ colectơ T_1 về bazơ T_2 và ngược lại. Để đảm bảo một transistor ở trạng thái khoá chắc chắn cần bổ sung thêm các điện trở R_{E1} và R_{E2} chống dòng I_B lớn và như trên hình 7.6 còn dùng thêm 1 nguồn hỗ trợ cực tính âm được tính toán sao cho transistor ở trạng thái khoá có một mức điện thế âm tại bazơ.



Hình 7.5. Mạch FF dùng bộ chia.



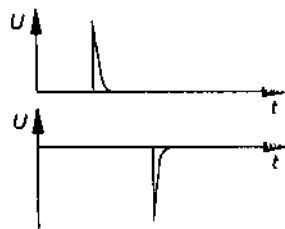
Hình 7.6. Mạch FF dùng bộ chia và nguồn hỗ trợ $-U_H < 0$.



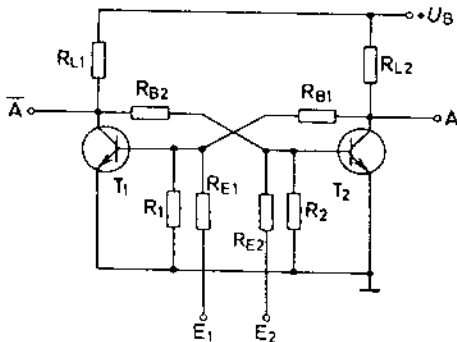
Hình 7.7. Các tín hiệu dùng cho điều khiển tĩnh FF.

7.1.2. Các dạng điều khiển FF

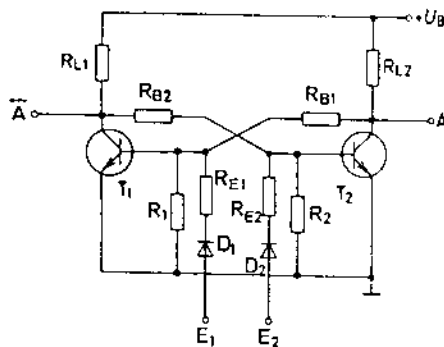
Có hai dạng điều khiển để làm thay đổi trạng thái của FF: dùng điện áp (mức điện thế) thích hợp đặt tới lối vào (xem các dạng điện áp hình 7.7) gọi là kiểu điều khiển tĩnh và dùng sườn đi lên hoặc đi xuống của 1 tín hiệu đột biến tác động tới lối vào (xem các dạng tín hiệu hình 7.8) được gọi là kiểu điều khiển động hay điều khiển bằng sườn xung.



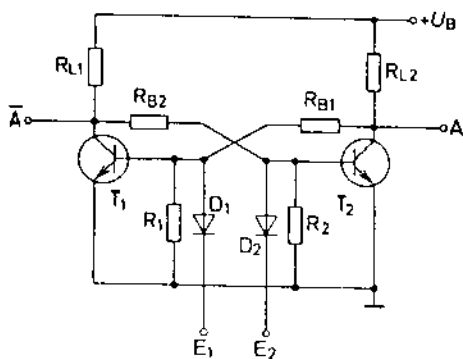
Hình 7.8. Các tín hiệu dùng cho điều khiển động FF.



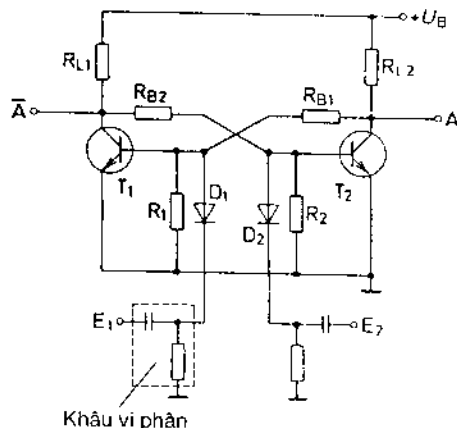
Hình 7.9. FF với hai đầu vào điều khiển tĩnh.



Hình 7.10. FF điều khiển tĩnh nhờ tín hiệu cực tính dương.



Hình 7.11. FF điều khiển tĩnh nhờ tín hiệu mức điện thế 0V hay mức điện thế âm.

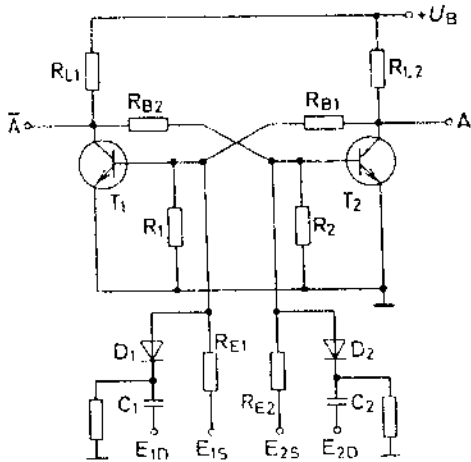


Hình 7.12. FF có các đầu vào điều khiển động bằng sườn âm.

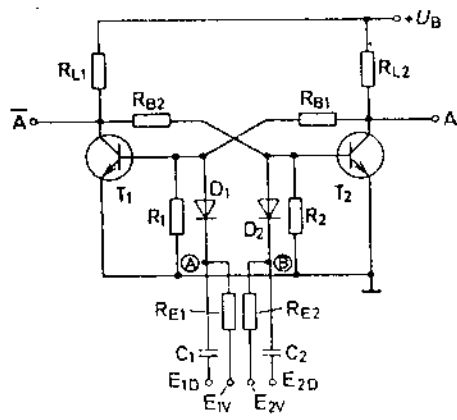
Các dạng đầu vào điều khiển FF được cho trên các hình từ 7.9 đến 7.13:

- FF có hai đầu vào tĩnh E_1 và E_2 (hình 7.9).
- FF điều khiển tĩnh bằng các mức điện thế dương (hình 7.10).
- FF được điều khiển tĩnh bởi mức 0V hay mức điện thế âm (hình 7.11).
- FF điều khiển động bằng các đột biến âm (sườn đi xuống) của tín hiệu tác động vào hai đầu vào động E_1 và E_2 (hình 7.12).
- FF có cả hai loại đầu vào điều khiển tĩnh (E_{1s} , E_{2s}) và đầu vào điều khiển động (E_{1D} , E_{2D}) (hình 7.13).

Chú ý ở các mạch hình 7.12 và 7.13, các đầu vào động chứa một khâu mạch vi phân RC với chức năng tạo xung nhọn đầu (dạng hình 7.8) từ sườn xung vuông góc đặt tới lối vào E_{1D} , E_{2D} . Các diot D_1 , D_2 ở các lối vào dùng để chọn cực tính thích hợp cho tín hiệu điều khiển.

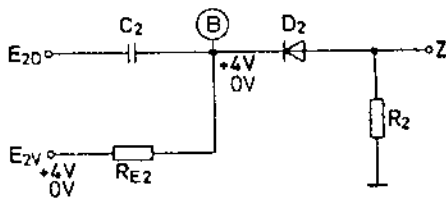


Hình 7.13. FF với các đầu vào điều khiển tĩnh và điều khiển động.

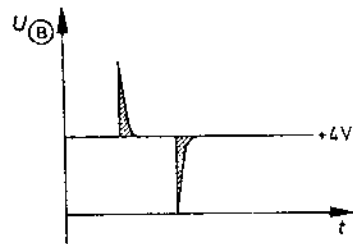


Hình 7.14. FF có các lối vào điều khiển động và lối vào chuẩn bị.

Hình 7.14 biểu diễn một mạch FF có hai đầu vào điều khiển động (bằng sườn đi xuống) và thêm hai đầu vào chuẩn bị và được giải thích ý nghĩa như sau: giả thiết FF đang ở trạng thái $T_1^- T_2^+$. Muốn cho FF lật, cần 1 xung điện áp âm đặt tới lối vào E_{2D} tuy nhiên chỉ khi có mức 0 đặt tới lối vào E_{2V} .



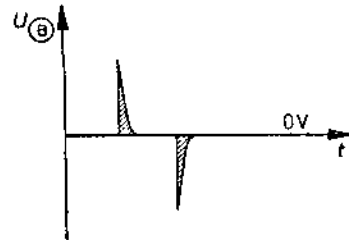
Hình 7.15. Mạch điện giải thích việc điều khiển có lối vào chuẩn bị.



Hình 7.16. Diot (hình 7.15) luôn bị khoá.

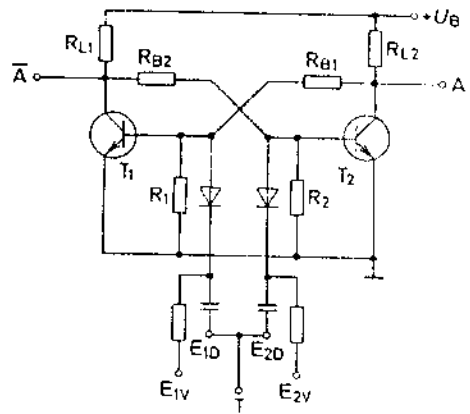
Ta chú ý mạch hình 7.15, nếu tại đầu vào chuẩn bị E_{2V} có điện áp ví dụ +4V thì D_2 khoá. Bây giờ tại lối vào động E_{2D} có điện áp vuông góc biên độ 0V tới 4V và sau đó từ 4V về 0V thì diot luôn ở trạng thái bị khoá (hình 7.16).

Còn nếu tại lối vào chuẩn bị E_{2V} đặt tới điện áp 0V với xung đột biến dương diot vẫn khoá, nhưng với xung điện áp



Hình 7.17. Xung âm điều khiển làm diot (hình 7.15) mở.

âm, diot sẽ mở dẫn xung âm tới bazơ của T_2 làm T_2 chuyển về trạng thái ngắt mạch và FF lật trạng thái. Các đầu vào chuẩn bị cộn được gọi là đầu vào điều kiện, nhờ chúng FF luôn xác lập ở 1 trạng thái ổn định biết trước của mình và quá trình điều khiển FF được tin cậy. Vì lý do trên, mạch hình 7.15 thường được dùng trong thực tế.



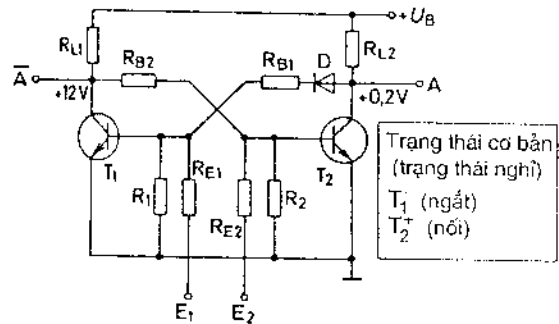
Hình 7.18. Điều khiển FF với 1 đầu vào nhịp T.

FF cho ở hình 7.18 đã kết hợp chung 2 lối vào điều khiển động E_{10} với E_{20} thành 1 lối vào duy nhất gọi là đầu vào nhịp (T). Các lối vào điều kiện sử dụng để chọn đưa tín hiệu điều khiển vào, khi tại các lối vào E_{1V} hoặc E_{2V} có tín hiệu tác động sẽ đủ điều kiện lật FF khi lối vào T có tín hiệu nhịp (thường gọi là tín hiệu đồng bộ). Flip Flop với phương thức hoạt động như trên gọi là loại FF đồng bộ (xem ở mục 12.4).

7.1.3. Flip Flop có các tính chất đặc biệt

Có nhiều dạng FF đặc biệt và được dùng khá phổ biến, trong đó ta quan tâm tới 3 loại quan trọng sau:

- Khi cấp nguồn $+U_B$, chỉ một trạng thái ổn định được xác lập được coi là trạng thái ban đầu mặc định của FF. Điều này đạt được nhờ cách kết cấu mạch bất đối xứng ví dụ nối thêm diot D theo hướng tới bazơ của T_1 như trên hình 7.19. Khi nối nguồn cấp, dòng I_{B1} qua R_{B1} và qua diot tăng chậm hơn nhánh bên kia với dòng I_{B2} làm T_2 có lợi thế hơn và điều này nhanh chóng dẫn tới trạng thái ban đầu mặc định của FF là T_2' (nối mạch) T_1' (ngắt mạch). Từ tiết 5.3 đã có thời gian nối mạch $t_{nối}$ đặc biệt nhỏ và thời gian ngắt mạch $t_{ngắt}$ của khoá lậu hơn nhiều lần (ví dụ $t_{nối} = 100ns$, $t_{ngắt} = 400ns$).



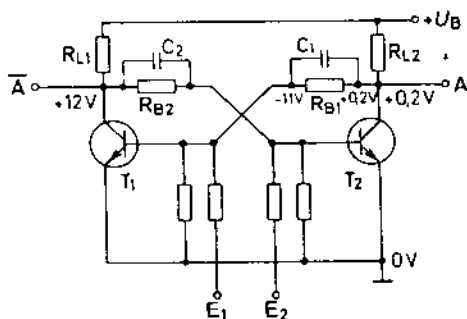
Hình 7.19. FF có trạng thái xác lập trước là T_1' T_2' .

Trạng thái cơ bản (trạng thái nghỉ)
 T_1' (ngắt)
 T_2' (nối)

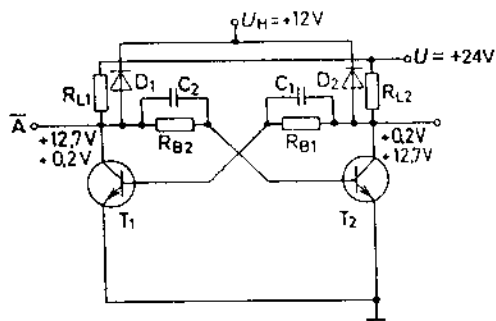
- Mạch FF hình 7.20 bổ sung thêm 2 tụ điện C_1 và C_2 nối song

song với R_{B1} và R_{B2} . Bước nhảy điện áp tại điểm A ví dụ từ 0.2V lên 12V (khi T_2 lật từ T_2^+ sang T_2^-) được C_1 ngăn mạch, điều này làm tăng tốc độ lật của T_1 theo hướng $T_1^- \rightarrow T_1^+$ và tương ứng bước nhảy $+12V \rightarrow 0.2V$ tại A qua C_2 làm tăng tốc độ lật của T_2 theo hướng $T_2^+ \rightarrow T_2^-$. Do đó sự có mặt của C_1 làm giảm $t_{nổi}$ của T_1 và của C_2 làm giảm $t_{ngắt}$ của T_2 . Với hành trình sau C_1 làm giảm $t_{ngắt}$ của T_1 và C_2 làm giảm $t_{nổi}$ của T_2 . Cần chọn R_{B1} và R_{B2} đủ lớn để giảm $t_{ngắt}$ cho T_1 và T_2 do điện áp trên tụ được nạp lúc lật (ví dụ tại A) là $U_{C1} \approx -11V$ phóng rất chậm qua R_{B1} , điện áp U_{C1} do C_1 nạp đầy nhanh T_1 về ngắt mạch.

• Mạch FF hình 7.21 dùng các diot D_1, D_2 ghim. Giả thiết dùng nguồn $+24V$ cấp cho mạch, khi T_2 chuyển sang nối mạch $U_A \approx 0.2V$ lúc này D_1 khoá. Lúc T_2 được điều khiển lật sang khoá ngắt mạch U_{CE2} có xu thế tăng tới 24V khi đó nhờ nguồn điện áp phụ $U_H = +12V$ D_2 dẫn điện làm U_{CE2} chỉ tăng tới giá trị $U_{H1} + U_{D2} = 12,7V$ sẽ dừng. Mạch dùng các diot ghim đặc biệt thuận lợi khi tải của FF là dung tính (nối tụ C_L tới điểm A).



Hình 7.20. FF dùng tụ tăng tốc giảm thời gian lật.

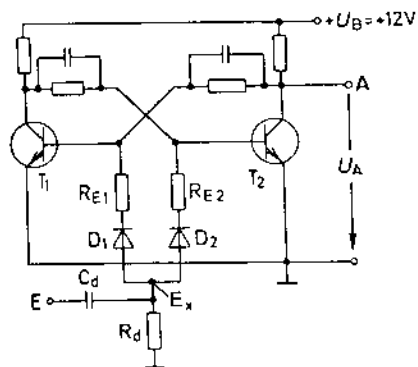


Hình 7.21. FF dùng các diot làm giảm thời gian nối mạch.

7.1.4. Ví dụ ứng dụng Flip Flop

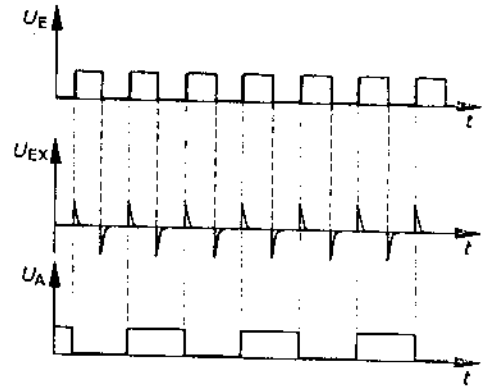
7.1.4.1. Bộ chia tần số dùng Flip Flop

Với 1 FF có thể dùng để thực hiện chia 2:1 số xung vuông góc. Dãy xung vuông góc từ 1 bộ tạo xung vuông được qua mạch vi phân (hình 7.22) C_d, R_d thành các xung nhọn đầu đưa tới đầu vào điều khiển động theo sườn đi lên hay sườn đi xuống của xung nhọn



Hình 7.22. Bộ chia tần số dùng FF.

(trường hợp mạch hình 7.22 kích thích FF bằng sườn dương của xung vào cửa E). Đồ thị điện áp tại điểm E lối vào, điểm E_X sau mạch vi phân và điểm A tại lối ra của FF được cho trên hình 7.23. Ở đây các diot D₁ và D₂ (hình 7.22) chỉ chọn các xung nhọn dương để khởi động lật cho FF.

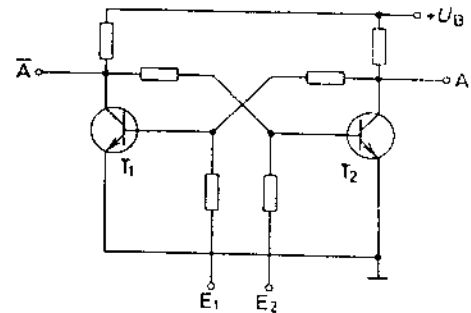


Hình 7.23. Đồ thị xung của mạch hình 7.22.

Giả thiết trước khi có dãy xung đếm FF ở trạng thái $T_1^+ T_2^-$, $U_A \approx +U_B$. Khi xung nhọn đầu tiên kích thích, qua D₁ và D₂ nó tác động tới B₁ và B₂ của T₁ và T₂, tuy nhiên chỉ T₂ đang ngắt mạch có phản ứng tích cực làm lật FF về trạng thái $T_1^- T_2^+$ (xem đồ thị hình 7.23). Khi đó sau xung thứ nhất có $U_A = 0,2V$. Xung thứ hai cực tính âm bị cả hai diot từ chối. Xung thứ 3 tác động chỉ có tích cực với T₁ đang ngắt mạch và làm lật FF về trạng thái ngược lại $T_1^+ T_2^-$... Dãy xung vuông U_A có tần số chỉ còn bằng 1/2 tần số của dãy xung vào khi so sánh đồ thị hình 7.23 giữa dãy U_E và U_A. Khi cần tiếp tục chia dãy xung vào theo tỷ lệ 2ⁿ: 1 có thể dùng n mạch FF như hình 7.22 thực hiện, ví dụ chia 16:1 sẽ cần dùng 4 mạch FF ghép liên tiếp nhau (bằng cách nối U_A của FF trước với đầu vào E của FF tiếp sau). Việc này có ý nghĩa quan trọng trong việc xây dựng các bộ đếm kiểu nối tiếp và trong các thiết bị số khác.

7.1.4.2. Bộ nhớ tín hiệu (nhị phân) dùng Flip Flop

Có thể dùng một mạch FF để nhớ (lưu giữ) một giá trị nhị phân khi quy ước rằng trạng thái điện áp ở mức cao tương ứng giá trị 1 và ở mức thấp tương ứng giá trị 0 (ví dụ $U_A = +U_B = 1$ hoặc $U_A = +0,2V \approx 0$). Đây là các mức tín hiệu nhị phân đặc trưng trong kỹ thuật số (xem chương 12) và xa hơn trong kỹ thuật đo lường, điều khiển tự động các quá trình công nghệ.



Hình 7.24. Bộ nhớ tín hiệu dùng FF.

Ở hình 7.24, khi lối vào có tín hiệu điều khiển dương tác động vào E₁ (trước lúc này FF ở trạng thái $T_1^- T_2^+$ và $U_A = 0$) T₁ nhận tín hiệu điều

khiến thích hợp và lật đến trạng thái nổi T_1^+ đẩy T_2 về trạng thái ngắt (T_2^-), khi đó $U_A = 1$. Như vậy mức tín hiệu vào E_1 dương (ví dụ $U_{E1} = 5V = 1$ đã lật FF về trạng thái $T_1^+ T_2^-$ và $U_A = 1 = +U_D$). Giá trị tín hiệu bằng 1 đã được lưu lại (nhớ) trong FF. Đầu vào E_1 được gọi là đầu vào thiết lập (SET). Nếu bây giờ có tín hiệu dương vào E_2 ($U_{E2} = 1$) khi đó T_2 tiếp nhận và lật làm FF về trạng thái ổn định $T_1^- T_2^+$, $U_A = 0$: đầu vào E_2 được gọi là đầu vào xoá (RESET) FF ở hình 7.24 được gọi là RSFF.

Để mạch RSFF làm việc chắc chắn yêu cầu không tác động đồng thời 2 tín hiệu dương đồng thời vào E_1 và E_2 , tức là cấm trạng thái $U_{E1} = U_{E2} = 1$ (hay $S = R = 1$) xảy ra đồng thời (vì khi đó chức năng nhớ không còn tin cậy).

7.1.5. Tính toán một mạch Flip Flop

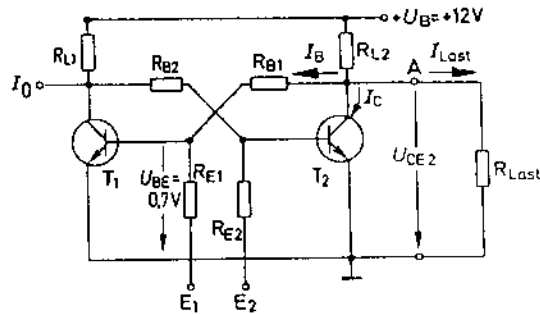
Để phối hợp hoạt động với các mạch khác, chọn nguồn nuôi 1 chiều chung $U_B = +12V$, chọn tải cho FF $R_L = 10k\Omega$.

Chọn transito loại:

BC107 có $I_{Cmax} = 100mA$;

$B = 100$; $P_{cho\text{phép}} = 0,3W$

Mạch FF không cần các tính chất đặc biệt, chọn mạch nguyên lý hình 7.25.



Hình 7.25. Mạch FF cho ví dụ tính toán.

Xác định các điện trở mạch collector R_{L1} và R_{L2} , muốn $t_{nổi}$ nhỏ chọn R_{L1} R_{L2} nhỏ tuy nhiên nếu quá nhỏ thì dòng I_C lúc nối mạch lớn không cần thiết và transito có thể bị quá tải. Điện áp U_{CE2} không giảm quá mạnh khi mắc R_L vào.

$$\text{Chọn } R_{L1} = R_{L2} = 1k\Omega. \text{ Khi đó } I_{Cngm\text{ach}} = \frac{U_B}{R_{L1,2}} = \frac{12V}{1k\Omega} = 12mA$$

$$\text{Với } B = 100 \text{ thì } I_{Bmin} = \frac{I_C}{B} = \frac{12mA}{100} = 120\mu A (= I_B \text{ bão hoà})$$

(I_{Bmin} là dòng I_B nhỏ nhất ở chế độ nối mạch của transito với hệ số bão hoà bằng 1). Để thuận tiện ta chọn $I_B = 200\mu A > I_{Bmin} = 120\mu A$ với

$$\text{hệ số bão hoà } \beta = \frac{I_B}{I_{Bmin}} = \frac{200\mu A}{120\mu A} \approx 1,67.$$

Điểm làm việc của các transito ở P_1 hoặc P_2 trên đặc tuyến hình 7.26. U_{BE} tại transito nối mạch bằng 0,7V (ví dụ $U_{BE1} = 0,7V$ khi T_1^+), T_2 . Từ mạch 7.27 dùng để tính U_{CE2} có:

$$\begin{aligned}
 U_{RL} + U_{CE2} &= U_B \\
 I_1 R_{L2} + I_2 R_{Last} &= U_B \\
 (I_2 + I_B) R_{L2} + I_2 R_{Last} &= U_B \\
 I_2 R_{L2} + I_B R_{L2} + I_2 R_{Last} &= U_B \\
 I_2 (R_{L2} + R_{Last}) + I_B R_{L2} &= U_B \\
 I_2 &= \frac{U_B - I_B R_{L2}}{R_{L2} + R_{Last}}
 \end{aligned}$$

$$I_2 R_{Last} = \frac{U_B - I_B R_{L2}}{R_{L2} + R_{Last}} \cdot R_{Last} = U_{CE2}$$

Từ đây:
$$U_{CE2} = \frac{U_B - I_B R_{L2}}{R_{L2} + R_{Last}} \cdot R_{Last}$$

$$U_{CE2} = \frac{(12V - 0,2mA \cdot 1k\Omega) 10k\Omega}{1k\Omega + 10k\Omega}$$

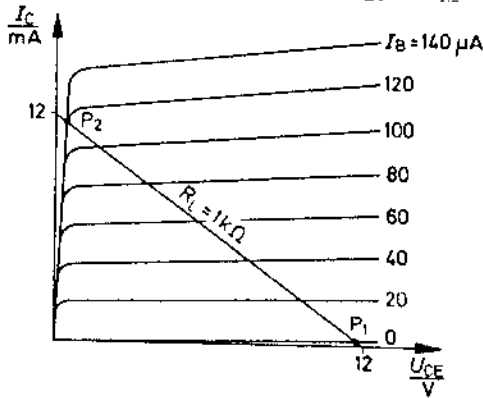
$$U_{CE2} = \frac{11,8V \cdot 10k\Omega}{11k\Omega} = 10,72V$$

Trên điện trở R_{B1} có điện áp $10,72V - 0,7V = 10,02V$, từ đó:

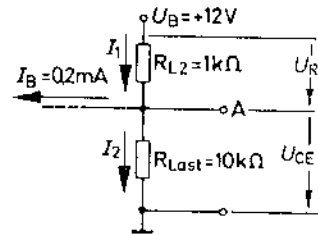
$$R_{B1} = \frac{10,02V}{0,2mA} = 50,1k\Omega$$

Chọn $R_{B1} = R_{B2} = 47k\Omega$ (dòng I_B khi đó lớn hơn $200 \mu A$ một chút).

Chọn điện trở ổn định $R_{E1} = R_{E2} = 10k\Omega$ (theo kinh nghiệm).



Hình 7.26. Đặc tuyến $I_C - U_{CE}$ và đường đặc tính tải.



Hình 7.27. Mạch để tính U_{CE2} .

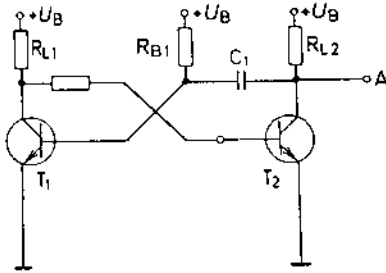
7.2. CÁC MẠCH LẬP ĐƠN ỔN (MỘT TRẠNG THÁI ỔN ĐỊNH)

7.2.1. Nguyên lý hoạt động

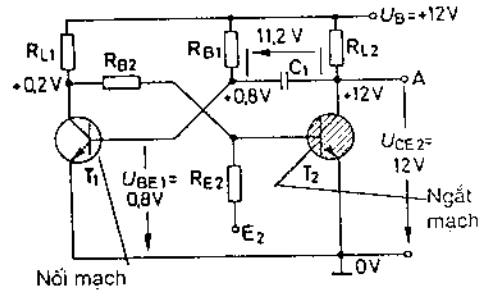
Mạch lập đơn ổn hình 7.28 gồm 2 transito ghép đan chéo với tính chất đặc trưng chỉ có một trạng thái ổn định bền vững, còn được gọi tên khác là mạch đa hài đơn ổn hay đa hài dợi. Trong mạch hình 7.29 R_{B1} được

chọn sao cho T_1^+ (đủ dòng $I_B > I_{B_{min}}$), U_{CE1} đủ nhỏ (0,2V) không đủ dòng cấp cho T_2 và do vậy T_2^- . Trạng thái ổn định lâu dài của mạch là $T_1^+ T_2^-$

Trạng thái ổn định: T_1 nổi mạch (T_1^+); T_2 ngắt mạch (T_2^-).



Hình 7.28. Mạch đa hài đợi (đa hài đơn ổn) dùng hai transito khoá.



Hình 7.29. Mạch đa hài đơn ổn ở trạng thái ổn định.

Khi không có tác động ngoài, mạch luôn giữ ở trạng thái đã phân tích còn gọi là trạng thái đợi. Khi đó phân bố điện thế trên mạch được cho trên hình 7.29 với $U_A = +12V$, $U_{BE1} \approx 0,8V$ tụ C_1 ở trạng thái được nạp điện tới mức $U_{C1} = 11,2V$.

Việc lật trạng thái chỉ xảy ra khi có tín hiệu điều khiển xuất hiện tại lối vào E_2 dưới dạng là 1 điện áp dương hẹp và đủ lớn. Khi đó T_2 bị điều khiển lật sang nổi mạch (T_2^+) U_{CE2} giảm thấp còn cỡ 0,2V. Thoạt đầu tụ C có vai trò như một nguồn điện áp giá trị 11,2V, do đột biến điện áp âm của U_{CE2} qua tụ C làm xuất hiện tại B_1 mức điện áp âm tương ứng dập tắt T_1 (T_1^- - hình 7.30). Do T_1^- , U_{CE1} nhảy lên mức cao 12V duy trì dòng qua R_{B2} giữ cho T_2 duy trì ở trạng thái nổi mạch (T_2^+) mạch lật sang trạng thái thứ hai không ổn định là $T_1^- T_2^+$.

Trạng thái không ổn định: T_1 ngắt mạch (T_1^-); T_2 nổi mạch (T_2^+)

Ở trạng thái này, C_1 thực hiện quá trình phóng điện theo mạch vòng (hình 7.31) $+C_1 \rightarrow R_{CE2} \rightarrow U_B \rightarrow R_{B1} \rightarrow -C_1$. Hằng số thời gian của mạch phóng:

$$\tau_E = (R_{B1} + R_{CE2}) \cdot C_1 \text{ (Bỏ qua nội trở của } +U_B)$$

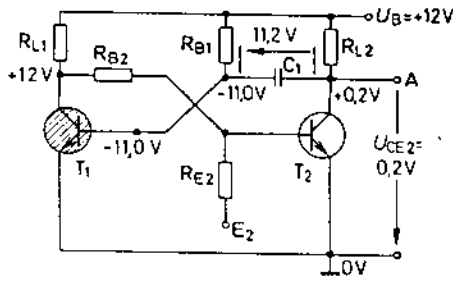
Do $R_{CE2} \ll R_{B1}$ (T_2^+ nổi mạch ở chế độ bão hoà)

$$\tau_E \approx R_{B1} \cdot C_1$$

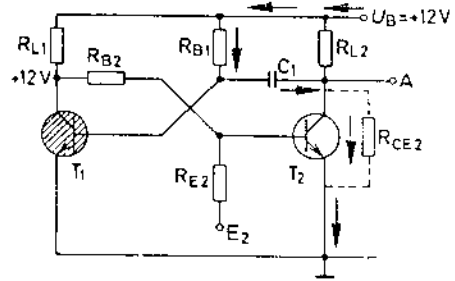
Điện áp trên C_1 tuân theo quy luật hàm exp (hình 7.32)

Cho đến khi $t = t_b$, T_2 không còn dòng bazơ và lật về trạng thái ngắt (T_2^-) điện thế $U_{BE1} \approx 0,7V$ làm T_1 nổi mạch (T_1^+) mạch quay về trạng thái ổn định ban đầu. Với phương trình phóng điện của C_1 tính từ t_b tới t_a có:

$$t_1 = t_b - t_a = 0,69 \cdot R_{B1} \cdot C_1$$



Hình 7.30. Mạch đa hài đơn ổn ngay sau khi lật đến trạng thái không ổn định.



Hình 7.31. Mạch phóng điện của tụ C_1 ở trạng thái không ổn định.

Để mạch đa hài đơn ổn lật đến trạng thái không ổn định, cần tác động tín hiệu điều khiển phù hợp không chỉ về cực tính mà cả về thời điểm thích hợp. Tụ C_1 trước tiên phải kết thúc quá trình phóng và quay trở lại quá trình nạp điện theo mạch vòng hình 7.29: $+U_B \rightarrow R_{L2} \rightarrow C_1 \rightarrow R_{BE1} \rightarrow -U_B = 0V$. Hằng số thời gian nạp τ_A khi đó xác định bởi: $\tau_A = (R_{L2} + R_{BE1}) \cdot C_1 \approx R_{L2} \cdot C_1$ ($R_{L2} \gg R_{BE1}$).

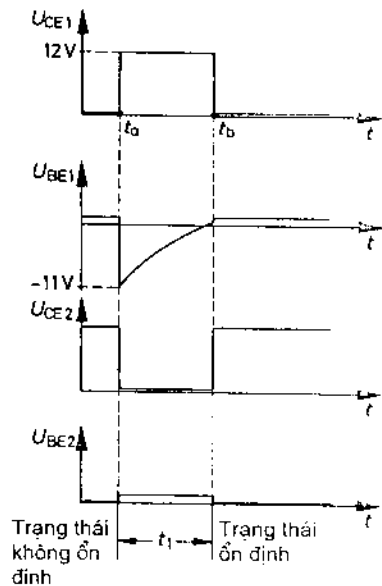
Thời gian nghỉ $t_{hồi phục}$ được xác định bởi:

$$t_{hồi phục} \approx 5 \cdot \tau_A = 5 \cdot R_{L2} \cdot C_1$$

Nếu quá trình điều khiển xảy ra sớm hơn $t_{hồi phục}$ mạch không chuyển được sang trạng thái không ổn định do chưa phục hồi về trạng thái ổn định ban đầu (chưa sẵn sàng đợi lệnh điều khiển lật).

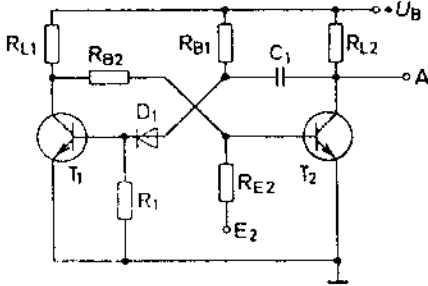
7.2.2. Mạch đa hài đơn ổn có diot bảo vệ

Sau khi lật sang trạng thái không ổn định, tại bazơ của T_1 đang dẫn điện (hình 7.30) thoát tiên có 1 bước nhảy điện áp âm lớn: (ví dụ $-11V$) lớn nhất bằng $-U_B$ (hình 7.32). Điện áp này có thể phá huỷ transito, với loại transito silic hiện nay, diot bazơ-emitơ không thể bị đánh thủng nhưng xuất hiện hiệu ứng zener làm diot BE dẫn điện ngược. Việc phóng điện của C_1 khi đó bị ảnh hưởng và hệ thức $t_1 \approx 0.69R_{B1}C_1$ phạm

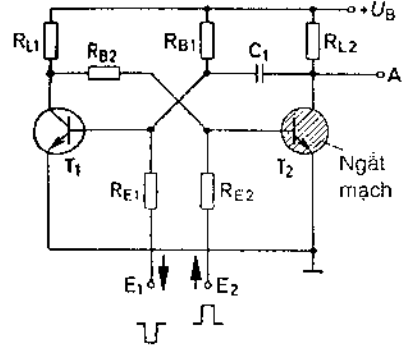


Hình 7.32. Đồ thị điện áp trên mạch đa hài đơn, t_1 : mạch lật đến trạng thái không ổn định, t_b mạch lật về trạng thái ổn định.

sai số rất lớn. Để tránh nhược điểm này, cần bổ sung diot bảo vệ D_1 nối tiếp ở mạch bazơ của T_1 (hình 7.33) khi C_1 phóng điện D_1 chặn hướng đi của dòng phóng tới bazơ T_1 và tránh quá tải cho T_1 tại vùng bazơ-emitơ. Có thể dùng thêm điện trở R_1 để hỗ trợ mục đích trên tuy không phải luôn luôn cần đến R_1 .



Hình 7.33. Mạch đa hài đơn ổn có diot bảo vệ D_1 và điện trở hạn chế dòng chặn bazơ R_1 .



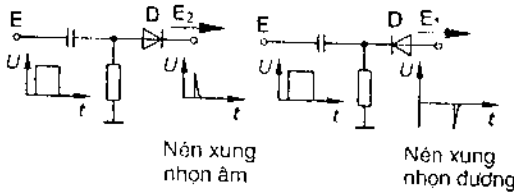
Hình 7.34. Đa hài đợi có đầu vào điều khiển tĩnh (bằng mức điện thế).

7.2.3. Các cách điều khiển đa hài đợi

Có hai cách cơ bản điều khiển đa hài đợi lật tới trạng thái không ổn định là phương pháp điều khiển tĩnh (bằng mức điện áp vào điều khiển) và phương pháp điều khiển động (bằng sườn đi lên hay đi xuống của tín hiệu điều khiển có dạng xung đột biến).

Trong phần 7.2.1 về nguyên lý hoạt động, khi có một điện áp dương đủ lớn đặt vào E_2 (hình 7.34) trong 1 thời gian ngắn điều khiển T_2 , mạch chuyển sang trạng thái khác (mạch lật). Phương pháp điều khiển như vậy gọi là điều khiển tĩnh nhờ tín hiệu cực tính dương. Tất nhiên tương tự, nếu đặt vào cổng E_1 một điện áp âm đủ lớn trong thời gian ngắn, T_1 bị khoá, U_{CE1} tăng, T_2 nhận được dòng bazơ đủ lớn và chuyển sang nối mạch. Trên tụ C_1 xuất hiện bước nhảy. T_1 lưu lại trạng thái ngắt cho tới khi C_1 phóng hết và bắt đầu nạp mới. Phương pháp điều khiển này gọi là điều khiển tĩnh nhờ tín hiệu cực tính âm (hình 7.34).

Muốn thực hiện điều khiển động, cần bổ sung tại các lối vào E_1 và E_2 các khâu mạch vi phân để tạo xung nhọn đầu, sau đó qua diot cắt bớt xung có cực tính không phù hợp, chỉ chọn cực tính phù hợp làm xung điều khiển (hình 7.35). Phương pháp điều khiển động bằng xung cực tính dương được dùng cho mạch đa hài đơn ổn cho trên hình 7.36.



Hình 7.35. Mạch điện cho điều khiển động.

Bài tập: Có thể dùng xung cực tính âm điều khiển lật cho mạch hình 7.36 được không? Cần thay đổi như thế nào?

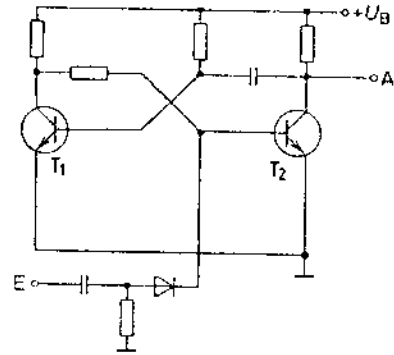
Giải: nếu chỉ đơn giản đảo đầu nối cho diot sẽ không thực hiện được. Ở trạng thái ổn định (trạng thái đợi) T_1^+ T_2^- . Muốn dùng xung điều khiển âm, cần tác động vào bazơ của T_1 , phải thay đổi lại mạch như trên hình 7.37 mới giải quyết được nhiệm vụ đã nêu.

7.2.4. Ví dụ ứng dụng đa hài đợi

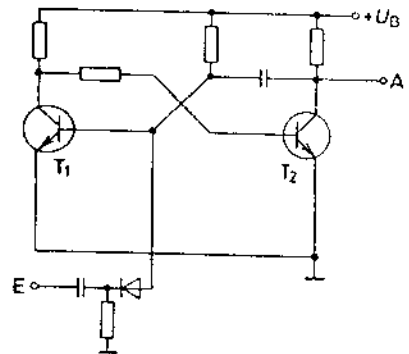
Các ứng dụng quan trọng của đa hài đợi là tạo mạch dẫn xung, mạch trễ, mạch tạo dao động xung hay mạch rờ le thời gian. Trạng thái không ổn định của mạch có thể kéo dài từ $1\mu s$ đến 30 phút.

7.2.4.1. Mạch dẫn xung

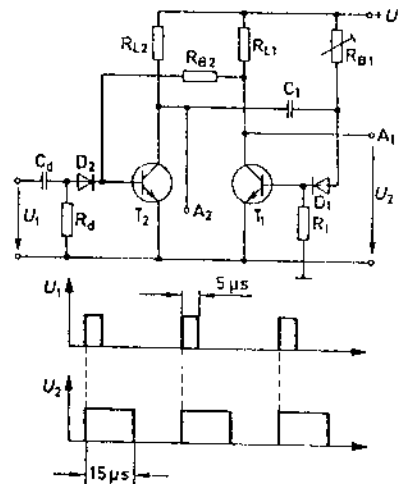
Mạch hình 7.38 là một bộ dẫn xung với dây xung vào có độ rộng là $5\mu s$ và dây xung ra có độ rộng là $15\mu s$. Dây xung vào U_1 được qua một mạch vi phân $C_d R_d$ và sau đó qua D_2 chỉ còn xung nhọn cực tính dương tác động vào bazơ của T_2 làm lật mạch. Thời gian lưu lại của mạch ở trạng thái không ổn định do việc chọn giá trị của tụ C_1 và điện trở R_{B1} quyết định:



Hình 7.36. Mạch đa hài đợi điều khiển động bằng xung dương.



Hình 7.37. Mạch đa hài đợi điều khiển động bằng xung âm.



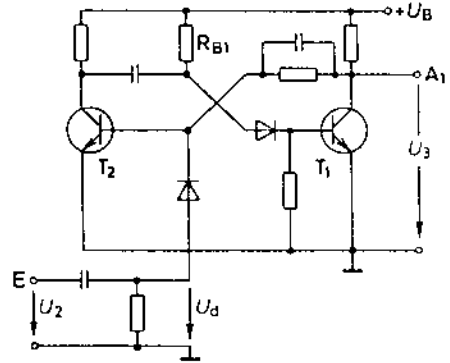
Hình 7.38. Mạch dẫn xung và đồ thị thời gian.

$$t_1 = 0,69.R_{B1}.C_1 = 15\mu s$$

Trong thời gian này T_1 ở trạng thái ngắt mạch (T_1^-) tại lối ra A_1 lấy trên colectơ của T_1 ta nhận được điện áp U_2 . Điện áp tại lối ra thứ hai A_2 không dùng đến. Dãy xung U_2 có độ rộng bằng $15\mu s$ (đã thay đổi dân ra 3 lần so với dãy xung vào U_1).

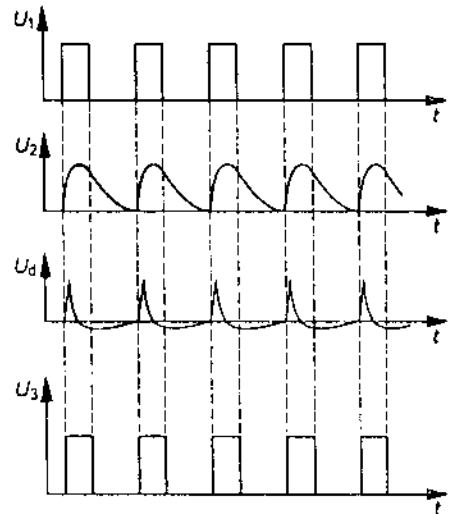
7.2.4.2. Mạch tạo lại dạng xung (sửa dạng)

Khi truyền xung vuông góc trên một dây dẫn dài, thường xung bị dân (về thời gian độ rộng tăng lên, về biên độ chiều cao thấp xuống) tức là bị biến dạng nhiều so với dạng vuông góc ban đầu. Nhờ một mạch đa hài đơn ổn (đa hài đợi) có thể sửa lại dạng xung về dạng ban đầu. Độ rộng xung cần phải biết trước. Đồng thời biên độ xung được nâng cao. Một dạng mạch sửa dạng xung dùng đa hài đợi cho trên hình 7.39.



Hình 7.39. Mạch sửa dạng xung.

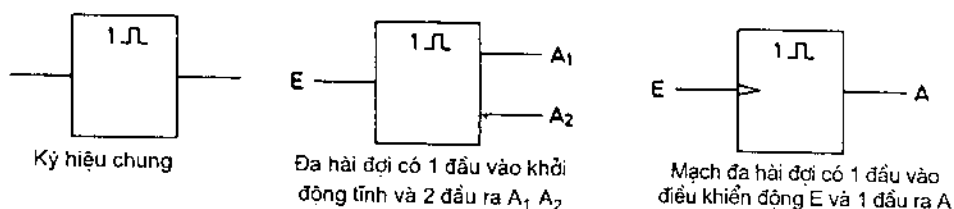
Trên hình 7.40, dãy xung ban đầu trước khi đưa vào đường truyền dẫn là $U_1(t)$. Trên đường truyền dây này đã bị biến dạng (dãn và suy hao) thành $U_2(t)$. Khi qua mạch vi phân ở lối vào E (hình 7.39) ta nhận được dãy xung U_d , phân âm của $U_d(t)$ bị diot loại. Đa hài đơn ổn dùng T_1 và T_2 được khởi động nhờ xung cực tính dương làm lật mạch với tham số R_{B1} và C_1 được chọn đồng bộ với tần số dãy U_1 đã biết trước. Tại lối ra A_1 , nhận được dãy xung $U_3(t)$ dạng vuông góc đồng bộ về tần số với U_1 và biên độ cũng được khuếch đại tương ứng. Ưu điểm



Hình 7.40. Đồ thị minh họa việc sửa (tạo lại) dạng xung.

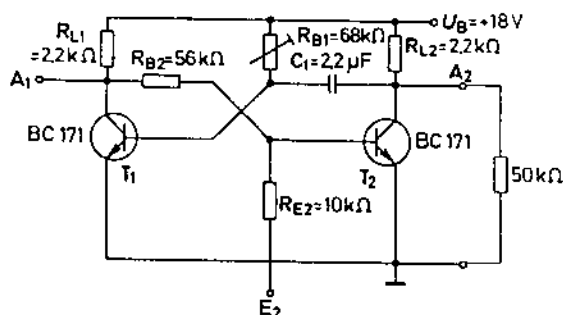
của mạch là nếu chỉ quan tâm tới tần số và tính vuông góc của U_1 được bảo toàn trên đường truyền, ta có thể chọn độ rộng xung U_3 tùy ý theo một yêu cầu nào đó bằng cách chọn R_{B1} là 1 điện trở thay đổi được.

7.2.5. Ký hiệu quy ước của mạch đa hài đợi



Hình 7.41. Ký hiệu đa hài đợi (mạch lật 1 trạng thái ổn định).

Các dạng ký hiệu đa hài đợi cho trên hình 7.41 với 3 cách khác nhau: cho mạch đa hài đợi nói chung và cho đa hài có cách điều khiển tĩnh và điều khiển động ở lối vào.



Hình 7.42. Mạch đa hài đợi cho ví dụ tính toán mạch.

7.2.6. Ví dụ tính toán mạch đa hài đợi

Mạch điện hình 7.42 dùng cho ví dụ tính toán một mạch đa hài đợi. Xuất phát từ việc chọn điện áp nguồn nuôi U_B = +18V và chọn transito khoá loại BC171 có P_{cho phép} = 0,3W; I_{Cmax} = 0,1A, B = 50. Chọn tải R_{L1} = R_{L2} = 2,2kΩ.

Dòng colectơ lớn nhất với mỗi transito khi nối mạch là:

$$I_C = \frac{U_B}{R_L} = \frac{18V}{2,2k\Omega} = 8,18mA \ll I_{Cmax} = 0,1A.$$

Trạng thái quá tải đối với transito bị loại trừ. Nếu nối tới lối ra A₂ điện trở tải R_L = 50kΩ >> R_{L1} = R_{L2} = 2,2kΩ thì có thể bỏ qua R_L. Dòng bazơ thấp nhất để transito nối mạch:

$$B = \frac{I_C}{I_B} \rightarrow I_{Bmin} = \frac{I_C}{B} = \frac{8,18mA}{50} = 163,6\mu A$$

Để điều khiển cho transito bão hoà chắc chắn, chọn I_B = 300μA. Ở trạng thái bão hoà của T₂ U_{BE2} ≈ 0,8V. T₁ (ngắt mạch) nên U_{CE1} = +18V, do đó R_{B2} được tính như sau:

$$R_{B2} = \frac{U_B - U_{BE}}{I_B} = \frac{18V - 0,8V}{0,3mA} = 57 \text{ k}\Omega$$

Công thức thực nghiệm chọn R_{B2} , R_{B1} :

$$R_{B2} \leq 0,6 \cdot R_{L2} \cdot B_2$$

$$R_{B2} \leq 0,6 \cdot 2,2k\Omega \cdot 50 = 66k\Omega ; \text{ Chọn } R_{B2} = 56k\Omega$$

$$R_{B1} \leq 0,8 \cdot R_{L1} \cdot B_1 = 0,8 \cdot 2,2k\Omega \cdot 50 = 88k\Omega$$

Chọn $R_{B1} = 68k\Omega$ (dự phòng B có thể nhỏ hơn).

R_{B1} cùng C_1 quyết định thời gian lưu lại của đa hài ở trạng thái không ổn định T_1 , T_2 . Để chọn được thời gian này như mong muốn, chọn R_{B1} là điện trở có thể biến đổi được (biến trở). Điện trở R_E bảo vệ chống quá dòng I_B khi nối mạch chọn $R_{E2} = 10k\Omega$. Độ lớn của C_1 chọn theo thời gian (dộ rộng) xung t_1 . Ví dụ bằng 0,1s.

$$t_1 = 0,69 \cdot R_{B1} \cdot C_1$$

$$C_1 = \frac{t_1}{0,69 \cdot R_{B1}} = \frac{0,1s}{0,69 \cdot 68k\Omega} = 2,13 \mu F$$

$$\text{Chọn } C_1 = 2,2\mu F.$$

Cần điều chỉnh lại R_{B1} chính xác sao cho được thời gian t_1 như muốn có. D_1 nối tới bazơ của T_1 để bảo vệ.

Bài tập: Hãy thay đổi mạch hình 7.42 để có thời gian lưu của đa hài đợi ở trạng thái không ổn định là 20ms.

Giải bài tập: Cần chọn giá trị tụ C_1

$$t_1 = 0,69 \cdot R_{B1} \cdot C_1$$

$$C_1 = \frac{t_1}{0,69 \cdot R_{B1}} = \frac{20ms}{0,69 \cdot 68k\Omega} = \frac{20 \cdot 10^{-3} s}{0,69 \cdot 68 \cdot 10^3 \Omega}$$

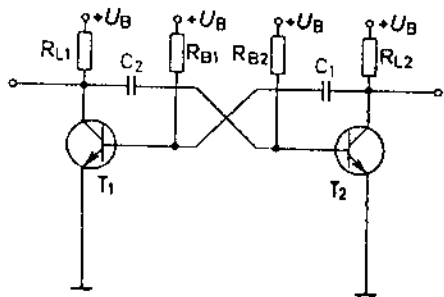
$$C_1 = 0,426 \cdot 10^{-6} F \quad \text{Chọn } C_1 = 470 \text{ nF}$$

7.3. MẠCH LẬT HAI TRẠNG THÁI KHÔNG ỔN ĐỊNH (ĐA HÀI TỰ DAO ĐỘNG)

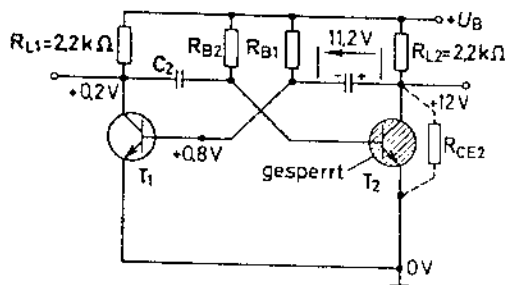
Đa hài tự dao động không có trạng thái ổn định bền vững, nó lật từ trạng thái không ổn định này sang trạng thái không ổn định kia và sau đó lật ngược lại một cách tự động không cần tín hiệu điều khiển từ ngoài.

7.3.1. Nguyên lý hoạt động (hình 7.43)

Mạch đa hài ở chế độ tự dao động gồm 2 tầng khoá transito ghép đan chéo nhau qua các bộ lọc tần cao $C_1 R_{B1}$ và $C_2 R_{B2}$ (hình 7.43).



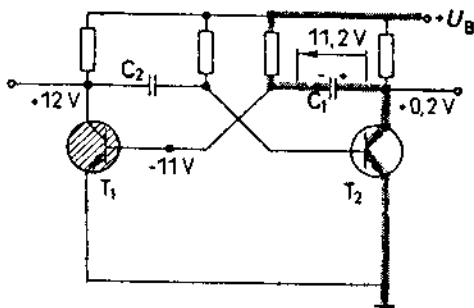
Hình 7.43. Hai tầng khoá transistor kết hợp đấu chéo tạo ra mạch đa hài tự dao động.



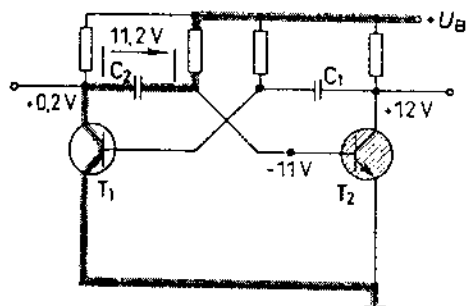
Hình 7.44. Mạch đa hài tự dao động ở trạng thái không ổn định T_1^+, T_2^- .

Mạch có thể ở một trong hai trạng thái không ổn định (hình 7.44 và hình 7.45) là trạng thái 1: T_1 nối T_2 ngắt (T_1^+, T_2^-) và trạng thái 2: T_1 ngắt T_2 nối (T_1^-, T_2^+).

Hãy bắt đầu khi mạch đang ở trạng thái 1 (hình 7.44). T_2^- nên đoạn colectơ-emitơ có điện trở cao (ví dụ $R_{CE2} = 100M\Omega$), R_{CE2} nối tiếp với $R_{L2} = 2,2k\Omega \ll R_{CE2}$ do đó $U_{CE2} \approx +U_B = 12V$. Đoạn colectơ-emitơ của T_1^+ có điện trở thấp, $U_{CE1} \approx U_{CE}$ bão hoà (ví dụ $+0,2V$). Trên tụ C_1 có điện áp nạp $11,2V$ có vai trò như một nguồn điện áp khi T_2 được điều khiển lật sang nối mạch (T_2^+) $U_{CE2} \approx 0,2V$ là điện áp bên cực dương của C_1 , vậy bên cực âm của C_1 có điện thế $-11V$ (hình 7.45). Mức điện thế này đẩy T_1 về ngắt mạch (T_1^-), $U_{CE1} = +12V$, tụ C_2 được nạp. Mạch đã lật sang trạng thái 2: T_1^-, T_2^+ . Trạng thái T_1^-, T_2^+ tồn tại trong khoảng thời gian để C_1 phóng điện kết thúc và quay lại nạp mới ngay khi thiết lập trạng thái (T_1^+, T_2^-). Đường phóng điện của C_1 qua T_2^+ được vẽ đậm nét trên hình 7.45.



Hình 7.45. Mạch đa hài ngay sau khi T_2^+ (đường đậm nét là đường phóng điện của tụ C_1).



Hình 7.46. Mạch đa hài ngay sau khi T_1^+ (đường đậm nét là đường phóng điện của tụ C_2).

Tương tự với quá trình lật từ trạng thái 2 (T_1^-, T_2^+) về lại trạng thái 1 (T_1^+, T_2^-) với quá trình phóng của C_2 qua T_1^+ (hình 7.46). Thời gian mạch lưu lại ở một trong hai trạng thái của nó do hằng số thời gian $C_1 R_{B1}$ và $C_2 R_{B2}$ quyết định. Đồ thị điện áp trên mạch đa hài được cho trên hình 7.47. Ta có thể tóm tắt như sau:

Ở trạng thái 1:

$$T_1^+ U_{CE1} = 0,2V;$$

$$T_2^- U_{CE2} = 12V$$

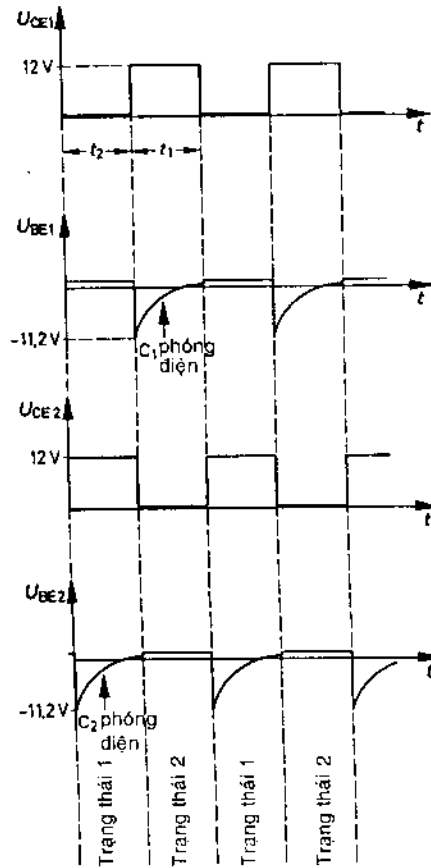
C_2 phóng điện đến hết rồi nạp lại (U_{BE2} tăng theo chiều dương).

Ở trạng thái 2:

$$T_1^- (U_{CE1} = 12V);$$

$$T_2^+ U_{CE2} = 0,2V)$$

C_1 phóng điện đến hết và nạp lại (U_{BE1} tăng theo chiều dương).



Hình 7.47. Đồ thị điện áp trên colectơ và trên bazơ T_1, T_2 của mạch đa hài hình 7.43.

7.3.2. Hệ số lấp đầy xung – tỷ số các thời gian xung

Ở mạch đa hài tự dao động, các điện áp colectơ–emitor của hai transito có dạng gần như xung vuông góc, có thể dùng 2 điểm A_1 và A_2 (hình 7.48) làm các lối ra của mạch. Đây là các lối ra có các điện áp dạng xung vuông góc ngược pha nhau U_1 và U_2 (hình 7.49).

Mạch đa hài tự dao động là một bộ phát xung vuông góc

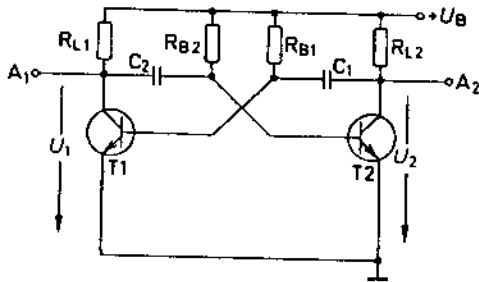
Xung vuông góc U_1 và U_2 có thể có độ rộng bằng nhau (khi chọn $C_1 R_{B1} = C_2 R_{B2}$ hay khác nhau khi chọn $C_1 R_{B1} \neq C_2 R_{B2}$) có biên độ bằng nhau (cỡ $+U_B$ khi tải mắc vào A_1 và A_2 đủ lớn) và luôn ngược pha nhau. Đối với 1 xung vuông góc, tỷ số độ đầy xung với độ rộng xung quyết định quan hệ thời gian giữa hai khoảng có xung và khoảng nghỉ.

$$\eta = \frac{\text{Thời gian có xung (độ đầy)}}{\text{Thời gian nghỉ (độ trống)}}$$

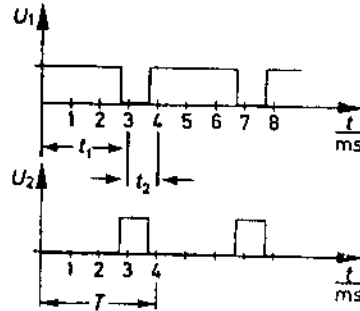
Với U_1 trên hình 7.49 ta có $\eta_1 = \frac{t_1}{t_2} = \frac{3\text{ms}}{1\text{ms}} = 3$

Với U_2 trên hình 7.49 ta có $\eta_2 = \frac{t_2}{t_1} = \frac{1\text{ms}}{3\text{ms}} = \frac{1}{3}$

Thời gian có xung và thời gian nghỉ phụ thuộc vào tốc độ phóng điện của tụ C_1 và C_2 (hình 7.48).



Hình 7.48. Mạch đa hài tự dao động.



Hình 7.49. Các điện áp ra U_1, U_2 của một mạch đa hài tự dao động có $t_1 = 3t_2$.

Với tụ C_1 hằng số thời gian phóng điện $\tau_1 = (R_{B1} + R_{CE2}) \cdot C_1$

R_{CE2} là điện trở colectơ-emitơ của T_2 vì $R_{CE2} \ll R_{B1}$ nên:

$$\tau_1 \approx R_{B1} \cdot C_1 \text{ từ đó } t_1 = \tau_1 \cdot \ln 2 = R_{B1} \cdot C_1 \ln 2$$

$$t_1 = 0,69 \cdot R_{B1} \cdot C_1$$

Tương tự hằng số thời gian phóng của C_2 : $\tau_2 = (R_{B2} + R_{CE1}) \cdot C_2$ ($R_{CE1} \ll R_{B2}$)

$$\tau_2 \approx R_{B2} \cdot C_2 ;$$

$$t_2 = R_{B2} \cdot C_2 \ln 2$$

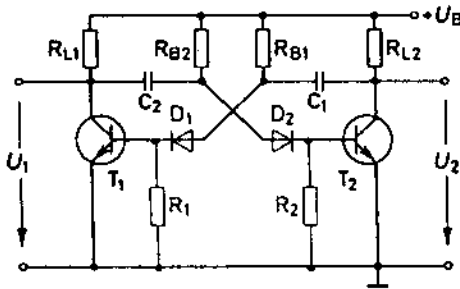
$$t_2 = 0,69 \cdot R_{B2} \cdot C_2$$

Chu kỳ T của điện áp vuông góc U_1 và U_2 : $T = t_1 + t_2$ hay tần số của dãy xung chữ nhật do đa hài tạo ra.

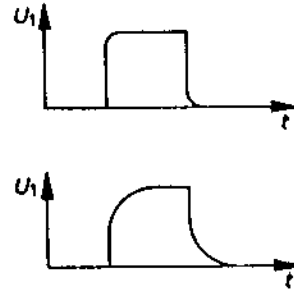
$$f = \frac{1}{T} = \frac{1}{t_1 + t_2}$$

Có thể dùng các diot bảo vệ chống quá tải cho bazơ-emitơ transito đang nối mạch (phối hợp với điện trở bảo vệ R_1 và R_2) như trên hình 7.50. Việc phân tích chi tiết hơn dạng điện áp ra của đa hài thể hiện trên hình 7.51. Khi đó dạng xung không còn vuông góc lý tưởng nữa mà ở gần đỉnh và gần đáy các bước nhảy, tốc độ tăng của U_1 hay U_2

chậm lại do quá trình nạp cho các tụ ghép chậm dần. Thời gian nạp càng chậm thì ở gần đỉnh xung biến thiên càng chậm.



Hình 7.50. Đa hài tự dao động dùng các diot bảo vệ.

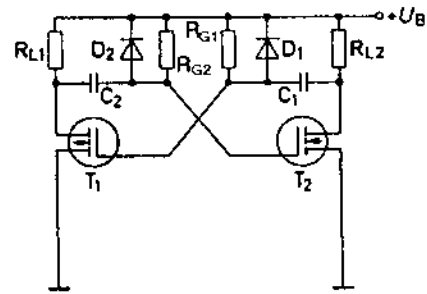


Hình 7.51. Điện áp ra của đa hài tự dao động khi để ý đến quán tính của tụ điện (có quan hệ mạch tích phân).

Nếu chọn R_{L1} và R_{L2} nhỏ, thời gian nạp nhanh với dòng collector I_C lớn và do đó sườn trước của xung ra càng dốc. Sườn sau (đi xuống) thường đã dốc nên không cần làm cho dốc hơn.

Muốn có chu kỳ xung lớn, cần chọn C_1 C_2 có giá trị lớn do R_{B1} và R_{B2} không thể chọn lớn (để cho đủ dòng bazơ lật nhanh transito đến nối mạch bảo hoà và do vậy sườn trước xung cũng dốc hơn).

- Khi cần thời gian chuyển mạch (do đó chu kỳ xung) lớn, mạch điện hình 7.52 dùng 2 tầng khoá transito MOS có nhiều thuận lợi do các cực G_1 và G_2 của MOS không cần dòng điều khiển lật trạng thái nên có thể chọn R_{G1} và R_{G2} rất lớn và tương ứng chọn C_1 và C_2 nhỏ đi. Các diot D_1 và D_2 trong mạch hình 7.52 để hạn chế điện áp, bảo vệ lối vào cho T_1 và T_2 lúc lật trạng thái sang nối mạch, chống quá tải.



Hình 7.52. Đa hài tự dao động dùng MOSFET (có cực G cách ly - kênh cảm ứng).

7.3.3. Tính toán mạch đa hài tự dao động

Ban đầu chọn điện áp cấp nguồn $+U_B$ (xuất phát từ yêu cầu biên độ của xung chữ nhật cần có ở lối ra). Khi đó:

$$\hat{U}_1 = \hat{U}_2 = U_B - U_{CE \text{ bảo hòa}}; \text{ Chọn } U_B = +12V$$

Transito BSY 51 có $P_{\text{cho phép}} = 0,8W$; $I_{C\text{max}} = 500mA$; $B = 100$ (hình 7.53).

Chọn tải nhỏ để sườn xung dốc và thời gian chuyển mạch ngắn, tuy nhiên không quá nhỏ để tổn năng lượng do dòng I_C lớn quá mức cần thiết và làm transito quá tải.

$$R_{L1} = R_{L2} = R_L = 470\Omega$$

Dòng lớn nhất (dòng ngắn mạch) của transito:

$$I_C = \frac{U_B}{R_L} = \frac{12V}{470\Omega} = 25,5 \text{ mA} \ll I_{C_{\max}} = 500\text{mA}$$

Transito không thể quá tải và làm việc (nối mạch) tin cậy.

R_{B1} và R_{B2} chọn không quá lớn để đảm bảo dòng bazơ cho transito khi lật nó đến bão hoà:

$$R_{B1} \leq 0,5 \cdot R_{L1} \cdot B_1;$$

$$R_{B2} \leq 0,5 \cdot R_{L2} \cdot B_2$$

B_1, B_2 : hệ số khuếch đại dòng điện của T_1 và T_2

Không chọn R_{B1} và R_{B2} quá nhỏ sẽ ảnh hưởng tới giới hạn lật:

$$R_{B1} > 10 R_{L1}; R_{B2} > 10 R_{L2}$$

Từ đó chọn theo 2 điều kiện trên có:

$$R_{B1_{\max}} = R_{B2_{\max}} = 0,5 \cdot 470\Omega \cdot 100 = 23500\Omega$$

$$R_{B1_{\min}} = R_{B2_{\min}} = 10 \cdot 470\Omega = 4700\Omega$$

Chọn $R_{B1} = R_{B2} = 22\text{k}\Omega$

Chọn các tụ C_1 và C_2 dựa trên yêu cầu thời gian có xung và thời gian nghỉ, giả thiết thời gian có xung $t_1 = 0,45\text{ms}$, thời gian không có xung (nghỉ) $t_2 = 1,8\text{ms}$, ta có:

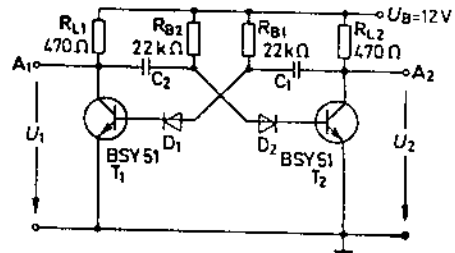
$$t_1 = 0,69 \cdot R_{B1} \cdot C_1 \rightarrow C_1 = \frac{t_1}{0,69 \cdot R_{B1}} = \frac{0,45 \text{ ms}}{0,69 \cdot 22 \text{ k}\Omega}$$

$$C_1 = \frac{0,45 \cdot 10^{-3} \text{ s}}{0,69 \cdot 22 \cdot 10^3 \Omega} = 29,64 \text{ nF}; \text{ Chọn } C_1 = 33\text{nF}$$

$$t_2 = 0,69 \cdot R_{B2} \cdot C_2 \rightarrow C_2 = \frac{t_2}{0,69 \cdot R_{B2}} = \frac{1,8 \text{ ms}}{0,69 \cdot 22 \text{ k}\Omega}$$

$$C_2 = \frac{1,8 \cdot 10^{-3} \text{ s}}{0,69 \cdot 22 \cdot 10^3 \Omega} = \frac{1,8}{0,69 \cdot 22} \cdot 10^{-6} \text{ F} = 118,6 \text{ nF};$$

Chọn $C_2 = 120\text{nF}$



Hình 7.53. Mạch đa hài cho ví dụ tính toán.

Với giá trị $C_1 = 33\text{nF}$ và $C_2 = 120\text{nF}$ (giá trị chuẩn gần nhất với giá trị tính) thời gian xung t_1 và t_2 không còn đúng như yêu cầu. Cần chọn R_{B1} và R_{B2} là các điện trở biến đổi để đưa t_1 và t_2 về giá trị muốn có. Để dễ dàng hơn cho việc điều chỉnh, có thể tách R_{B1} và R_{B2} thành hai điện trở: 1 phần cố định (ví dụ $20\text{k}\Omega$) 1 phần thay đổi (ví dụ chiết áp $5\text{k}\Omega$) $R_{B1} = R_{B2} = 20\text{k}\Omega$ (cố định) + $5\text{k}\Omega$ (thay đổi được) khi cần có tỷ số thời gian xung rất nhỏ hay rất lớn ($t_1 \ll t_2$ hay $t_1 \gg t_2$) cần lưu ý trong khi tụ này phóng điện, tụ kia nạp chưa đủ hoặc ngược lại (vì yêu cầu t_1 hay t_2 quá ngắn) mạch làm việc sẽ không tin cậy; do vậy cần đặt điều kiện giới hạn dưới cho t_1 và t_2 :

$$t_1 > 3 \cdot R_{L1} \cdot C_2; \quad t_2 > 3 R_{L2} \cdot C_1$$

(Dòng nạp cho C_1 qua R_{L2} và dòng nạp cho C_2 qua R_{L1} đủ lớn để điều khiển lật T_1, T_2 ở hình 7.53).

Ta thử kiểm tra lại t_1 và t_2 theo các điều kiện trên có thoả mãn hay không:

$$t_2 > 3 \cdot R_{L2} \cdot C_1$$

$$t_2 > 3 \cdot 470\Omega \cdot 33\text{nF} = 46,5 \mu\text{s}$$

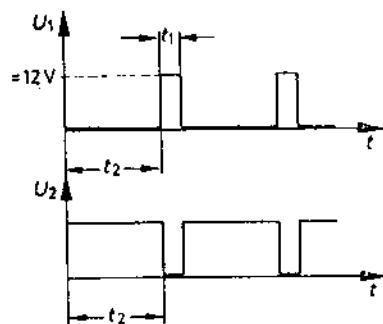
do $t_2 = 1,8\text{ms}$ nên thoả mãn ($1800 \mu\text{s} > 46,5 \mu\text{s}$)

$$t_1 > 3 \cdot R_{L1} \cdot C_2$$

$$t_1 > 3 \cdot 470 \Omega \cdot 120\text{nF} = 169,2 \mu\text{s}$$

ta có $t_1 = 0,45\text{ms} = 450 \mu\text{s} > 169,2 \mu\text{s}$

Các điều kiện tối thiểu của t_1 và t_2 đã nêu đều được thoả mãn. Điện áp vuông góc muốn có nhận được tại A_1 (U_1) hay tại A_2 (U_2) ngược pha với U_1 như thể hiện trên hình 7.54. Để tránh quá tải cho phân bazơ-emitơ của T_1 và T_2 lúc lật sang bão hoà, chọn bổ sung 2 diot D_1 và D_2 vào mạch bazơ như trên hình 7.53.



Hình 7.54.

Bài tập: Mạch đa hài 7.53 cần thay đổi như thế nào để nhận được xung vuông góc có tần số 100Hz và tỷ lệ thời gian xung là 1:1

Giải:
$$T = \frac{1}{f} = \frac{1}{100(1/s)} = 10\text{ms}.$$

$$T = t_1 + t_2$$

do $\eta = 1$ nên $t_1 = t_2 = 5\text{ms}$

Ban đầu ta thử thay đổi C_1 và C_2 và nếu đến điều kiện giới hạn cần thay đổi tiếp R_{B1} và R_{B2} trong 1 dải tin cậy, còn nếu đã thoả mãn điều kiện cho t_1 và t_2 ở giới hạn dưới thì giữ nguyên R_{B1} và R_{B2} .

$$t_1 = 0,69 R_{B1} \cdot C_1$$

$$C_1 = \frac{t_1}{0,69 \cdot R_{B1}} = \frac{5 \text{ ms}}{0,69 \cdot 22 \text{ k}\Omega} = \frac{5}{0,69 \cdot 22} \mu\text{F} = 0,329 \mu\text{F}$$

Chọn $C_1 = C_2 = 330 \text{ nF}$

Thử điều kiện giới hạn dưới cho t_1

$$t_1 > 3 \cdot R_{L2} C_1 = 3 \cdot 470 \Omega \cdot 0,33 \cdot 10^{-6} \text{ F}$$

$$t_1 > 3 \cdot 465,3 \mu\text{s} = 0,4653 \text{ ms}, \text{ do } t_1 = 5 \text{ ms} \text{ nên thoả mãn.}$$

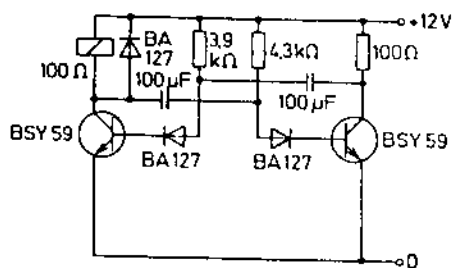
Vậy có thể thay $C_1 = C_2 = 0,33 \mu\text{F}$ vào mạch 7.53 để đạt được yêu cầu của bài tập.

7.3.4. Các ví dụ ứng dụng mạch đa hài tự dao động

Việc ứng dụng mạch đa hài tự dao động là rất phổ biến trong hầu hết các thiết bị đo lường, xử lý tín hiệu. Sau đây là vài ví dụ minh hoạ:

7.3.4.1. Bộ tạo xung

Hình 7.55 là một bộ tạo xung dùng cho đèn tín hiệu ô tô. Chu kỳ xung khoảng 1,2s, thời gian xung có tỷ lệ 1:1. Các diot D_1, D_2 bảo vệ chống quá tải cho mạch bazơ-emitơ của các transito. Diot nối song song với rơle thoát sức điện động tự cảm trên cuộn rơle lúc ngắt dòng colectơ (transito bên trái lật đèn ngắt mạch) để bảo vệ chống quá áp cho transito này. Điện áp $U_B = 5V \dots 12V$.

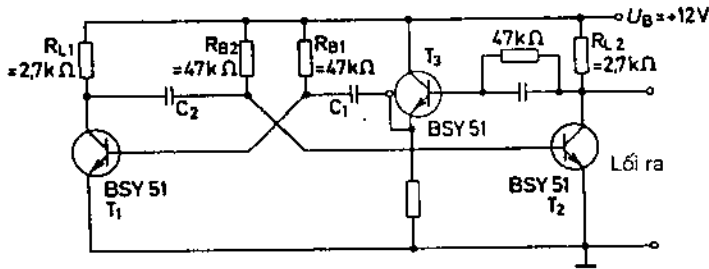


Hình 7.55. Máy phát xung (Siemens) cho đèn tín hiệu.

7.3.4.2. Bộ phát xung vuông góc

Khi cần xung vuông góc có chất lượng (độ dốc sườn gần lý tưởng) có thể sử dụng hai tầng mắc CC đặc biệt để nạp cho C_1 và C_2 ; khi chỉ cần 1 đầu ra thì chỉ cần 1 tầng CC như hình 7.56.

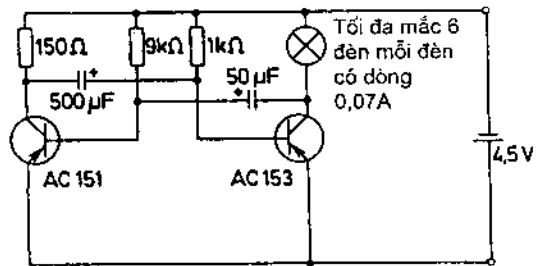
Việc điều khiển T_3 chỉ cần dòng nhỏ, T_2 nhờ mạch T_3 mắc CC và tụ C_1 thực tế không bị mắc tải nên thời gian lật trạng thái cực ngắn.



Hình 7.56. Đa hài có dạng điện áp ra gần lý tưởng, việc nạp cho C_1 thực hiện nhờ 1 tầng T_3 mắc CC.

7.3.4.3. Mạch đèn tín hiệu

Mạch đèn tín hiệu cho trên hình 7.57 có tần số làm việc khoảng 1,5Hz với điện áp cấp +4,5V dùng tải colectơ là đèn tín hiệu 6V; 0,07A. Mạch có thể dùng cho các phương tiện giao thông làm đèn tín hiệu báo kiểu nhấp nháy (với tần số làm việc thấp).



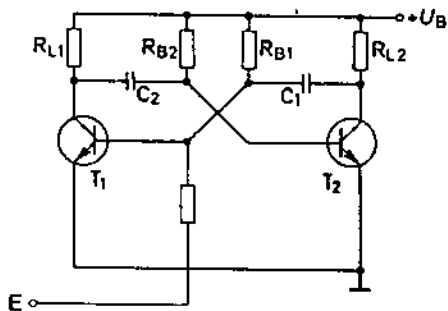
Hình 7.57. Mạch đèn tín hiệu đơn giản (Siemens).

7.3.5. Đa hài ở chế độ đồng bộ

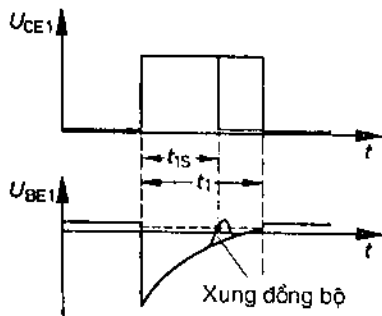
Thường các tham số $R_{B1}C_1$, R_{B2} và C_2 quyết định tần số và tỷ số thời gian xung của tín hiệu vuông góc tại lối ra. Khi đó mạch ở chế độ dao động tự do.

Một khả năng thường gặp là mạch được làm việc ở chế độ đồng bộ với 1 tín hiệu có tần số chuẩn, tín hiệu chuẩn tác động cường bức làm nhấp lật của đa hài phù hợp theo nhịp chuẩn (ta gọi là xung đồng bộ) ví dụ đưa tới lối vào đồng bộ E của mạch hình 7.58.

Muốn vậy chu kỳ tự dao động của đa hài phải lớn hơn chu kỳ đồng bộ của xung điều khiển. Xung đồng bộ phải tác động vào thời gian phóng của C_1 với 1 biên độ đủ lớn để đẩy T_1 đang ở trạng thái ngắt, mạch sẽ lật sớm hơn dự kiến ở chế độ tự do (hình 7.59).



Hình 7.58. Đa hài dao động có lối vào đồng bộ E.

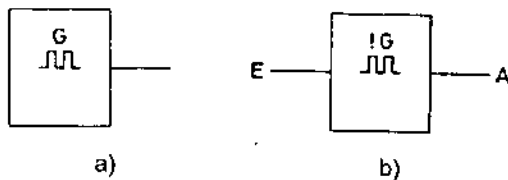


Hình 7.59. Quá trình lật sớm của đa hài nhờ xung đồng bộ ngoài.

Nghĩa là yêu cầu $t_{1s} < t_1$. Ở đây t_{1s} là thời gian muốn đồng bộ, t_1 là nhịp dự kiến ở chế độ tự do. Nhờ quá trình đồng bộ, thời gian xung rút ngắn lại trong khi t_2 vẫn như cũ (ở chế độ tự do) do đó tần số hay chu kỳ ra thay đổi và bằng nhịp của xung đồng bộ.

7.3.6. Ký hiệu quy ước mạch đa hài tự dao động

Theo tiêu chuẩn DIN 40900 phần 12, mạch đa hài tự dao động có ký hiệu tổng quát như trên hình 7.60. Ký hiệu thể hiện là một bộ phát xung vuông góc ở chế độ tự do (hình 7.60a) hay chế độ có điều khiển đồng bộ ở lối vào E (hình 7.60b).

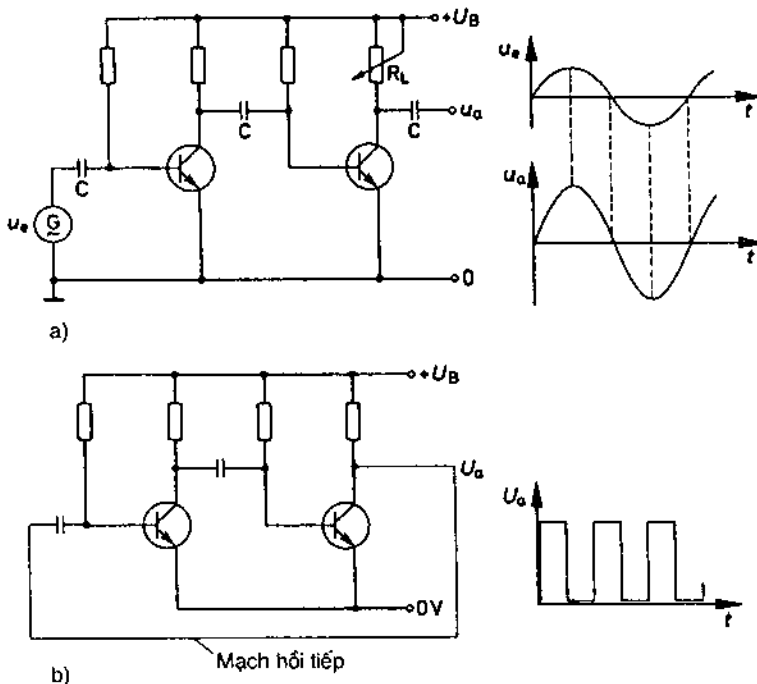


Hình 7.60. Ký hiệu tổng quát của đa hài tự dao động.

CÁC MẠCH TẠO DAO ĐỘNG

Mạch tạo dao động là mạch tự nó tạo ra các điện áp xoay chiều mà không có tín hiệu ngoài tác động vào điều khiển nó. Tùy theo dạng của điện áp mà mạch tạo ra, ta có các loại mạch tạo dao động hình sin, tạo xung vuông góc hoặc tạo xung tam giác... Ngày nay, trong một máy phát hàm đa năng, các điện áp có các dạng khác nhau được tạo ra đồng thời và tùy việc chuyển mạch lựa chọn, ta có dao động với dạng mong muốn và các thông số biên độ, thời gian xác định. Trong mọi thiết bị viễn thông, tin học, đo lường điều khiển hay các thiết bị điện tử khác mạch tạo dao động được coi như trái tim của hệ thống, thiết bị đó, nên còn được gọi là mạch clock.

8.1. NGUYÊN LÝ TẠO DAO ĐỘNG

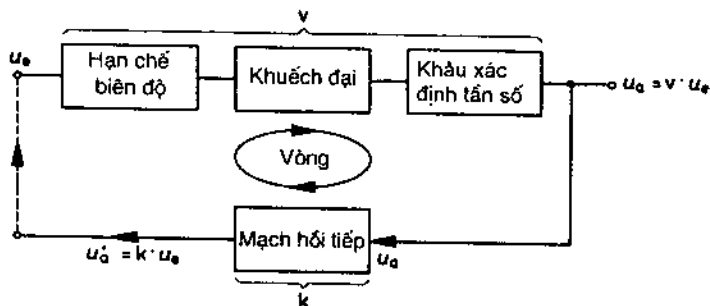


Hình 8.1. Bộ khuếch đại 2 tầng mắc EC dùng làm mạch dao động

- a) Bộ khuếch đại 2 tầng mắc EC, 2 lần đảo pha 180° liên tiếp, U_a cùng pha với U_e .
 b) Bộ khuếch đại 2 tầng mắc EC có hồi tiếp. Mạch khuếch đại tạo ra các xung vuông góc (dạng đa hài tự dao động ở chương 7).

Hình 8.1a là một bộ khuếch đại điện áp gồm 2 tầng mắc EC. Điện áp xoay chiều tại lối vào U_e qua hai lần đảo pha liên tiếp, do đó điện áp tại lối ra U_a cùng pha với U_e . Với R_L thay đổi được, hệ số khuếch đại của mạch và do đó độ lớn của U_a có thể điều chỉnh được. Trên hình 8.1b, một đường hồi tiếp được thực hiện nối từ đầu ra tới đầu vào của bộ khuếch đại hình 8.1a và qua đó cung cấp cho đầu vào bộ khuếch đại một tín hiệu mà không cần có tín hiệu vào lạ từ ngoài nữa. Mạch khuếch đại vẫn duy trì được hoạt động và trở thành một bộ tự tạo dao động.

Mỗi bộ tạo dao động luôn bao gồm 1 bộ khuếch đại và một mạch hồi tiếp giữa lối ra và lối vào của bộ khuếch đại.



Hình 8.2. Cấu trúc khối một bộ tạo dao động.

Hồi tiếp thực hiện trong mạch tạo dao động là hồi tiếp dương, tín hiệu xuất hiện ở lối vào và tín hiệu hồi tiếp đưa về phải cùng pha nhau.

Hình 8.2 chỉ ra cấu trúc khối của một bộ tạo dao động bao gồm một mạch khuếch đại, một mắt lọc để chọn lọc tần số và một mạch thực hiện hồi tiếp dương. Ở các bộ tạo dao động hình sin còn bổ sung các mạch hạn chế hay tự động điều chỉnh biên độ của dao động lối ra, điều chỉnh mạch khuếch đại có tham số không vượt ra khỏi giới hạn có thể tự dao động được (không để yếu tới mức không bù đủ lượng tổn hao tín hiệu do các mạch khác gây ra nếu điều này xảy ra thì sẽ không dao động được). Ta nói cấu trúc khối hình 8.2 phải đạt được cả hai điều kiện:

1. Điều kiện cân bằng về pha khi có mạch hồi tiếp cùng dấu (hồi tiếp dương)

2. Điều kiện cân bằng về biên độ khi lượng khuếch đại làm lớn lên luôn đủ vượt trội lượng bị yếu (suy giảm) của tín hiệu khi qua mạch hồi tiếp để nuôi dưỡng dao động lúc biên độ còn bé và đủ bù cân bằng để duy trì dao động lúc biên độ đã đủ lớn.

8.1.1. Điều kiện có dao động

Từ mạch cấu trúc khối hình 8.2, hệ số khuếch đại của mạch khuếch đại $V = \frac{U_a}{U_c}$.

Hệ số chia của mạch hồi tiếp: $K = \frac{U'_a}{U_a}$. (U'_a là phần của U_a nhờ mạch hồi tiếp đưa trở lại đến đầu vào bộ khuếch đại).

Mạch khuếch đại và mạch hồi tiếp khép thành 1 vòng kín, chỉ khi U'_a và U_c cùng pha nhau hay góc dịch pha theo 1 vòng kín bằng 0° hoặc 360° , hệ mới có thể tự dao động được.

Điều kiện về pha: Mạch dao động chỉ tự kích khi góc dịch pha theo một vòng kín là 0° hay 360° ta nói hệ đạt tới cân bằng về pha.

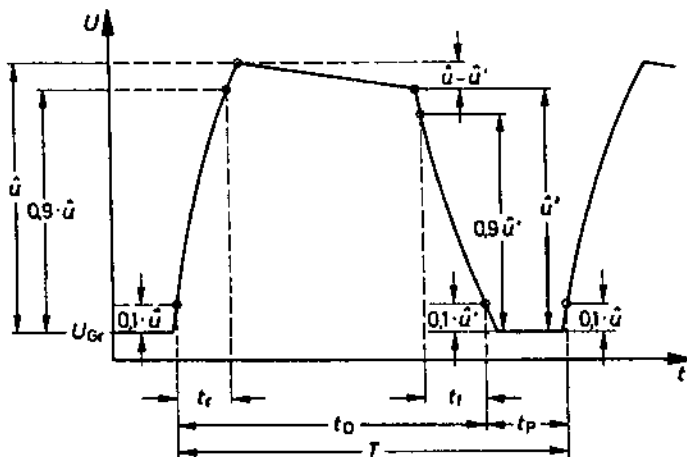
Muốn dao động tồn tại được, U'_a ít nhất về biên độ phải không bé hơn điện áp ban đầu sẵn có ở đầu vào U_c (hình 8.2) nghĩa là hệ số truyền đạt biên độ theo mạch vòng $V.K \geq 1$.

$$\text{Hệ số truyền đạt vòng } \boxed{V_{\text{vòng}} = \frac{U'_a}{U_c} = K.V}$$

Điều kiện biên độ: Mạch dao động chỉ làm việc được khi $K.V \geq 1$ ta nói hệ đạt tới cân bằng về biên độ.

Nếu $K.V < 1$ tức là lượng suy hao K vượt trội hơn V , dao động luôn bị tắt dần và không thể tồn tại theo thời gian.

8.2. CÁC THAM SỐ CỦA ĐIỆN ÁP VUÔNG GÓC



Hình 8.3. Các thông số cơ bản của 1 điện áp vuông góc.

Mạch hình 8.1b thoả mãn điều kiện tự dao động và cho ra điện áp có dạng xung vuông góc. Hai transito làm việc ở chế độ khoá và lật từ trạng thái nổi mạch sang ngắt mạch và ngược lại với ca làm việc ngược nhau. Các thông số quan trọng của xung vuông góc tại lối ra thể hiện trên hình 8.3.

Biên độ xung	\widehat{U}
Chu kỳ xung	T
Thời gian xung	t_D
Thời gian nghỉ	t_P
Thời gian đi lên	t_r
Thời gian đi xuống	t_f
Mức nền	U_{Gr}
Mức sụt đỉnh	$D = \frac{\Delta U}{\widehat{U}}$

Xung vuông góc càng lý tưởng khi t_r và t_f càng nhỏ, D càng nhỏ

Các thời gian đi lên (sườn trước) t_r và thời gian đi xuống (sườn sau) t_f được xác định ở các mức biên độ 10% và 90% trị \widehat{U} (cho t_r) và trị \widehat{U}' (cho t_f). Độ sụt đỉnh được xác định bởi:

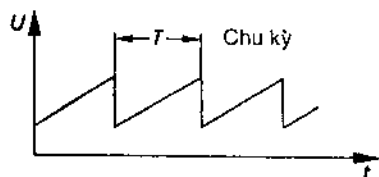
$$D = \frac{\Delta U}{\widehat{U}} \cdot 100\% = \frac{\widehat{U} - \widehat{U}'}{\widehat{U}} \cdot 100\%$$

Các giá trị T, t_D và t_P cũng được xác định ở giá trị 10% của \widehat{U} (với sườn đi lên) hay của \widehat{U}' (với sườn đi xuống).

8.3. TẠO CÁC ĐIỆN ÁP RĂNG CỬA

Điện áp răng cưa còn được gọi là điện áp quét, thường được dùng để quét tia điện tử (làm lệch tia) hay làm tín hiệu chuẩn có biên độ tăng tuyến tính cần thiết trong kỹ thuật đo lường... Đây là một trong số 4 dạng phổ biến và quan trọng nhất của các tín hiệu điện: hình sin, vuông góc, răng cưa (hay tam giác) và hàm mũ (hay nhọn đầu).

Hình 8.4 cho đồ thị thời gian của một điện áp tam giác với thời gian quét tuyến tính đủ lâu và thời gian hồi phục đủ ngắn (trong hình vẽ đã bỏ qua thời gian này).



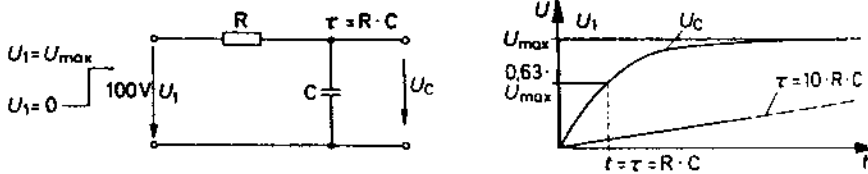
Hình 8.4. Dạng một điện áp răng cưa.

• Mạch nguyên lý:

Điện áp tăng tuyến tính về nguyên tắc sẽ đạt được nhờ quá trình nạp điện cho 1 tụ điện bằng 1 dòng điện nạp ổn định:

$$i_c = C \frac{dU_c}{dt}$$

là phương trình quan hệ dòng điện và điện áp trên tụ điện có điện dung C, từ đó $\frac{dU_c}{dt} = \frac{i_c}{C} = \text{hằng số}$, khi $i_c = \text{hằng số}$



Hình 8.5. Quá trình nạp cho C (qua 1 khâu RC)

- a) Nạp điện cho tụ C với hằng số thời gian $\tau = RC$;
b) Đồ thị thời gian điện áp trên tụ khi được nạp.

Khi tác động một điện áp đột biến U_1 từ 0V nhảy lên $U_{1max} = 100V$ tại lối vào của một mạch RC (hình 8.5a), dạng biến thiên của $U_c(t)$ thể hiện trên hình 8.5b gần đúng bậc nhất trong đoạn đầu, sau đó tiệm cận dần tới U_{1max} . Trong khoảng thời gian $t = 0,01\tau$ ($\tau = RC$ là hằng số thời gian của mạch), độ lệch khỏi tuyến tính (sai số phi tuyến) là 1%. Với $t = 0,1\tau$ sai số tăng lên 5%. Nếu điện áp răng cưa nhận được có chu kỳ T (bỏ qua thời gian giảm), chất lượng càng tốt khi chọn $\tau = RC$ càng lớn, ví dụ muốn sai số 10% ta chọn $\tau = RC \approx 100T$. Trên hình 8.5b có biểu diễn 1 đường $U_c(t)$ ứng với việc chọn $\tau = 10RC$. Ở đây khó khăn là phải tạo được mạch RC có τ rất lớn.

Để tạo được điện áp răng cưa tăng tuyến tính (ở giai đoạn đầu trên đường nạp của 1 tụ điện) cần cho hằng số thời gian của mạch RC $\tau = RC$ đủ lớn.

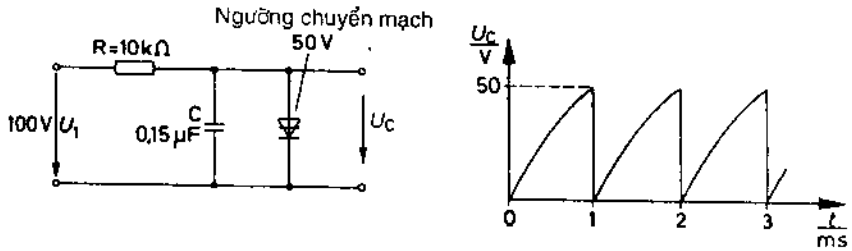
Có hai cách thực hiện: Nâng giá trị R hoặc tăng giá trị C

– Trường hợp 1: ta dùng 1 nguồn dòng điện có nội trở $R \rightarrow \infty$ nạp cho tụ C.

– Trường hợp 2: dùng 1 mạch khuếch đại có mạch tích phân Miller để có $C \rightarrow \infty$.

Khi thực hiện tạo điện áp tăng tuyến tính, cần sử dụng một khoá chuyển mạch điện tử như diot 4 lớp, UJT, transito khoá làm nhiệm vụ lật nhanh, tạo bước nhảy cho điện áp răng cưa từ biên độ U_{rmax} về lại giá trị lúc bắt đầu quét. Các khoá điện tử như vậy được gọi là các phần tử có điện trở "âm" ngăn cách giữa 2 trạng thái nối mạch với điện trở thấp (để nối mạch cho tụ phóng điện) và điện trở cao lúc ngắt mạch để ngăn và lái dòng điện nạp cho tụ.

Mạch tạo điện áp răng cưa có cấu tạo từ 1 khâu RC để tạo điện áp tăng tuyến tính và một mạch lật dùng phần tử khoá để tạo sườn đi xuống đặc biệt dốc để hồi phục (quét ngược) rất nhanh.



Hình 8.6. Mạch và đồ thị điện áp của 1 bộ tạo điện áp răng cưa đơn giản dùng diot 4 lớp.

8.3.1. Bộ phát răng cưa dùng nguồn dòng điện

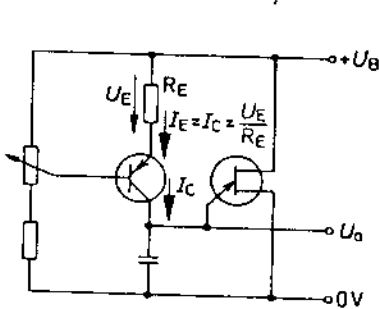
Sử dụng 1 nguồn dòng điện có giá trị dòng ổn định I và nội trở R_i nạp điện cho tụ C ta có điện áp trên tụ:

$U = \frac{I}{C} \cdot t$ là một quan hệ tuyến tính của điện áp theo thời gian.

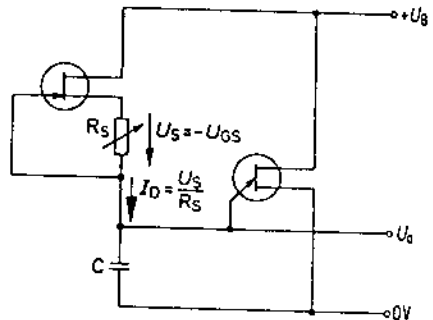
Vi dụ: chọn $C = 1\mu\text{F}$ được nạp bởi dòng ổn định $I = 50\text{mA}$; sau 1ms; 2ms, điện áp trên tụ có giá trị bao nhiêu:

$$U = \frac{50\text{mA}}{1\mu\text{F}} \cdot 1\text{ms} = 50\text{V (sau 1ms)}$$

$$U = \frac{50\text{mA}}{1\mu\text{F}} \cdot 2\text{ms} = 100\text{V (sau 2ms)}$$



Hình 8.7. Bộ phát răng cưa dùng nguồn dòng điện là transito lưỡng cực.



Hình 8.8. Bộ phát răng cưa dùng JFET như 1 nguồn dòng.

Hình 8.7 và 8.8 là các mạch phát điện áp răng cưa dùng BJT và FET như một nguồn dòng điện nạp cho tụ C . Phần tử khoá dùng transito UJT để tạo mạch phóng điện rất nhanh cho C khi UJT nối

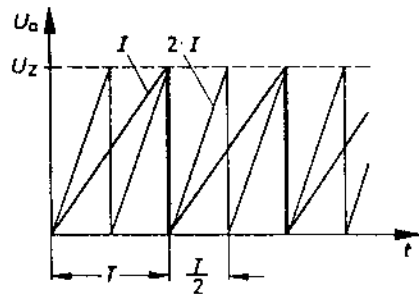
mạch với điện trở rất thấp. Trên hình 8.7 nguồn dòng có giá trị $I_C \approx \frac{U_E}{R_E}$ ở hình 8.8 nguồn dòng là $I_D \approx \frac{U_S}{R_S}$.

Nếu U_Z là giá trị điện áp mỗi cho UJT thì

$$T = \frac{U_Z \cdot C}{I}; f = \frac{1}{T} = \frac{I}{U_Z \cdot C}$$

Tần số của điện áp răng cưa càng cao khi dòng nạp cho tụ càng lớn và khi tụ C có giá trị càng nhỏ.

Hình 8.9 là dạng điện áp ra U_n cho với hai giá trị dòng nạp khác nhau. Khi dòng tăng gấp đôi, chu kỳ sẽ phải giảm đi một nửa vì khi đó điện áp trên tụ sẽ đạt tới U_Z trong một thời gian nhanh gấp đôi trước. Tần số hay chu kỳ tín hiệu răng cưa có thể điều chỉnh được nhờ các chiết áp trong các mạch hình 8.7 và 8.8 đã phân tích. Chú ý ở các mạch này, khi nối tải vào lối ra, tình trạng của mạch chủ sóng tạo dao động sẽ bị thay đổi trực tiếp do hằng số thời gian của mạch RC bị thay đổi. U_n sẽ bị thay đổi cả về tần số và biên độ. Nghĩa là phải luôn mắc thêm một mạch điện để phối hợp trở kháng với tải, mạch khuếch đại đệm có $V = 1$ nhưng $R_{vào} \rightarrow \infty$ (xem chương 3) thường là mạch khuếch đại mắc CC hay OPV không đảo pha.



Hình 8.9. Sự phụ thuộc của chu kỳ điện áp răng cưa vào cường độ dòng nạp.

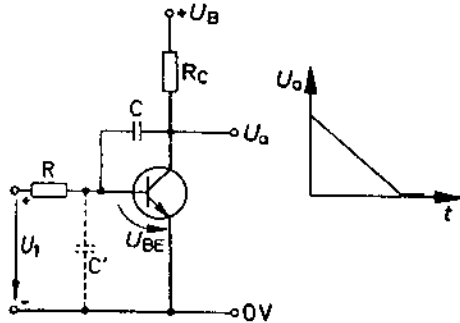
8.3.2. Bộ tích phân Miller

Có thể tăng $\tau = RC$ bằng cách tăng giá trị của C để nhận được sai số phi tuyến tính nhỏ. Chỉ cần dùng R nhỏ khi đã chọn được C đủ lớn để τ vẫn lớn. Do $U = \frac{I \cdot t}{C}$, nên khi C rất lớn thì biên độ điện áp trên tụ sẽ rất nhỏ, vì vậy tại lối ra U cần được khuếch đại.

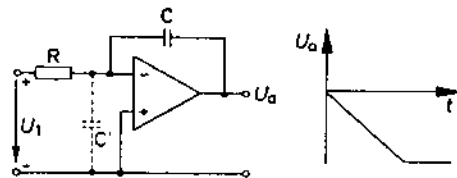
Ví dụ: $I = 10\text{mA}$; $t = 1\text{ms}$; $C = 50.000\mu\text{F}$; $U = \frac{10\text{mA} \cdot 1\text{ms}}{50.000\mu\text{F}} = 0,2\text{mV}$

Bộ tích phân Miller có ưu điểm đặc biệt là vừa khuếch đại giá trị của C, vừa khuếch đại điện áp đã nạp cho C, và do đó làm tăng điện áp ra. Hãy xét mạch tích phân Miller dùng transito trên hình 8.10

hoặc dùng OPV trên hình 8.11. Cả hai mạch này đều có cùng chức năng. Tụ C thực hiện hồi tiếp âm điện áp trong các mạch khuếch đại này. Khi đó trở kháng vào của mạch là 1 điện dung C' có giá trị $C' = C \cdot V_u$ với V_u là hệ số khuếch đại của mạch khi chưa có hồi tiếp.



Hình 8.10. Mạch tích phân Miller tụ hồi tiếp C được khuếch đại $C' = C \cdot V_u$.

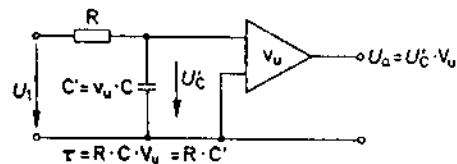


Hình 8.11. Mạch Miller dùng khuếch đại thuật toán OPV

$$\tau = RC \cdot V_u = RC'$$

$$U_A = U_C \cdot V_u$$

Có thể dùng mạch hình 8.12 thay thế tương đương cho các mạch hình 8.10 và 8.11 khi thay thế tụ hồi tiếp C bằng C' phối hợp với R tạo ra khâu tích phân RC' nối tiếp sau là mạch khuếch đại không hồi tiếp. Từ mạch hình 8.12, rõ ràng sẽ nhận được điện áp



Hình 8.12. Ảnh hưởng của mạch tích phân tới quá trình nạp.

ràng của tại lối ra có biên độ: $U_a = U_c \cdot V_u$ lớn gấp V_u lần dạng điện áp trên C' ; hằng số thời gian của mắt RC' lúc này $\tau = RC' = RC \cdot V_u$ cũng được tăng lên V_u lần.

V_u là hệ số khuếch đại của mạch EC với tải là điện trở colectơ R_c (hình 8.10), để có hệ số khuếch đại cực lớn cần chọn R_c lớn tối đa ($V_u \approx \frac{R_c \cdot \beta}{r_{BE}}$) và chọn transito có β lớn. Phía tải nối tới lối ra cần mạch

đệm có trở kháng vào lớn. Mạch hình 8.11 tốt hơn do OPV có V_u rất lớn (10^5 đến 10^6 lần), khi điện áp U_e là xung vuông cực tính dương thì U_a của mạch hình 8.10 và 8.11 là điện áp giảm tuyến tính do tính chất đảo pha của các mạch này.

Ví dụ để tính toán mạch hình 8.12, mạch tích phân Miller có $R = 10k\Omega$; $C = 1\mu F$; $V_u = 10^3$.

1. Tính hằng số thời gian của mạch:

$$\tau = RC' = RC \cdot V_u = 10k\Omega \cdot 1\mu F \cdot 1000 = 10s$$

2. Lúc $t = 0,01\tau$ sẽ kết thúc quá trình nạp của tụ, tính chu kỳ của điện áp răng cưa:

$$t \approx 0,01\tau = 0,01 \cdot 10s = 0,1s$$

3. Đặt tới lối vào bộ tích phân Miller một điện áp nạp $U_1 = 10V$. Tính giá trị của điện áp ra U_a sau $t = 0,001\tau = 0,01s$:

$$C' = V_u \cdot C = 1000 \cdot 1\mu F = 1000\mu F$$

Với $T = 0,001\tau$; U_c còn rất bé

$$I = \frac{U_1}{R} = \frac{10V}{10k\Omega} = 1mA$$

$$U_c = \frac{I t}{C'} = \frac{1mA \cdot 0,01s}{1000\mu F} = 0,01V$$

$$U_a = V_u \cdot U_c = 1000 \cdot 0,01V = 10V$$

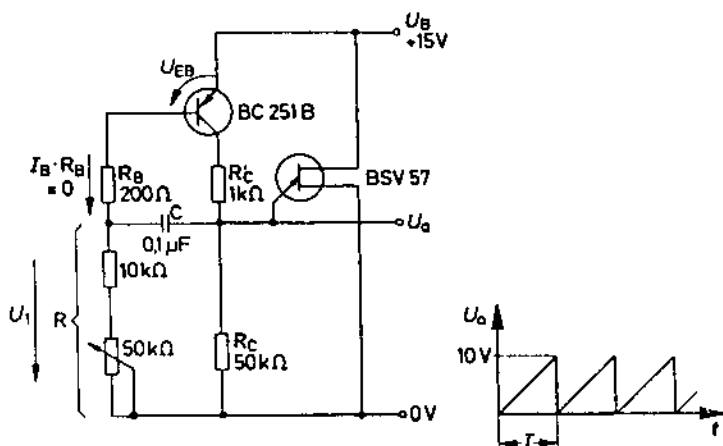
Như vậy điện áp tại lối ra lúc $t = 0,001\tau$ là 10V.

Nếu chỉ dùng đoạn đường nạp đến $t = 0,01\tau$, có hệ thức gần đúng:

$$U_a = \frac{I t}{C'} \cdot V_u = \frac{U_1 t}{R \cdot C}$$

Điện áp răng cưa của bộ tích phân Miller trong 1 chu kỳ được tính theo

$$\text{công thức } U_a = \frac{U_1 t}{R \cdot C}.$$



Hình 8.13. Bộ phát răng cưa dùng mạch tích phân Miller và khoá UJT.

Ở hình 8.10, chú ý điện áp U_{BE} có trước khi lấy tích phân, như vậy điện áp nạp cho tụ có giá trị $U_1 - U_{BE}$. Mạch hình 8.13 có dùng khoá UJT. Lúc UJT nổi mạch, điện trở colectơ của transito được nối tắt qua UJT, khi đó C được nạp qua đoạn bazơ-emitơ điện trở thấp, qua R_B, R_C để hạn chế dòng. Điện trở biến đổi R để thay đổi dòng nạp và qua đó thay đổi tần số của U_a . Do ở đây dùng transito pnp nên điện áp rặng của tầng từ 0 về hướng dương. Nếu điện áp môi của UJT: $U_Z = 10V$ thì tín hiệu ra có chu kỳ (hay tần số) lính theo hệ thức:

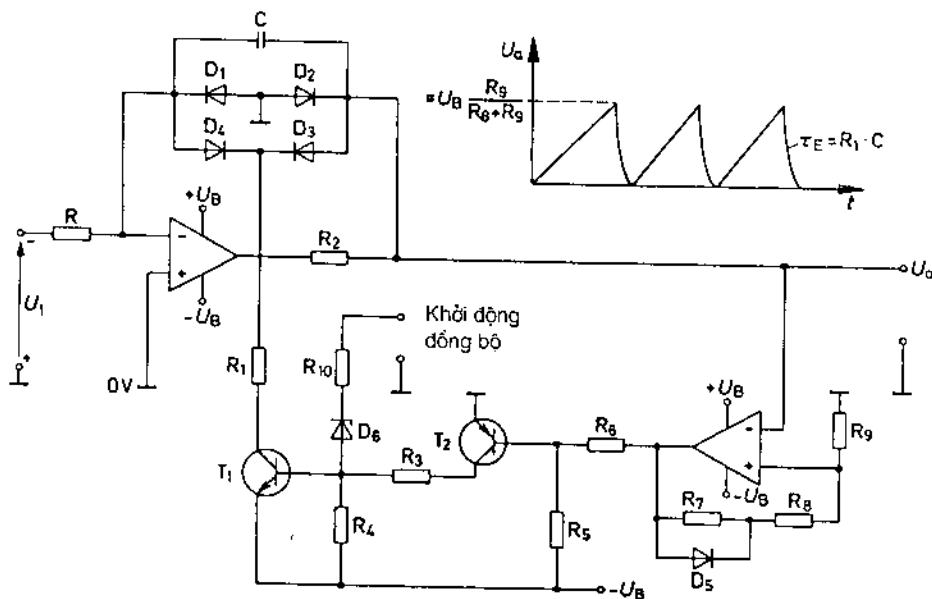
$$U_{\text{amax}} = U_Z = \frac{U_1 T}{R \cdot C}; U_1 \approx U_B - U_{EB} \rightarrow T = U_Z \cdot \frac{RC}{U_1} \text{ hay } f = \frac{U_1}{U_Z \cdot RC}$$

Trong mạch 8.13:

$$U_1 = U_B - U_{BE} = 15V - 0,7V = 14,3V; R_{\text{max}} = 60k\Omega; c = 0,1\mu F; U_Z = 10V$$

$$T = U_Z \cdot \frac{RC}{U_1} = 10V \frac{60k\Omega \cdot 0,1\mu F}{14,3V} = 4,2 \text{ ms}$$

$$f = \frac{1}{T} = \frac{1}{4,2 \text{ ms}} = 238 \text{ Hz}$$



Hình 8.14. Tạo điện áp rặng cưa với OPV làm mạch tích phân.

Việc phóng điện của tụ ở mạch hình 8.11 còn gặp khó khăn dẫn tới mạch bổ sung hình 8.14, ở đây dùng điện áp nạp $U_1 < 0$ nhờ đó U_a là điện áp tăng tuyến tính. 4 diot D_1, \dots, D_4 làm thành mạch cầu T_1 và T_2 tạo thành 1 mạch lật. Khi T_1 (nổi mạch), C phóng điện theo mạch vòng $D_1 \rightarrow C \rightarrow D_3 \rightarrow R_1 \rightarrow T_1^+$. Điện áp ra giảm với hằng số thời gian

R_1, C đến giá trị $-0,7V$. Nhờ quá trình phóng của C mạch trigơ lật trạng thái $T_2^+ T_1^-$ và bắt đầu quá trình nạp cho C làm U_a tăng tuyến tính tới mức dương cho tới khi trigơ lật $T_2^- T_1^+$ quá trình phóng điện lại lặp lại. Mạch khuếch đại thuật toán OPV có hồi tiếp dương qua R_7, R_8 và R_9 làm việc như một mạch so sánh trễ (Smit Flip Flop đảo). Các biên độ sóng ra của SFF không đối xứng qua $0V$ nên D_5 nối ngắn mạch R_7 khi có sóng dương. Ta có các mức ngưỡng điện áp ra:

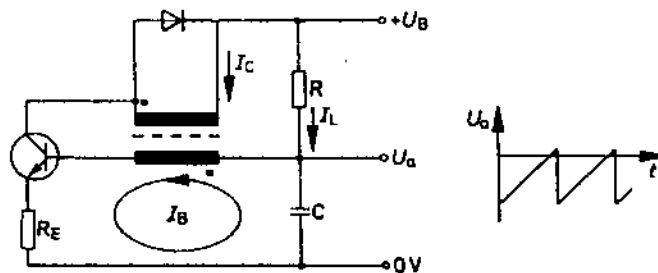
$$U_{amax} \approx +U_B \cdot \frac{R_9}{R_8 + R_9}$$

$$U_{amin} \approx -U_B \cdot \frac{R_9}{R_8 + R_9 + R_7} \approx -0,7V$$

Cần chọn $D_1... D_4$ và T_1 có điện trở đặc biệt lớn khi ngắt mạch (không dẫn điện) để nâng cao độ tuyến tính của điện áp răng cưa. Mạch hình 8.14 có thể điều khiển từ ngoài nghĩa là thời điểm bắt đầu quét của U_a phụ thuộc vào một điện áp khác (được dùng trong mạch quét của máy hiện sóng. Muốn vậy cần khoá T_1 nhờ 1 mạch AND hai lối vào: 1 lối vào giành cho SFF còn 1 lối vào kia dùng cho điện áp điều khiển.

8.3.3. Mạch dao động nghệt (mạch dao động Blocking)

Mạch dao động nghệt thường được dùng để tạo điện áp răng cưa (điện áp quét) trong kỹ thuật truyền hình. Hình 8.15 là mạch điện của một bộ dao động nghệt tạo điện áp U_a dạng răng cưa. Transito là khoá mắc EC (quay pha 180°) kết hợp với mạch hồi tiếp dùng biến áp có hai cuộn dây sơ cấp và thứ cấp quấn chiều ngược nhau để tiếp tục đảo pha 180° , thoả mãn điều kiện có hồi tiếp dương.



Hình 8.15. Mạch dao động nghệt tạo điện áp răng cưa.

Thoạt tiên transito bị khoá, tụ C không có dòng nạp, đầu vào bazơ ở trạng thái điện trở cao. Nguồn $+U_B$ qua R tạo dòng I_L bắt đầu nạp cho C với hằng số thời gian nạp $\tau = RC$. Quá trình này làm xuất hiện điện áp tăng tuyến tính tại lối ra. Quá trình tụ C nạp làm điện

áp U_{BE} giữa bazơ và emitơ của transito tăng dần đủ để có dòng bazơ và do đó có dòng colectơ. Do có hồi tiếp dương qua biến áp ghép chặt nên quá trình này làm tăng đột biến dòng bazơ và dòng colectơ (chú ý trong thời gian rất ngắn này điện áp trên C đạt tới 1 mức âm lớn), transito lật sang trạng thái nối mạch bão hoà. Tụ C lúc này phóng điện nhanh qua diot bazơ-emitơ của transito. Dòng colectơ tăng sau một thời gian cố định đến 1 giá trị giới hạn do điện cảm của biến áp. Giá trị dòng giới hạn do điện trở cuộn dây biến áp mạch colectơ quyết định.

Dòng colectơ đến giá trị giới hạn không tăng nữa, qua biến áp dòng bazơ giảm 1 chút do mạch hồi tiếp dương làm dòng colectơ giảm theo và hồi tiếp dương làm quá trình đẩy nhanh tới trạng thái transito lật về ngắt mạch. Năng lượng từ trường trên cuộn thứ cấp được giải phóng qua diot mắc song song lúc này mở dẫn điện, qua đó chống quá áp cho khoá transito lúc lật về ngắt mạch (trong quá trình C nạp trước đó $+U_B$ khoá diot). Giờ lại bắt đầu 1 nhịp làm việc mới với việc T- và C được nạp lại nhờ dòng I_L qua R...

Chu kỳ T của U_a tại lối ra do thời gian nạp của C quyết định, phụ thuộc vào giá trị $\tau = RC$ của mạch nạp và tỷ số $\frac{N_1}{N_2}$ của biến áp. Khi

$$\frac{N_1}{N_2} = 1 \text{ thì } T \approx 0,69.RC.$$

Bộ dao động nghẹt sẽ làm việc tốt khi khoá transito lúc nối mạch ở chế độ bão hoà tốt và khi ngắt mạch được lật rất nhanh, nghĩa là mức hồi tiếp dương phải đủ mạnh. Biến áp khi đó phải được ghép chặt.

8.3.4. Đồng bộ các bộ phát răng cưa

Điện áp răng cưa được tạo ra luôn cần được đồng bộ với một tín hiệu khác khi sử dụng nó mới có ý nghĩa, ví dụ trong kỹ thuật tái hiện lại hình ảnh trên màn máy thu hình hay máy xem sóng. Khi đó tần số quét của điện áp răng cưa và tần số của tín hiệu (ví dụ tần số của tín hiệu đồng bộ dòng hay màn) luôn quan hệ là bội nguyên của nhau.

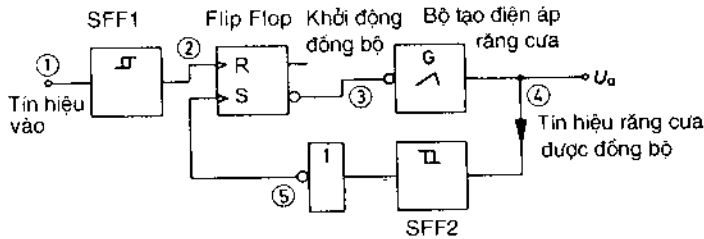
Các máy hiện sóng hiện nay làm việc với điện áp răng cưa được tạo ra không phải ở chế độ tự do của mạch phát răng cưa mà được đồng bộ theo tín hiệu đưa tới máy.

Để bắt đầu 1 chu kỳ quét cần 2 điều kiện:

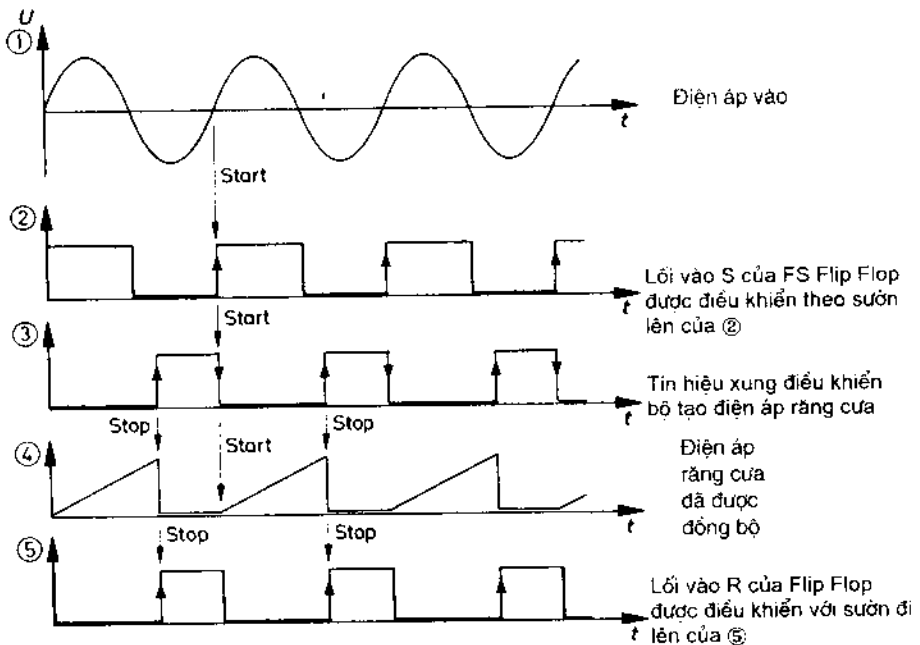
1. Tín hiệu vào phải vượt qua một mức nhất định (thường gọi là mức ngưỡng lật ví dụ của SFF).

2. Chu kỳ quét phải chấm dứt và về trạng thái ban đầu trước khi bắt đầu một chu kỳ mới.

Mạch điện nguyên lý hình 8.16 thỏa mãn các điều kiện trên: khối tạo điện áp răng cưa G được khởi động làm việc khi xung ở điểm (3) ở mức thấp (ký hiệu là mức L) và bị cấm hoạt động khi xung này ở mức cao (ký hiệu là mức H).



Hình 8.16. Cấu trúc khối bộ phát xung răng cưa điều khiển đồng bộ ngoài.



Hình 8.17. Đồ thị xung giải thích hoạt động của mạch hình 8.16.

Đặt các mức ngưỡng nối mạch và ngắt mạch cho SFF1 (Smit Flip Flop thuận 1) khi điện áp vào (điểm (1) đạt mức ngưỡng SFF sẽ lật trạng thái tại đầu ra xuất hiện sườn xung L-H (đi lên) điều khiển lật Flip Flop ở đầu vào (2) làm xuất hiện mức L ở đầu vào (3), mạch tạo điện áp răng cưa đã được khởi động và bắt đầu quét. Khi xung ra tại điểm (4)

đạt tới 1 ngưỡng của Smit Flip Flop 2 dạng đảo, SFF2 lật H–L qua cổng NOT được sườn L–H kích hoạt tầng mạch hai trạng thái ổn định điều khiển lối ra của nó tại điểm (3) lên mức cao H và do đó cấm khối G, kết thúc chu kỳ làm việc của điện áp răng cưa (hình 8.17). Có thể sử dụng mạch hình 8.14 phát xung răng cưa. Đầu ra (3) của tầng mạch 2 trạng thái ổn định được nối tới lối vào “khởi động trigơ” Nếu lối vào không đổi trạng thái, mạch dao động làm việc ở chế độ tự do. Đồ thị hình 8.17 giải thích rõ chế độ làm việc đồng bộ đã khống chế cả thời điểm bắt đầu và thời điểm kết thúc điện áp quét, nhờ đó việc thể hiện tín hiệu hình trên màn hình ổn định (vững) và rõ ràng.

8.4. TẠO ĐIỆN ÁP HÌNH SIN

Việc tạo các dao động điều hoà cũng tuân theo nguyên lý tạo dao động nói chung là muốn ở chế độ tự dao động phải đạt được cân bằng pha (tổng các góc dịch pha của mạch khuếch đại và mạch hồi tiếp bằng 0° hay 360°) và đồng thời phải đạt tới cân bằng về biên độ khi tích số $K.V \geq 1$ (hình 8.11). Có thể sử dụng các mạch lọc RC hay LC làm mạch hồi tiếp và do vậy phân biệt 3 dạng mạch dao động hình sin: mạch dao động LC, mạch dao động dùng quartz (tinh thể thạch anh) và mạch dao động RC. Thường hệ số K của mạch hồi tiếp và V của mạch khuếch đại chọn sao cho tích số K.V lớn hơn và rất gần 1. việc tự kích được đảm bảo. Tuy nhiên nếu K.V giảm xuống dưới 1 thì sẽ mất dao động, do đó cần có sự tự động điều chỉnh điện tử V cho điều đó không xảy ra.

Với mạch tạo dao động hình sin, chỉ một tần số tín hiệu được thoả mãn đồng thời hai điều kiện về pha và biên độ và mạch lọc thực hiện hồi tiếp sẽ quyết định tần số nào thoả mãn.

8.4.1. Mạch dao động LC

Bộ tạo dao động LC thường gồm 2 khối mạch:

- Mạch khuếch đại ví dụ dùng transito với một trong ba kiểu mắc EC, BC, CC, tuy nhiên thường gặp hơn là EC và BC với một tầng đơn do không cần hệ số khuếch đại lớn.

- Phối hợp trong mạch vòng với bộ khuếch đại là mạch hồi tiếp có đặc tính biên độ, đặc tính pha phụ thuộc tần số, ở đây dùng khung cộng hưởng LC song song. Lưu ý do tính chất có đảo pha (của mạch EC) và không đảo pha (của mạch BC hay CC) nên yêu cầu mạch hồi tiếp cần

thực hiện quan hệ dịch pha 180° khi phối hợp với mạch khuếch đại EC hay dịch pha 0° hoặc 360° khi dùng mạch khuếch đại BC hoặc CC.

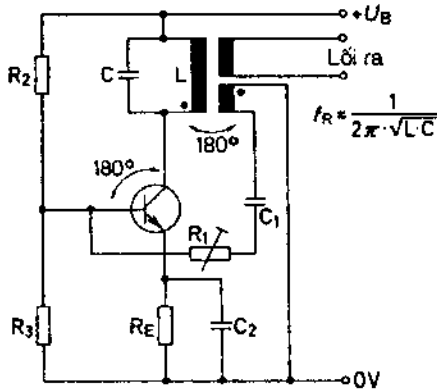
• Khung LC song song có trở kháng đặc tính cực đại và do đó điện áp trên khung cực đại tại tần số cộng hưởng riêng của khung:

$$f_R = \frac{1}{2\pi\sqrt{LC}} \text{ (Hz)}$$

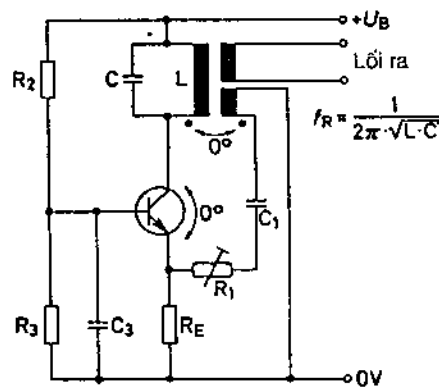
Tại $f_{\text{làm việc}} = f_R$ khung có tính thuần trở và do đó góc dịch pha bằng 0, còn khi $f_{\text{làm việc}} > f_R$ mạch thể hiện dung tính (dòng nhanh pha hơn áp). Khi $f_{\text{làm việc}} < f_R$ mạch là cảm tính (dòng chậm pha hơn áp), ở đây tần số làm việc chính là tần số hình sin muốn có tại lối ra.

8.4.1.1. Mạch dao động Meisner

Hình 8.18 và 8.19 là hai mạch dao động ghép hồi tiếp bằng biến áp, cuộn sơ cấp của biến áp chính là cuộn điện cảm L của khung song song LC. Việc ghép tín hiệu từ lối ra trên khung LC về lối vào nếu mạch khuếch đại là mắc EC thì cần đảo pha qua biến áp (hình 8.18) và nếu mạch khuếch đại là mắc BC (hình 8.19) thì không cần đảo pha khi ghép về.



Hình 8.18. Mạch dao động Meisner dùng tầng khuếch đại EC.



Hình 8.19. Mạch dao động Meisner dùng tầng khuếch đại mắc BC.

Mạch Meisner thực hiện hồi tiếp qua biến áp nên còn được gọi là mạch dao động ghép biến áp.

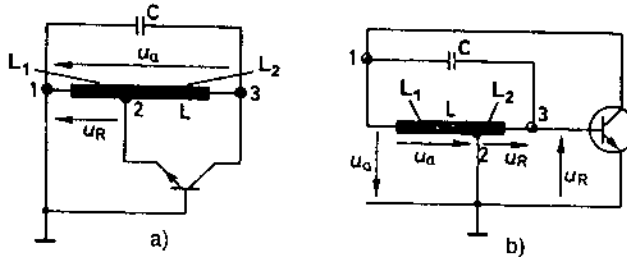
Điện áp hình sin có tần số bằng $\frac{1}{2\pi\sqrt{LC}}$ được lấy ra từ một cuộn

tải riêng của biến áp hay qua việc ghép bằng tụ điện. Yêu cầu việc ghép tải để lấy điện áp ra phải đủ "lỏng" để tránh trở kháng tải làm xấu phẩm chất của mạch dao động (ví dụ làm giảm hệ số khuếch đại thông qua việc làm giảm trở kháng đặc tính của khung LC).

Trong hai mạch hình 8.18 và 8.19, việc điều chỉnh mức độ hồi tiếp để chọn dạng hình sin tốt nhất được thực hiện nhờ chiết áp R_1 . Việc ổn định điểm làm việc của transito nhờ hồi tiếp âm dòng một chiều trên R_E . C_1 là tụ ghép có X_{C1} tại $f_{\text{làm việc}}$ đủ bé (được coi là phần tử ngắn mạch) C_2 để thoát xoay chiều trên R_E , C_3 để tạo điện thế 0V xoay chiều cho cực bazơ (mắc BC).

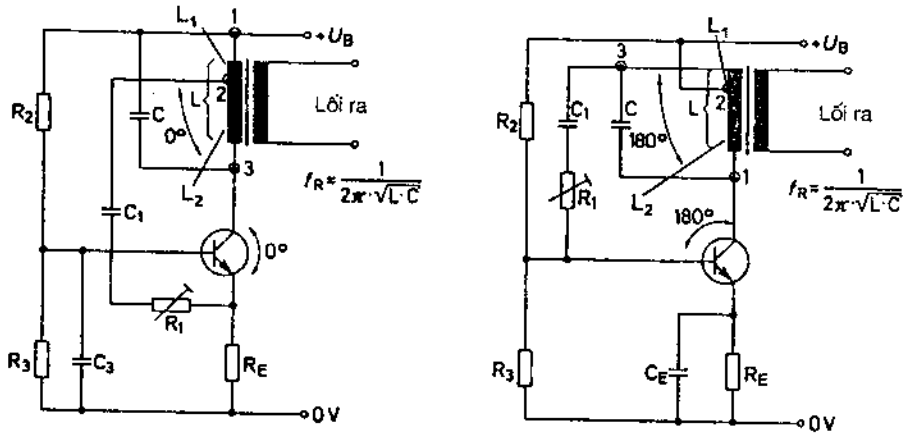
8.4.1.2. Mạch dao động ba điểm điện cảm (mạch Hartley)

Hai cuộn dây của biến áp có thể dùng chung một đầu kiểu biến áp tự ngẫu, khi đó ta có mạch dao động ba điểm điện cảm hay có tên mạch Hartley. Điện cảm của khung dao động gồm 2 phần: $L = L_1 + L_2$.



Hình 8.20. Mạch dao động Hartley (nguyên lý)

a) Mạch bazơ chung U_a và U_R cùng pha; b) Mạch EC U_a và U_R ngược pha.



Hình 8.21. Mạch Hartley thực tế

a) Mạch BC; b) Mạch EC.

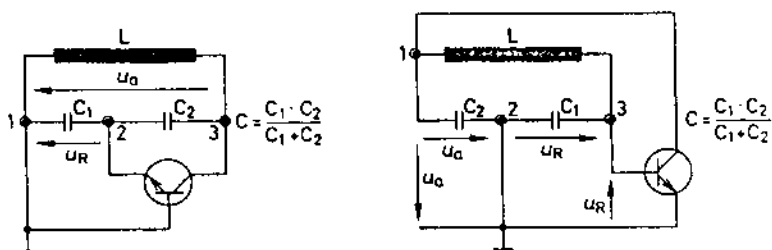
Một phần điện áp trên cuộn dây tải được lấy làm điện áp hồi tiếp đưa trở về mạch vào, tùy theo quan hệ pha giữa điện áp lối ra và lối vào của mạch khuếch đại để thực hiện hồi tiếp cho phù hợp.

Trên hình 8.20a transito mắc BC nên điện áp ra U_a (giữa 2 điểm 3-1) cùng pha với điện áp hồi tiếp U_R (giữa 2 điểm 2-1).

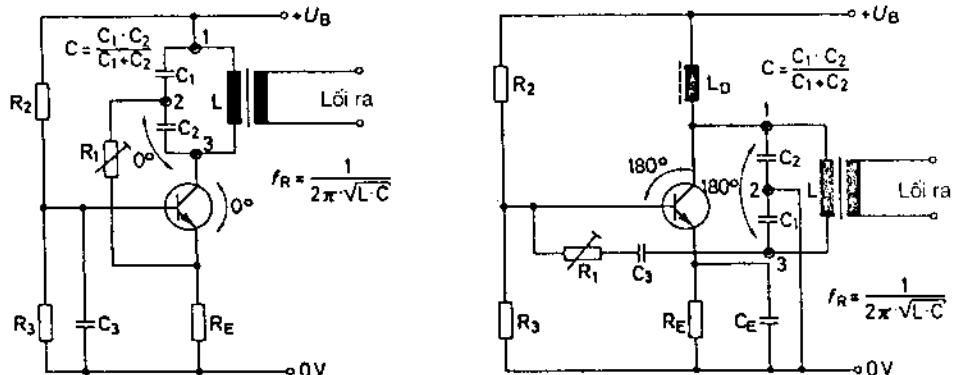
Trên hình 8.20b điện áp ra U_a (giữa 1–2) ngược pha với U_R (giữa 2–3). Ở các mạch thực tế (hình 8.21) điện áp ra trên cuộn dây của mạch dao động được lấy ra nhờ ghép biến áp. Các tính chất khác của các mạch ba điểm hình (8.21) tương tự như mạch dao động Meisner hình 8.18 và 8.19.

8.4.1.3. Mạch dao động ba điểm điện dung (mạch Colpitts)

Việc sử dụng bộ chia áp điện dung để thực hiện lấy điện áp hồi tiếp là đặc điểm của mạch dao động ba điểm điện dung – còn có tên mạch dao động Colpitts– hình 8.22.



Hình 8.22. Nguyên lý mạch ba điểm điện dung
a) Mạch BC U_a và U_R cùng pha; b) Mạch EC U_a và U_R ngược pha.



Hình 8.23. Mạch ba điểm điện dung thực tế.

Việc sử dụng mạch khuếch đại mắc BC (hình 8.22a) hay mạch mắc EC (hình 8.22b) quyết định cách lấy điện áp trên bộ chia áp điện dung để thực hiện hồi tiếp. Ở đây tụ C của khung LC là tụ điện tương đương của hai tụ C_1 và C_2 của bộ chia.

$$C = \frac{C_1 C_2}{C_1 + C_2} \quad (\text{thường chọn } C_1 > C_2)$$

Ở mạch dao động ba điểm điện dung, điện áp hồi tiếp được thực hiện từ bộ chia điện áp ra nhờ một bộ chia điện dung. Tương tự ở mạch dao động ba điểm điện cảm – nhờ một bộ chia điện cảm.

Hình 8.23 là các ví dụ mạch ba điểm điện dung trên thực tế. Trên hình vẽ các quan hệ pha giữa các mạch khuếch đại và mạch hồi tiếp được thể hiện rõ theo điều kiện cân bằng pha. Điều kiện cân bằng về biên độ do hệ số khuếch đại của các mạch khuếch đại cộng hưởng mắc BC (hình 8.22a) hay mắc EC (hình 8.22b) và hệ số chia của bộ chia điện dung quyết định.

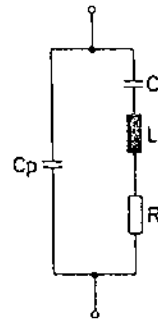
8.4.2. Các mạch dao động dùng tinh thể thạch anh (tinh thể Quartz-Q)

Các mạch dao động dùng tinh thể Q có độ ổn định tần số rất cao, tỷ số $\frac{\Delta f}{f} = 10^{-5}$ đến 10^{-6} do đặc tính ổn định cao của dao động cơ – điện trong tinh thể Q (ở đây Δf là độ lệch tuyệt đối của tần số thực được tạo ra so với giá trị muốn có f). Trong tinh thể Q thoát tiên dao động điện sơ cấp tác động vào trục điện của tinh thể làm xuất hiện dao động cơ theo hướng trục cơ (hiệu ứng áp điện ngược); sau đó dao động cơ có tác động theo hiệu ứng thuận làm xuất hiện lại dao động điện thứ cấp với tần số có độ chính xác cao, sai số rất nhỏ. Các tần số của dao động trong tinh thể Q thường có giá trị từ 1kHz tới 150MHz tùy cấu tạo của tinh thể Q. Nhóm có tần số từ 1kHz tới 50MHz có cấu tạo uốn cong trong khi nhóm có tần số cao dùng cấu tạo phẳng hay màng mỏng, sử dụng các tính chất bề mặt của tinh thể. Khi làm việc ở khu vực gần tần số cộng hưởng, tinh thể Q có mạch điện tương đương thay thế ở hình 8.24.

Ở đây độ lớn của C hay L trong mạch 8.24 được đo từ thực tế, R là điện trở tổn hao tại cộng hưởng. Tụ C_p có giá trị vài pF do cấu tạo của Q quyết định. Giá trị C trong một số tinh thể Q điển hình có độ lớn $C = 10^{-2}$ pF. Độ lớn và chiều dài tinh thể quyết định trị số L. Từ mạch tương đương, tần số cộng hưởng nối tiếp và tần số cộng hưởng song song của Q là:

$$f_{nt} = \frac{1}{2\pi\sqrt{LC}} ; \quad f_{ss} = \frac{1}{2\pi\sqrt{LC}} \cdot \sqrt{1 + \frac{C}{C_p}}$$

Có thể chọn tần số làm việc là f_{nt} hay f_{ss} của Q (chú ý $f_{nt} < f_{ss}$). Nếu chọn f_{nt} , tần số ra chỉ do L và C quyết định (tức là do kích thước cắt gọt và tham số cơ học của Q quyết định). Tuy nhiên do giá trị này khó



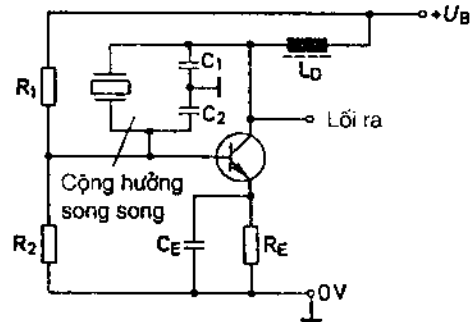
Hình 8.24. Mạch tương đương thay thế tinh thể Q ở gần cộng hưởng.

trùng với giá trị tần số muốn có nên thường mắc nối tiếp với Q một tụ có trị số nhỏ thay đổi được khoảng 1%. Tần số song song còn phụ thuộc giá trị C_p không ổn định và khó xác định. 1 cách chắc chắn. Từ đó cũng cần bổ sung một tụ điện để tránh ảnh hưởng xấu của C_p .

Tinh thể Q có tính chất của một mạch cộng hưởng nối tiếp ở tần số cộng hưởng f_{nt} và của một mạch song song ở trên với tần số cộng hưởng f_{ss} .

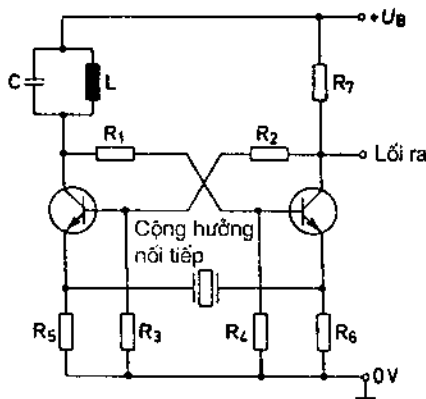
Tại f_{nt} , tinh thể Q như một điện trở có giá trị vài Ω ($\approx R$) ở tần số f_{ss} Q có điện trở tương đương rất lớn.

Nếu sử dụng các biện pháp ổn định nhiệt bổ sung, tinh thể Q có thể đạt tới độ ổn định tần số cấp 10^{-9} , tức là khi tạo tần số 50kHz sai số tuyệt đối là $5 \cdot 10^{-5}$ Hz (dùng cho các đồng hồ Q). Tuy nhiên nếu sử dụng tụ bù nối tiếp thì độ chính xác của tần số ra bị giảm nên trường hợp này cần tránh dùng mà chỉ sử dụng trực tiếp tần số f_{nt} của Q.

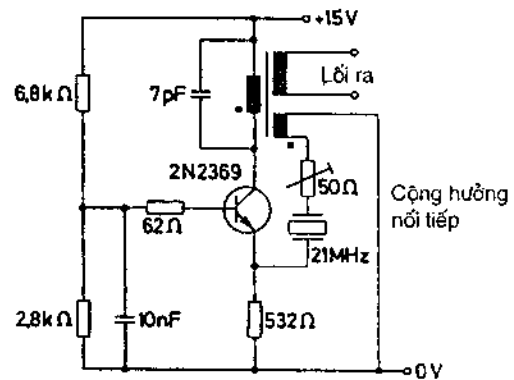


Hình 8.25. Mạch ba điểm điện dung. Q là một phần của mạch dao động song song với $X_{qd} > 0$ (hay $f_{nt} < f_a < f_{ss}$).

Khi sử dụng kết hợp mạch dao động LC với tinh thể Q, thường chọn tần số làm việc của Q là bội số tần số do mạch LC tạo ra, mạch LC cần tránh dao động tại tần số cộng hưởng (không mong muốn) của Q.



Hình 8.26. Mạch dao động dùng hai tầng khuếch đại. Q là một mạch cộng hưởng nối tiếp.



Hình 8.27. Mạch Maisner mắc BC, $f_s = 21$ MHz. Q là một mạch cộng hưởng nối tiếp.

Các hình 8.25, 8.26 và 8.27 đưa ra một vài mạch dao động điện hình dùng Q để ổn định tần số.

Chú ý ở đây X_{qtd} là điện kháng lệch cộng hưởng của Q khi $X_{qtd} > 0$ thì Q tương đương với một điện cảm và khi $X_{qtd} < 0$ Q tương đương với một điện dung; f_n là tần số của U_n .

Trong mạch 8.25, Q có tác dụng như điện cảm trong mạch cộng hưởng song song ở tải khi chọn tần số $f_{nt} < f_n < f_{ss}$, có dạng tương tự như mạch ba điểm điện dung, tụ song song của khung là C_1 và C_2 . Điểm làm việc của transito do R_1, R_2 quyết định R_E, C_E để ổn định điểm làm việc một chiều cho transito.

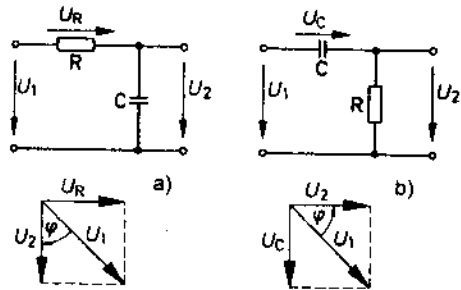
8.4.3. Mạch dao động RC

Khi cần tạo ra các dao động tần số thấp, việc dùng các mạch dao động LC gặp nhược điểm là phải dùng các cuộn dây có L lớn hoặc tụ C lớn làm tổn hao tăng lên, kích thước to lên, việc thực hiện gặp nhiều khó khăn và chất lượng dao động giảm đáng kể. Khi đó khâu mạch chọn lọc tần số RC được sử dụng làm khâu hồi tiếp hiệu quả hơn, đặc biệt ở dải tần số cực thấp. Hình 8.28 đưa ra hai khâu mạch lọc RC tần số thấp và tần số cao đơn giản với các đồ thị tương ứng minh họa.

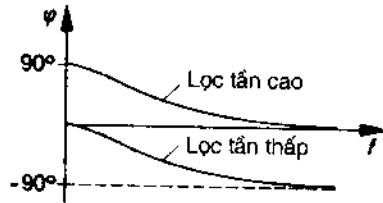
Chú ý góc dịch pha ở bộ lọc thấp. U_2 chậm pha hơn U_1 còn ở bộ lọc cao U_2 nhanh pha hơn U_1 và U_2 nhanh pha hơn U_1 cao nhất đạt tới -90° hay $+90^\circ$ (ở tần số rất cao U_2 chậm pha hơn U_1 xấp xỉ 90° với bộ lọc thấp và ở tần số rất thấp 90° với bộ lọc cao).

Góc dịch pha của các bộ lọc thấp và lọc cao hình 8.28 nhỏ hơn 90°

Khi cần các góc dịch pha lớn hơn, bộ lọc RC phải dùng nhiều mắt cùng loại ghép liên tiếp nhau. Cũng có thể sử dụng hai mắt lọc ngược tính (một lọc thấp và một lọc cao) để được góc dịch pha chung bằng 0 khi chọn các tần số giới hạn của bộ lọc đủ gần nhau, ta được bộ lọc bằng.



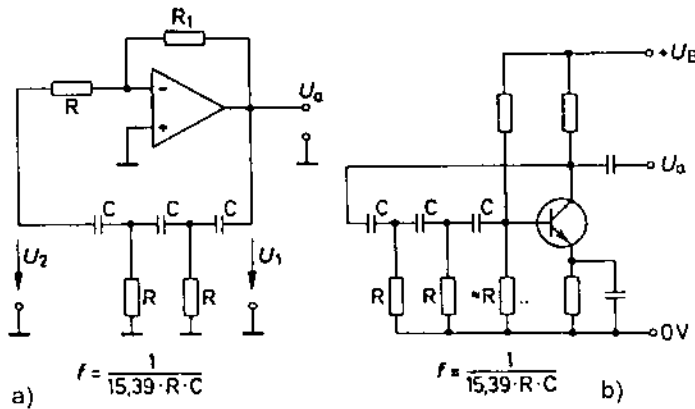
Hình 8.28. Mạch lọc thấp a) và lọc cao b) đồ thị vectơ minh họa.



Hình 8.29. Sự phụ thuộc góc dịch pha (giữa U_2 và U_1) vào tần số của hai bộ lọc hình 8.28.

8.4.3.1. Mạch dao động dùng ba mắt dịch pha

Chọn mỗi mắt lọc hình 8.28 có góc dịch pha là 60° , khi đó ghép liên tiếp ba mắt lọc cùng dạng, sẽ nhận được góc dịch pha chung bằng 180° . Đây là điều cần có đối với mạch dao động dùng transito mắc EC hay dùng OPV ở chế độ khuếch đại đảo pha (hình 8.30a và b) để đạt được điều kiện cân bằng pha.



Hình 8.30. Bộ tạo dao động dùng ba mắt dịch pha RC

a) Dùng OPV; b) Dùng transito mắc EC.

Ba mắt lọc RC tần cao có hệ số chia tại tần số $f_R = \frac{1}{2\pi\sqrt{6}RC}$ là

$$K = \frac{U_2}{U_1} = \frac{1}{29}$$

Để thoả mãn điều kiện cân bằng về biên độ cần có hệ số khuếch đại:

$$V = \frac{U_1}{U_2} = \frac{R_1}{R} = 29$$

Điều kiện cân bằng pha (tổng các góc dịch pha theo vòng kín bằng 0° hay 360°) chỉ được thoả mãn ở một tần số của bộ lọc là:

$$f_R = \frac{1}{2\pi\sqrt{6}RC} = \frac{1}{15,39RC} \text{ (Hz)}$$

Có thể thay thế bằng ba mắt lọc tần thấp trong các mạch hình 8.30, tuy nhiên việc sử dụng ba mắt lọc tần thấp sẽ hạn chế tần số ra ở các giá trị biên trên của dải tần và cả hai loại mạch kiểu hình 8.30 khó điều chỉnh tần số ra khi phải thay đổi đồng bộ cả ba tham số C hay R, khó điều chỉnh biên độ ra.

Ví dụ muốn có mạch dao động loại dịch pha tạo tần số $f_R = 1\text{Hz}$, dùng $C = 1\mu\text{F}$. Cần chọn R như thế nào?

$$f_R = \frac{1}{15,39 \cdot R \cdot C} \rightarrow R = \frac{1}{15,39 f_R \cdot C} = \frac{1}{15,39 \cdot 10^{-6} \text{ F} \cdot 1 \text{ Hz}} = 65 \text{ k}\Omega$$

$$V = \frac{R_1}{R} \geq 29 \text{ vậy chọn } R_1 \geq 29R$$

$$R_1 \geq 1,9 \text{ M}\Omega$$

8.4.3.2. Mạch dao động Viene–Robinson

Mạch Viene – Robinson dùng mạch hồi tiếp là một bộ lọc băng RC

có tần số trung tâm $f_0 = \frac{1}{2\pi RC}$, tại

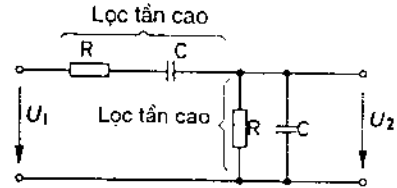
tần số này góc dịch pha của mạch (lệch pha giữa U_2 tại lối ra và U_1 tại lối vào – hình 8.31) bằng 0. Mạch hình 8.31 thực chất là sự phối hợp một mắt lọc cao với một mắt lọc thấp. Hệ số chia áp của mạch lọc băng tại f_0 là:

$$k = \frac{U_2}{U_1} = \frac{1}{3}$$

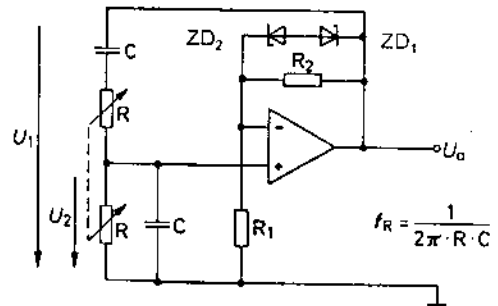
Mạch khuếch đại phối hợp cân dùng là loại không đảo pha để có điều kiện cân bằng pha và có $V \geq 3$ để có cân bằng về biên độ. Ở mạch hình 8.32:

$$V = \frac{U_1}{U_2} = 1 + \frac{R_2}{R_1} \geq 3$$

Mạch điện dao động dạng hình 8.32 tương đối dễ thực hiện, chất lượng dao động tốt, dễ điều chỉnh tần số và biên độ của hình sin ra nên được sử dụng khá rộng rãi. Để có được băng tần rộng, ta có thể chia nhỏ các giá trị $C_1 = 10C_2 = 10^2C$, (để được ba băng tần ví dụ 20Hz → 200Hz; 200Hz → 2000Hz và 2000Hz → 20.000Hz) giá trị tần số chọn trong mỗi băng đạt được nhờ chiết áp kép R có giá trị thích hợp. Trên hình 8.32, các Z diot để hạn chế biên độ ra ở mức $\pm(U_2 + U_D)$ với độ ổn định biên độ cao. Có thể thay đổi R_1 để điều chỉnh hệ số khuếch đại V trong giới hạn cho phép, tốt hơn chọn 1 phần R_1 là điện trở phi tuyến có giá trị phụ thuộc tỷ lệ ngược với biên độ U_a sẽ nhận được một mạch tự động ổn định biên độ của hình sin lối ra.



Hình 8.31. Kết hợp một mắt lọc tần cao và một mắt lọc tần thấp tạo nên một bộ lọc băng RC.



Hình 8.32. Mạch dao động Viene – Robinson dùng OPV.

CÁC MẠCH SỬ DỤNG DẠNG XUNG

9.1. BIỂU DIỄN DÒNG ĐIỆN VÀ ĐIỆN ÁP THEO THỜI GIAN

Điện áp và dòng điện thường được biểu diễn là các hàm của thời gian. Khi đó kể cả các giá trị dòng điện và điện áp một chiều cũng được biểu diễn theo thời gian là gần như không đổi (giá trị hằng số), tuy nhiên tại thời điểm nối mạch hay ngắt mạch các điện áp và dòng một chiều biến đổi theo thời gian lúc này là các bước nhảy đột biến.

Dạng cơ bản của mỗi dao động (theo cơ sở toán học về phân tích chuỗi Furie) là dạng sin (hình 9.1)

$$u = \hat{u} \sin \omega t \text{ hay } i = \hat{i} \sin \omega t$$

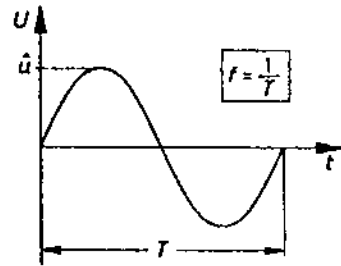
Hàm cosin là hàm sin khi dịch trục tọa độ đi một lượng bằng 1/4 chu kỳ hay một góc pha bằng 90° . Các tham số cơ bản của dao động hình sin là biên độ, tần số và góc pha đầu.

Một dạng phổ biến nữa là dạng hàm vuông góc (hình 9.2) với tần số cơ bản là $f_1 = \frac{1}{T_1}$.

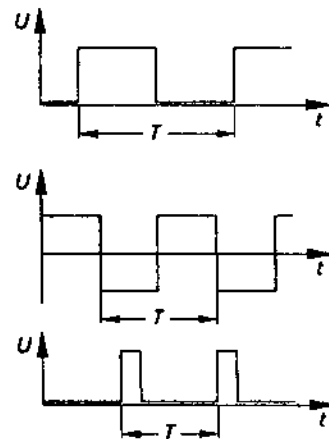
Việc phân tích Furie khẳng định tín hiệu vuông góc dạng hình 9.2 được tạo thành từ vô số các dao động hình sin có tần số, biên độ và góc pha khác nhau, kể cả thành phần có tần số bằng 0 (là thành phần một chiều).

Một dao động dạng vuông góc được tạo ra từ vô số các dao động có tần số khác nhau.

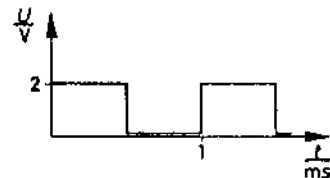
Ví dụ: điện áp vuông góc tần số cơ bản $f_1 = 1000\text{Hz}$ cho trên hình 9.3 với biên độ 2V. Khi phân tích chuỗi Furie có sự tham gia của các thành phần dao động sau:



Hình 9.1. Biểu diễn điện áp hình sin.



Hình 9.2. Biểu diễn điện áp vuông góc.



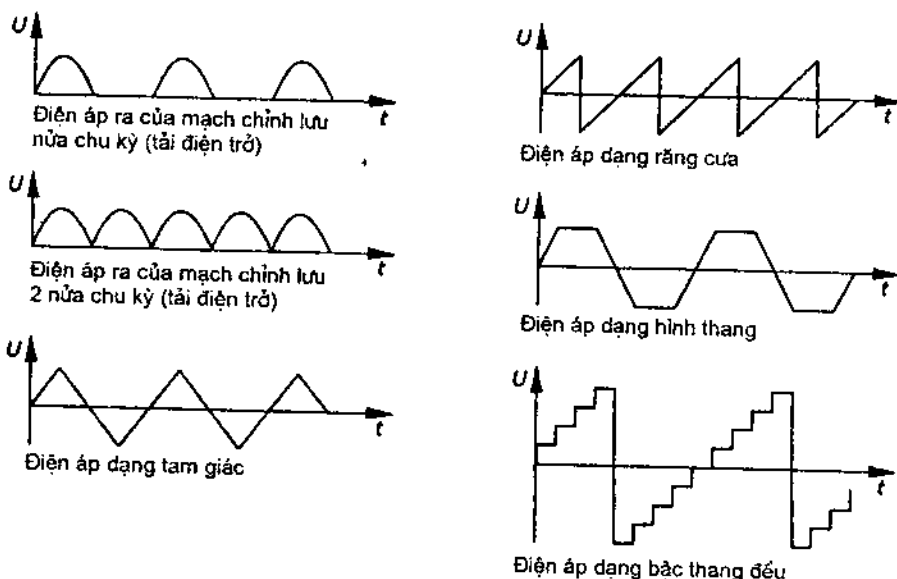
Hình 9.3. Dạng điện áp vuông góc với tần số cơ bản $f_1 = 1000\text{Hz}$.

	Biên độ	Tần số
Sóng cơ bản	1,27V	1000Hz
Sóng hài bậc 3	$\frac{1,27V}{3} = 0,42V$	3000Hz
Sóng hài bậc 5	$\frac{1,27V}{5} = 0,25V$	5000Hz
Sóng hài bậc 7	$\frac{1,27V}{7} = 0,18V$	7000Hz
Sóng hài bậc 9	$\frac{1,27V}{9} = 0,14V$	9000Hz
..... ∞		

Ngoài ra trong thành phần của xung vuông này còn có giá trị một chiều 1V. Ở đây ta đã giả thiết các sóng hài đều cùng góc pha đầu. Dạng vuông góc càng hoàn thiện khi số lượng sóng hài tham gia càng nhiều.

Một dao động vuông góc lý tưởng chứa mọi thành phần sóng hài từ $f = 0$ tới $f = \infty$.

Hình 9.4 đưa ra một số dạng điện áp khác không phải hình sin.



Hình 9.4. Các dạng điện áp khác không phải hình sin.

Mạch sửa dạng xung có nhiệm vụ thay đổi dạng tín hiệu (theo thời gian) khi qua nó. Về nguyên tắc có thể dùng các biện pháp sau:

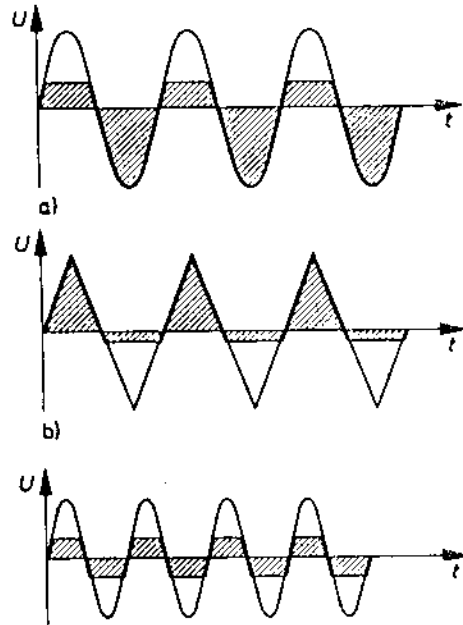
1. Hạn chế biên độ của điện áp đặt tới lõi vào ở một giá trị ngưỡng nào đó.

2. Lựa chọn các tần số nhất định nhờ các bộ lọc.

3. Chuyển mạch nhờ khoá phụ thuộc điện áp.

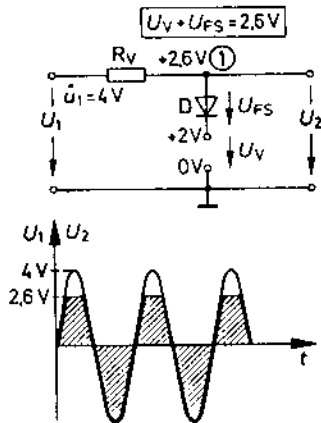
9.2. CÁC MẠCH HẠN CHẾ

Mạch hạn chế thực hiện cắt (không cho phép) tín hiệu vào qua nó kể từ một giá trị độ cao đã được xác định trước. Có thể chỉ hạn chế một phía về hướng dương hay chỉ một phía về hướng âm hoặc về cả hai hướng (hình 9.5).



c) Hình 9.5. Các dạng hạn chế
 a) Hạn chế 1 phía về hướng dương (hạn chế trên)
 b) Hạn chế 1 phía về hướng âm (hạn chế dưới)
 c) Hạn chế cả hai hướng.

9.2.1. Các mạch hạn chế dùng diot



Hình 9.6. Mạch hạn chế 1 phía về hướng dương (hạn chế trên) ở mức ngưỡng $U_V + U_{FS}$.

Hình 9.6 là một mạch hạn chế 1 phía về hướng dương dùng diot (kiểu song song) chọn ngưỡng mở của diot $U_{FS} = 0,6V$. Khi điểm (1) trên hình 9.6 đạt mức điện áp $+2,6V$, diot nối mạch, điện áp ra $U_2 \approx U_V + U_{FS} = 2,6V$. Một cách chính xác, U_2 không cố định ở mức này vì khi dòng qua diot I_F tăng, điện áp trên diot tăng theo làm tăng nhẹ giá trị U_2 , nếu chọn điện trở R_V đủ lớn và diot có điện trở vi phân r_F ở vùng dẫn điện đủ nhỏ thì có thể giảm đáng kể được sai số này vì khi U_1 tăng làm I_F tăng nhưng U_{FS} tăng rất nhẹ dẫn tới U_2 ổn định hơn theo dòng I_F .

Ví dụ: hạn chế nửa sóng âm của điện áp răng cưa ở mức $-3,2V$, chọn điện áp trên diot lúc dẫn là $0,6V$ (mạch hình 9.7) chọn nguồn

$U_V = -2,6V$, đảo chiều diot so với mạch hình 9.6 và chọn R_V lớn (chú ý chưa mắc tải: $R_L = \infty$).

Khi $U_1 \leq -3,2V$, diot dẫn điện và $U_2 \approx -U_V - U_{FS} = -3,2V$.

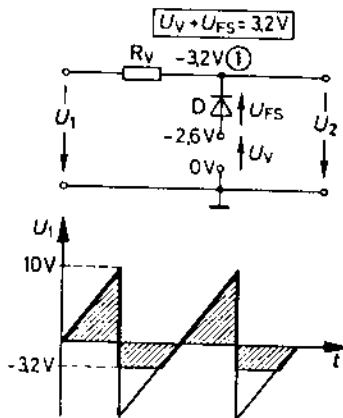
Khi $U_1 > -3,2V$, diot khoá và $U_2 \approx U_1$ ($R_L \gg R_V$)

Trên hình 9.8, mạch hạn chế thực hiện 1 phía về hướng dương ở mức $+1,4V$ (kiểu nối tiếp).

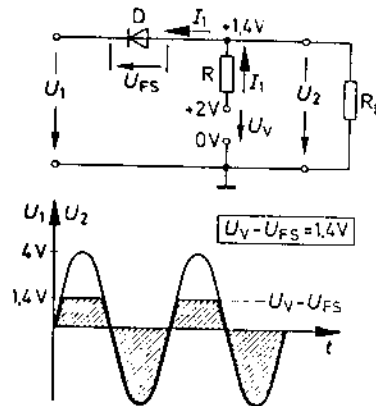
Với $R_L \gg R$, diot D dẫn điện (nối mạch) khi $U_1 \leq U_V - U_{FS} = 1,4V$ diot lúc này như khoá nối mạch và trên tải nhận được điện áp $U_2 = U_1$. Diot D ngắt mạch khi $U_1 > 1,4V$ lúc này

$$U_2 = \frac{U_V}{R + R_L} \cdot R_L \approx 1,4V$$

Vậy các giá trị điện áp U_1 từ mức $+1,4V$ trở lên bị hạn chế.



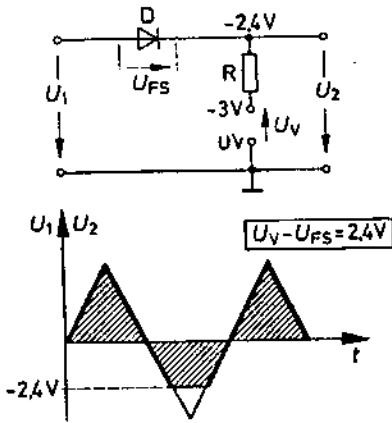
Hình 9.7 Mạch hạn chế 1 phía về hướng âm ở ngưỡng $-3,2V$.



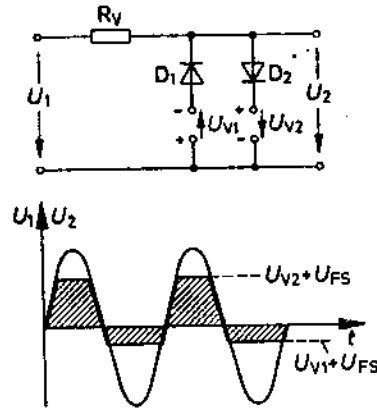
Hình 9.8 Mạch hạn chế 1 phía về hướng dương ở mức ngưỡng $+1,4V$.

Các mức U_1 dưới $1,4V$ được qua mạch (hình 9.8). Mạch thực hiện hạn chế trên ở mức ngưỡng $U_V - U_{FS} = 1,4V$.

Mạch hình 9.9 có được nhờ đổi chiều diot trong hình 9.8 từ đó kết quả sẽ ngược lại: mạch hạn chế một phía hướng âm (hạn chế dưới) ở mức ngưỡng $-U_V + U_{FS} = -2,4V$. Kết hợp hai dạng mạch hạn chế phía trên và phía dưới với việc lựa chọn các giá trị mức ngưỡng hạn chế hợp lý sẽ nhận được mạch hạn chế cả hai phía như biểu diễn trên mạch hình 9.10 ở phía trên là $U_{V2} + U_{FS}$ và ở phía dưới là $U_{V1} + U_{FS}$ theo như kết quả đã phân tích ở hình 9.6 và hình 9.7.



Hình 9.9. Hạn chế một phía dưới dùng diot ở mức $-2,4V$.



Hình 9.10 Mạch hạn chế cả hai phía.

Vi dụ: Một điện áp tam giác biên độ $\hat{U} = 7,5V$ được biến đổi thành điện áp có dạng hình thang với 2 mức ngưỡng: phía dương $1,5V$ và phía âm $-4,5V$. Dùng các diot có điện áp mở $U_{FS} = 0,6V$, phía tải có $R_L = 100k\Omega$. Xác định mạch hạn chế dùng diot thoả mãn yêu cầu trên (hình 9.11).

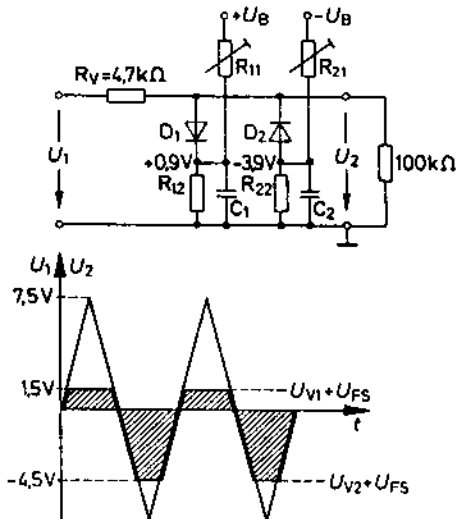
Sử dụng mạch dạng hình 9.10 (hình 9.11) ta có $U_{V1} + U_{FS} = 1,5V$

$$U_{V1} = 1,5V - U_{FS} = 1,5V - 0,6V = 0,9V$$

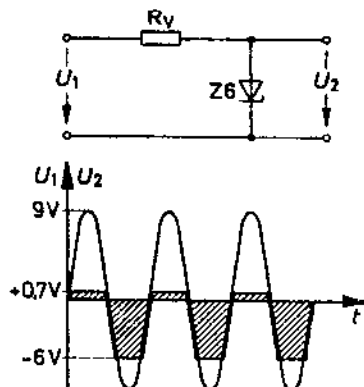
$$-(U_{V2} + U_{FS}) = -4,5V \rightarrow U_{V2} = -4,5V + 0,6V = -3,9V$$

Chọn $R_V = 4,7k\Omega$; R_{11} , R_{12} để điều chỉnh mức điện áp $U_{V1} > 0$ và $U_{V2} < 0$ thích hợp. C_1 và C_2 để ổn định dòng 1 chiều qua các diot hạn chế nhờ tác dụng lọc nhiễu.

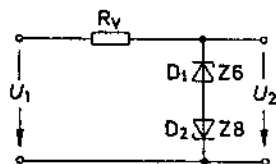
Có thể sử dụng Z-diot trong mạch hạn chế một phía hoặc cả hai phía (hình 9.12 và 9.13). Khi đó giá trị U_z được sử dụng thay thế các nguồn một chiều U_V ở các mạch vừa xét. Ở hình 9.12 mức hạn chế dưới là $-U_z = -6V$ (khi dùng Z-diot có điện áp $U_z = 6V$) và mức hạn chế trên là mức điện áp thuận trên Z-diot: $U_D = +0,7V$. Trong hình 9.13, mức hạn chế chọn về hai phía như sau: hướng dương $U_{z1} + U_{D1} = 6V + 0,7V = 6,7V$; hướng âm $-(U_{z2} + U_{D2}) = -(8V + 0,7V) = -8,7V$. Như vậy U_1 nếu có biên độ dương cao hơn $6,7V$ và biên độ âm thấp hơn $-8,7V$ thì lồi ra $U_{2max} = 6,7V$ và $U_{2min} = -8,7V$, khi $-8,7V \leq U_1 \leq +6,7V$ thì $U_2 \approx U_1$.



Hình 9.11. Mạch hạn chế hai phía dùng diot cho ví dụ tính toán.



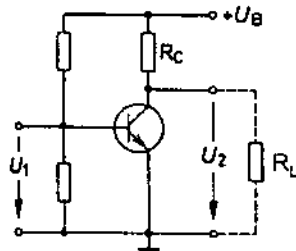
Hình 9.12. Mạch hạn chế hai phía dùng một Z-diot.



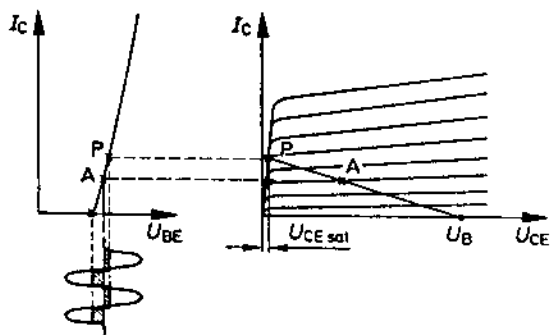
Hình 9.13. Hạn chế hai phía dùng hai Z-diot.

9.2.2. Các mạch hạn chế dùng transito

Mạch điện hình 9.14 sử dụng một transito làm nhiệm vụ hạn chế biên độ và đồ thị $I_c - U_{BE}$ minh họa nguyên lý làm việc dựa trên việc lựa chọn điểm làm việc một chiều phù hợp (hình 9.15). Khi đó một phần bán kỳ âm của tín hiệu vào U_1 đẩy transito về trạng thái khoá, lúc này U_2 có điện thế cao xác định bởi bộ chia áp R_c và R_L từ $+U_B$, đây chính là ngưỡng hạn chế trên về phía dương đối với U_2 hay về phía âm với U_1 (tính chất đảo pha của mạch EC). Hình 9.16 sử dụng tính chất bão hoà của transito để hạn chế dưới U_2 ở mức $U_{CEbão\ hoà} \approx +0,2V$.

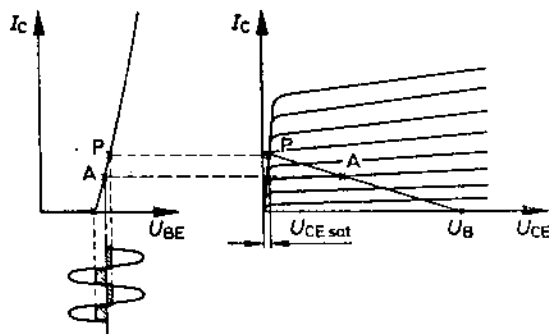


Hình 9.14. Mạch hạn chế dùng transito.

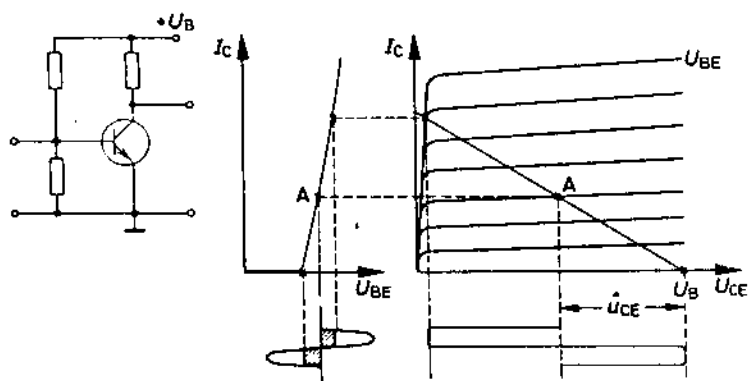


Hình 9.15. Thiết lập giá trị hạn chế nhờ chọn điểm làm việc cho transito.

Muốn vậy, cần chọn R_C đủ lớn để với một dòng bazơ đủ lớn (do U_{BE} tạo ra) transito đã chuyển sang bão hoà. Việc nâng cao dòng I_B không làm thay đổi I_C và do đó không làm thay đổi điện áp ra nữa. Có thể sử dụng chế độ làm việc của transito ở hình 9.16 hoặc hình 9.17 để hạn chế cả về hai phía cực tính âm và cực tính dương.



Hình 9.16. Hạn chế nhờ chế độ bão hoà.



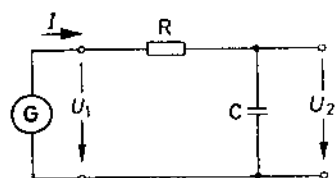
Hình 9.17. Hạn chế cả hai phía dùng transito.

9.3. MẠCH TÍCH PHÂN ĐƠN GIẢN

9.3.1. Nguyên lý hoạt động của khâu mạch tích phân

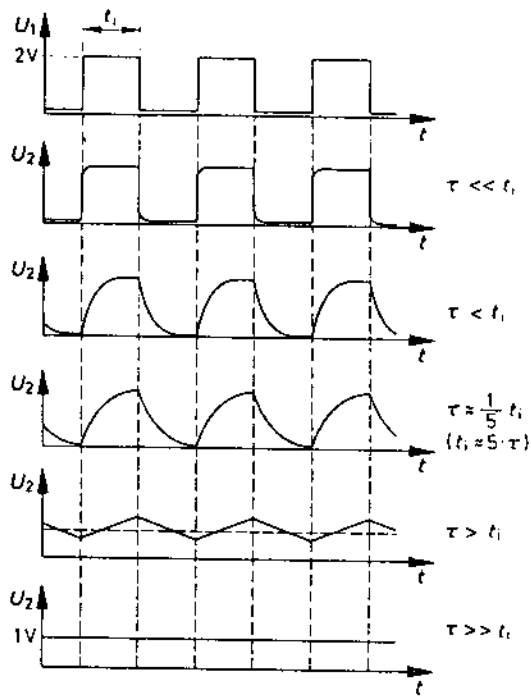
Khi tác động tới khâu mạch RC hình 9.18 một điện áp hình sin với tần số khác nhau, mạch thể hiện tính chất của một mắt lọc tần thấp, nghĩa là các tần số thấp được qua với sự suy giảm rất ít trong khi các tín hiệu vào có tần số càng cao thì bị suy hao càng nhiều. Tần số giới hạn trên của mạch phụ thuộc vào hằng số thời gian $\tau = RC$ được gọi là tần số cắt:

$$f_g = \frac{1}{2\pi\tau} = \frac{1}{2\pi RC}$$



Hình 9.18. Mạch RC với điện áp hình chữ nhật.

Khi tác động vào mạch hình 9.18 một xung chữ nhật, do điện áp vuông góc được tạo ra từ vô số các điện áp hình sin có tần số khác nhau nên ở các tần số khác nhau biên độ ra sẽ khác nhau và tần số càng cao thì biên độ càng nhỏ. Tức là chỉ các thành phần tần thấp của xung vuông được truyền đạt tốt và tại lối ra dạng của tín hiệu đã bị thay đổi (hình 9.19). Trên hình 9.19 tùy theo giá trị $\tau = RC$ được chọn sự thay đổi của U_2 tại lối ra sẽ khác nhau, τ càng lớn thì biến dạng càng



Hình 9.19. Sự đổi dạng của điện áp ra tùy thuộc giá trị τ .

nhều, từ hệ thức $f_g = \frac{1}{2\pi\tau}$

khi τ càng nhỏ thì tần số giới hạn càng cao, tức là mọi tần số cho đến một tần số f_g rất cao qua được mạch. Khi tăng τ cần thời gian cho tụ C nạp và phóng, U_2 có dạng về điện áp tam giác, giá trị f_g giảm đi đáng kể.

Sự thay đổi dạng xung vuông càng mạnh khi đi qua mạch RC hình 9.18 nếu hằng số $\tau = RC$ của mạch càng lớn.

Khi $T \rightarrow \infty$; $f_g \rightarrow 0$ lúc đó tại lối ra U_2 là điện áp một chiều, mọi thành phần hình sin có mặt trong xung vuông U_1 đều bị chặn không qua được mạch.

9.3.2. Phép tích phân toán học và tích phân điện

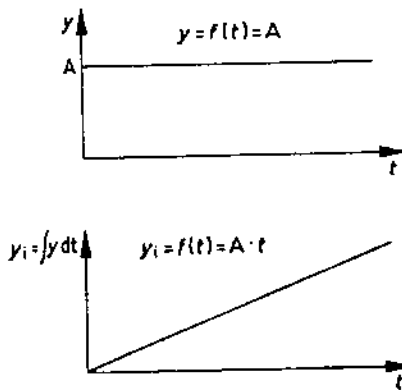
Khi thực hiện phép tính tích phân theo thời gian một hàm số nào đó, ví dụ hàm một chiều, kết quả cho ta một điện áp biến thiên bậc nhất theo thời gian. Tương tự cho hàm bậc nhất, tại lối ra ta có hàm bậc hai của $t...$ (hình 9.20 và hình 9.21).

Khi biểu diễn điện áp $U(t)$ hay dòng $i(t)$ có thể thực hiện việc tích phân chúng. Từ đó với một khâu tích phân hình 9.18, có thể thực hiện được phép tích phân về điện học. Trên hình 9.22, đối với U_1 lối vào là

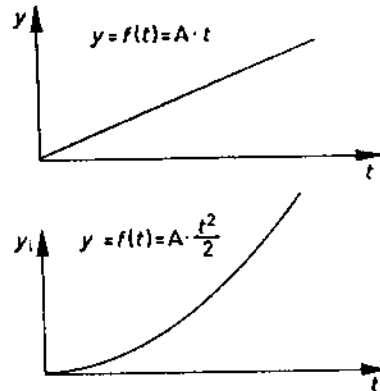
một điện áp vuông góc trong khoảng t_1 , U_2 phải là một đường biến thiên tuyến tính theo t . Tuy theo biên độ xung vuông có dấu dương hay âm, U_2 sẽ tăng hay giảm tuyến tính. Trên thực tế quy luật phóng và nạp điện trên C là hàm exp. Do vậy, kết quả U_2 chỉ tuyến tính khi lấy trị gần đúng của hàm exp thực tế đến số hạng bậc nhất của chuỗi U_2 .

Mạch tích phân điện dùng khâu RC luôn chỉ là một phép tích phân xấp xỉ (gần đúng) về mặt toán học.

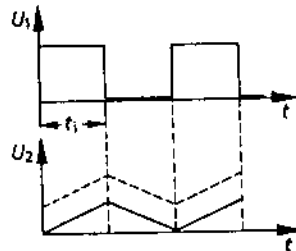
Trên phương diện này, với τ càng lớn thì mạch thực hiện phép tích phân càng có độ chính xác cao ($\tau \gg t_1$).



Hình 9.20. Kết quả tích phân một hằng số.



Hình 9.21. Kết quả tích phân một hàm bậc nhất.



Hình 9.22. Tích phân một điện áp vuông góc nhờ mắt RC.

Một mắt RC thực hiện tích phân theo thời gian một điện áp đặt tới lối vào khi hằng số thời gian của mạch $\tau = RC$ lớn hơn nhiều lần độ rộng của xung vào.

9.4. MẠCH VI PHÂN ĐƠN GIẢN

9.4.1. Nguyên lý làm việc của khâu mạch C-R

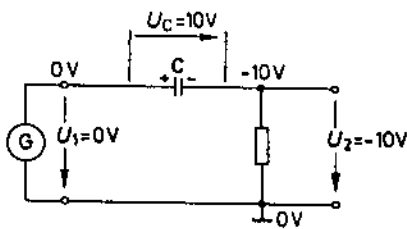
Mạch hình 9.23 là một khâu C-R thực hiện lọc tần cao có tính chất cho qua các tần số cao từ một giới hạn tần số cắt f_c trở lên, tần

số dưới f_g của tín hiệu vào bị chặn lại không qua được mạch. Khi tác động vào là một xung vuông góc U_1 (hình 9.24) có biên độ 10V, tại lúc t_1 tụ không được nạp, trở kháng bằng 0, toàn bộ điện áp vào đạt tới lối ra. Sau lúc t_1 , tụ được nạp, trở kháng của tụ tăng theo mức nạp làm phần lớn điện áp vào rơi trên tụ C, lúc này $U_1 = U_C + U_2$; điện áp ra U_2 giảm dần. Khi $X_C \rightarrow \infty$, toàn bộ U_1 sụt trên X_C do đó $U_2 = 0$, U_2 giảm càng nhanh nếu tụ C nạp càng nhanh hay khi đó $\tau = RC$ (hằng số thời gian của mạch) càng nhỏ.

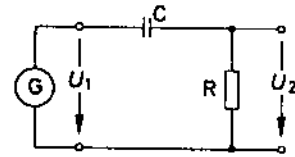
Tại lúc t_2 điện áp vào U_1 trở về 0V, ngay lúc này tụ C giữ lại toàn bộ điện áp (U_1) trên nó và tụ có vai trò như một nguồn điện áp với cực dương ở 0V cực âm của nó có mức $-U_1 = -10V$. Ngay sau lúc t_2 điện áp tại lối ra là $-10V$ (hình 9.25). Giờ bắt đầu quá trình phóng của C, điện áp ra tăng dần từ $-10V$ đến 0V (hình 9.24). Quá trình nạp và phóng của tụ xảy ra nhanh khi $\tau = RC$ của mạch có giá trị nhỏ. Tần số giới hạn dưới của mắt CR càng cao khi $\tau = RC$ càng nhỏ.

$$f_g = \frac{1}{2\pi\tau} = \frac{1}{2\pi RC}$$

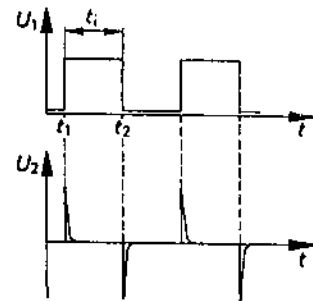
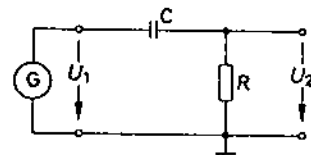
Khâu mạch CR là một mắt lọc tần cao, tần số cao của tín hiệu vào được truyền đạt tốt, tần số càng thấp mạch truyền đạt càng kém, khi $f < f_g$ thì tín hiệu bị chặn không qua được mạch.



Hình 9.25. Xuất hiện điện áp ra cực tính âm (lúc $t = t_2$).



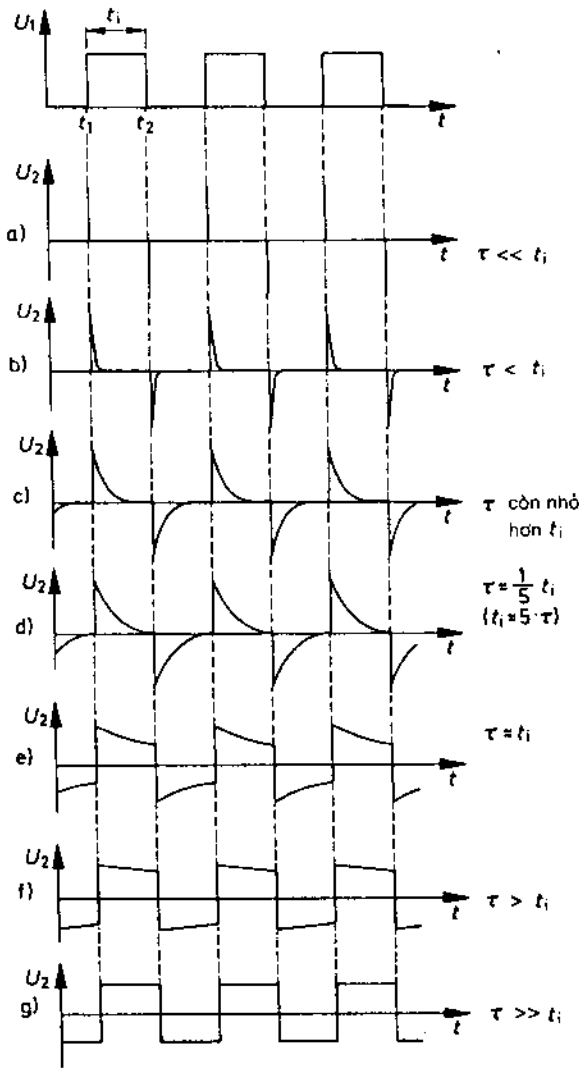
Hình 9.23. Mắt lọc CR với nguồn xung vuông góc.



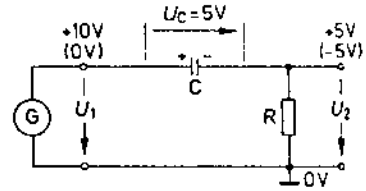
Hình 9.24. Biến dạng của U_1 lối vào khi qua mắt CR.

Nếu tăng τ , quá trình nạp và phóng của C lâu hơn, U_2 biến thiên sau t_1 và sau t_2 chậm hơn (hình 9.26c) cho đến khi $\tau \rightarrow \infty$ thì dạng tín hiệu ra giống hệt tín hiệu vào, chỉ tần số giới hạn $f_g = 0$ (thành phần một chiều) là bị giữ lại không qua được mạch (hình 9.26g và hình 9.27).

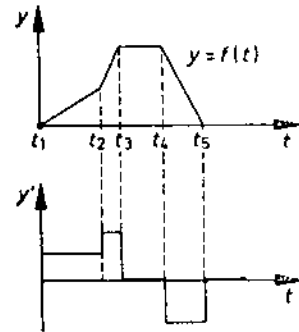
Điện áp vào vuông góc rất ít đổi dạng khi hằng số thời gian $\tau = RC$ đủ lớn so với độ dày t_i của xung vào (điện áp ra chứa ít thành phần tần thấp).



Hình 9.26. Dạng điện áp ra mạch CR khi lối vào là xung vuông góc với các giá trị $\tau = RC$ khác nhau.



Hình 9.27. Mạch giải thích hình 9.26(g) sự xuất hiện điện áp ra U_2 khi tụ nạp giá trị hằng số.



Hình 9.28. Kết quả của phép vi phân hàm $Y(t)$.

9.4.2. Phép đạo hàm toán học và vi phân điện

Vi phân là một phép toán tác động lên hàm số thể hiện tốc độ biến thiên của một đại lượng theo thời gian (hay tổng quát theo một biến số nào đó). Hình 9.28 biểu diễn sự biến đổi theo thời gian của một hàm

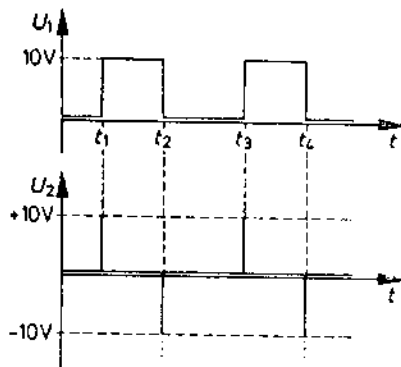
$Y(t)$ và kết quả lấy vi phân (đạo hàm) của nó theo thời gian $Y'(t)$ cho biết thông tin về tốc độ thay đổi của $Y(t)$ theo thời gian (gọi là tốc độ biến thiên của $Y(t)$). Ví dụ trong khoảng thời gian t_1 đến t_2 , $Y(t)$ tăng tuyến tính (tăng với một tốc độ không đổi) kết quả $Y'(t)$ trong đoạn này có giá trị không đổi (là một hằng số dương) hoặc trong khoảng t_4 đến t_5 , lúc này $Y(t)$ giảm tuyến tính - $Y'(t)$ là một hằng số có giá trị âm.

Khi biểu diễn dòng điện hay điện áp theo thời gian, có thể thực hiện phép tính vi phân các đại lượng này. Nhờ mắt lọc CR, sự thay đổi của chúng theo thời gian có quy luật được biểu hiện rõ qua phép lấy vi phân.

Có thể thực hiện phép lấy vi phân các đại lượng điện áp hoặc dòng điện nhờ một mắt CR.

Tác động một xung vuông góc U_1 vào mắt lọc CR vừa xét ở trên, trên nguyên tắc các đột biến sườn xung vuông góc có đạo hàm (tốc độ biến thiên) là ∞ (hình 9.29), $U_2(t)$ tại t_1 và t_2 là không xác định.

Không có xung tuyệt đối vuông góc nên kết quả U_2 có một giá trị hữu hạn nhưng khá lớn tại các thời điểm xảy ra đột biến của xung vào U_1 ; $t_1, t_2, t_3, t_4 \dots$



Hình 9.29. Phép tính vi phân một điện áp vuông góc.

Phép tính vi phân về điện nhờ mắt C-R luôn luôn là sự xấp xỉ phép tính đạo hàm.

Kết quả vi phân càng chính xác gần đến phép đạo hàm về toán khi hằng số thời gian $\tau = RC$ của mắt lọc C-R càng nhỏ. Khi τ lớn dạng tín hiệu sẽ bị méo.

Mắt lọc C-R thực hiện vi phân điện áp vào khi chọn hằng số thời gian $\tau = RC$ của nó đủ nhỏ so với chu kỳ hay độ đầy của xung vào.

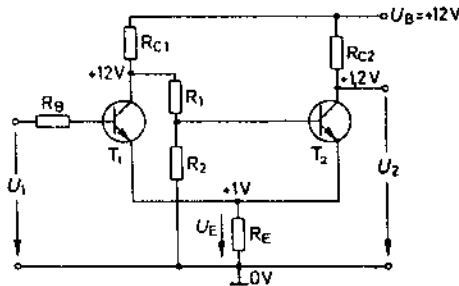
9.5. TRIGƠ SMITH (SMITT FLIP FLOP – SFF)

9.5.1. Nguyên lý hoạt động

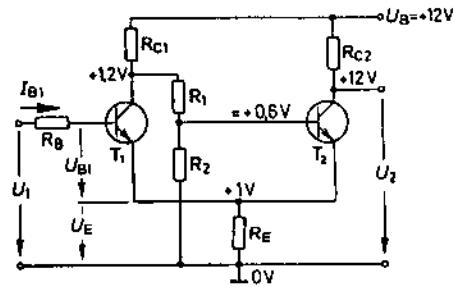
Mạch Trigo Smith (SFF) như trên hình 9.30 gồm 2 tầng khuếch đại dùng transito mắc EC ghép với nhau. Có nhiều dạng mạch SFF nhưng cùng chung một nguyên lý hoạt động. Trước tiên, tại lối vào do

$U_1 = 0$ nên T_1^- (ngắt mạch). Điện áp trên colectơ của T_1 xấp xỉ $+U_B = +12V$ qua bộ chia R_1, R_2 (chọn điện trở giá trị đủ lớn để dòng đủ nhỏ) có điện áp phân cực đủ để T_2 ở trạng thái nối mạch bão hoà (T_2^+). Dòng I_{E2} chảy trên R_E tạo điện áp cỡ $+1V$ trên emitơ của T_1 và T_2 (nối chung nhau). Bazơ của T_1 khi đó có điện thế âm ($-1V$). Colectơ của T_2 có điện thế $+1,2V$. SFF lúc này ở trạng thái ổn định thứ nhất (gọi là trạng thái nghỉ) khi đó $T_1^- T_2^+$.

Khi đầu vào tác động điện áp U_1 có giá trị dương tối thiểu vượt ngưỡng mở của T_1 là $0,6V$ (cộng với điện thế sẵn có $-1V$ tổng bằng $+1,6V$) T_1 chuyển sang dẫn điện, U_{CE2} giảm làm U_{BE2} giảm, I_{B2} giảm, mặt khác I_{E1} tăng làm U_E tăng, quá trình này đẩy nhanh T_2 về trạng thái ngắt mạch do có một vòng hồi tiếp dương. Mạch SFF được lật sang trạng thái ổn định thứ hai $T_1^+ T_2^-$ (gọi là trạng thái làm việc - xem hình 9.31).



Hình 9.30. Mạch điện trigơ Smitt SFF (các giá trị điện thế ở trạng thái nghỉ).



Hình 9.31. Mạch điện của SFF với các giá trị điện thế ở trạng thái làm việc.

Khi tại lối vào của SFF có điện áp tác động đủ mức ngưỡng, mạch sẽ lật từ trạng thái nghỉ sang trạng thái làm việc

Khi U_1 hết tác động (từ một mức giá trị dương quay về hướng $0V$), tình hình sẽ ngược lại, nhờ mạch hồi tiếp dương SFF lật từ trạng thái làm việc ($T_1^+ T_2^-$) về trạng thái nghỉ ($T_1^- T_2^+$).

Khi đang ở trạng thái làm việc, nếu tại lối vào xuất hiện điện áp theo xu hướng giảm, khi vượt qua ngưỡng SFF sẽ lật về trạng thái nghỉ.

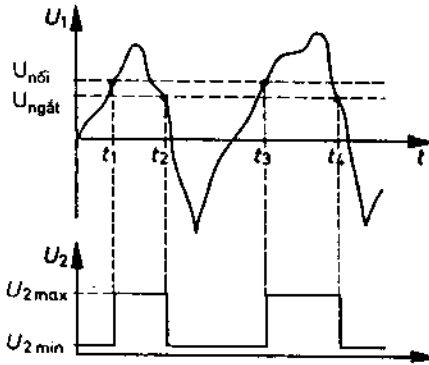
Chú ý ngưỡng lật của SFF từ $T_1^- T_2^+$ sang $T_1^+ T_2^-$ cao hơn ngưỡng lật từ $T_1^+ T_2^-$ hồi phục về $T_1^- T_2^+$. Quá trình lật theo hai hướng xảy ra ở các mức ngưỡng khác nhau gọi là trễ.

Ngưỡng giá trị tại đó SFF chuyển sang trạng thái làm việc gọi là ngưỡng nối mạch ($U_{nối}$). Còn ngưỡng giá trị tại đó SFF về lại trạng thái nghỉ gọi là ngưỡng ngắt mạch ($U_{ngắt}$). Đồ thị truyền đạt điện áp

của SFF: U_2 theo U_1 được cho trên hình 9.32 và đồ thị ví dụ điển áp thời gian $U_1(t)$, $U_2(t)$ tương ứng cho trên hình 9.33.

Trên đồ thị hình 9.33, ở hành trình đi lên (tăng) của U_1 , SFF lật khi qua U nổi $t = t_1$, $t = t_3$ còn ở hành trình đi xuống (giảm) của U_1 , SFF lật khi chuyển qua $U_{ngát}$ (lúc $t = t_2$, $t = t_4$).

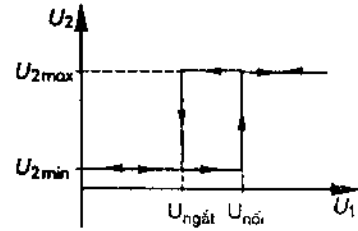
Qua đó, tại lối ra, U_2 có dạng xung vuông góc với biên độ $U_{2max} \approx +U_B = +12V$ và $U_{2min} \approx U_{CE\text{ bão hoà}} + U_E$ (ví dụ $+1,2V$).



Hình 9.33. Đồ thị thời gian điện áp vào và ra của SFF minh họa đặc tuyến 9.32.

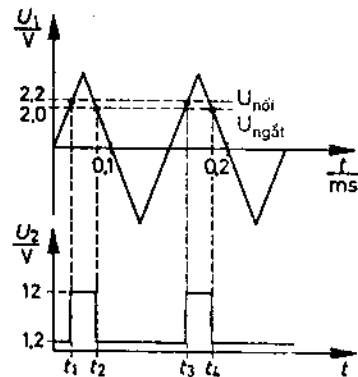
Đầu ra $U_2(t)$ có dạng xung vuông chỉ có hai mức biên độ cao (mức 1) và thấp (mức 0). Vậy có thể coi SFF như một bộ biến đổi Analog – Digital.

Để tăng tốc độ lật trạng thái của SFF, có thể dùng 1 tụ C_1 giá trị thích hợp nối song song với điện trở R_1 , các trạng thái nối mạch của T_1 hoặc T_2 là không bão hoà và tốc độ lật khi đó đặc biệt nhanh giúp SFF làm việc được ở vùng tần số cao hơn với sườn xung ra dốc hơn. Chất lượng mạch SFF sẽ được nâng cao nhờ các biện pháp tương tự dùng phân tử khuếch đại thuật toán OPV dùng mạch hồi tiếp dương thuần trở và với hai chế độ vào của N hay vào của P.



Hình 9.32. Đường đặc tuyến lật của SFF.

Ví dụ: tại lối vào SFF tác động 1 điện áp tam giác đối xứng, đi qua gốc tọa độ có biên độ 3V chu kỳ 0,2ms. SFF có $U_{nổi} = 2,2V$ và $U_{ngát} = 2,0V$. Khi đó U_2 tại lối ra có biên độ $U_{2max} = 12V$, $U_{2min} = 1,2V$ và chu kỳ $T_2 = T_1 = 0,2ms$. Dễ dàng có thể xác định các tham số còn lại của xung $U_2(t)$ như độ đầy và độ rộng xung, thời gian trễ pha đầu $t_1...$ như hình 9.34 thể hiện. Đầu vào của SFF có thể là một tín hiệu analog biến thiên như $U_1(t)$ ở hình 9.34.



Hình 9.34. Đồ thị điện áp vào và điện áp ra của SFF minh họa ví dụ.

9.5.2. Tính toán thiết kế mạch SFF

Trước tiên chọn giá trị nguồn nuôi $+U_B = 12V$, chọn transito loại BC171 với các tham số: $P_{\text{cho phép}} = 0,3W = 300mW$; $I_{C\text{max}} = 100mA$.

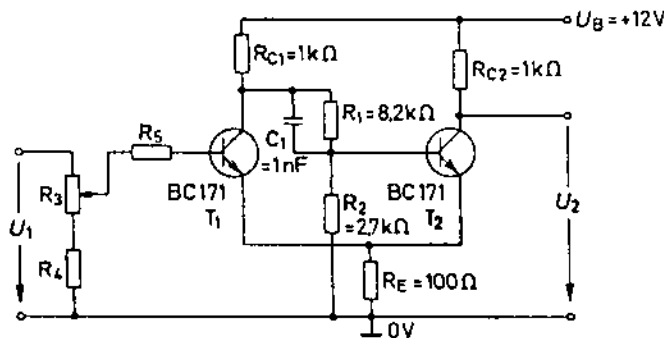
Dùng SFF mạch hình 9.35 mức điện áp vào U_1 có thể thay đổi nhờ R_3 (chú ý mức $+U_B$ chọn phù hợp với các khối mạch khác trong bối cảnh chung của một mạch điện lớn, transito có các thông số kỹ sinh nhỏ).

* Chọn $R_{C1} = R_{C2} = 1k\Omega$

Muốn sườn xung dốc cần chọn RC nhỏ (để lật transito tới nối mạch nhanh) tuy nhiên nếu quá nhỏ làm tăng dòng tải cho transito hoặc lãng phí dòng hoặc quá dòng là điều không nên.

* Dòng $I_{C\text{max}} = \frac{U_B}{R_C} = \frac{12V}{1k\Omega} = 12mA \ll 100mA$

* Xác định R_E : R_E càng lớn hồi tiếp dương càng mạnh, quá trình lật càng nhanh là 1 lợi thế. Nhược điểm là khi R_E lớn U_{RE} lớn và do đó mức ra thấp $U_{2\text{min}}$ có giá trị lớn, đường đặc tính U_2 theo có độ dốc kém hơn U_1 (xấu hơn). Để dung hoà chọn $R_E \approx \frac{1}{10} R_C = 100\Omega$.



Hình 9.35. SFF cho ví dụ tính toán.

Khi đó dòng bão hoà chảy trên T^+ là:

$$I_{C1 \text{ bão hoà}} = I_{C2 \text{ bão hoà}} = \frac{U_B}{R_{C1} + R_E}$$

$$I_{C1 \text{ b. hoà}} = \frac{12V}{1k\Omega + 0,1k\Omega} = 10,9 \text{ mA}$$

Transito đã chọn có: $U_{BE \text{ bão hoà}} = 0,8V$; $B = 60$

Từ đây dòng $I_B \text{ bão hoà} = \frac{I_{C \text{ bão hoà}}}{B} = \frac{10,9 \text{ mA}}{60} = 0,182 \text{ mA}$

Để chắc chắn chọn $I_B \text{ bão hoà} = 0,2 \text{ mA}$

* Tính R_1, R_2 chọn dòng qua bộ chia R_1, R_2 gấp 3 đến 5 lần dòng tải với $I_{B \text{ bão hoà}} = 0,2\text{mA}$; I_q (qua bộ chia R_1, R_2) = 4 $I_{B \text{ bão hoà}}$.

$$I_q = 4 \cdot 0,2\text{mA} = 0,8\text{mA}$$

$$I_E = I_{C2 \text{ bão hoà}} + I_{B \text{ bão hoà}}$$

Từ mạch phác thảo hình 9.36

$$U_{C1} = (I_q + I_{B \text{ bão hoà}}) \cdot R_{C1} = (0,8\text{mA} + 0,2\text{mA}) 1\text{k}\Omega = 1\text{V}$$

$$U_E = I_E \cdot R_E = 11,1\text{mA} \cdot 100\Omega = 1,11\text{V}$$

$$U_2 = U_{BE \text{ bão hoà}} + U_E = 0,8\text{V} + 1,1\text{V} = 1,91\text{V}$$

$$U_1 = U_B - U_{C1} - U_2 = 12\text{V} - 1\text{V} - 1,91\text{V} = 9,09\text{V}$$

$$R_1 = \frac{U_1}{I_q + I_{B \text{ bão hoà}}} = \frac{9,09\text{V}}{1\text{mA}} = 9,09\text{ k}\Omega \quad \text{Chọn } R_1 = 8,2\text{ k}\Omega$$

$$R_2 = \frac{U_2}{I_q} = \frac{1,89\text{V}}{0,8\text{mA}} = 2,36\text{ k}\Omega \quad \text{Chọn } R_2 = 2,7\text{ k}\Omega$$

Việc chọn các giá trị tiêu chuẩn của R_1, R_2 làm $I_{B \text{ bão hoà}}$ cao hơn giá trị đã tính một chút.

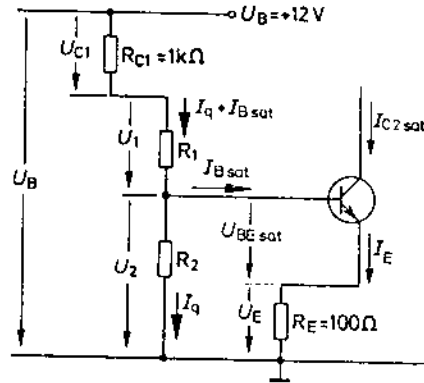
Thực nghiệm chọn:

$C_1 = 1\text{nF}$ (không cần chính xác)

Bộ chia tại lối vào chọn:

$R_3 = R_4 = 10\text{k}\Omega$; $R_5 = 1\text{k}\Omega$

(Việc chọn này tùy theo nhu cầu cần chia U_1 tới cỡ nào và $U_{1\text{max}}$ giá trị bao nhiêu).



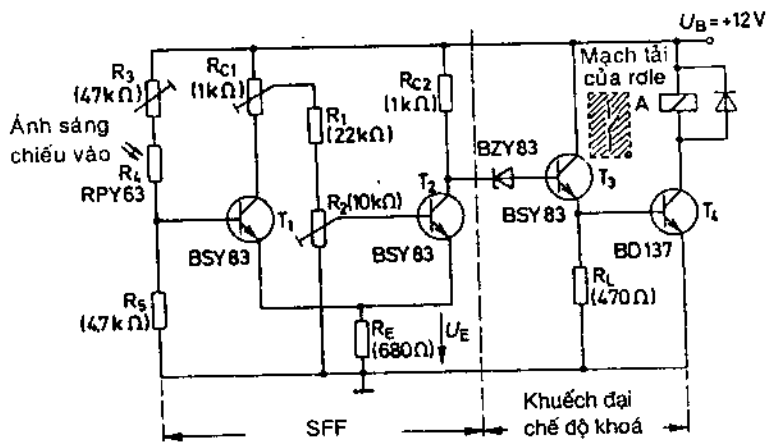
Hình 9.36. Mạch để tính R_1 và R_2 .

9.5.3. Ví dụ ứng dụng SFF

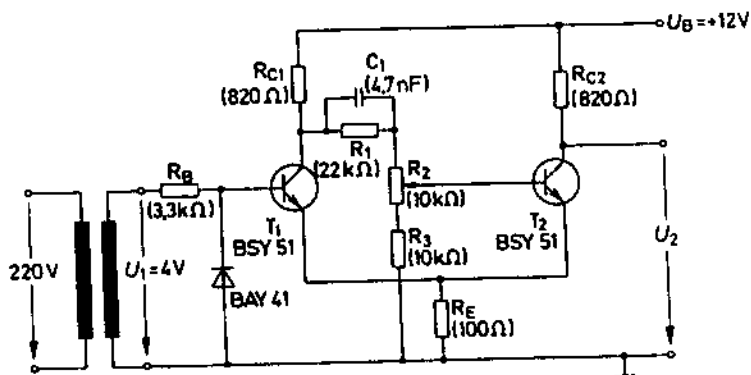
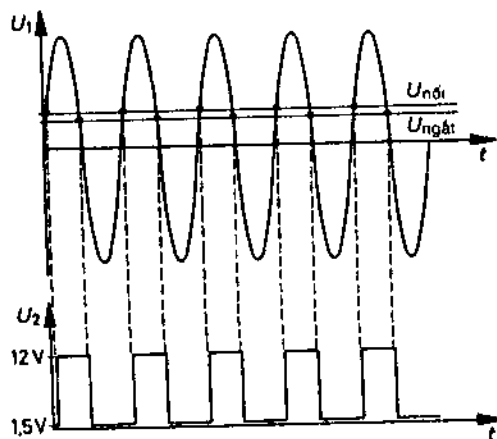
Nhờ có tính chất đặc biệt thể hiện qua đặc tuyến đường trễ $U_2 - U_1$, SFF được dùng hết sức phổ biến. Khi có các mức ngưỡng $U_{n\text{on}}$ và $U_{n\text{gát}}$ chính xác, xung vuông góc tại lối ra có thông số ổn định và phụ thuộc vào các giá trị ngưỡng này. Chất lượng xung vuông góc do SFF tạo ra đặc biệt cao thích hợp cho các mục đích sử dụng khác.

9.5.3.1. Khoá lật theo mức ngưỡng

Hình 9.37 giới thiệu 1 mạch khoá được điều khiển lật theo 1 ngưỡng ánh sáng tác động nhất định. Khi cường độ sáng tác động tới R_4 đủ lớn, mạch sẽ lật điều khiển role A làm việc. Mạch gồm 2 tầng, tầng SFF đầu kết hợp với tầng sau là một mạch khuếch đại ở chế độ khoá. R_4 có điện trở lúc chưa được chiếu sáng (hay với ánh sáng yếu) rất lớn và giảm đi khi cường độ chiếu sáng lên nó tăng. Ban đầu với ánh sáng yếu lúc này $T_1 - T_2^*$ (trạng thái nghỉ của SFF).



Hình 9.37. Khóa lật theo cường độ sáng điều khiển.



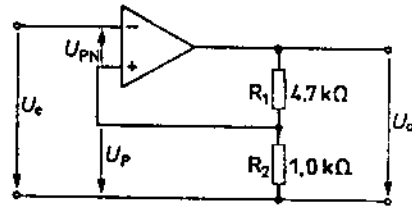
Hình 9.38. Tạo điện áp vuông góc cùng tần số với điện áp vào hình sin.

Khi cường độ ánh sáng đủ mạnh chiếu vào R_4 , điện trở của nó xuống trị số thấp tạo dòng I_B đủ để điều khiển cho T_1 nổi mạch (T_1^+) qua mạch hồi tiếp dương T_2^- (SFF lật sang trạng thái làm việc) xung

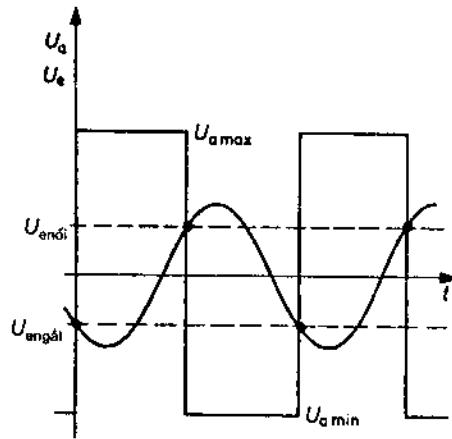
điện áp dương (Ví dụ từ 1,2V tăng đến gần 12V) qua diot B2Y83 cắt bớt 1 lượng U_z (để chống quá tải cho lõi vào T_3) tác động vào làm T_3^+ T_4^+ có dòng điều khiển role A nối mạch tải làm việc. Thay đổi R_3 có thể đặt lại mức ngưỡng chiếu sáng cho mạch lật ở giá trị khác. R_2 thay đổi để chọn điện áp phân áp thích hợp để khởi động cho T_2 lật (điều chỉnh R_2 cho tới khi ở trạng thái nghỉ ban đầu, giá trị $U_{CE2} + U_z$ nhỏ nhất có thể). R_{C1} để điều chỉnh độ nhạy của SFF.

9.5.3.2. Mạch biến đổi dạng điện áp hình sin \rightarrow vuông góc

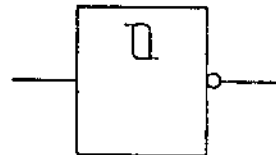
Mạch hình (3.38) cho phép tạo điện áp vuông góc có tần số 50Hz từ 1 điện áp vào hình sin tần số 50Hz. Các phân tử và chức năng trong mạch đã cho tương đối rõ ràng. Điện áp hình sin có biên độ 4V xuất hiện trên thứ cấp của biến áp nguồn điện lưới 50Hz. Diot BAY41 để chọn bán kỳ dương cho tác động tới T_1 , loại bỏ bán kỳ âm của U_1 . SFF có thể được cấu tạo từ mạch khuếch đại thuật toán OPV như thể hiện ở hình 9.39. Hồi tiếp dương thể hiện qua R_1R_2 đủ mạnh, mức U_{amax} và U_{amin} là các mức điện áp bão hoà của OPV. Đồ thị hình 9.40 mô tả giản đồ điện áp vào và ra trên SFF dùng OPV khi có điện áp hình sin tác động ở lõi vào, hình 9.41 là ký hiệu cho SFF hình 9.39 (loại SFF đảo). Từ đó đồ thị hình 9.40, khi U_e giảm thấp hơn mức ngưỡng $U_{ngát}$, U_a tại lõi ra ở mức cao U_{amax} . Qua mạch hồi tiếp dương đầu vào P nhận được điện áp ngưỡng.



Hình 9.39. SFF dùng OPV.



Hình 9.40. Đồ thị.



Hình 9.41. Ký hiệu quy ước SFF theo hình 9.39.

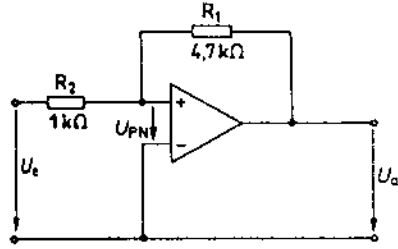
$$U_{Pmax} = \frac{U_{amax}}{R_1 + R_2} \cdot R_2 = U_{e\ ngát}$$

Khi U_e (tới lõi vào N) tăng đến $U_{engát}$ lõi ra lật xuống mức thấp U_{amin} , theo đó tại đầu vào P nhận được điện áp ngưỡng thứ hai:

$$U_{Pmin} = \frac{U_{amin}}{R_1 + R_2} \cdot R_2 = U_{e\ ngát}$$

Khi chọn nguồn nuôi cho OPV đối xứng thì $U_{amax} = |U_{amin}|$ và do vậy $|U_{e\ nới}| = U_{e\ ngắt}$.

Một dạng quan trọng khác của SFF cho trên hình 9.42 gọi là SFF thuận dùng OPV với ký hiệu quy ước cho trên hình 9.44, đồ thị thời gian U_e và U_a minh họa hoạt động thể hiện trên hình 9.43 khi giả thiết U_e là điện áp dạng hình sin.



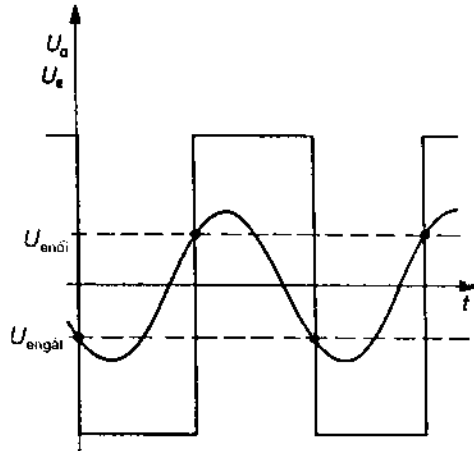
Hình 9.42. SFF thuận dùng OPV.

Trong mạch hình 9.42 có các mức điện áp ngưỡng:

$$U_{e\ nới} = -\frac{R_2}{R_1} \cdot U_{amin}$$

$$U_{e\ ngắt} = -\frac{R_2}{R_1} \cdot U_{amax}$$

Hành trình của SFF thuận dễ dàng suy ra từ đồ thị hình 9.43



Hình 9.43. Điện áp vào và ra ở mạch hình 9.42.

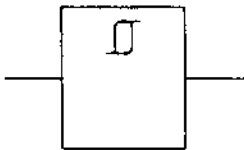
Nếu U_e giảm ở dưới mức U_{engat} , $U_a = U_{amin}$ và tại lối vào P có

$$U_{pmin} = U_{e\ nới} = -\frac{R_2}{R_1} \cdot U_{amin}$$

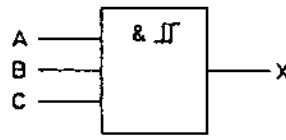
Khi U_e tăng đến $U_{e\ nới}$ lối ra lật lên U_{amax} lại có $U_{pmax} = U_{e\ ngắt} = -\frac{R_2}{R_1} \cdot U_{amax}$.

Trong các SFF nói chung, mức U_{amax} được gọi là mức cao (hay mức 1) mức U_{amin} gọi là mức thấp (hay mức 0) được dùng nhiều trong lĩnh vực các mạch điện tử số (chương 12). Trong trường hợp cần mức điện thế thấp ở gần 0V dương, có thể dùng các mạch hình 9.39 và 9.42 với việc cấp nguồn chỉ có 1 cực tính dương.

Nhìn chung SFF chỉ có 1 lối vào và 1 lối ra. Trong trường hợp có nhiều lối vào thì trong IC (ví dụ như ký hiệu trên hình 9.45) trước khi tác động vào SFF các tín hiệu vào đã qua 1 cổng logic AND, hoặc nếu lối vào cần điều khiển ở mức thấp có dạng cổng NAND – SFF



Hình 9.44. Ký hiệu quy ước SFF theo hình 9.42.



Hình 9.45. Ký hiệu AND – SFF 3 lối vào.

CƠ SỞ KỸ THUẬT ĐIỀU CHỈNH

10.1. VẤN ĐỀ CHUNG

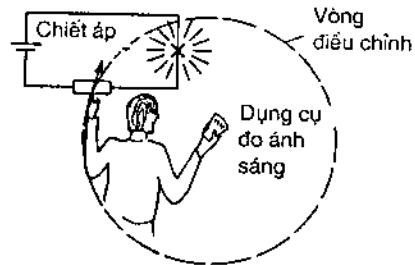
Tự động hoá ngày càng phổ cập trong sản xuất công nghiệp và trong kinh tế nói chung, khi đó lao động thủ công giảm mạnh và được thay thế bằng các máy móc thiết bị tự động. Tự động hoá gồm hai lĩnh vực quan trọng: điều khiển tự động và điều chỉnh tự động. Chương này đưa ra một số khái niệm cơ bản và một số nguyên lý phân điều chỉnh tự động. Việc phân biệt điều khiển và điều chỉnh có thể xét theo tính chất sau:

Điều khiển được hiểu là sự tác động gây ảnh hưởng theo một hướng của một thiết bị này lên một thiết bị khác thông qua các lệnh điều khiển.

Vậy tính đặc trưng nhất của điều khiển là một quá trình hở.

Định nghĩa trên được hiểu là thiết bị ra lệnh chỉ theo một chiều đưa lệnh tới thiết bị bị điều khiển và không chịu tác động ngược lại của các lệnh nó đã tạo ra, đây là quá trình thông tin đi theo một hướng từ đối tượng được quyền ra lệnh và đối tượng chịu sự tác động và phải chấp hành lệnh khi nhận được.

Trong một hệ thống có điều chỉnh, quan hệ giữa hai đối tượng tham gia có thay đổi về bản chất và cùng hướng về một giá trị tối ưu mà đối tượng bị điều khiển cần thực hiện, mệnh lệnh được tạo ra một cách mềm dẻo thông qua một vòng phản hồi thông tin để biết được trạng thái của thiết bị bị điều khiển đang ở đâu? Cần cố gắng nhiều hay cố gắng ít để đạt đến giá trị tối ưu mà cả hai (được quyền điều khiển và bị điều khiển) hướng tới.



Hình 10.1. Một mạch vòng điều chỉnh (thể hiện điều chỉnh bằng tay).

Trong quá trình điều chỉnh, giá trị thực của một đại lượng muốn điều chỉnh được thường xuyên thu thập và so sánh với giá trị mẫu muốn có. Hệ thống phải hoạt động cho tới lúc cân bằng các giá trị này.

Hình 10.1 thể hiện một dạng điều chỉnh đơn giản để minh họa. Giá trị ánh sáng từ đèn phát ra (gọi là giá trị thực) được người (thực hiện quyền điều chỉnh) so sánh với 1 giá trị mẫu (gọi là giá trị chuẩn)

đã dự kiến xem trên một thiết bị đo cường độ ánh sáng (bộ phận tạo giá trị chuẩn). Chừng nào các giá trị này còn lệch nhau, chiết áp được tay người điều chỉnh thay đổi (cho dòng điện qua tải là bóng đèn thay đổi) cho tới khi cân bằng giữa giá trị mẫu và giá trị thực. Đã tồn tại một vòng điều chỉnh ở đây.

Điều chỉnh là một quá trình khép kín luôn chứa trong nó một vòng hồi tiếp.

10.1.1. Các khái niệm trong kỹ thuật điều chỉnh

Để có thể hệ thống hoá, hướng tới việc phân tích các quá trình xảy ra trong một vòng điều chỉnh, qua đó xác định các thông số, đại lượng cơ bản và loại bỏ được các nguyên nhân hoặc sai lệch không mong muốn ta cần làm rõ một số khái niệm cơ bản trong kỹ thuật điều chỉnh.

Một vòng điều chỉnh bao gồm toàn bộ các phần tham gia vào quá trình điều chỉnh

Một vòng điều chỉnh có nhiệm vụ: thu thập đại lượng vật lý (là giá trị thực) của đối tượng cần tác động, đánh giá đại lượng đã thu thập thông qua việc so sánh với đại lượng mẫu (là giá trị chuẩn), tác động lại làm nó thay đổi theo ý muốn đến một giá trị đã định trước và giữ lại giá trị ổn định này trong suốt quá trình làm việc.

Như vậy, trước tiên phải có thiết bị tạo ra đại lượng ta cần quan tâm, và được gọi là đối tượng điều chỉnh. Mặt khác còn phải có các mạch điện và các thiết bị khác gây ảnh hưởng tới đối tượng điều chỉnh (thông qua quá trình hoạt động của chúng) được gọi chung là cơ cấu điều chỉnh.

Một vòng điều chỉnh luôn bao gồm đối tượng điều chỉnh và cơ cấu điều chỉnh. Đối tượng điều chỉnh tạo ra đại lượng cần quan tâm và sẽ được điều chỉnh. Cơ cấu điều chỉnh tác động lên đối tượng điều chỉnh để thay đổi đại lượng vật lý cần điều chỉnh

Trong cơ cấu điều chỉnh, cần phân biệt rõ: địa điểm (vị trí) đo để lấy mẫu giá trị thực, vị trí so sánh và vị trí bám đây là các phần điện tử: Đầu đo (đo giá trị thực); mạch so sánh (so sánh giá trị thực và giá trị mẫu), cơ cấu bám chấp hành (tác động gây ảnh hưởng tới đại lượng được điều chỉnh), mạch tạo ra giá trị chuẩn (giá trị mẫu).

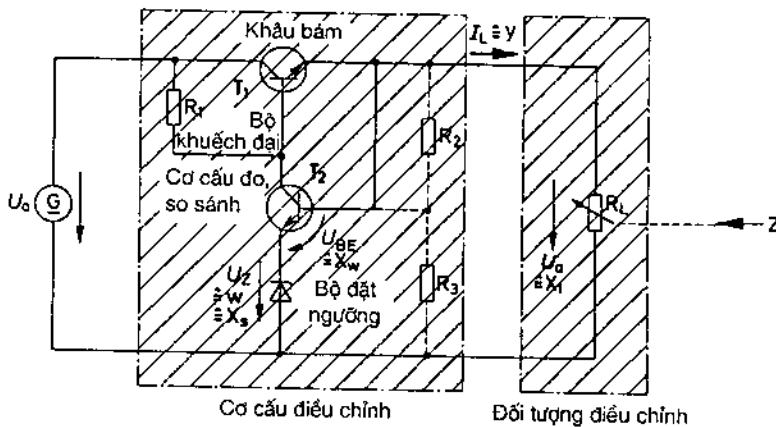
Mỗi cơ cấu điều chỉnh gồm có bộ tạo giá trị chuẩn, cơ cấu đo lường, bộ so sánh và khâu chấp hành.

Theo tiêu chuẩn DIN 19226 mỗi khâu riêng của vòng điều chỉnh, mối quan hệ giữa đại lượng đặt và đại lượng đo được, được ký hiệu quy ước như sau:

– Đại lượng vật lý cần điều chỉnh (đại lượng được điều chỉnh) X.

- Giá trị thực của đại lượng cần điều chỉnh X_i được xác định thường xuyên trong quá trình hoạt động.
- Đại lượng chủ W : đại lượng cung cấp giá trị mẫu (chuẩn) để từ đó xác định giá trị X_i .
- Giá trị mẫu của đại lượng được điều chỉnh X_s là giá trị của đại lượng được điều chỉnh khi nó bằng đại lượng chủ.
- Độ lệch điều chỉnh $X_w = X_i - W$: là độ lệch giữa đại lượng thực với đại lượng chủ. Nó tác động trực tiếp tới bộ khuếch đại, khâu bám.
- Lượng vi sai điều chỉnh $X_a = W - X_i = -X_w$, độ lệch điều chỉnh âm.
- Đại lượng bám y tác động tới khâu bám để X_i hướng đến X_s .
- Đại lượng nhiễu z gây ra sự thay đổi không biết trước làm xuất hiện độ lệch điều chỉnh X_w mà cơ cấu điều chỉnh phải theo dõi được và duy trì tác động cho X_i bám về X_s .

10.1.2. Biểu diễn một vòng điều chỉnh



Hình 10.2. Mạch ổn định điện áp một chiều làm ví dụ cho một vòng điều chỉnh.

Mạch ổn định điện áp có mạch khuếch đại điều chỉnh cho trên hình 10.2 là một ví dụ tốt minh họa các đại lượng vừa định nghĩa trên đối với một vòng điều chỉnh. Cơ cấu điều chỉnh bao gồm T_1, T_2, R_1, ZD .

Đối tượng điều chỉnh là tải R_L .

Điện áp ra U_a là đại lượng cần điều chỉnh (X)

Giá trị U_a là giá trị thực của đại lượng được điều chỉnh (X_i).

Đại lượng chủ (W) là điện áp Zener U_z của diot. Nó cung cấp giá trị mẫu X_s cho điện áp lối ra.

Z diot D_1 là bộ đặt giá trị mẫu.

Độ lệch điều chỉnh X_w là hiệu số $U_a - U_z = U_{BE}$ (khi không có R_2 và R_3).

Đại lượng bám y là dòng I_L tạo ra đại lượng cần điều chỉnh: $U_a = I_L \cdot R_L$. Bộ khuếch đại bám là transito T_1 điều khiển dòng I_L sao

cho $U_a = \text{hằng}$. z là đại lượng ví dụ sự thay đổi R_L , khi R_L tăng làm U_a tăng một cách không mong muốn. Khi đó X_w tăng và tác động tới T_2 làm I_L giảm bằng cách đó điều chỉnh lại được U_a (giảm).

Cơ cấu điều chỉnh luôn có tác động ngược, chống lại nguyên nhân đã gây ra sự thay đổi không mong muốn của đại lượng được điều chỉnh.

Transito T_2 có 3 nhiệm vụ trong cơ cấu điều chỉnh:

1. Là cơ cấu đo giá trị thực U_a .
2. So sánh giá trị thực với giá trị của đại lượng chủ, xác định độ lệch điều chỉnh X_w .
3. Bộ khuếch đại sai lệch.

Như vậy, T_2 là một bộ khuếch đại điều chỉnh, có phương trình:

$$X_i = W + X_w$$

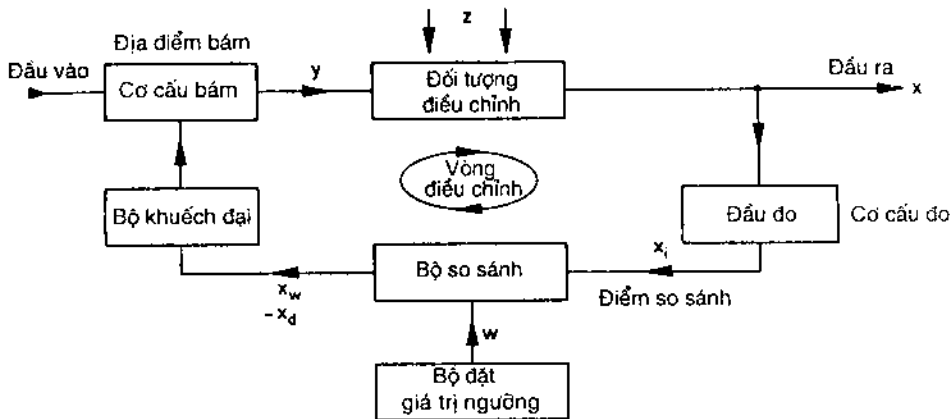
$$X_i = W - X_d$$

Nghĩa là độ lệch X_w càng nhỏ cũng như lượng vi sai X_d càng nhỏ thì giá trị thực X_i càng gần giá trị mẫu $X_s = W$.

Nếu muốn thay đổi giá trị của đại lượng được điều chỉnh (muốn ở mức khác), phải thay đổi giá trị của W vì nó cho phép xác định giá trị mẫu X_s .

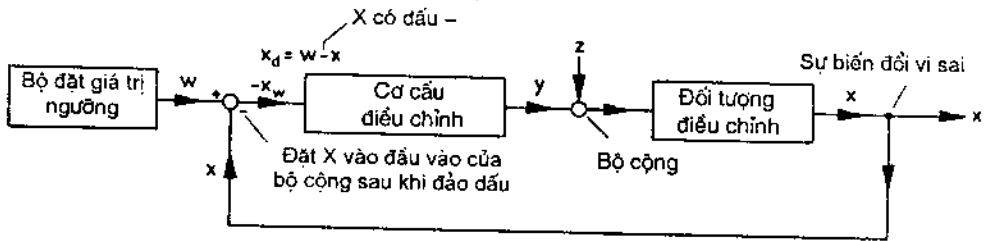
Như trên hình 10.2 có hai cách thực hiện:

1. Thay đổi bộ đặt giá trị mẫu (ví dụ chọn diot có mức U_2 khác)
2. Gián tiếp thay đổi đại lượng chủ khi tại bộ so sánh không đưa tới X_i mà chỉ là 1 phần X_i/K (K hệ số hồi tiếp – đường nét đứt trên hình 10.2). Khi đó không nối bazơ của T_2 trực tiếp tới U_a mà qua bộ chia dùng 2 điện trở (nét đứt) R_2 và R_3 . Nhờ đó làm tăng giá trị W và theo đó giá trị X_s lên thành $K.X_s$. Ở đây $K = \frac{R_2 + R_3}{R_2}$).



Hình 10.3. Sơ đồ khối cấu trúc của một vòng điều chỉnh.

Để làm rõ tính chất điều chỉnh, trong kỹ thuật điều chỉnh có sử dụng biểu đồ dòng tín hiệu (hình 10.4). Đây là một sơ đồ cấu trúc gồm các khối đối tượng điều chỉnh và cơ cấu điều chỉnh trong một vòng điều chỉnh kết hợp với các mũi tên chỉ hướng dòng tín hiệu



Hình 10.4. Biểu diễn các đại lượng của 1 vòng điều chỉnh.

Khi có nhiều vòng điều chỉnh các đại lượng khác nhau được cộng hợp nhất lại, ta nhận được các vòng bám. Với một bộ cộng, nếu tại lối vào có ký hiệu dấu "+" thì tại đó đặt đại lượng không đổi. Còn khi có ký hiệu dấu "-" thì đại lượng tác động tới đầu vào đó là biến thiên (hình 10.4).

10.2. TÍNH CHẤT THỜI GIAN CỦA CÁC KHÂU TRONG MỘT VÒNG ĐIỀU CHỈNH

Mỗi khâu trong một vòng điều chỉnh tiếp nhận 1 tín hiệu vào và xuất hiện một tín hiệu ra phụ thuộc vào tín hiệu tác động vào nó.

Đại lượng bám y và đại lượng z là tín hiệu vào của đối tượng điều chỉnh.

Đại lượng đã được điều chỉnh X là đại lượng ra.

Đối với cơ cấu điều chỉnh, đầu vào của nó là X_d hay X_w , đại lượng bám y là tín hiệu ra. Khi đại lượng chủ W không đổi và không có đại lượng nhiễu z , vòng điều chỉnh ở trạng thái "nghỉ".

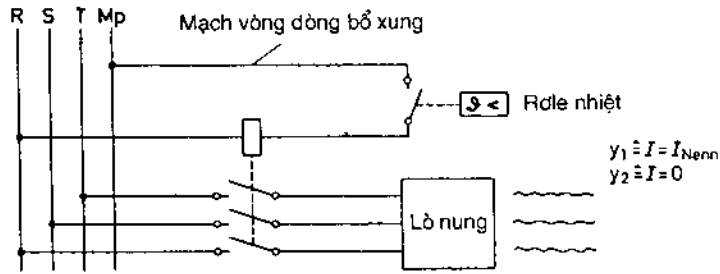
Đại lượng nhiễu z gây ra sự biến đổi của giá trị thực X_i làm xuất hiện X_d theo đó làm thay đổi y .

Nếu đại lượng bám của một vòng điều chỉnh chỉ nhận các giá trị nhất định thì quá trình điều chỉnh gọi là không đều (hay không liên tục).

Khi đại lượng bám nhận các giá trị liên tục trong 1 dải bám thì quá trình điều chỉnh gọi là đều (hay liên tục).

10.2.1. Cơ cấu điều chỉnh không đều

Việc điều chỉnh 2 điểm có thể làm ví dụ về cơ cấu điều chỉnh không đều: Lò sưởi ở hình 10.5 được nối mạch (y_1) nhờ 1 rơle nhiệt khi nhiệt độ phòng nằm dưới giá trị mẫu $v_s = 22^\circ\text{C}$ và sẽ ngắt mạch (y_2) khi nhiệt độ phòng ở trên giá trị này.



Hình 10.5. Ví dụ điều chỉnh 2 điểm.

Ở điều chỉnh hai điểm, đại lượng bám nhận hai giá trị, ở điều chỉnh 3 điểm đại lượng bám nhận 3 giá trị.

Trong thời gian nối mạch, đại lượng bám tăng (ở đây là nhiệt độ phòng) rất chậm nghĩa là đối tượng điều chỉnh có độ trễ rất lớn. Khi đạt đến giá trị mẫu dòng điện ngắt, nhiệt độ phòng do quán tính nhiệt vẫn tiếp tục tăng tới một giá trị đặc biệt nào đó ở phía trên giá trị mẫu, giá trị này phụ thuộc điều kiện phân bố dòng nhiệt trong phòng. Nếu như sự thay đổi nhiệt độ không bị trễ, khi nối mạch lập tức dòng điện tạo ra ngay nhiệt độ đặc biệt này. Tương tự điều này xảy ra lập tức khi ngắt mạch, theo chiều ngược lại cho việc làm nguội. Từ đó dường như phân tử bám nối ngắt mạch liên tiếp và đại lượng điều chỉnh nhảy từ một giá trị đặc biệt này sang giá trị đặc biệt kia, hai giá trị đặc biệt vừa nêu phân bố ở hai phía giá trị mẫu.

Điều chỉnh hai hoặc ba điểm chỉ thực hiện được khi sau tác động lên đối tượng điều chỉnh, đại lượng điều chỉnh sẽ chịu sự tác động này sau một thời gian trễ nhất định

Nếu thời gian trễ rất lớn, bộ điều chỉnh càng cần nhiều thời gian để tác dụng của đại lượng nhiễu can thiệp có hiệu quả cho đến cân bằng. Sự can thiệp của các loại nhiễu tác động nhanh xuất hiện trong thời gian ngắn không còn tác dụng.

Tính sẵn sàng (thường trực) nối mạch của phân tử bám còn được xác định khi phân biệt nhờ yếu tố sau: Bộ điều chỉnh bắt đầu “chấp chờn” làm việc sau một thời gian trễ nhất định khi giá trị vi sai điều chỉnh (X_d) xuất hiện dù nhỏ nhất đẩy cơ cấu bám nối mạch. Như vậy, với sự biến động thăng giáng đặc biệt nhỏ của đại lượng điều chỉnh, tính sẵn sàng đã có thường trực, đặc biệt với các ví dụ rơle cảnh báo các giới hạn cho phép. Vì lý do trên, cơ cấu điều chỉnh không liên tục thường có đường đặc tính trễ: Cơ cấu bám nối mạch khi đại lượng

điều chỉnh vượt lên trên giá trị X_0 và đảo mạch khi xuống dưới giá trị X_u . Giá trị mẫu nằm khoảng giữa hai giá trị X_0 và X_u . Do vậy đại lượng điều chỉnh thăng giáng trong khoảng cho phép từ X_u tới X_0 .

Cần tránh dùng đặc tính điều chỉnh trễ đối với cơ cấu bám khi cơ cấu chấp hành có xu thế thăng giáng quá mức cho phép.

Cơ cấu điều chỉnh không đều phần lớn có đặc tính chuyển mạch có trễ. Độ trễ càng lớn thì tính chất sẵn sàng của cơ cấu bám càng nhỏ và độ thăng giáng của đại lượng điều chỉnh càng lớn.

Thực tế cần dung hoà giữa tính sẵn sàng chuyển mạch và độ thăng giáng của đại lượng điều chỉnh. Nếu cần đại lượng điều chỉnh chính xác sát giá trị mẫu, cần dùng cách điều chỉnh liên tục (điều chỉnh đều).

Nhược điểm của cách điều chỉnh không đều là đại lượng được điều chỉnh luôn bị thăng giáng giữa hai hay nhiều giá trị nằm trên và dưới giá trị mẫu.

10.2.2. Cơ cấu điều chỉnh đều

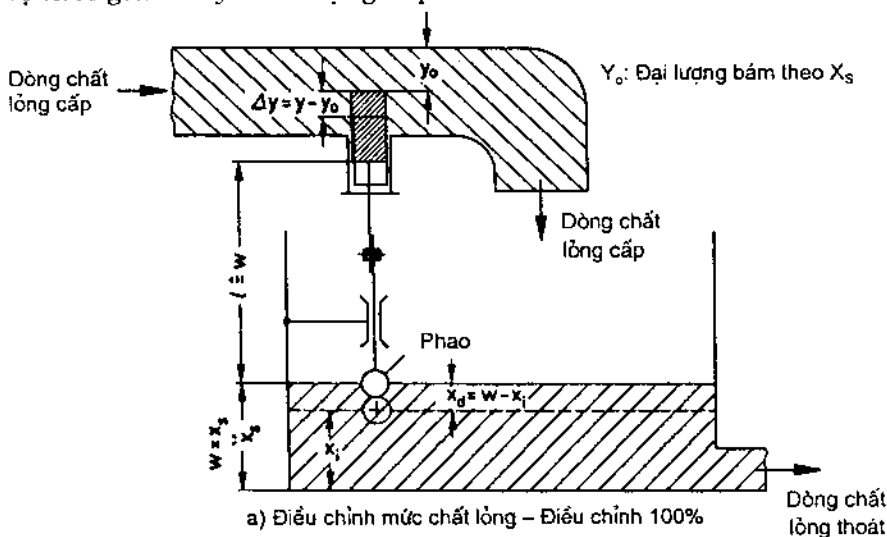
Ở cơ cấu điều chỉnh liên tục (điều chỉnh đều), giá trị của đại lượng bám không cố định mà chỉ được xác định trong một dải giá trị, trong dải này đại lượng bám có thể nhận bất kỳ giá trị nào. Do vậy, ở đây mỗi sự thay đổi của các đại lượng vào đều dẫn tới sự thay đổi của đại lượng ra. Đây là tính chất rất quan trọng của vòng điều chỉnh để xem xét mối quan hệ giữa các đại lượng vào và ra ở mỗi khâu. Tính chất của đại lượng ra y khi có một sự thay đổi theo thời gian của đại lượng vào X_d được gọi là tính chất hỏi – đáp. “Câu hỏi” ở đây là sự biến thiên tăng tuyến tính hay nhảy bậc của đại lượng vào. “Câu trả lời” ở đây là đáp ứng tăng đều hay đáp ứng nhảy bậc của đại lượng ra, nghĩa là phản ứng của đầu ra theo sự thay đổi tương ứng của đầu vào.

Để thử nghiệm một cơ cấu điều chỉnh liên tục, thường dùng một sự thay đổi nhảy bậc của điều chỉnh vi sai X_d – khi đó qua đáp ứng nhảy bậc của đại lượng bám y ta nhận biết được loại cơ cấu điều chỉnh đều thuộc dạng nào trong số các dạng sẽ xét dưới đây..

10.2.2.1. Cơ cấu điều chỉnh dạng tỷ lệ (điều chỉnh loại P)

Hình 10.6 chỉ ra việc giữ mức chất lỏng không đổi trong một bể chất lỏng. Khi hai lượng chất lỏng cấp vào và thoát ra bằng nhau, cột chất lỏng (là đại lượng cần được điều chỉnh X) không thay đổi. Lượng

chất lỏng cấp vào thông qua một van điều tiết (hay một tấm chắn) có vai trò là phần tử bám được điều chỉnh cho phù hợp với lượng chất lỏng thoát ra. Phần tử bám tạo ra đại lượng bám y là đường kính của ống cấp. Cơ cấu đo ở đây là phao, nó xác định độ lệch giữa mức thực tế X_i với mức chuẩn W tức là mức mẫu X_s . Bộ đặt giá trị mẫu là giá phao chiều dài l (xác định đại lượng chủ W) (hình 10.6). Đại lượng nhiễu ở đây là sự thay đổi lượng chất lỏng cấp và thoát trên một đơn vị thời gian hay lưu lượng cấp và thoát.



Hình 10.6. Cơ cấu điều chỉnh tính chất P

- a) Bộ điều tiết trạng thái (mức) chất lỏng – Điều chỉnh loại P;
b) Bộ khuếch đại có tính chất P.

Khi lượng cấp trên một đơn vị thời gian (gọi là lưu lượng) giảm, mức chất lỏng trong bể giảm làm xuất hiện lượng vi sai điều chỉnh $X_d = W - X$. Đường kính của ống cấp nhờ tấm chắn thay đổi tương ứng một lượng (mở rộng ra) để tăng lưu lượng cấp. Đại lượng bám tăng lên một lượng $\Delta y = y - y_0$.

Khi X_d càng lớn thì Δy càng lớn. Tính chất này được gọi là tính tỷ lệ và cơ cấu điều chỉnh tương ứng gọi là cơ cấu điều chỉnh loại P.

Ở điều chỉnh loại P, sự thay đổi của đại lượng bám luôn tỷ lệ với lượng vi sai điều chỉnh.

Chừng nào đại lượng nhiễu (sự thay đổi vi sai lượng chất lỏng cấp và thoát tính trên một đơn vị thời gian) còn tác động, đại lượng bám Δy hay độ mở của ống cấp còn thay đổi tức là yêu cầu lượng vi sai điều chỉnh khác 0. Mức chất lỏng không nhận được giá trị mẫu của mình.

Ở một cơ cấu điều chỉnh loại P, đại lượng điều chỉnh không đạt giá trị mẫu khi còn đại lượng nhiễu tác động. Quá trình điều chỉnh luôn luôn đòi hỏi một lượng vi sai điều chỉnh để hoạt động.

Nhiều thiết bị điện tử có nguyên lý hoạt động theo cơ cấu điều chỉnh loại P. Ví dụ đơn giản cho trên hình 10.6b với một bộ khuếch đại đảo. Điện áp ra U_a tỷ lệ với điện áp vào U_e . Nếu coi U_a là $\Delta y = y - y_0$ và U_e là X_d thì đây là cơ cấu điều chỉnh loại P. Để đạt được giá trị đại lượng bám Δy cần có X_d là tác động U_e và X_d càng nhỏ khi hệ số tỷ lệ $\frac{R_1}{R_2}$ (hệ số khuếch đại của mạch) càng lớn. Hệ số này, trong kỹ thuật điều chỉnh gọi là hệ số truyền đạt K_p .

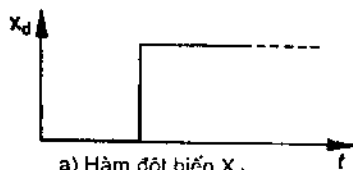
$$K_p = \frac{y - y_0}{X_d}$$

Hệ số truyền đạt của cơ cấu điều chỉnh càng lớn thì việc điều chỉnh càng có độ chính xác cao

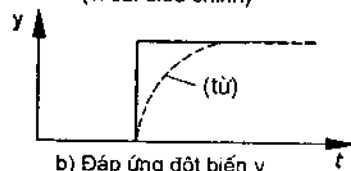
Để thử kiểm tra cơ cấu điều chỉnh loại P, khi cho tác động là một hàm bậc thang $X_d(t)$ đáp ứng trong trường hợp lý tưởng cũng có dạng bậc thang $y(t)$ (hình 10.7).

Cơ cấu điều chỉnh loại P có ảnh hưởng nhanh tới đối tượng bị điều chỉnh.

Thường $y(t)$ có bị trễ (hình 10.7b đường nét đứt), ở đây do có ảnh hưởng của tụ điện hay điện cảm là các phần tử có quán tính. Trên biểu đồ dòng tín hiệu, cơ cấu điều chỉnh loại P được ký hiệu quy ước như trên hình 10.8 (có đáp ứng dạng bậc thang).



a) Hàm đột biến X_d (vi sai điều chỉnh)



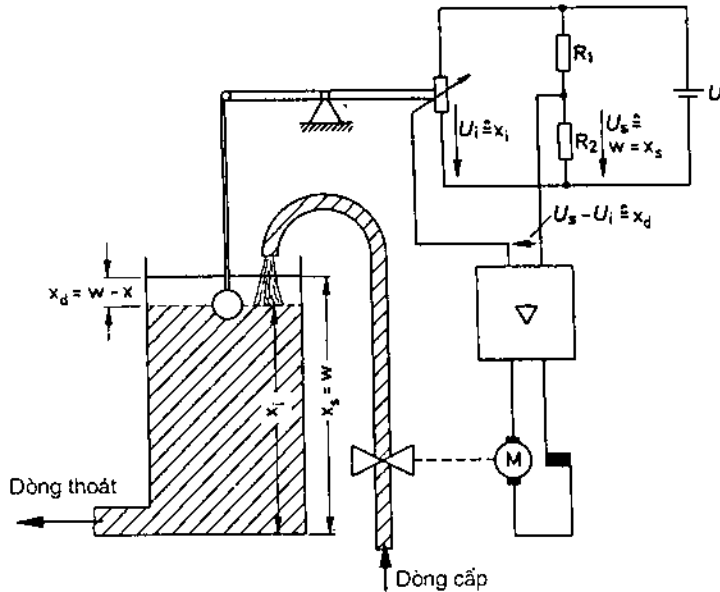
b) Đáp ứng đột biến y (đại lượng bám)

Hình 10.7. Bước nhảy vào và bước nhảy đáp ứng ở cơ cấu có tính chất P.



Hình 10.8. Ký hiệu quy ước cơ cấu điều chỉnh loại P.

10.2.2.2. Cơ cấu điều chỉnh loại tích phân (loại I)



Hình 10.9. Duy trì mức chất lỏng không đổi nhờ cơ cấu điều chỉnh loại I.

Hình 10.9 là một hệ thống điều chỉnh duy trì mức chất lỏng cố định nhờ một cơ cấu điều chỉnh loại tích phân (loại I). Ở đây lưu lượng chất lỏng thoát phụ thuộc vào áp lực cột chất lỏng hay độ cao của cột chất lỏng (tính trên một đơn vị thiết diện đáy). Muốn giữ cho lưu lượng thoát không đổi cần duy trì mức (độ cao) của cột nước không đổi. Muốn vậy phải điều chỉnh lưu lượng cấp để trước tiên làm xuất hiện một lượng vi sai điều chỉnh X_d , X_d tác động tới phao làm dịch chuyển chiết áp và xuất hiện một điện áp lệch cân bằng trên cầu:

$$X_d = W - X \approx U_s - U_i \text{ (hình 10.9)}$$

Ở đây $U_i \approx X_i$ là giá trị thực còn $U_s \approx W$ là giá trị mẫu do bộ chia R_1, R_2 và nguồn mẫu U quyết định.

Lượng vi sai điều chỉnh $X_d = U_s - U_i$ được khuếch đại trước khi cung cấp cho một mô tơ có nhiệm vụ kéo van điều tiết dòng cấp mở nhiều hay mở ít tùy giá trị X_d lớn hay nhỏ.

Cho tới khi $X_d = U_s - U_i = 0$ hay khi đó $U_i = U_s$, điện áp cấp cho mô tơ bằng 0, mô tơ không quay và van điều tiết ở một vị trí cố định. Mức chất lỏng đạt tới giá trị ngưỡng ổn định không đổi, hệ thống đạt tới cân bằng lưu lượng cấp và thoát.

Ở cơ cấu điều chỉnh loại I, đại lượng điều chỉnh đạt tới giá trị mẫu, khi đó không còn vi sai điều chỉnh ($X_d = 0$).

Trên hình 10.9, mô tơ quay nhanh, khi X_d lớn (điện áp cấp cho mô tơ lớn), khi đó đại lượng bám thay đổi nhanh và quá trình này chậm dần lại khi X_i càng tiến gần đến X_s .

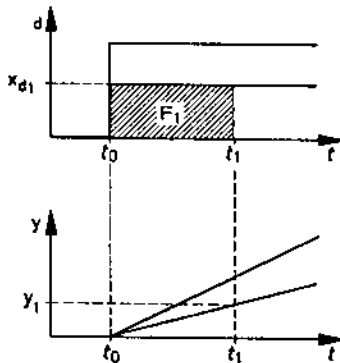
Trong cơ cấu điều chỉnh loại I, tốc độ biến đổi của đại lượng bám luôn tỷ lệ với lượng vi sai điều chỉnh X_d .

Giá trị hệ số truyền đạt đối với cơ cấu điều chỉnh loại I được định nghĩa:

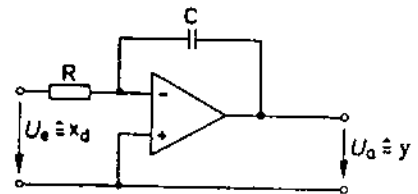
$$k_1 = \frac{\text{Tốc độ biến thiên của đại lượng bám}}{\text{Lượng vi sai điều chỉnh}}$$

$$k_1 = \frac{du/dt}{X_d} \approx \frac{\Delta u/\Delta t}{X_d}$$

Có thể thử tính chất của cơ cấu điều chỉnh loại I nhờ một tác động bậc thang ở lối vào, đáp ứng khi đó là hàm tăng tuyến tính theo thời gian (hình 10.10). Bước nhảy càng lớn (X_d lớn) độ dốc của đáp ứng (độ dốc của đại lượng bám) càng lớn.



Hình 10.10. Bước nhảy lối vào và đáp ứng ở tính chất I.



Hình 10.11. Bộ khuếch đại có tính tích phân.

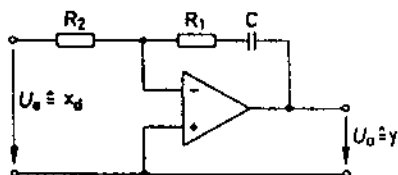
Cơ cấu điều chỉnh tích phân cần có thời gian điều chỉnh lâu. Mạch điện tử thể hiện tính chất tích phân cho trên hình 10.11 chính là một bộ khuếch đại tích phân đã xét với điện áp vào U_e là lượng vi sai điều chỉnh còn điện áp lối ra U_a là đại lượng bám. Ký hiệu quy ước của cơ cấu điều chỉnh loại I cho trên hình 10.12.



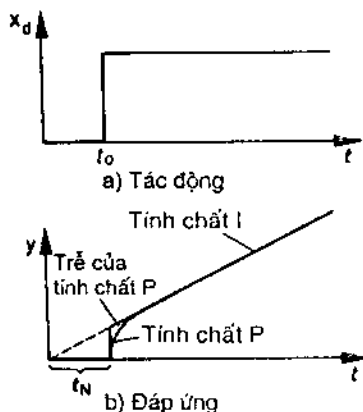
Hình 10.12. Ký hiệu quy ước cơ cấu điều chỉnh loại I.

10.2.2.3. Cơ cấu điều chỉnh loại PI

Nhược điểm của loại I là cần thời gian điều chỉnh lâu, trong khi cơ cấu điều chỉnh loại P lại có ưu điểm là thời gian điều chỉnh nhanh. Thực hiện đồng thời hai cơ cấu loại P và loại I sẽ nhận được cơ cấu điều chỉnh loại PI. Nếu trong hệ thống ở ví dụ hình 10.9 trên ống đường cấp, dòng cấp được điều chỉnh theo hai cách song song nhờ bổ sung một cơ cấu điều chỉnh loại P như hình 10.6 sẽ có cơ cấu hỗn hợp loại PI. Với hệ này, những biến động đột ngột của trạng thái chất lỏng trong cột, cơ cấu điều chỉnh loại P lập tức tác động, còn với các biến động vi sai tác động chậm nhờ cơ cấu loại I để điều chỉnh dần đến cân bằng. Mạch điện tử có tính chất này cho trên hình 10.13.

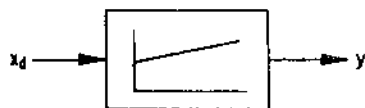


Hình 10.13. Bộ khuếch đại như một cơ cấu điều chỉnh loại PI.



Hình 10.14. Bước nhảy tác động và đáp ứng ở cơ cấu loại PI.

Cơ cấu điều chỉnh loại PI điều chỉnh vi sai nhanh hơn cơ cấu loại I. Hình 10.14 biểu diễn đáp ứng của cơ cấu loại PI với đoạn đầu khi có tác động đột biến có tính chất P sau đó thể hiện tính chất I. Khi thể hiện tính chất loại P có xảy ra trễ (bước nhảy tại t_0 không thẳng đứng mà có độ cong). Trên đồ thị hình 10.14, thời gian t_N được gọi là thời gian đón để bám, trong khoảng này cơ cấu P thắng thế cơ cấu I (t_N có được bằng cách kéo dài đường có tính chất I cho tới khi gặp trục t và tính từ đó tới t_0 là lúc xuất hiện đột biến tác động).



Hình 10.15. Ký hiệu quy ước cơ cấu điều chỉnh loại PI.

Ký hiệu khối cho cơ cấu điều chỉnh loại PI được cho trên hình 10.15.

10.2.2.4. Cơ cấu điều chỉnh loại vi phân (loại D)

Có thể rút ngắn thời gian điều chỉnh nhờ cơ cấu điều chỉnh có tính chất vi phân (loại D).

Cơ cấu điều chỉnh loại D chỉ tác động khi có sự thay đổi của vị sai điều chỉnh. Tốc độ biến thiên của X_d theo thời gian càng lớn thì đại lượng bám càng thay đổi mạnh.

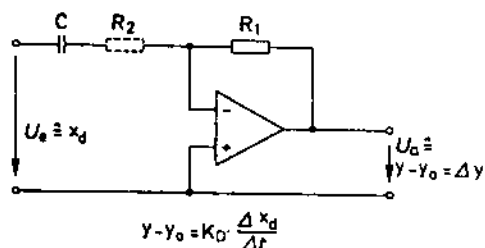
Hệ số truyền đạt của cơ cấu loại D được định nghĩa:

$$K_D = \frac{\text{Sự biến thiên của đại lượng bám}}{\text{Tốc độ biến thiên của đại lượng điều chỉnh}}$$

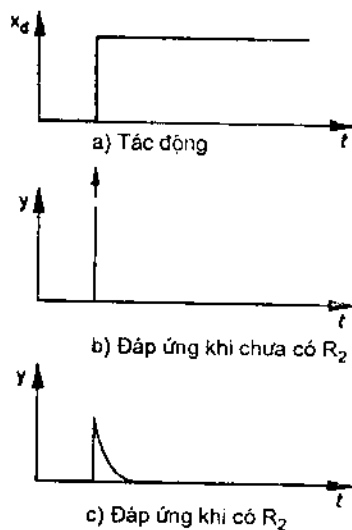
$$K_D = \frac{y - y_0}{\Delta X_d / \Delta t}$$

Cơ cấu điều chỉnh loại D sẽ không hoạt động khi X_d không đổi theo thời gian, nghĩa là không có khả năng sử dụng cơ cấu điều chỉnh loại D trong trường hợp này. Với sự thay đổi nhanh của X_d có thể có đặc tính điều chỉnh tốt hơn nếu kết hợp hai cơ cấu loại P và loại D.

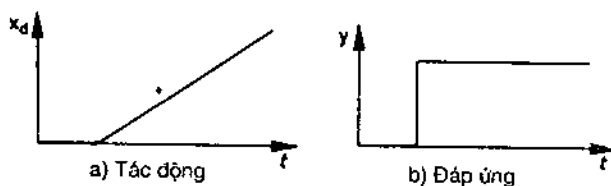
Mạch điện tử hình 10.16 thể hiện một cơ cấu loại D. Tụ C chỉ hoạt động khi có sự thay đổi của đại lượng vào $U_e \approx X_d$ (hở mạch khi $U_e =$ hằng số). Việc kiểm tra tính chất D của một cơ cấu được thực hiện như hình 10.17. Điện trở R_2 được bổ sung nối tiếp tụ C (đường nét đứt trên hình 10.16) để hạn chế biên độ của đáp ứng và do đó nhận được dạng xung nhọn đầu tại lối ra của cơ cấu điều chỉnh. Có thể thử cơ cấu loại D khi tác động X_d là một lượng biến thiên (tăng) tuyến tính, khi đó đáp ứng $y(t)$ (đại lượng bám) là một giá trị không đổi theo thời gian (hình 10.18).



Hình 10.16. Bộ khuếch đại thể hiện dạng cơ cấu điều chỉnh loại D.



Hình 10.17. Tác động đột biến và đáp ứng ở cơ cấu điều chỉnh loại D.



Hình 10.18. Tác động X_d tuyến tính và đáp ứng $Y(t)$ trong cơ cấu điều chỉnh loại D.

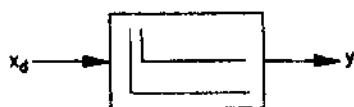
Hình 10.19 là ký hiệu khối quy ước của cơ cấu điều chỉnh loại D.

10.2.2.5. Cơ cấu điều chỉnh loại PD

Khi nối song song một cơ cấu điều chỉnh loại P và một cơ cấu điều chỉnh loại D, sẽ nhận được cơ cấu có cả hai tính chất. Sử dụng bước nhảy điện áp làm lượng vi sai điều chỉnh X_d , xuất hiện như trên hình 10.20, đáp ứng (dạng phức tạp), đặc trưng cho tính chất loại PD của cơ cấu điều chỉnh.

Cơ cấu điều chỉnh loại PD tác động nhanh hơn cơ cấu loại D và hoạt động cả khi X_d có giá trị ổn định, tính chất này ở cơ cấu điều chỉnh loại D thuần túy như đã phân tích ở mục 10.2.2.4 không có được.

Hình 10.21 là một mạch điện tử có tính chất của cơ cấu điều chỉnh PD, hình 10.22 là ký hiệu quy ước của cơ cấu loại PD.



Hình 10.22. Ký hiệu quy ước của cơ cấu loại PD

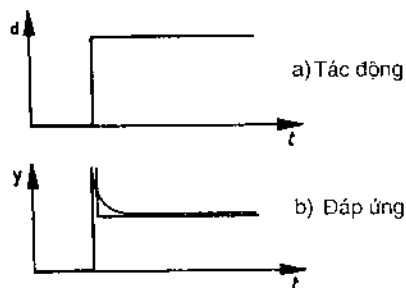
10.2.2.6. Cơ cấu điều chỉnh loại PID

Cơ cấu điều chỉnh loại PID hợp nhất 3 tính chất của các loại điều chỉnh P, I và D vào một.

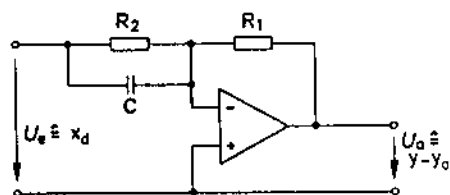
Cơ cấu điều chỉnh PID điều chỉnh nhanh theo vi sai điều chỉnh X_d cho đến khi $\Delta X_d = 0$ (không còn lượng vi sai điều chỉnh).



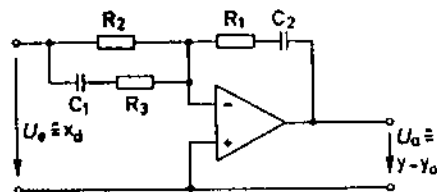
Hình 10.19. Ký hiệu quy ước cơ cấu điều chỉnh loại D.



Hình 10.20. Tác động X_d và đáp ứng $Y(t)$ của cơ cấu loại PD.

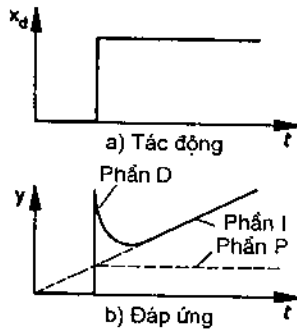


Hình 10.21. Mạch khuếch đại có tính chất của cơ cấu điều chỉnh loại PD.

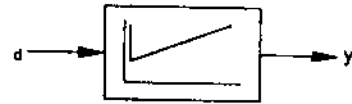


Hình 10.23. Bộ khuếch đại như một cơ cấu điều chỉnh PID.

Hình 10.23 đưa ra một kết hợp PID. R_1 , R_2 là phần của cơ cấu P. C_2 , R_2 là phần của cơ cấu I và C_1 là phần của cơ cấu D. R_3 để hạn chế biên độ xung nhọt.



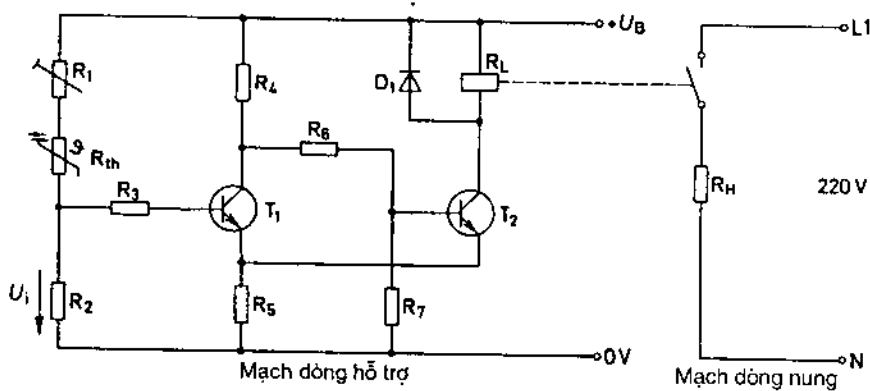
Hình 10.24. Tác động X_d và đáp ứng $Y(t)$ ở cơ cấu PID.



Hình 10.25. Ký hiệu quy ước khối cơ cấu điều chỉnh loại PID.

10.3. CÁC VÍ DỤ VỀ VÒNG ĐIỀU CHỈNH ĐƠN GIẢN

10.3.1. Mạch điều chỉnh nhiệt độ

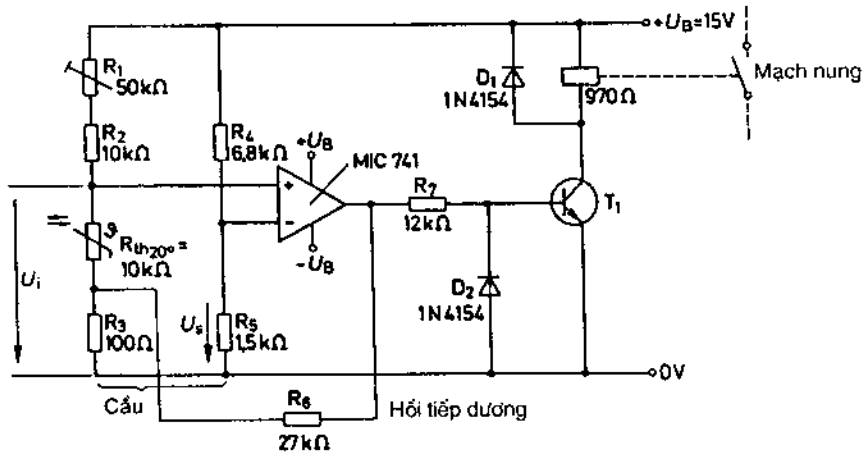


Hình 10.26. Mạch điều chỉnh nhiệt độ – cơ cấu điều chỉnh không đều.

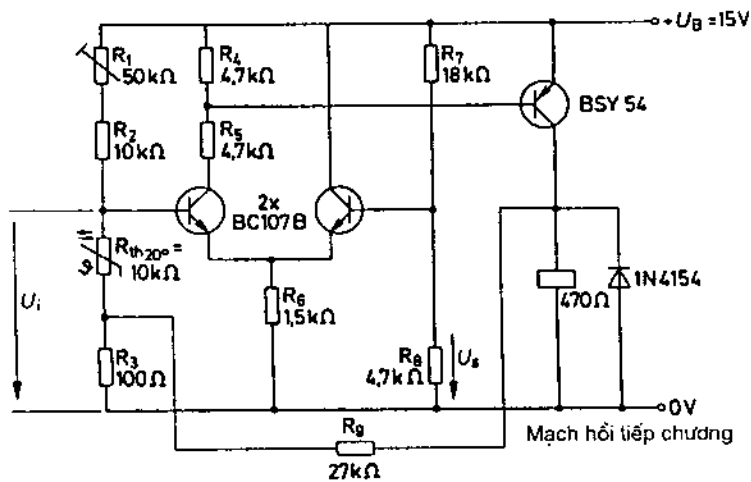
Nhiệt độ của một căn phòng hay một đối tượng nào đó (được coi là đại lượng cần điều chỉnh X) có được từ một lò sưởi hay một thiết bị tạo nhiệt (là đối tượng điều khiển) cần được duy trì ổn định khi chịu tác động của đại lượng nhiễu (nhiệt độ môi trường bên ngoài).

Hình 10.26 là một mạch điều chỉnh nhiệt độ dùng cơ cấu điều chỉnh 2 điểm (loại không đều). Mạch gồm 2 phần: mạch dòng điện nung tải R_H và mạch dòng hỗ trợ để điều chỉnh tách rời cách ly nhau bởi một rơle (R_L). Đầu đo cảm biến nhiệt dùng loại nhiệt điện trở R_{th} NTC (có hệ số nhiệt điện trở âm, giá trị của nó giảm khi nhiệt độ tác động lên nó tăng). T_1, T_2 tạo thành mạch Smith Flip Flop (SFF) đã được xét ở

mục 9.5 điều khiển rơle nối mạch khi chuyển trạng thái hoạt động từ T_1^+, T_2^- sang trạng thái T_1^-, T_2^+ . Do đặc tính trễ của SFF hệ làm việc với 2 ngưỡng điện áp nối mạch và điện áp ngắt mạch của SFF theo 2 chiều tăng và chiều giảm khác nhau của quá trình thay đổi nhiệt (thông qua phần tử cảm biến nhiệt chuyển thành thay đổi dòng trên R_3 hay áp U_s trên R_2). Việc đặt giá trị ngưỡng U_s có thể thay đổi nhờ chọn R_4, R_5 . Diot D_1 song song với rơle R_L để bảo vệ T_2 lúc lật về ngắt mạch (T_2^-).



Hình 10.27. Điều chỉnh nhiệt độ dùng bộ khuếch đại cầu có hồi tiếp dương.



Hình 10.28. Điều chỉnh nhiệt độ dùng bộ khuếch đại vi sai có hồi tiếp dương.

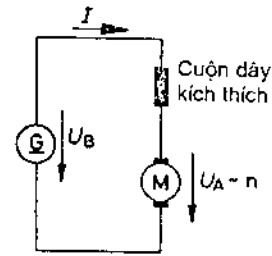
Các mạch hình 10.27 và 10.28 sử dụng tính chất của các mạch lật khi có dùng khâu hồi tiếp dương để xây dựng mạch điều chỉnh nhiệt độ (ở phần tạo dòng hỗ trợ điều khiển rơle nối mạch cho dòng tải).

Ở mạch hình 10.27 điện trở R_6 thực hiện hồi tiếp dương từ lối ra OPV về mạch cầu và dòng trên R_6 là nguyên nhân gây ra đường trễ cho mạch điều chỉnh 2 điểm dòng điện này tùy thuộc trạng thái của SFF có chiều khác nhau. Đường trễ càng hẹp khi chọn giá trị R_6 càng lớn (làm cho lượng hồi tiếp dương giảm). Điện áp ngưỡng U_s do chọn R_1, R_5 quyết định. R_1 để điều chỉnh chính xác giá trị của cảm biến NTC R_{th} sao cho việc phân bố điện áp R_1, R_2, R_{th}, R_3 phù hợp với nhiệt độ mẫu mà bộ chia R_1, R_5 đã xác định. Mạch cầu đo U_i loại trừ sai số điều chỉnh do mất ổn định dạng đồng pha gây ra đồng thời cho hai nhánh R_1, R_5 và R_1, R_2, R_3, R_{th} . Khi cầu đạt tới cân bằng, luôn có $U_i = U_s$.

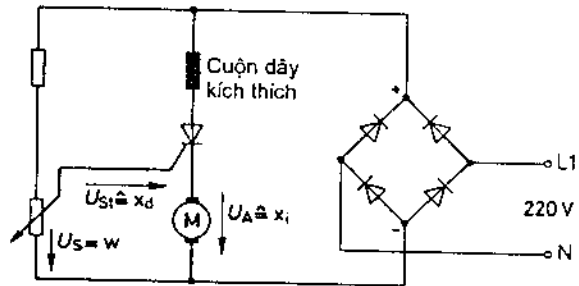
Các mạch thực tế chọn R_3 từ 50Ω đến 100Ω ; $R_6 = 10k\Omega \dots 50k\Omega$. trên hình 10.28. R_9 thực hiện hồi tiếp dương để tạo đặc tính chuyển mạch kiểu lật trễ cho các transito vi sai 2BC107B. U_s và U_i được đưa tới hai lối vào của mạch khuếch đại vi sai để lấy ra vi sai điều chỉnh $X_d = U_i - U_s$.

10.3.2. Điều chỉnh số vòng quay của động cơ loại nhỏ

Động cơ điện dòng nối tiếp 1 chiều được điều chỉnh tốc độ quay nhờ mạch điều chỉnh gồm thiristo (SCR) và bộ nắn một chiều kết hợp với bộ điều chỉnh toàn sóng (hình 10.29 và hình 10.30). Điện áp mẫu $U_s = W$ được tạo ra từ bộ chia áp dùng làm giá trị chuẩn (cho số vòng quay định trước của động cơ). Sụt áp U_A trên động cơ tỷ lệ với số vòng quay và là giá trị thực ($U_A = X_i$). Điện áp mỗi SCR xuất hiện do độ chênh lệch giữa U_A và U_s . Khi số vòng quay giảm, U_A giảm làm $U_{mới}$ lớn hơn và SCR được khởi động sớm lên, nhờ đó động cơ nhận được điện áp 1 chiều lớn hơn làm số vòng quay tăng lên bám đến giá trị mẫu muốn có. Trường hợp số vòng quay tăng lên thì ngược lại $U_{mới}$ giảm làm SCR được khởi động muộn hơn, động cơ nhận được điện áp cấp ít đi

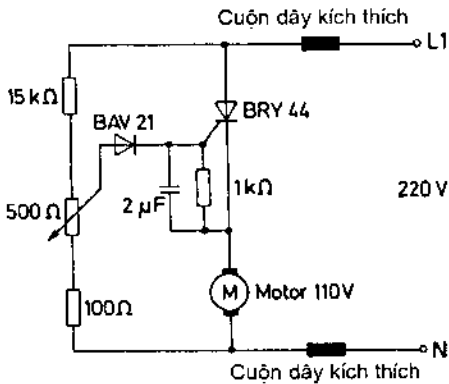


Hình 10.29. Động cơ 1 chiều nối tiếp.

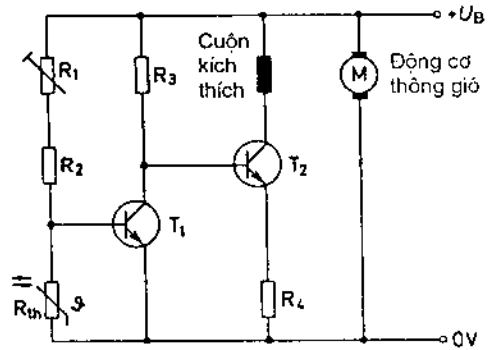


Hình 10.30. Điều chỉnh tốc độ động cơ dùng SCR, bộ nắn 1 chiều và bộ điều chỉnh công suất toàn chu kỳ.

và tốc độ quay giảm. Cơ cấu điều chỉnh là loại tỷ lệ (loại P) và hoạt động khi xuất hiện một lượng vi sai điều chỉnh.



Hình 10.31. Điều chỉnh tốc độ dùng bộ điều chỉnh công suất nửa chu kỳ.



Hình 10.32. Điều chỉnh tốc độ theo nhiệt độ cho một động cơ thông gió.

Mạch hình 10.31 chỉ sử dụng nửa sóng của điện áp xoay chiều. Diot để bảo vệ SCR chống điện áp âm vào cực điều khiển của SCR. Các mạch hình 10.30 và 10.31 phụ thuộc vào điện áp lưới do bộ chia tạo điện áp mẫu U_s được cấp từ điện lưới.

Một dạng mạch điều chỉnh tốc độ động cơ để thông gió được cho trên hình 10.32, ở đây cảm biến nhiệt độ dùng nhiệt điện trở NTC xác định nhiệt độ thực. Động cơ điều chỉnh tốc độ tùy theo giá trị nhiệt độ tác động vào R_{th} theo hướng bám đến giá trị nhiệt độ đã đặt trước (giá trị đặt trước này do chọn R_1 quyết định).

ĐẠI CƯƠNG VỀ KỸ THUẬT SỐ

11.1. CÁC KHÁI NIỆM CƠ BẢN

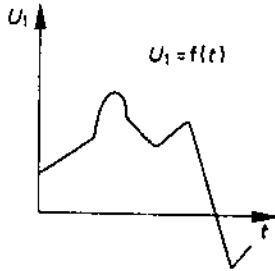
11.1.1. Tín hiệu tương tự (Analog) và tín hiệu số (Digital)

Ban đầu, khái niệm “tương tự” và “số” có nguồn gốc từ kỹ thuật tính toán, đó là các máy tính analog (máy tính tương tự) và máy tính digital (máy tính số).

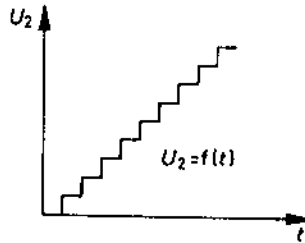
Trong máy tính tương tự, các đại lượng được biểu diễn dưới dạng một hàm liên tục theo thời gian gọi là các tín hiệu tương tự. Còn các tín hiệu xuất hiện theo dạng lúc có lúc không trong suốt thời gian tồn tại của chúng được định nghĩa là tín hiệu xung, số hay tín hiệu digital. Các máy tính số làm việc với loại tín hiệu này.

Tín hiệu tương tự có bản chất là các giá trị của một đại lượng biến thiên liên tục theo thời gian – ví dụ điện áp – trong một dải giá trị đã xác định, chúng có thể nhận mọi giá trị có thể trong dải này.

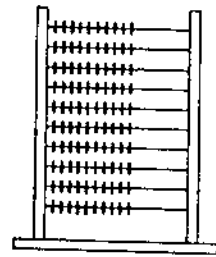
Hình 11.1 và 11.2 đưa ra ví dụ biểu diễn các điện áp tương tự



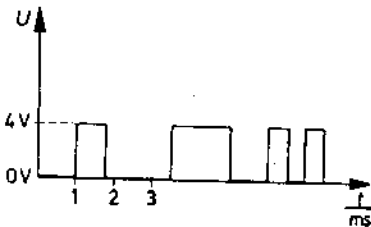
Hình 11.1. Ví dụ về 1 tín hiệu tương tự.



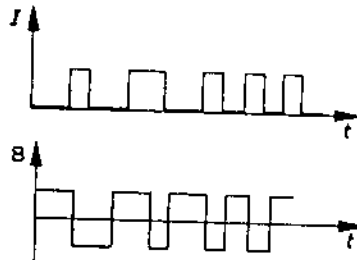
Hình 11.2. Điện áp có dạng bậc thang là một tín hiệu đặc biệt của tương tự.



Hình 11.3. Bàn tính như một ví dụ về máy tính số.



Hình 11.4. Một dạng tín hiệu số điển hình.



Hình 11.5. Tín hiệu số với giá trị dòng điện hay trạng thái từ trường biến thiên rời rạc.

Trong kỹ thuật đo lường, các dụng cụ đo chỉ thị bằng kim, chỉ thị kết quả đo nhờ các đại lượng analog là góc quay của kim trên thang chỉ thị. Ở đây độ chính xác còn phụ thuộc vào khả năng và điều kiện quan sát. Trong các thiết bị số, tín hiệu được thể hiện chỉ ở hai trạng thái “có” hay “không có” ví dụ mức điện thế cao được coi là trạng thái “có điện thế” mức thấp được coi là “không có điện thế”. Hình 11.3 thể hiện dạng điển hình của một thiết bị số và hình 11.4, 11.5 là dạng tín hiệu số điển hình.

Tín hiệu số là loại tín hiệu chỉ có hai trạng thái phân biệt là có (tồn tại) và không có (không tồn tại) tại lúc đang xét.

11.1.2. Các trạng thái logic “0” và “1”

Có thể biểu thị hai trạng thái của một tín hiệu số ở dạng giá trị của một biến hay hàm trạng thái (còn gọi là biến hay hàm logic).

Trạng thái logic thứ nhất: 0 hay trạng thái L

Trạng thái logic thứ hai: 1 hay trạng thái H

Ví dụ trong trường hợp xét tín hiệu là điện áp, khi đó mức 1 (lý tưởng) chọn $\pm 5V$, mức 0 (lý tưởng) chọn $0V$. Ta có:

Mức logic 0 $\approx 0V$ (điểm đất).

Mức logic 1 $\approx \pm 5V$.

11.2. CÁC HÀM LOGIC

11.2.1. Hàm và (AND)

Tại các lối vào E_1 và E_2 của mạch hình 11.6 chỉ có tác động của các tín hiệu số với hai giá trị 1 hoặc 0 (tương ứng với điện áp giá trị $\pm 5V$ hay $0V$).

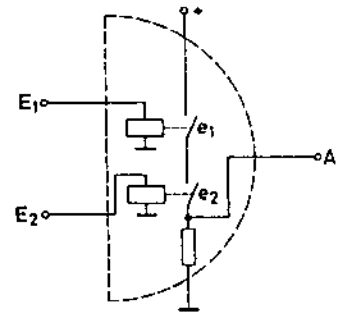
Tất cả có 4 trường hợp xảy ra tại lối vào:

1. Cả hai lối vào cùng giá trị 0: $E_1 = E_2 = 0$
- 2, 3. Các lối vào có giá trị khác nhau:

$$E_1 = 1; E_2 = 0; E_1 = 0; E_2 = 1$$

4. Cả hai lối vào cùng giá trị 1 $E_1 = E_2 = 1$

Tương ứng khi $E_i = 1$ rơle nối với lối vào này sẽ làm việc và nối mạch công tắc e_i ($i = 1$ hoặc 2). Rõ ràng chỉ khi có trường hợp 4 xảy ra ($E_1 = E_2 = 1$), e_1 và e_2 đồng thời



Hình 11.6. Mạch thực hiện hàm AND.

Trường hợp	E_2	E_1	A
1	0	0	0
2	0	1	0
3	1	0	0
4	1	1	1

Hình 11.7. Biểu diễn các khả năng tổ hợp với hai lối vào.

nối mạch, lối ra A mới có điện áp (nhận giá trị 1) vì có dòng điện qua e_1 và e_2 chảy trên điện trở tải. Ta nhận được bảng chân lý của hàm AND trên hình 11.8.

Lối ra của cổng AND nhận giá trị 1 chỉ khi mọi lối vào có trị 1 tác động, nhận trị 0 khi có ít nhất một lối vào không có tác động (trị 0).

Các ký hiệu quy ước thường dùng của cổng AND cho trên hình 11.9.

Trong đại số trạng thái (đại số Boole) ký hiệu hàm AND thường dùng là:

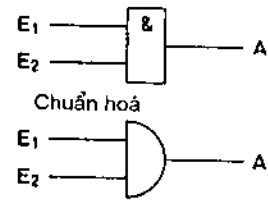
$$A = E_1 \wedge E_2 = E_1 \cdot E_2 = E_1 \& E_2$$

Trên các hình 11.10 và 11.11 cho bảng chân lý hàm AND có 3 và 4 lối vào: $A_{(3)} = E_1 \cdot E_2 \cdot E_3$ và $A_{(4)} = E_1 \cdot E_2 \cdot E_3 \cdot E_4$. Các ký hiệu quy ước của $A_{(3)}$ và $A_{(4)}$ cho trên hình 11.12 và 11.13.

Trên các bảng chân lý hình 11.10 và 11.11 chú ý các cột biến phải liệt kê mọi trạng thái có thể xảy ra với các biến (mọi tổ hợp giá trị biến vào) với cổng AND có n lối vào ($n = 2, 3, \dots$) các trạng thái có thể sẽ là 2^n , ví dụ 3 biến vào E_1, E_2 và E_3 bảng chân lý có $2^3 = 8$ hàng, với 4 biến vào E_1, E_2, E_3, E_4 bảng chân lý có $2^4 = 16$ hàng.....

Trường hợp	E_2	E_1	A
1	0	0	0
2	0	1	0
3	1	0	0
4	1	1	1

Hình 11.8. Bảng chân lý hàm AND 2 lối vào biến.

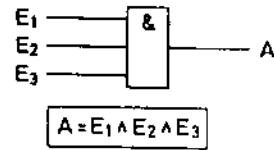


Hình 11.9. Ký hiệu cổng AND 2 lối vào.

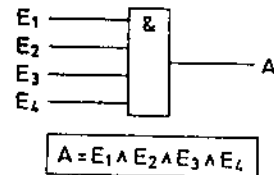
Trường hợp	E_4	E_3	E_2	E_1	A
1	0	0	0	0	0
2	0	0	0	1	0
3	0	0	1	0	0
4	0	0	1	1	0
5	0	1	0	0	0
6	0	1	0	1	0
7	0	1	1	0	0
8	0	1	1	1	0
9	1	0	0	0	0
10	1	0	0	1	0
11	1	0	1	0	0
12	1	0	1	1	0
13	1	1	0	0	0
14	1	1	0	1	0
15	1	1	1	0	0
16	1	1	1	1	1

Hình 11.10. Bảng chân lý hàm AND 3 biến vào.

Hình 11.11. Bảng chân lý hàm AND 4 lối biến vào.



Hình 11.12. Ký hiệu và phương trình hàm AND 3 biến.



Hình 11.13. Ký hiệu cổng AND với 4 lối vào và phương trình hàm AND 4 biến.

11.2.2. Hàm hoặc (OR)

Mạch hình 11.14 dùng hai lối vào E_1 và E_2 nối song song điều khiển hai rơle thông qua tác động điện áp vào E_1, E_2 .

Bảng chân lý được thiết lập và cho trên hình 11.15 và 11.16. Với hàm có hai biến vào, ký hiệu quy ước của cổng loại này cho trên hình 11.7

Rõ ràng A sẽ có điện áp (trị 1) khi chỉ cần E_1 hoặc E_2 hoặc cả E_1 và E_2 nối mạch. Hàm thực hiện chức năng "hoặc" và được đặt tên là hàm OR.

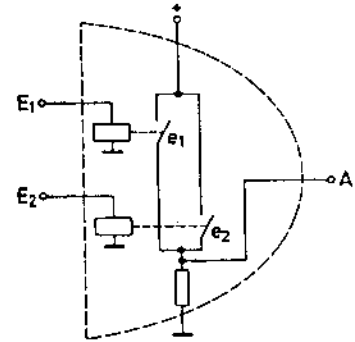
$$A = E_1 \vee E_2 = E_1 + E_2$$

Trường hợp	E_2	E_1
1	0	0
2	0	1
3	1	0
4	1	1

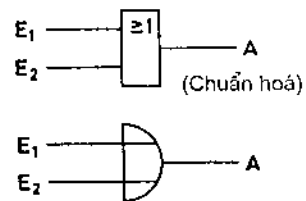
Hình 11.15. Bảng chân lý.

Trường hợp	E_2	E_1	A
1	0	0	0
2	0	1	1
3	1	0	1
4	1	1	1

Hình 11.16. Bảng chân lý hàm OR 2 biến.

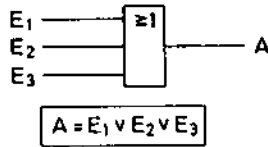


Hình 11.14. Cổng OR 2 lối vào.

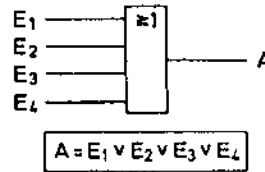


Hình 11.17. Ký hiệu cổng OR (hoặc) 2 lối vào.

Cách ký hiệu cổng OR có 3 lối vào hoặc 4 lối vào cho trên hình 11.18 và 11.19.



11.18. Ký hiệu và phương trình hàm OR 3 biến.



11.18. Ký hiệu và phương trình hàm OR 4 lối vào.

Lối ra của cổng OR chỉ nhận giá trị 0 khi mọi lối vào của nó không có tác động (ở trị 0), nhận trị 1 khi có ít nhất một trong các lối vào nhận trị 1 (có tác động $E_i = 1$)

11.2.3. Hàm phủ định (NOT)

Mạch hình 11.20 chỉ có 1 lối vào, công tắc thường xuyên nối khi rơle không được cấp điện áp, tức là $A = 1$ khi $E = 0$. Trong trường hợp ngược lại khi có tác động vào ($E = 1$) công tắc hở mạch $A = 0$ mạch đã thực hiện chức năng hàm phủ định (hàm NOT).

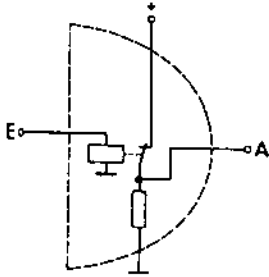
$$A = \bar{E}$$

Bảng chân lý hàm NOT, cách ký hiệu quy ước cho trên hình 11.21, 11.22 và 11.23.

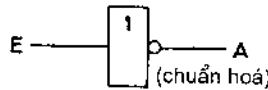
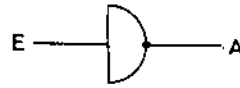
Trạng thái ra của cổng NOT có giá trị luôn là nghịch đảo (phủ định) giá trị của trạng thái vào.

Trường hợp	E	A
1	0	1
2	1	0

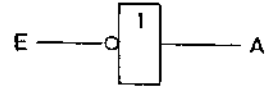
Hình 11.21. Bảng chân lý hàm NOT.



Hình 11.20. Cổng NOT.

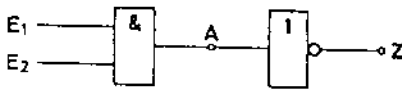


Hình 11.22. Ký hiệu cổng NOT.



Hình 11.23. Ký hiệu cổng NOT và lối vào mức thấp.

11.2.4. Hàm và – phủ định (NAND)



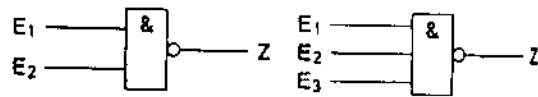
Hình 11.24. Kết hợp liên tiếp cổng AND và NOT.

Trường hợp	E ₂	E ₁	A	Z
1	0	0	0	
2	0	1	0	
3	1	0	0	?
4	1	1	1	

Hình 11.25. Bảng chân lý.

Trường hợp	E ₂	E ₁	A	Z
1	0	0	0	1
2	0	1	0	1
3	1	0	0	1
4	1	1	1	0

Hình 11.26. Bảng chân lý mạch hình 11.24.

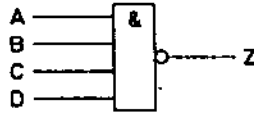


Hình 11.27. Ký hiệu cổng NAND 2 và 3 lối vào.

Bằng cách kết hợp liên tiếp hai cổng AND và NOT, sẽ nhận được một cổng mới có chức năng logic và – phủ định (NAND) với bảng chân lý cho trên hình 11.26. Cách ký hiệu quy ước 11.27 hay diễn đạt cách kết hợp ở hình 11.24. Như hình 11.24 thể hiện, $Z = \bar{A}$ do đó dễ dàng thiết lập bảng chân lý của NAND từ bảng chân lý đã có của AND (bảng hình 11.8).

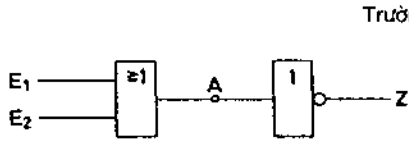
$$Z = \bar{A} = \overline{E_1 \wedge E_2} = \bar{E}_1 \cdot \bar{E}_2$$

Lối ra của cổng NAND sẽ chỉ nhận trị 0 khi mọi lối vào của nó đồng thời có trị 1.



Hình 11.28. Ký hiệu cổng NAND 4 lối vào $Z = \overline{A \cdot B \cdot C \cdot D}$

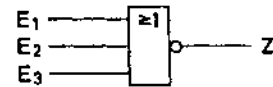
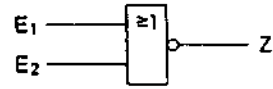
11.2.5. Hàm hoặc – phủ định (NOR)



Hình 11.29. Kết hợp liên tiếp cổng OR và NOT.

Trường hợp	E_2	E_1	A	Z
1	0	0	0	1
2	0	1	1	0
3	1	0	1	0
4	1	1	1	0

Hình 11.30. Bảng chân lý mạch hình 11.29.



Hình 11.31. Ký hiệu cổng NOR 2 và 3 lối vào.

Bằng cách ghép liên tiếp hai cổng OR và NOT (hình 11.29) sẽ nhận được cổng logic mới có tên là cổng hoặc – phủ định (NOR), có bảng chân lý cho trên hình 11.30 và ký hiệu quy ước trên hình 11.31.

$$Z = \overline{E_1 \vee E_2} = \overline{E_1 + E_2}$$

Lối ra của cổng NOR nhận trị 1 chỉ khi mọi lối vào của nó có trị 0.

Bài tập: hãy lập bảng chân lý của một hàm NAND và hàm NOR có 4 lối vào E_1, E_2, E_3 và E_4 lối ra ký hiệu là Z_{NAND}, Z_{NOR}

Trường hợp	E_1	E_2	E_3	E_4	Z_{NAND}	Z_{NOR}	Trường hợp	E_1	E_2	E_3	E_4	Z_{NAND}	Z_{NOR}
1	0	0	0	0	1	1	9	1	0	0	0	1	0
2	0	0	0	1	1	0	10	1	0	0	1	1	0
3	0	0	1	0	1	0	11	1	0	1	0	1	0
4	0	0	1	1	1	0	12	1	0	1	1	1	0
5	0	1	0	0	1	0	13	1	1	0	0	1	0
6	0	1	0	1	1	0	14	1	1	0	1	1	0
7	0	1	1	0	1	0	15	1	1	1	0	1	0
8	0	1	1	1	1	0	16	1	1	1	1	0	0

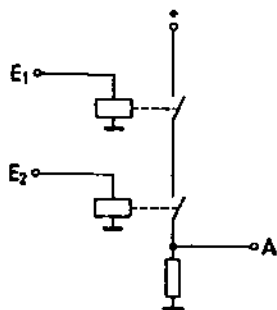
11.3. CÁC MẠCH ĐIỆN LOGIC

11.3.1. Mạch logic trong kỹ thuật rơle

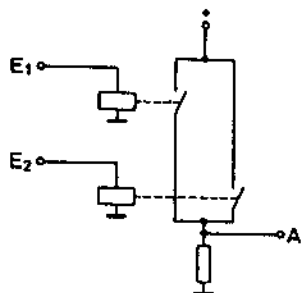
Thời kỳ đầu của kỹ thuật số, việc dùng rơle thực hiện các hàm logic khá phổ biến, tuy nhiên do nhược điểm về tốc độ hoạt động của

role chậm, kích thước lớn và gây nhiễu nên ngày càng ít được sử dụng trong lĩnh vực điện tử công suất nhỏ. Tuy nhiên trong kỹ thuật dòng điện lớn hàm logic được dùng cho các mạch bảo vệ, các sơ đồ role vẫn được dùng phổ biến, trên các hình 11.32, 11.33, 11.34, 11.35 và 11.36 là các mạch role thực hiện chức năng các hàm logic AND, OR, NOT, NAND tương ứng các mạch đã được phân tích trong tiết 11.2.

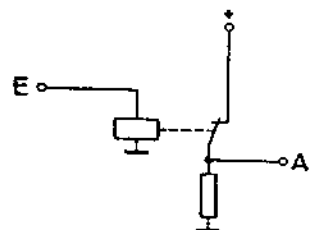
Hình 11.37 thể hiện mạch role thực hiện hàm NOR.



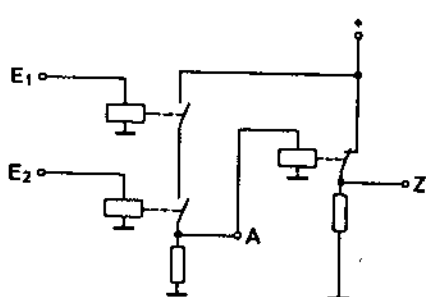
Hình 11.32. Cổng AND dùng role.



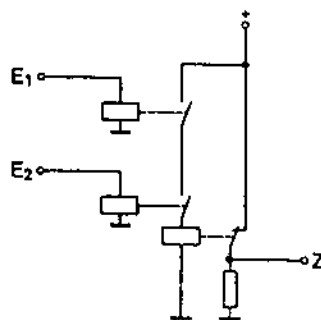
Hình 11.33. Cổng OR dùng role.



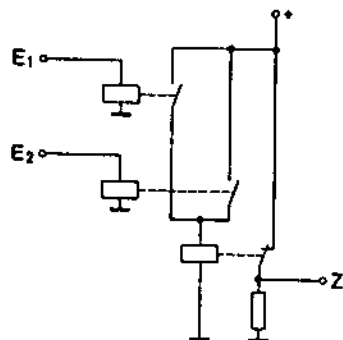
Hình 11.34. Cổng NOT dùng role.



Hình 11.35. Cổng NAND loại role.



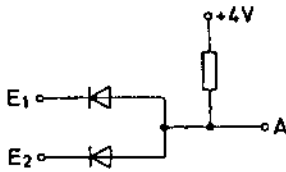
Hình 11.36. Cổng AND loại role (đơn giản hoá).



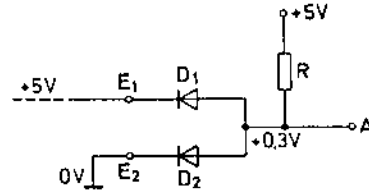
Hình 11.37. Mạch role thực hiện hàm NOR 2 lối vào.

11.3.2. Mạch logic trong công nghệ DTL

Mạch DTL là thuật ngữ viết tắt của diot – transito – logic do đặc điểm chế tạo chỉ gồm có diot và transito lưỡng cực. Hình 11.38 và 11.39 là mạch logic DTL thực hiện chức năng logic AND, hình 11.41 và 11.42 thực hiện chức năng logic OR và NOT tương ứng.

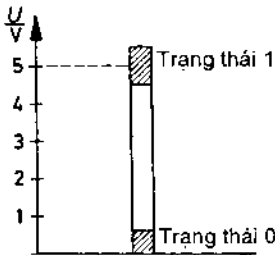


Hình 11.38. Cổng AND 2 đầu vào công nghệ DTL.

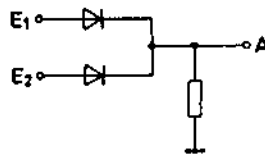


Hình 11.39. Cổng AND khi $E_1 = 1$; $E_2 = 0$.

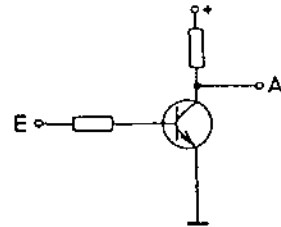
Mạch 11.38 tuân theo bảng trạng thái của hàm logic AND. Khi có ít nhất 1 lối vào ở mức thấp (0V) thì U_A ở mức thấp (trị 0). Chỉ khi $E_1 = E_2 = 1$ (ví dụ có 5V tác động) các diot đều bị ngắt U_A ở mức cao hay $A = 1$. Trên mạch hình 11.39 khi $E_1 = 5V$, $E_2 = 0V$ D_1 không dẫn, D_2 dẫn điện điện áp tại A là 0,3V, Như vậy cần có giá trị giới hạn trong vùng giá trị thấp (ví dụ từ 0V tới 0,5V) được gán đúng coi là 0V hay $A = 0$. Tương tự vùng giá trị từ 4,5V đến 5,5V ở đó $A = 1$. Các khoảng giá trị 0 hay 1 do bản chất công nghệ của mỗi loại cổng logic, do ảnh hưởng cách ghép nối cổng đang xét với các cổng phía trước nó (để tác động tới lối vào) và các cổng phía sau nó (làm tải) quyết định và được chuẩn hoá giữa các tập đoàn điện tử quốc tế.



Hình 11.40. Đồ thị phân bố mức (logic dương).



Hình 11.41. Cổng OR công nghệ DTL.

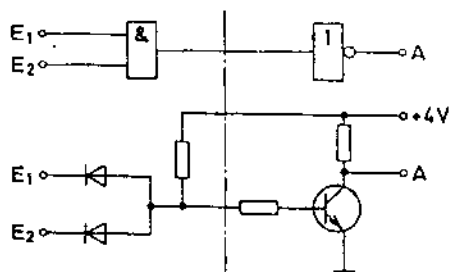


Hình 11.42. Cổng NOT công nghệ DTL.

Mạch hình 11.41 hoạt động như một cổng OR (DTL) và mạch hình 11.42 cổng NOT DTL, các chức năng của chúng tuân theo bảng chân lý hình 11.16 và 11.21.

Bài tập: Hãy xây dựng cấu trúc một cổng NAND DTL có hai lối vào.

Kết hợp cổng AND (hình 11.39) với cổng NOT (hình 11.42) liên tiếp nhau ta nhận được mạch điện của một cổng NAND loại DTL có hai lối vào ở hình 11.43.

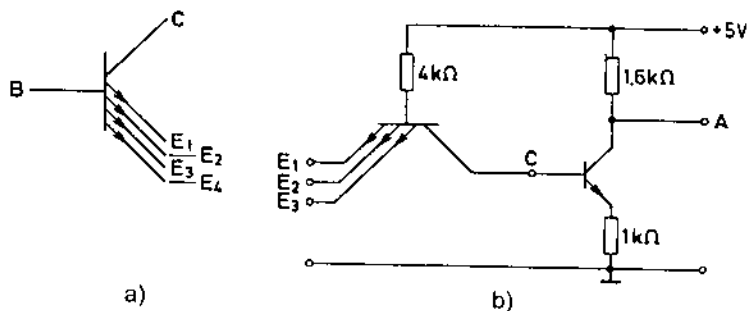


Hình 11.43. Cổng NAND công nghệ DTL.

11.3.3. Mạch điện trong công nghệ TTL (Transito – transito – logic)

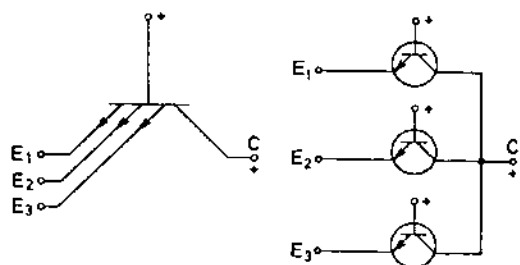
Công nghệ TTL là một trong hai công nghệ chế tạo mạch logic chủ yếu hiện nay, là nền tảng cho thế hệ các vi điện tử số dòng họ TTL. Transito trong các cổng logic là loại BJT (transito lưỡng cực) phân biệt với loại công nghệ quan trọng khác là công nghệ MOS dùng transito FET.

Transito trong các mạch logic TTL đặc biệt ở lối vào dùng chung colectơ và bazơ nhưng nhiều emitơ, tạo ra nhiều transito cùng trên 1 chip đơn tinh thể (hình 11.44).

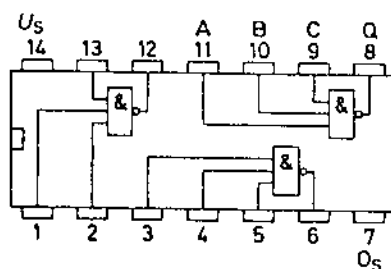


Hình 11.44.

a) Transito nhiều emitơ; b) Mạch NAND 3 lối vào công nghệ TTL.



Hình 11.45. Một transito 3 emitơ tương đương như 3 transito mắc song song nhau.

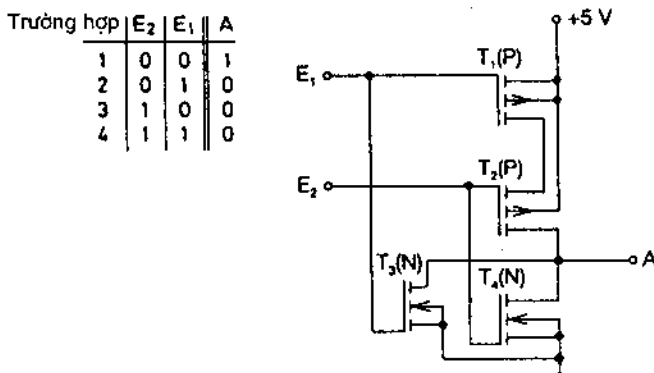


Hình 11.46. IC TTL 74LS10 chứa 3 cổng NAND 3 lối vào.

Như vậy 1 transito có 3 emitơ sẽ tương đương như 3 transito mắc song song nhau (hình 11.45). Tín hiệu vào điều khiển tại emitơ, tức là ngược pha so với tín hiệu điều khiển đặt vào bazơ, với $E_i = 1$ (mức +5V đặt tới E_i) transito T_i tương ứng bị ngắt mạch, nghĩa là khi mọi lối vào đều ở mức cao, mọi transito chung B và C chỉ khác E_i , đều ngắt mạch, điện thế tại điểm C (hình 11.44b) dâng ở mức cao làm transito ở lối ra nối mạch đưa điện áp tại lối ra về mức thấp $A = 0$). Còn khi chỉ 1 mức $E_i = 0$ T_i nối mạch làm U_C ở mức thấp, transito tầng cuối ngắt mạch, $A = 1$. Như vậy transito tầng cuối làm việc như 1 phân tử NOT, nhóm transito (nhiều emitơ) làm việc như một phân tử AND, sự kết hợp liên tiếp cho kết quả một cổng NAND TTL (có 3 lối vào đã phân tích) và được ký hiệu dưới dạng 1 phần của vi điện tử hình 11.46 (cho IC loại 74LS10).

11.3.4. Mạch logic trong công nghệ MOS

Khi các phân tử logic được chế tạo từ các transito trường loại có cực của cách ly (MOS FET) các mạch logic lúc đó được thực hiện trên cơ sở công nghệ MOS. Thường nhiều phân tử logic giống nhau được làm trên cùng 1 đế (chip) bán dẫn tạo thành một IC MOS. Khi các transito MOS được chế tạo sinh đôi theo từng cặp 1 dẫn điện bằng điện tử (kênh N), 1 dẫn điện bằng lỗ trống (kênh P) ta nhận được công nghệ CMOS (Complementary Metal Oxid Semiconductor). Hình 11.47 là một cổng NOR (hai lối vào) công nghệ CMOS với bảng chân lý ở hình 11.47a.



Hình 11.47. Cổng NOR công nghệ CMOS.

Kỹ thuật CMOS (còn gọi là COS – MOS) là công nghệ Bán dẫn – Oxyde – Kim loại đối xứng bù từng cặp NMOS và PMOS

CMOS là công nghệ có nhiều ưu điểm đặc biệt về xử lý tín hiệu số như:

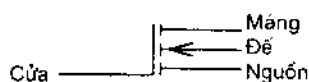
- Công suất tiêu hao thấp (cỡ 2,5nW cho mỗi cổng)
- Dải điện áp và nhiệt độ làm việc rộng (3V đến 18V; -55°C đến +125°C)
- Khả năng chống nhiễu tốt (tới 45% giá trị điện áp cấp cho IC)
- Mật độ tích hợp linh kiện cao (tới 10^5 hoặc 10^6 linh kiện trên 1 chip)...

Công nghệ này phát triển mạnh và giữ vai trò quan trọng hàng đầu trong công nghệ bán dẫn - vi điện tử ngày nay.

Trên hình 11.47, T_1 và T_2 là 2 transito PMOS kết hợp đối xứng với 2 transito NMOS là T_3 và T_4 tạo thành hai cặp lè T_1, T_3 và T_2, T_4 chúng làm việc kiểu đẩy kéo (Push - Full) theo từng cặp với các tín hiệu vào E_1 và E_2 . Chúng thực hiện chức năng logic của hàm NOR $A = 1$ chỉ khi $E_1 = E_2 = 0$, $A = 0$ khi có ít nhất một đầu vào ở giá trị 1, như bảng 11.47a thể hiện. Để phân tích mạch ở đây lưu ý với loại NMOS yêu cầu điện áp vào là xung dương có biên độ lớn hơn mức điện áp ngưỡng U_p của transito, và T_3 với T_1 nối song song nhau. Còn T_1 và T_2 loại kênh P mắc nối tiếp nhau làm nhiệm vụ tải cho nhóm kênh N. Khi hoạt động có hai trạng thái tải thấp (T_1 và T_2 cùng nối mạch) khi đó $A = 1$ hoặc tải cao khi chỉ cần một trong hai transito T_1, T_2 ở trạng thái ngắt, khi đó $A = 0$. T_1, T_2, T_3, T_4 ở đây đều là loại EMOS (kênh có sau hay còn gọi là kênh cảm ứng) với ký hiệu trên hình 11.48 (với loại kênh P) và hình 11.49 (với loại kênh N).



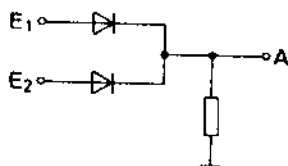
Hình 11.48. Ký hiệu MOSFET kênh P với các chân cực.



Hình 11.49. Ký hiệu MOSFET kênh N với các chân cực.

11.4. CÁC MỨC ĐIỆN THẾ "THẤP" VÀ "CAO"

11.4.1. Vấn đề chung



Hình 11.50. Công OR công nghệ DTL.

Trường hợp	E_2	E_1	A
1	0V	0V	0V
2	0V	+4V	+4V
3	+4V	0V	+4V
4	+4V	+4V	+4V

Trường hợp	E_2	E_1	A
1	0V	0V	0V
2	0V	+8V	+8V
3	+8V	0V	+8V
4	+8V	+8V	+8V

Hình 11.51. Bảng giá trị điện áp của mạch 11.50.

Các phần tử role, diot, transito thực hiện nhiệm vụ trong mạch logic hoạt động như các phần tử khoá chuyển, mạch để lật trạng thái, qua đó giá trị dòng điện hoặc điện áp trên chúng thay đổi đột ngột kiểu “có” hay “không có”. Để có được các bảng chân lý của 1 phần tử logic (hay của hàm logic mà nó thực hiện) ta đã quy ước các giá trị biến logic tác động ở lối vào và hàm logic nhận được tại lối ra cổng logic là 0 hoặc 1 thể hiện trạng thái điện thế tại các lối vào và lối ra đó là ở mức thấp (L) hay mức cao (H). Hình 11.50 thể hiện 1 cổng OR DTL với các bảng chân lý khác nhau (hình 11.50a hay 11.51). Để thống nhất hai bảng 11.50a và 11.51 cần có quy ước chung là mức thấp L và mức cao H như hình 11.52 thể hiện. Ta có thể quy định hai trạng thái như sau:

L = low = mức thấp (là các giá trị điện áp từ gần 0 tới $-\infty$)

H = High = mức cao (là các giá trị điện áp từ gần 0 tới $+\infty$)

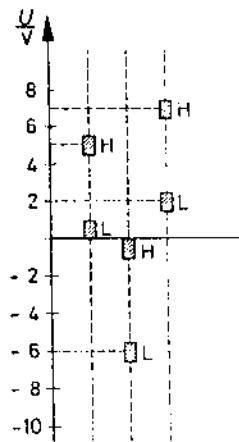
Hình 11.53 thể hiện 3 trường hợp khác nhau khi xuất hiện theo quy ước trên với vô số khả năng chọn mức H hay L tùy theo loại mạch logic với các nguồn nuôi khác nhau. Các mức giá trị H hay L chỉ đơn giản là các mức điện thế quy ước mô tả trạng thái điện của các phần tử khoá. Nghĩa là cần gắn khái niệm cổng logic với bảng chân lý thể hiện chức năng hàm logic mà nó thực hiện sẽ chính xác hơn, không nên gắn khái niệm mạch điện với việc đặt tên cho nó là mạch AND, OR...

11.4.2. Logic dương hay logic âm

Việc gắn các mức L và H với việc mô tả trạng thái về điện của một khoá điện tử, có thể mô tả trạng thái logic của khoá khi sắp xếp các mức H và L theo một trật tự nhất định. Hình 11.54 là một bảng mô tả hoạt

Fall	E ₂	E ₁	A
1	L	L	L
2	L	H	H
3	H	L	H
4	H	H	H

Hình 11.52. Bảng hoạt động.



Hình 11.53. Các khả năng phân bố mức H (cao) và L (thấp).

Trường hợp	E ₂	E ₁	A
1	L	L	L
2	L	H	L
3	H	L	L
4	H	H	H

Hình 11.54. Bảng hoạt động.

động với trạng thái điện áp tại các lối vào E_2 , E_1 và lối ra A của một mạch logic nhưng chưa phải là bảng chân lý khi chưa quy định dùng "logic dương" hay "logic âm" và do đó hàm logic chưa xác định là hàm gì. Ta hãy làm rõ vấn đề trên khi xét bảng hình 11.54 theo hai cách:

Cách thứ nhất (thông thường) được gọi là logic dương khi.

Logic 0 tương thích với mức L

Logic 1 tương thích với mức H

Vi dụ: $0 \approx L \approx 0V$

$1 \approx H = +5V$

Trường hợp	E_2	E_1	A
1	L	L	L
2	L	H	L
3	H	L	L
4	H	H	H

Hình 11.55.

Trường hợp	E_2	E_1	A
1	0	0	0
2	0	1	0
3	1	0	0
4	1	1	1

Hình 11.56.

Với quy định này bảng chân lý hình 11.55 được thể hiện lại cụ thể hơn trong quy định logic dương ở bảng 11.56.

Cách thứ hai quy định được gọi là logic âm khi:

Logic 0 tương ứng với mức H

Logic 1 tương ứng với mức L

Vi dụ: $0 \approx H = +5V$

$1 \approx L = 0V$

Với quy định trên, bảng chân lý hình 11.54 hay hình 11.57 của một cổng AND logic dương được chuyển tương đương thành bảng chân lý ở hình 11.58 và sắp xếp các trường hợp của biến E_1 , E_2 trên bảng 11.58 lại ta có bảng chân lý 11.59 chính là của một cổng OR với logic âm (hình 11.42).

Trường hợp	E_2	E_1	A
1	L	L	L
2	L	H	L
3	H	L	L
4	H	H	H

Hình 11.57.

Trường hợp	E_2	E_1	A	Andere Fall - Nr.
1	1	1	1	4
2	1	0	1	3
3	0	1	1	2
4	0	0	0	1

Hình 11.58.

Trường hợp	E_2	E_1	A
1	0	0	0
2	0	1	1
3	1	0	1
4	1	1	1

Hình 11.59.

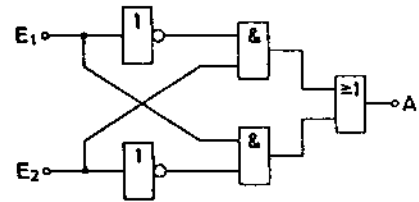
Khi đổi logic dương sang logic âm, một mạch số sẽ thay đổi tính chất hàm logic mà nó thực hiện.

Để rõ ràng và tiện lợi cho việc phân tích, phần tiếp sau chỉ xét tới logic dương.

11.5. PHÂN TÍCH MẠCH SỐ

11.5.1. Vấn đề chung

Một mạch số có thể thực hiện nhiều khâu logic, nhiệm vụ phân tích mạch số là khẳng định trong từng phần khác nhau của mạch số, hàm logic nào đã được nó thực hiện và cuối cùng hàm logic tổng quát của mạch số khi phối hợp các phần riêng lẻ của mạch số lại có dạng như thế nào.



Hình 11.60. Mạch số cho ví dụ phân tích.

Hãy lấy ví dụ mạch số hình 11.60.

Câu hỏi phân tích của ta là mạch 11.60 tạo ra hàm logic nào? hay hàm logic nào mạch muốn tạo ra?

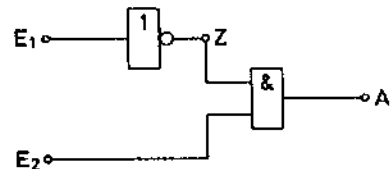
Hàm mà mạch số muốn tạo ra được gọi là hàm dự kiến, hàm này sẽ nhận được nếu mọi hàm thành phần làm việc hoàn hảo.

Hàm do mạch tạo ra với trạng thái thực tế được gọi là hàm thực.

Hàm thực luôn lệch so với hàm dự kiến khi một vài thành phần mạch số làm việc không lý tưởng. Hàm dự kiến và hàm thực chỉ trùng nhau khi mạch làm việc không có lỗi.

11.5.2. Hàm dự kiến

• Nhờ bảng chân lý, xác định ngay được hàm dự kiến. Ví dụ hình 11.61, mạch số gồm 2 phần tử logic, có hai lối vào E_1 và E_2 , bảng chân lý có 4 khả năng cho 2 lối vào được thiết lập trên hình 11.62. Phương pháp phân tích được thực hiện dần từ trái (phía các lối vào) sang phải đến lối ra A. Do qua cổng NOT: $Z = \overline{E_1}$, khi qua cổng AND ta có:



Hình 11.61. Mạch số cho ví dụ phân tích.

Full	E_2	E_1	$Z = \overline{E_1}$	A
1	0	0	1	0
2	0	1	0	0
3	1	0	1	1
4	1	1	0	0

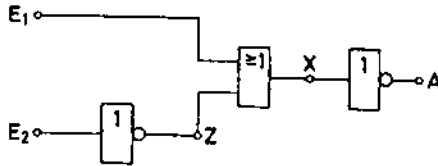
Hình 11.62. Bảng chân lý cho hình 11.61.

$$A = Z \cdot E_2$$

Kết hợp hai bảng chân lý của NOT và của AND ta có hàm $A = \overline{E_1} \cdot E_2$

• **Bài tập:** Tìm hàm dự kiến cho mạch số hình 11.63.

Giải: Bảng chân lý hàm dự kiến của hình 11.63 sẽ có 4 hàm tương ứng với các khả năng của hai biến vào.



Hình 11.63. Mạch số cho ví dụ phân tích.

Fall	E_2	E_1	$Z = \overline{E_2}$	X	A
1	0	0	1	1	0
2	0	1	1	1	0
3	1	0	0	0	1
4	1	1	0	1	0

Hình 11.64. Bảng chân lý cho mạch hình 11.63.

Ta có $Z = \overline{E_2}$ do tính chất của cổng NOT

$X = E_1 + Z$ (do tính chất của cổng OR)

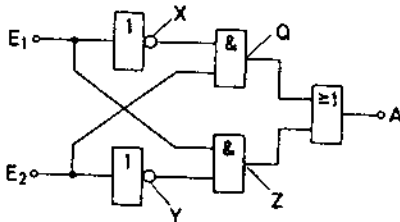
$A = \overline{X}$ do tính chất của cổng NOT

Từ các bước trên, kết hợp lại ta có:

$$A = \overline{X} = \overline{E_1 + Z} = \overline{E_1 + \overline{E_2}} = \overline{E_1} \cdot E_2$$

Ta có bảng chân lý của hàm dự kiến ở hình 11.64. Bảng chân lý này trùng với bảng 11.62 của ví dụ trước, nghĩa là hai cấu trúc mạch số khác nhau (hình 11.61 và hình 11.63) cho ta kết quả cùng một hàm dự kiến $A = \overline{E_1} \cdot E_2$. Có thể đạt được một hàm logic dự kiến (mong muốn) từ nhiều mạch số khác nhau.

Bài tập: Tìm hàm dự kiến từ cấu tạo mạch số cho trên hình 11.65.



Hình 11.65. Mạch số cho ví dụ phân tích.

Fall	E_2	E_1	$X = \overline{E_1}$	$Y = \overline{E_2}$	$Q = X \wedge E_2$	$Z = E_1 \wedge Y$	A
1	0	0	1	1	0	0	0
2	0	1	0	1	0	1	1
3	1	0	1	0	1	0	1
4	1	1	0	0	0	0	0

Hình 11.66. Bảng chân lý cho mạch hình 11.65.

Giải: Từ trái qua phải ký hiệu các đầu ra tương ứng là X, Y, Q và Z. Ta sẽ nhận được kết quả hàm logic dự kiến ở lối ra khi phân tích từng hàm do các phần tử của mạch số tạo ra. Kết quả này được sắp xếp trên bảng 11.66 với các hàm liên hệ như sau:

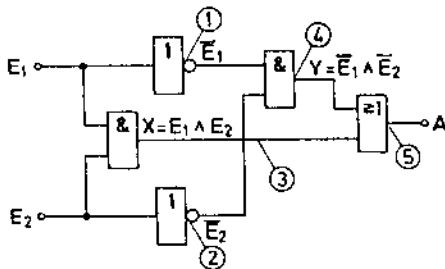
$$\begin{aligned} X &= \overline{E_1} & Q &= X \cdot E_2 = \overline{E_1} \cdot E_2 \\ Y &= \overline{E_2} & Q &= E_1 \cdot Y = E_1 \cdot \overline{E_2} \end{aligned}$$

Tại lối ra có $A = \overline{E_1} \cdot E_2 + E_1 \cdot \overline{E_2}$

A được đặt tên là hàm khác trị (hàm khác dấu hay XOR). Với số biến vào nhiều hơn và mạch số phức tạp hơn, việc phân tích cần sự thận trọng từng bước chính xác và ghi nhớ các hàm logic cơ bản để vận dụng từ trái qua phải, từ đơn giản đến phức tạp.

11.5.3. Hàm thực

Hàm thực được xác định thông qua việc đo lường kiểm tra, qua đó có thể phát hiện lỗi ở phần tử, ở khâu nào của mạch số và ảnh hưởng của lỗi này như thế nào? chú ý trên hình 11.67, hàm thực được xác định khi thực hiện đo đạc trạng thái tại các điểm (1) (2) (3) (4) và (5) trên mạch hình 11.67 và điền kết quả tương ứng vào bảng 11.68, trong điều kiện giả thiết đạt các trạng thái vào theo 4 trường hợp đã liệt kê: $E_1 = E_2 = 0$; $E_1 = 0, E_2 = 1$; $E_1 = 1, E_2 = 0$ và $E_1 = E_2 = 1$. Ta lấy ví dụ dòng đầu tiên: $E_1 = E_2 = 0$ tại các điểm đo có kết quả tương ứng là 1 1 0 1 1 (cho các điểm (1) → (5)).



Hình 11.67. Mạch số cho ví dụ phân tích.

Fall	E_2	E_1	(1) $\overline{E_1}$	(2) $\overline{E_2}$	(3) $X = E_1 \wedge E_2$	(4) $Y = \overline{E_1} \wedge \overline{E_2}$	(5) A
1	0	0	1	1	0	1	1
2	0	1					
3	1	0					
4	1	1					

Hình 11.68. Bảng chân lý cho mạch hình 11.67.

Cuối cùng, thực hiện việc so sánh hai bảng chân lý của hàm thực vừa có với hàm dự kiến muốn có sẽ tìm ra lỗi nếu có của mạch số đang xét.

11.6. ĐẠI SỐ CHUYỂN MẠCH (ĐẠI SỐ TRẠNG THÁI)

11.6.1. Vấn đề cơ bản

Cơ sở toán học của các phép tính logic là đại số trạng thái (hay còn gọi là đại số Boole—mang tên Georg Boole nhà toán học 1815–1864, Georg Boole cũng là người sáng lập ra đại số tập hợp). Đại số trạng thái là tên gọi đơn giản thể hiện một phần của đại số Boole.

Trong không gian Boole tồn tại các biến trạng thái và các hằng số 0 và 1. Mỗi biến trạng thái chỉ có thể nhận một trong hai trị là 0 hay 1 và mỗi đại lượng có thể nhận giá trị 0 hay giá trị 1 được gọi là biến trạng thái. Các biến trạng thái còn được gọi là biến logic được ký hiệu bằng các chữ cái hoa.

Các biến logic là các đại lượng chỉ nhận giá trị 0 hay giá trị 1. Nếu một biến luôn luôn thể hiện trạng thái có (luôn luôn nhận trị 1) thì nó là hằng số 1, tương tự nếu biến luôn nhận trị 0, ta có hằng số 0.

Các phép toán tương tác lên biến là phép và (AND), phép hoặc (OR), phép phủ định (NOT). Kết quả tác động của các phép toán này cho nhận được hàm trạng thái (hay hàm logic) cũng chỉ nhận một trong hai trị 0 hay 1.

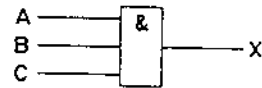
Một hàm logic là một phương trình thể hiện mối liên quan giữa các biến logic và các phép toán logic thông qua các ký hiệu quy ước.

Ta có các ký hiệu:

phép AND: $E_1 \wedge E_2 = E_1 \cdot E_2$

phép OR: $\overline{E_1} \wedge \overline{E_2} = E_1 + E_2$

phép NOT: $\overline{(\overline{E_1})} = E_1$



Hình 11.69. Cổng AND.

Các phép logic tuân theo 3 định luật hoán vị, kết hợp và phân phối:

luật hoán vị: $E_1 \cdot E_2 = E_2 \cdot E_1$; $E_1 + E_2 = E_2 + E_1$

luật kết hợp: $E_1 \cdot E_2 \cdot E_3 = (E_1 \cdot E_2) \cdot E_3 = E_1 \cdot (E_2 \cdot E_3)$; $E_1 + E_2 + E_3 = (E_1 + E_2) + E_3$

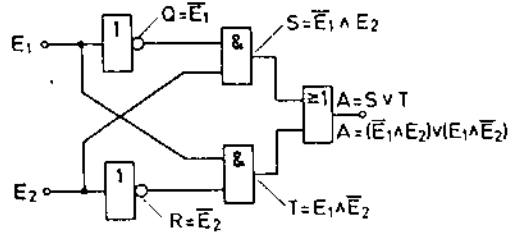
luật phân phối: $E_1 \cdot (E_2 + E_3) = E_1 \cdot E_2 + E_1 \cdot E_3$

đồng thời tuân theo 10 quy tắc chung: 2 quy tắc cho phép NOT, $\overline{(\overline{E})} = E$
 $\overline{(\overline{E})} = E$

4 quy tắc cho phép OR $E + E = E$ và 4 quy tắc cho phép AND $E \cdot E = E$
 $E + 1 = 1$ $E \cdot 0 = 0$
 $E + 0 = E$ $E \cdot 1 = E$
 $E + \overline{E} = 1$ $E \cdot \overline{E} = 0$

11.6.2. Xác định phương trình trạng thái của một mạch số

Có thể biểu diễn trạng thái của một mạch số nhờ phương trình biểu diễn hàm logic mà nó thực hiện. Ví dụ mạch số hình 11.70, có các biến số E_1 và E_2 tham gia tạo hàm A . Theo trình tự từ lối vào đến lối ra có thể viết được các hệ thức sau:



Hình 11.70. Mạch số cho ví dụ.

$$Q = \bar{E}_1 \quad S = \bar{E}_1 \wedge E_2 = \bar{E}_1 \cdot E_2$$

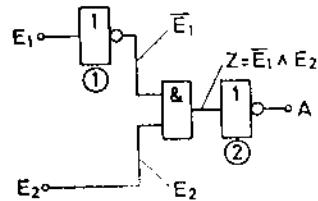
$$R = \bar{E}_2 \quad T = \bar{E}_1 \wedge \bar{E}_2 = \bar{E}_1 \cdot \bar{E}_2$$

Từ đó: $A = S \vee T = S + T = \bar{E}_1 \cdot E_2 + E_1 \cdot \bar{E}_2$

Phương trình thể hiện hàm logic của một mạch số mà nó thực hiện được gọi là phương trình hàm logic hay phương trình chức năng.

• **Bài tập:** Tìm phương trình đại số logic mà mạch số hình 11.71 thực hiện.

Giải: Tại khâu đầu trên cổng NOT cho kết quả \bar{E}_1 . Tầng thứ 2 là một cổng AND, do đó $Z = \bar{E}_1 \cdot E_2$.



Hình 11.71. Ví dụ phân tích mạch số.

Kết quả tại lối ra $\bar{Z} = A = \overline{\bar{E}_1 \cdot E_2} = \bar{\bar{E}_1} + \bar{E}_2 = E_1 + \bar{E}_2$

11.6.3. Biểu diễn mạch điện số theo phương trình chức năng

Cho biết phương trình: $A = (E_1 \wedge E_2) \vee (\bar{E}_1 \wedge \bar{E}_2) = E_1 \cdot E_2 + \bar{E}_1 \cdot \bar{E}_2$

Tìm mạch số thực hiện hàm A .

Để thực hiện hàm A bằng các cổng logic, từ biểu thức của A , mạch thực hiện gồm 1 cổng OR, 2 cổng AND và 2 cổng NOT.

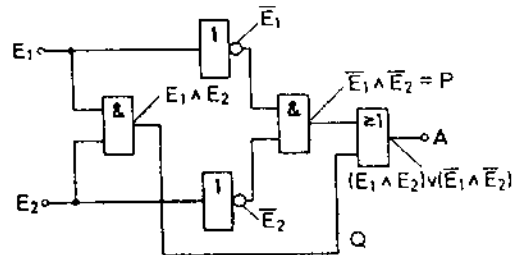
Đặt:

$$E_1 \cdot E_2 = Q \text{ thì } A = P + Q$$

$$\bar{E}_1 \cdot \bar{E}_2 = P$$

Với Q và P là 2 cổng AND.

Để có P cần đưa 2 biến vào qua các cổng NOT. Mạch số hình 11.72 biểu diễn kết quả tìm được.



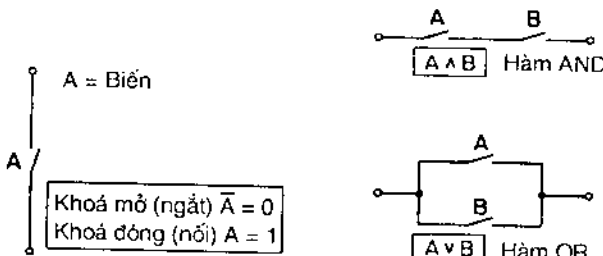
Hình 11.72. Ví dụ phân tích mạch số.

11.6.4. Phương trình chức năng và sơ đồ khoá công tắc

Các biến số của đại số trạng thái có thể biểu thị qua các chuyển mạch (công tắc). Một công tắc luôn có hai trạng thái mở và đóng. Nếu quy ước trạng thái mở (ngắt mạch) là trạng thái 0 và trạng thái đóng (nối mạch) là trạng thái 1 (hình 11.73) thì có thể mô tả các phép tính trong đại số trạng thái trên hình 11.74 (với phép AND và phép OR) cho 2 biến trạng thái (2 công tắc) A và B. Hình 11.75 thể hiện phép phủ định NOT lên biến (công tắc A). Các hình 11.76 và 11.77 thể hiện phép tính trạng thái phức tạp hơn. Ví dụ trên hình 11.76 phương trình chức năng là:

$$F = A \wedge B \wedge (C \vee D) = A.B.(C + D)$$

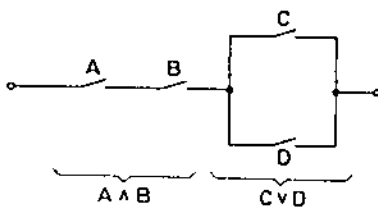
hay với hình 11.77: $G = [(C \vee A) \wedge E_1] \vee B = [(C + A) E_1] + B$



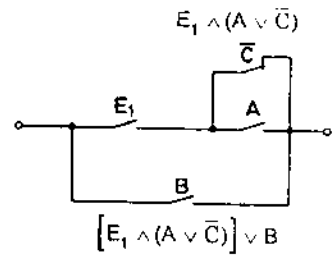
Hình 11.73. Biểu thị các biến.

Hình 11.74. Sơ đồ khoá mở tả hàm OR 2 biến và hàm AND 2 biến.

Hình 11.75. Biểu diễn biến đảo.



Hình 11.76. Ví dụ một sơ đồ khoá.



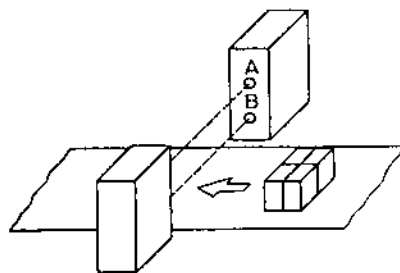
Hình 11.77. Ví dụ một sơ đồ khoá.

11.6.5. Các khả năng sử dụng đại số trạng thái

Nhờ đại số trạng thái (đại số logic) có thể biểu diễn được các hàm logic, từ đó tiến hành phân tích các mạch điện tử số, tìm ra bảng chân lý của hàm thể hiện chức năng logic mà hàm thực hiện. Từ các phương pháp rút gọn (tối giản hàm) có thể tìm ra được những mạch số thực hiện đơn giản và kinh tế nhất. Để nghiên cứu phát triển các mạch số cần thực hiện việc tổng hợp mạch xuất phát từ các yêu cầu thực tế với các điều kiện ràng buộc thiết lập phương trình mô tả các quan hệ logic và cách thực hiện để đạt tối hàm dự kiến.

11.7. TỔNG HỢP CÁC MẠCH SỐ

Tổng hợp các mạch số là phát triển xây dựng một mạch điện tử số theo ý muốn để đạt tới một hàm logic được dự kiến. Mạch số thiết kế xong phải đáp ứng được một tập hợp các điều kiện ràng buộc có trước theo quan hệ biến và hàm trạng thái. Ban đầu cần xác định và giải quyết các quan hệ logic giữa các đối tượng, sau đó mới xây dựng mạch số thực hiện.



Hình 11.78. Thiết bị phân loại gói đã đóng.

Hãy lấy một ví dụ minh họa bài toán thiết kế tổng hợp mạch số:

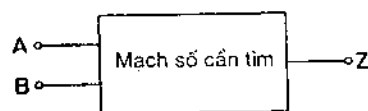
Một thiết bị kiểm tra gói làm việc với hai giới hạn tia sáng A và B (hình 11.78) việc kiểm tra phân loại sẽ gạt bỏ gói khi:

1. Cả hai luồng tia sáng bị ngắt (do gói quá khổ kích thước).
2. Khi luồng tia A bị ngắt, luồng B không bị ngắt (hai gói chồng nhau).
3. Khi không thấy tia nào bị ngắt (gói quá bé).

Nếu quy định trạng thái tia sáng bị ngắt là trị 0 của A, B

Gói được kiểm định xong và bị gạt bỏ là $Z = 1$

Ta có cấu trúc khối của mạch định thiết kế có dạng hình 11.79 với hai lối vào biến A và B, 1 lối ra Z.



Hình 11.79. Mạch số chưa biết với 2 lối vào A, B và 1 lối ra Z.

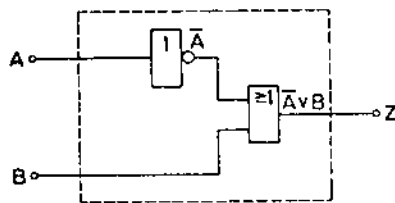
Để tìm mạch số thực hiện, trước tiên lập bảng chân lý với 2 biến AB, có 4 khả năng xảy ra và trả lời câu hỏi khi nào xảy ra $Z = 1$ (trạng thái gói bị gạt bỏ không được chấp nhận). Việc phân tích dẫn tới kết quả ở bảng chân lý $Z = 1$ khi $A = B = 0$ (điều kiện 1) khi $A = 0 B = 1$ (điều kiện 2) và khi $A = B = 1$ (điều kiện 3) kết quả được thể hiện trên bảng chân lý 11.80, bảng chân lý 11.81 và mạch điều khiển hình 11.82. Phương trình trạng thái là $Z = \bar{A} + B$.

Tr.hợp	A	B	Z
1	0	0	1
2	0	1	1
3	1	0	0
4	1	1	1

Hình 11.80.
Bảng chân lý.

Tr.hợp	A	B	\bar{A}	\bar{B}	$Z = \bar{A} + B$
1	0	0	1	1	1
2	0	1	1	0	1
3	1	0	0	1	0
4	1	1	0	0	1

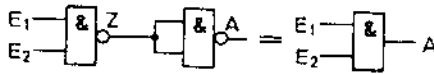
Hình 11.81.
Bảng chân lý.



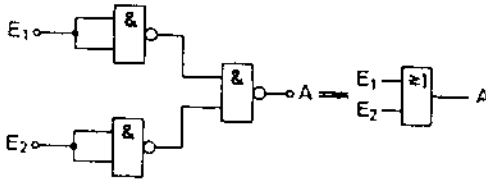
Hình 11.82. Mạch điều khiển cần tìm.

Bài tập: Để tổng hợp mạch số hãy chỉ dùng cổng NAND thực hiện các chức năng logic của cổng AND, OR và NOT.

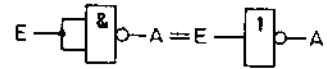
Giải: Từ bảng chân lý của hàm NAND (hình 11.86) nếu cho 2 lối vào nối chung nhau, nghĩa là $E_1 = E_2$, bảng chân lý chỉ còn lại dòng đầu và dòng cuối (trường hợp 1 và trường hợp 4) chính là bảng chân lý của hàm NOT.



Hình 11.85. Tạo cổng AND từ 2 cổng NAND.



Hình 11.87. Tạo cổng OR từ 3 cổng NAND.



Hình 11.83. Tạo cổng NOT từ 1 cổng AND.

Tr.hợp	E_2	E_1	$\overline{E_2 \wedge E_1} = A$
1	0	0	1
2	0	1	1
3	1	0	1
4	1	1	0

Hình 11.84. Bảng chân lý.

Tr.hợp	E_2	E_1	$Z = \overline{E_2 \wedge E_1}$	$A = \overline{Z}$
1	0	0	1	0
2	0	1	1	0
3	1	0	1	0
4	1	1	0	1

Hình 11.86. Bảng chân lý cho mạch hình 11.85.

Tr.hợp	E_2	E_1	$\overline{E_2}$	$\overline{E_1}$	$\overline{E_2 \wedge E_1}$	$\overline{\overline{E_2 \wedge E_1}} = A$
1	0	0	1	1	1	0
2	0	1	1	0	0	1
3	1	0	0	1	0	1
4	1	1	0	0	0	1

Hình 11.88. Bảng chân lý cho mạch hình 11.87.

Tương tự từ bảng chân lý hàm $E_1 + E_2$ (OR) có thể xây dựng được hàm OR từ 3 cổng NAND (hình 11.87) và xây dựng được hàm AND từ 2 cổng NAND (hình 11.85). Về mặt phương trình chức năng có thể biểu diễn các kết quả trên như sau:

$$A = \overline{\overline{E_1 \cdot E_2}} = \overline{\overline{E_1} \cdot \overline{E_2}} = \overline{\overline{E_1}} \quad (\text{cho cổng NOT tạo ra từ 1 cổng NAND})$$

$$A = \overline{\overline{E_1} \cdot \overline{E_2}} \quad (\text{cho cổng AND tạo ra từ 2 cổng NAND})$$

$$A = \overline{\overline{E_1} \cdot \overline{E_2}} \quad (\text{cho cổng OR tạo ra từ 3 cổng NOR})$$

Chú ý các tính chất trên cũng đúng cho cổng NOR

$$A = \overline{\overline{E_1 + E_2}} = \overline{\overline{E_1} + \overline{E_2}} = \overline{\overline{E_1}} \quad (\text{cho cổng NOT tạo ra từ 1 cổng NOR})$$

$$A = \overline{\overline{E_1} + \overline{E_2}} = \overline{\overline{E_1}} + \overline{\overline{E_2}} \quad (\text{cho cổng OR tạo ra từ 2 cổng NOR})$$

$$A = \overline{\overline{E_1} + \overline{E_2}} = \overline{\overline{E_1}} \cdot \overline{\overline{E_2}} \quad (\text{cho cổng AND tạo ra từ 3 cổng NOR})$$

MÃ HOÁ – KỸ THUẬT ĐẾM VÀ NHỚ DỮ LIỆU

12.1. BIỂU DIỄN SỐ VÀ CHỮ SỐ

Các số đếm sử dụng trong kỹ thuật số được biểu diễn trong hệ cơ số 2. Có nhiều cách biểu diễn một số trong hệ 2 (hệ nhị phân); tuy nhiên quy luật chung là cách biểu diễn một số ở đây chỉ dùng hai ký số 0 và 1 và được gọi là biểu diễn nhị phân của số này.

12.1.1. Hệ đếm 2

* Khi biểu diễn một số thông thường trong hệ đếm 10 (hệ thập phân) 10 ký số tự nhiên đầu tiên được sử dụng kết hợp với vị trí gọi là trọng số thập phân của nó theo cách thức như đã biết:

$$546 = 5 \cdot 10^2 + 4 \cdot 10^1 + 6 \cdot 10^0$$

Cấu trúc hệ đếm thập phân được mô tả trên ví dụ hình 12.1.

Các số thập phân (tự nhiên) đầu tiên được dùng là 0 1 2 3 4 5 6 7 8 và 9.

Bài tập: Hãy biểu diễn cấu trúc thập phân của số 25648 theo các trọng số thập phân của chúng.

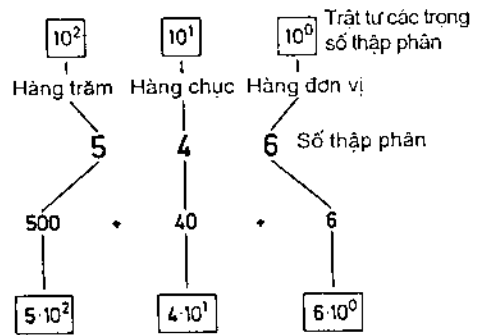
Giải: $25648 = 2 \cdot 10^4 + 5 \cdot 10^3 + 6 \cdot 10^2 + 4 \cdot 10^1 + 8 \cdot 10^0$

Để xây dựng hệ đếm nhị phân, chỉ dùng 2 số tự nhiên đầu tiên 0 và 1.

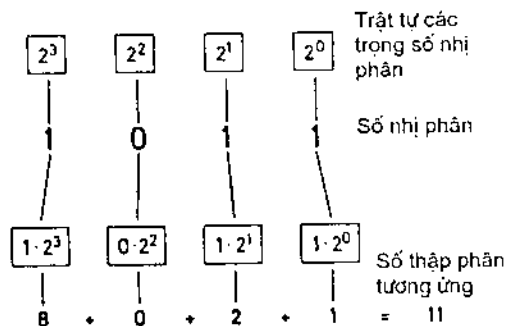
Ký số của hệ nhị phân: 0 và 1

Số nhị phân 1 0 1 1 có giá trị bao nhiêu trong hệ thập phân

Muốn đánh giá số này ta cần biến đổi nó về hệ thập phân thông thường theo quy tắc vị trí (trọng số nhị phân) tương tự trong hệ thập phân.



Hình 12.1. Trật tự của các trọng số thập phân.



Hình 12.2. Tổ chức cấu trúc hệ nhị phân.

Mỗi vị trí bên trong của số nhị phân thể hiện cấp trọng số nhị phân của vị trí đó, theo quy luật tăng dần theo cấp số 2 khi dịch vị trí từ phải qua trái.

Hình 12.2. cho cấu trúc của cách biểu diễn theo trọng số nhị phân.

$$(1\ 0\ 1\ 1)_2 = (1 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0)_{10} = (11)_{10}$$

Biểu thức trên cũng chính là quy tắc biến đổi số từ dạng nhị phân sang dạng thập phân.

• **Bài tập:** Tìm giá trị thập phân của số nhị phân 1 1 0 1 1

Giải: $(1\ 1\ 0\ 1\ 1)_2 = (1 \cdot 2^4 + 1 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0)_{10}$
 $= 16 + 8 + 0 + 2 + 1 = (27)_{10}$

12.1.2. Mã nhị thập phân tự nhiên (mã BCD 8421)

BCD là cụm từ viết tắt của “Binary Coded Decimals” có ý nghĩa là mã nhị thập phân. Quan trọng nhất trong các loại mã BCD là mã 8421 (BCD tự nhiên). Để có một số trong biểu diễn BCD 8421, trước tiên cần chuyển các số tự nhiên thập phân từ 0 đến 9 sang hệ nhị phân dùng 4 ký số 0 hay 1 (4 cấp nhị phân) theo bảng hình 12.3, sau đó tổ chức chúng theo từng nhóm 4 ký số 0 hay 1 (gọi là 4 bit) biểu diễn vị trí các nhóm theo cấu trúc hệ thập phân. Ví dụ số thập phân cao nhất trong hệ thập phân là số 9:

Số thập phân	Số nhị phân BCD 8421			
	2^3	2^2	2^1	2^0
	8	4	2	1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Hình 12.3. Mã BCD 8421.

$$\begin{array}{cccc} 2^3 & 2^2 & 2^1 & 2^0 \\ 8 & 4 & 2 & 1 \\ 1 & 0 & 0 & 1 = 9 \end{array}$$

Tương tự với các số từ 0 đến 9 ta nhận được bảng hình 12.3 của mã BCD. Ở đây mọi số thập phân đều phải biểu diễn bởi 1 nhóm đủ 4 bit, các giá trị bit không dùng tới gán cho trị 0, ví dụ: để biểu diễn số 7 chỉ cần 3 bit hay số 3 chỉ cần 2 bit, khi đó theo bảng 12.3 có:

$$(7)_{10} = (0\ 1\ 1\ 1)_{BCD} \text{ hay } (3)_{10} = (0\ 0\ 1\ 1)_{BCD}$$

Ví dụ số 3 7 5 trong hệ thập phân, khi biểu diễn ở dạng mã BCD 8421 sẽ có dạng:

3	7	5
0011	0111	0101

Hay

2	5	6	3
0010	0101	0110	0011

12.1.3. Các mã nhị phân khác

Với việc chọn các trọng số nhị phân theo vị trí khác nhau sẽ có vô số mã nhị phân khác, với mã nhị phân tự nhiên vừa được nêu trên (gọi là mã nhị phân 8421).

Hình 12.4 là bảng biến đổi mã thập phân sang mã nhị phân thừa 3.

Hình 12.5 – cho mã Aiken và hình 12.6 – cho một loại mã vòng Gray. Ba dạng mã nhị phân thể hiện trên các bảng hình 12.4, 12.5, 12.6 là các dạng mã thông dụng thường gặp trong kỹ thuật số. Dựa vào các bảng quy tắc này có thể đưa ra quy luật xây dựng mã tương ứng. Ví dụ với bảng 12.5 của mã Aiken, 5 số thập phân đầu tiên (từ 0 đến 4) được biểu diễn nhị phân như mã 8421, 5 số tiếp sau (từ 5 đến 9) dùng biểu diễn nhị phân 8421 của các số

Số thập phân	Số chỉ vị trí			
	4	3	2	1
0	0	0	1	1
1	0	1	0	0
2	0	1	0	1
3	0	1	1	0
4	0	1	1	1
5	1	0	0	0
6	1	0	0	1
7	1	0	1	0
8	1	0	1	1
9	1	1	0	0

Hình 12.4. Mã thừa 3.

thập phân từ 11 (1011) đến 15 (1111) gán cho chúng. Mã Aiken nhận được có tính đối xứng từng cặp biểu diễn 0 (0000) với 9 (1111) hoặc 4 (0100) với 5 (1011); trong mỗi cặp biểu diễn nhị phân là các số bù nhị phân của nhau, tức là giá trị tại các vị trí tương ứng luôn là phủ định của nhau. Ngoài ra nếu sử dụng 5 bit để biểu diễn các số thập phân từ 0 đến 9 sẽ tạo cơ hội cho việc phát hiện lỗi (sai nhầm giá trị 0 thành 1 hoặc ngược lại ở một vị trí nào đó). Ví dụ trong bảng hình 12.7 cho quy luật xây dựng mã Walking (mã 2 từ 5), ở đây mỗi từ mã gồm 5 bit luôn có 3 bit trị 0 và 2 bit trị 1, dễ dàng phát hiện lỗi trong 1 từ mã loại này do quy luật trên bị biến đổi và điều này giúp việc sửa lỗi để nâng cao độ tin cậy trong việc truyền thông tin, độ chính xác cho nội dung một bản tin được đảm bảo.

Số thập phân	Số chỉ vị trí			
	4	3	2	1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	1	0	1	1
6	1	1	0	0
7	1	1	0	1
8	1	1	1	0
9	1	1	1	1

Hình 12.5. Mã Aiken.

Số thập phân	Số chỉ vị trí			
	4	3	2	1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	1
3	0	0	1	0
4	0	1	1	0
5	0	1	1	1
6	0	1	0	1
7	0	1	0	0
8	1	1	0	0
9	1	1	0	1

Hình 12.6. Một dạng mã vòng Gray.

Số thập phân	Số chỉ vị trí			
	5	4	3	2
0	0	0	0	1
1	0	0	1	0
2	0	0	1	1
3	0	1	0	1
4	0	1	1	0
5	1	0	1	0
6	1	1	0	0
7	0	1	0	0
8	1	0	0	0
9	1	0	0	1

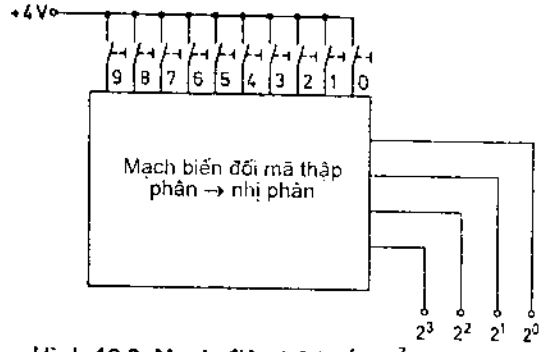
Hình 12.7. Mã Walking.

12.2. CÁC MẠCH MÃ HOÁ VÀ GIẢI MÃ

Các mạch số có nhiệm vụ biến đổi 1 số biểu diễn trong hệ đếm này thành một số trong biểu diễn ở hệ đếm khác gọi chung là các mạch biến đổi mã. Trong vô số các dạng biến đổi mã, thông dụng và phổ biến hơn cả có hai dạng quen gọi là mạch mã hoá: từ hệ 10 được chuyển sang hệ 2 và mạch giải mã từ hệ 2 chuyển lại về hệ 10.

Số thập phân	Số nhị phân			
	2^3	2^2	2^1	2^0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Quy định
 $0 \approx 0V$ (đất)
 $1 \approx +4V$

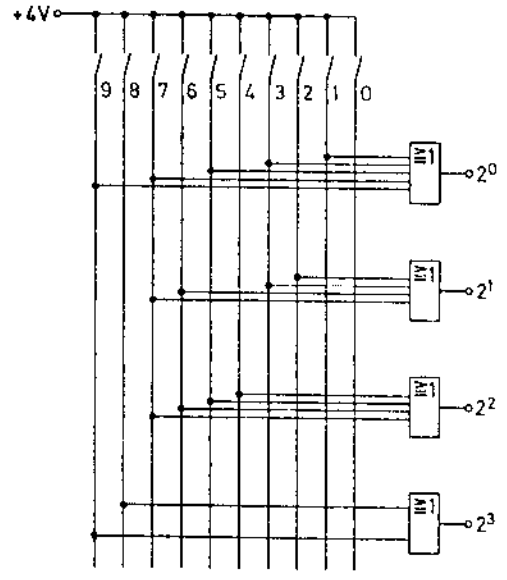


Hình 12.8. Bảng biến đổi mã thập phân - nhị phân BCD.

Hình 12.9. Mạch điện bộ biến đổi mã 10-2 (bộ mã hoá 10-2).

12.2.1. Biến đổi từ số thập phân sang số nhị phân (mã hoá 10-2)

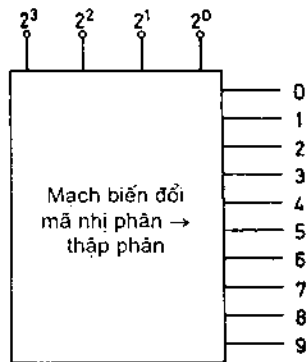
Bảng chân lý bộ biến đổi mã từ số thập phân sang số nhị phân BCD 8421 cho trên hình 12.8 và cấu trúc khối của mạch mã hoá (kiểu bàn phím) cho trên hình 12.9 và mạch thực hiện ở hình 12.10. Trên mạch hình 12.10 khi mỗi phím được nhấn, điện áp +4V được cung cấp cho dây dọc tương ứng (ứng với giá trị 1) các trạng thái bàn phím khác do không được nhấn vẫn ở vị trí 0, từ đó một số nhị phân thể hiện mã thập phân của phím vừa nhấn xuất hiện tại các cổng ra 2^3 - 2^0 song song. Ví dụ nếu phím 5 được nhấn, trạng thái ra lúc đó là 0 1 0 1 xuất hiện tại các lối ra của các cổng OR. Mạch làm việc theo nguyên tắc chỉ 1 trong 10 phím được nhấn.



Hình 12.10. Mạch biến đổi mã 10-2.

12.2.2. Biến đổi mã nhị phân thành mã thập phân (giải mã 2-10)

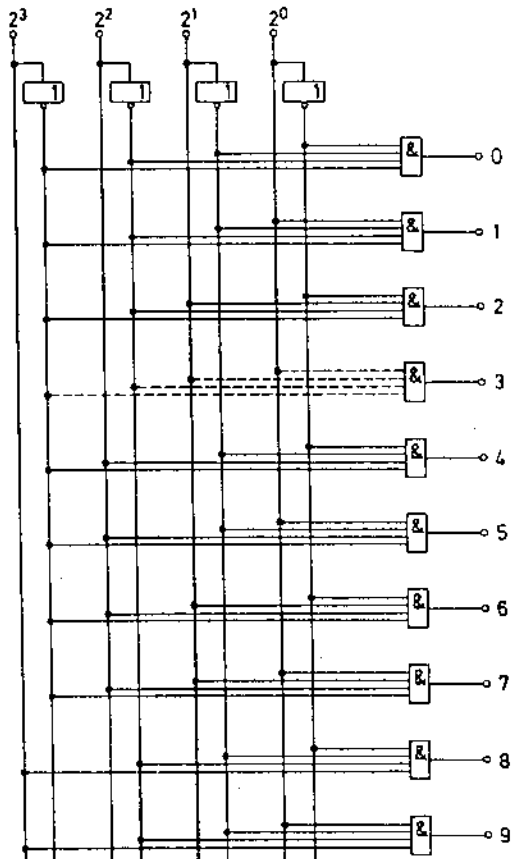
Các kết quả tính toán thường là số nhị phân, chúng cần được chuyển đổi thành số thập phân tương đương để hiển thị kết quả. Hình 12.12 mô tả một mạch số thực hiện quá trình biến đổi một số nhị phân BCD 8421 ở lối vào thành 1 số thập phân tương ứng tại 1 trong 10 lối ra. Hình 12.11 là cấu trúc khối của mạch hình 12.12 làm



Hình 12.11. Bộ biến đổi mã 2-10

Số nhị phân				Số thập phân
2^3	2^2	2^1	2^0	
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9

Hình 12.13. Bảng chân lý giải mã BCD 8421 (sang mã thập phân)



Hình 12.12. Mạch giải mã nhị phân - thập phân.

việc theo nguyên tắc phân chia đường cắt. Các tín hiệu (xung) nhị phân qua các cổng NOT để sửa dạng cho sườn xung dốc hơn và tạo ra các trạng thái đảo, vậy với 4 bit BCD 8421 sẽ có 8 đường vào. Hình 12.13 thể hiện bảng chân lý của mạch số hình 12.12. Tại 10 lối ra của mạch giải mã hình 12.12, có 10 cổng AND 4 lối vào để tiếp nhận mã vào. Khi đó một trong 10 lối vào sẽ ở mức cao (mức H) thể hiện số thập phân mà nó hiển thị khi thoả mãn đúng mã BCD8421 ở lối vào. Ví dụ với từ mã 0111, chỉ cổng AND số 7 làm việc cho mức ra H, các cổng còn lại có mức ra L (mức thấp).

12.3. CÁC PHÉP TÍNH NHỊ PHÂN

12.3.1. Biến đổi cách biểu diễn một số

Vấn đề biến đổi cách biểu diễn của số từ hệ 2 sang hệ 10 hoặc ngược lại một cách chính xác và đơn giản được xét tới trong phần này. Việc biến đổi một số từ biểu diễn ở hệ đếm 2 sang hệ đếm 10 thực hiện đơn

Số thập phân	Số nhị phân										
	2^{10}	2^9	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
	1024	512	256	128	64	32	16	8	4	2	1

Hình 12.14. Bảng biến đổi số từ hệ 2 sang hệ 10.

giản nhất nhờ bảng đã cho ở hình 12.14, ở đây mỗi vị trí của số nhị phân cần có một cột báo trọng số tương ứng của vị trí tính theo số ở hệ 10, lần lượt từ phải qua trái, tính từ $2^0 = 1 \dots$ đến $2^{10} = 1024 \dots$ (ở đây chỉ xét phần biểu diễn nguyên, không có phần lẻ sau dấu phẩy). Chú ý bảng 12.14 có thể mở rộng ra phía bên trái với $2^{11} = 2048$, $2^{12} = 4096 \dots$ và phía bên phải với phần lẻ của số nhị phân $2^{-1} = \frac{1}{2}$, $2^{-2} = \frac{1}{4}$, $2^{-3} = \frac{1}{8} \dots$ và luôn luôn phải tôn trọng trật tự các cột kế nhau chỉ được phép hơn kém nhau 2^1 nếu dịch trái và 2^{-1} nếu dịch phải.

• **Ví dụ:** cần biến đổi số nhị phân 101110 thành số thập phân, khi đó trên bảng 12.14 cần sử dụng 6 cột đầu tiên tính từ bên phải: 2^0 đến 2^5 . Khi đó ta có:

Số thập phân	Số nhị phân										
	2^{10}	2^9	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
	1024	512	256	128	64	32	16	8	4	2	1
46						1	0	1	1	1	0
						↓		↓	↓	↓	
						32		8	4	2	
						$= 46$					

Hình 12.15. Biến đổi 1 số ở hệ 2 sang hệ 10.

$$\begin{aligned} (101110)_2 &= (1 \cdot 2^5 + 0 \cdot 2^4 + 1 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0)_{10} \\ &= (32 + 8 + 4 + 2)_{10} \\ &= (46)_{10} \text{ (hình 12.15)} \end{aligned}$$

Bài tập: Tìm biểu diễn thập phân của các số nhị phân sau:

111010 và 10011010

Giải: Với số nhị phân đầu tiên ta cần dùng 6 cột đầu, số sau cần dùng 8 cột từ 2^0 đến 2^7 . Khi đó (hình 12.16):

$$\begin{aligned} (111010)_2 &= (1 \cdot 2^5 + 1 \cdot 2^4 + 1 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0)_{10} \\ &= (32 + 16 + 8 + 2)_{10} = (58)_{10} \end{aligned}$$

$$\begin{aligned} (10011010)_2 &= (1 \cdot 2^7 + 0 \cdot 2^6 + 0 \cdot 2^5 + 1 \cdot 2^4 + 1 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0)_{10} \\ &= (128 + 16 + 8 + 2)_{10} = (154)_{10} \end{aligned}$$

Để biến đổi một số thập phân thành số nhị phân, sử dụng bảng trên hình 12.17 đặc biệt thuận lợi. Để làm rõ lấy ví dụ cần đổi số $(660)_{10} = (?)_2$.

Trước tiên hãy chọn cột có trọng số 2^k nhỏ hơn gần số 660 nhất (ở đây là cột $2^9 = 512$) điền kết quả 1 tại cột này, lập hiệu số $660 - 512 = 148$. Tiếp tục tìm cột có 2^k nhỏ hơn gần 148 nhất (ở đây là cột $2^7 = 128$) điền kết quả 1 tại cột này, tiếp tục lập hiệu $148 - 128 = 20$... ta tìm được 2 giá trị 1 nữa ở cột 2^4 và 2^2 các cột còn lại cần điền trị 0 (cột $2^8, 2^6, 2^5, 2^3, 2^1, 2^0$). Khi đó kết quả sẽ là:

$$(660)_{10} = (1010010100)_2$$

Bài tập: Hãy biến đổi số $(62)_{10}$ sang hệ nhị phân.

Sử dụng bảng 12.17 với cột gần nhất là $2^5 = 32$ ta có kết quả như trên hình 12.18

$$(62)_{10} = (111110)_2$$

Số thập phân	Số nhị phân										62
	2^9	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0	
	512	256	128	64	32	16	8	4	2	1	-512
											30
											-16
											14
62	0	0	0	1	1	1	1	1	0		-8
											6
											-4
											2
											-2
											0

Hình 12.18. Biến đổi một số ở hệ 10 sang hệ 2.

12.3.2. Phép cộng nhị phân

Phép cộng các số nhị phân tuân theo quy luật: phải cộng 2 bit cùng cấp, cộng từ bit thấp 2^0 trở đi (chỉ xét phần nguyên) và tuân theo quy tắc sau:

$$0 + 0 = 0$$

$$1 + 1 = 10$$

$$0 + 1 = 1 + 0 = 1$$

$$1 + 1 + 1 = 11$$

Số thập phân	Số nhị phân							
	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
	128	64	32	16	8	4	2	1
58			1	1	1	0	1	0
				32	16	8	2	
								= 58
154	1	0	0	1	1	0	1	0
				128	16	8	2	
								= 154

Hình 12.16. Biến đổi các số ở hệ 2 sang hệ 10.

Số thập phân	Số nhị phân										660
	2^9	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0	
	512	256	128	64	32	16	8	4	2	1	-512
											148
											-128
											20
660	1	0	1	0	0	1	0	1	0	0	-16
											4
											-4
											0

Hình 12.17. Biến đổi các số ở hệ 10 sang hệ 2.

Các số hạng của phép cộng phải được sắp xếp hàng dọc theo đúng trật tự cấp nhị phân tính từ phải qua trái, áp dụng quy tắc đã có để tìm tổng kết quả.

Ví dụ:

$$\begin{array}{r}
 + \quad 1 \quad 1 \quad 1 \quad 1 \quad 1 \quad 0 \\
 \quad \quad 1 \quad 0 \quad 1 \quad 0 \quad 0 \\
 \hline
 \end{array}
 \left. \vphantom{\begin{array}{r} + \\ \hline \end{array}} \right\} \text{ các số hạng của phép cộng}$$

Bước 1: Cộng cột 2^0 (kết quả không nhớ)

$$\begin{array}{r}
 + \quad 1 \quad 1 \quad 1 \quad 1 \quad 1 \quad 0 \\
 \quad \quad 1 \quad 0 \quad 1 \quad 0 \quad 0 \\
 \hline
 \quad \quad \quad \quad \quad 0
 \end{array}
 \quad \begin{array}{l}
 0 + 0 = 0 \text{ không nhớ} \\
 \text{Kết quả tổng ở cột } 2^0
 \end{array}$$

Bước 2: Cộng tiếp cột 2^1 (kết quả không nhớ)

$$\begin{array}{r}
 + \quad 1 \quad 1 \quad 1 \quad 1 \quad 1 \quad 0 \\
 \quad \quad 1 \quad 0 \quad 1 \quad 0 \quad 0 \\
 \hline
 \quad \quad \quad \quad \quad 1 \quad 0
 \end{array}
 \quad \begin{array}{l}
 1 + 0 = 1 \text{ không nhớ} \\
 \text{Kết quả tổng ở cột } 2^1
 \end{array}$$

Bước 3: Cộng tiếp cột 2^2 (có nhớ)

$$\begin{array}{r}
 + \quad 1 \quad 1 \quad 1 \quad 1 \quad 1 \quad 0 \\
 \quad \quad 1 \quad 0 \quad 1 \quad 0 \quad 0 \\
 \hline
 \quad \quad \quad \quad \quad 0 \quad 1 \quad 0
 \end{array}$$

$$\begin{array}{l}
 1 + 1 = 10 \\
 \swarrow \quad \searrow \\
 \text{nhớ} \quad \text{Kết quả cột } 2^2
 \end{array}$$

Bước 4: Cộng tiếp cột 2^3 (có nhớ)

$$\begin{array}{r}
 \quad \quad \quad 1 \\
 + \quad 1 \quad 1 \quad 1 \quad 1 \quad 1 \quad 0 \\
 \quad \quad 1 \quad 0 \quad 1 \quad 0 \quad 0 \\
 \hline
 \quad \quad \quad \quad \quad 0 \quad 0 \quad 1 \quad 0
 \end{array}$$

$$\begin{array}{l}
 1 + 1 + 0 = 10 \\
 \swarrow \quad \searrow \\
 \text{nhớ} \quad \text{Kết quả cột } 2^3
 \end{array}$$

Bước 5: Cộng tiếp cột 2^4 (có nhớ)

$$\begin{array}{r}
 \quad \quad \quad 1 \\
 + \quad 1 \quad 1 \quad 1 \quad 1 \quad 1 \quad 0 \\
 \quad \quad 1 \quad 0 \quad 1 \quad 0 \quad 0 \\
 \hline
 \quad \quad \quad \quad \quad 1 \quad 0 \quad 0 \quad 1 \quad 0
 \end{array}$$

$$\begin{array}{l}
 1 + 1 + 1 = 11 \\
 \swarrow \quad \searrow \\
 \text{nhớ} \quad \text{Kết quả cột } 2^4
 \end{array}$$

Bước 6: Cộng tiếp cột 2^5 (có nhớ)

$$\begin{array}{r}
 \quad \quad \quad 1 \\
 + \quad 1 \quad 1 \quad 1 \quad 1 \quad 1 \quad 0 \\
 \quad \quad 0 \quad 1 \quad 0 \quad 1 \quad 0 \quad 0 \\
 \hline
 \quad \quad \quad \quad \quad 0 \quad 1 \quad 0 \quad 0 \quad 1 \quad 0
 \end{array}$$

$$\begin{array}{l}
 1 + 1 + 0 = 10 \\
 \swarrow \quad \searrow \\
 \text{nhớ} \quad \text{Kết quả cột } 2^5
 \end{array}$$

Bước 7: Cộng tiếp cột 2^6 (chỉ còn bit nhớ)

$$\begin{array}{r}
 \quad \quad \quad 1 \\
 + \quad 0 \quad 1 \quad 1 \quad 1 \quad 1 \quad 1 \quad 0 \\
 \quad \quad 0 \quad \quad 1 \quad 0 \quad 1 \quad 0 \quad 0 \\
 \hline
 \quad \quad \quad \quad \quad 1 \quad 0 \quad 1 \quad 0 \quad 0 \quad 1 \quad 0
 \end{array}$$

$$\begin{array}{l}
 1 + 0 + 0 = 1 \\
 \swarrow \quad \searrow \\
 \text{nhớ} \quad \text{Kết quả cột } 2^6
 \end{array}$$

Số kết quả của phép cộng

Chú ý có thể kiểm tra lại kết quả bằng cách cộng các số đã cho trong hệ 10, kết quả cũng được biểu diễn trong hệ 10:

$$\begin{array}{r} (111110)_2 = (62)_{10} \\ (10100)_2 = (20)_{10} \\ \hline (1010010)_2 = (82)_{10} \end{array}$$

Bài tập: Hãy cộng 3 số nhị phân sau: 100100, 1111 và 10101010.

Giải: Trước tiên cộng hai số:

$$\begin{array}{r} 11 \leftarrow \text{Tín hiệu nhớ (của cột trước gửi tới)} \\ 100100 \\ \quad 1111 \\ \hline 110011 \end{array}$$

Tiếp sau cộng kết quả vừa thu được với số hạng thứ 3, ta được kết quả cuối:

$$\begin{array}{r} 1 \quad 1 \leftarrow \text{Tín hiệu nhớ (của cột kế trước gửi tới)} \\ 110011 \\ 10101010 \\ \hline 11011101 \end{array}$$

Kiểm tra lại trong hệ 10 có:

$$\begin{array}{r} (100100)_2 = (36)_{10} \\ (1111)_2 = (15)_{10} \\ \hline (10101010)_2 = (170)_{10} \\ (11011101)_2 = (221)_{10} \end{array}$$

12.3.3. Phép trừ nhị phân

Phép trừ hai số nhị phân tuân theo quy tắc sau:

$0 - 0 = 0$
$(0 - 1)^*$
$(1 - 0) = 1$
$1 - 1 = 0$
$10 - 1 = 1$

* Không phù hợp, cho kết quả âm cần thực hiện vay ở cấp cao hơn ở cột kế bên trái và áp dụng dòng cuối cùng của quy tắc bên.

Trước tiên phải sắp xếp trật tự số bị trừ và số trừ, theo các cột cùng cấp nhau tương ứng sau đó áp dụng quy tắc trên từ phải qua trái.

Ví dụ:

$$\begin{array}{r} 10111 \\ - 1010 \\ \hline \end{array}$$

Bước 1: Thực hiện trừ cột đầu tiên bên phải (2^0).

-	1	0	1	1	1
		1	0	1	0
					1

$$1 - 0 = 1$$

Bước 2: Làm tiếp với cột 2^1 .

-	1	0	1	1	1
		1	0	1	0
				0	1

$$1 - 1 = 0$$

Bước 3: Làm tiếp với cột 2^2 .

-	1	0	1	1	1
		1	0	1	0
			1	0	1

$$1 - 0 = 1$$

Bước 4: Làm tiếp với cột 2^3 .

-	1	0	1	1	1
		1	0	1	0
		1	1	0	1

Do 0-1 không phù hợp, mượn (vay) 1 từ cấp 2^4 kế bên trái, áp dụng quy tắc $10 - 1 = 1$

Kết quả cuối cùng: 1101.

Có thể thử lại kết quả trong hệ 10:

$$(10111)_2 = (23)_{10}$$

$$- (1010)_2 = (10)_{10}$$

$$\hline (1101)_2 = (13)_{10}$$

Bài tập: Thực hiện phép trừ nhị phân: $111011 - 1110$.

Giải: Sắp xếp số bị trừ ta có số trừ theo cột

$$(111011)_2 = (59)_{10}$$

$$- (1110)_2 = (14)_{10}$$

$$\hline 101101 = (45)_{10}$$

Các phép tính nhị phân khác ví dụ như phép nhân được thực hiện dựa trên phép cộng nhiều lần.

12.4. NHỚ (GHI) VÀ DỊCH TÍN HIỆU NHỊ PHÂN

12.4.1. Các dạng mạch Flip Flop (FF)

Trong chương trước, các mạch điện tử có hai trạng thái ổn định bền vững được định nghĩa là các mạch Flip Flop với đặc trưng cơ bản là nhờ có tín hiệu thích hợp tác động tới lối vào (thích hợp ở đây mang ý nghĩa cần để ý tới trạng thái đang có của Flip Flop), mạch sẽ lật từ trạng thái ổn định đang có sang trạng thái kia hoặc ngược lại.

Có nhiều dạng FF trên thực tế tùy theo cách thức hoạt động, cách

tác động tín hiệu vào tới lối vào lệnh (lối vào nhịp), tới các lối vào tín hiệu, tới các lối vào điều khiển trực tiếp... Thực tế FF hiện nay được chế tạo dưới dạng trong vỏ một IC với khả năng trong một chip chứa vài FF cùng loại, độc lập nhau trong việc sử dụng. Ký hiệu một FF đơn giản cho ở hình 12.19 với hai lối vào E_1 , E_2 và hai lối ra A_1 , A_2 .

Việc nối FF tới nguồn nuôi không vẽ trên ký hiệu quy ước.

Chỉ có thể mô tả cách hoạt động của FF với các mức điện áp vào và ra. Ở dạng thấp (L) hoặc cao (H) tương ứng với các trạng thái logic (dương) là 0 và 1.

Để mô tả hoạt động của FF có thể dùng các trạng thái logic 0 và 1

Khi lối ra A_1 ở mức 1 thì A_2 ở mức 0 và ngược lại.

Các trạng thái logic tại hai lối ra A_1 và A_2 là đối lập (phủ định) nhau.

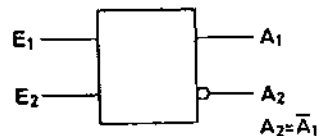
$$A_2 = \overline{A_1}$$

Khi cấp nguồn, không chắc chắn được FF đang ở trạng thái nào trong 2 trạng thái ổn định $A_1 = 1, A_2 = 0$ hay $A_1 = 0, A_2 = 1$. Nếu quy định rằng khi có $E_1 = 1$ thì A_1 lật từ mức 0 lên mức 1, còn nếu khi có $E_1 = 1, A_1$ đã ở 1 thì FF sẽ giữ nguyên trạng thái cũ (với $A_1 = 1$). E_1 là đầu vào điều khiển tĩnh (theo mức) khi cần điều khiển phải áp mức 1 vào trong một thời gian nhất định mới điều khiển lật A_1 được từ 0 lên 1. Khi sử dụng, FF cần được xác lập ở trạng thái cơ bản (ký hiệu trên hình 12.20), lúc đó sau khi cấp nguồn 1 chiều nuôi FF trạng thái của nó được xác lập là $A_1 = 0, A_2 = 1$ và được gọi là trạng thái nghỉ của FF.

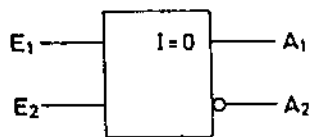
Trạng thái nghỉ: $A_1 = 0, A_2 = 1$

Hãy chú ý tới hình 12.21: Cả hai lối vào đều là loại tĩnh (điều khiển theo mức cao của điện áp vào). Chức năng của E_1 đã phân tích: Khi $E_1 = 1$ (cần có thời gian nhất định) thì A_1 lật từ 0 đến 1. Nếu E_2 được áp mức 1 thì A_2 lật từ 0 lên 1.

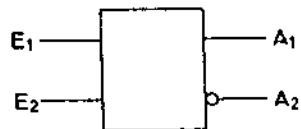
Khi áp trạng thái 1 vào lối vào E_2 , FF lật đến $A_2 = 1$ (trước đó $A_2 = 0$)



Hình 12.19. FF đơn giản.

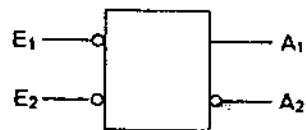


Hình 12.20. FF trạng thái ổn định cơ bản.



Hình 12.21. FF lật với mức 1 ở E_1, E_2 .

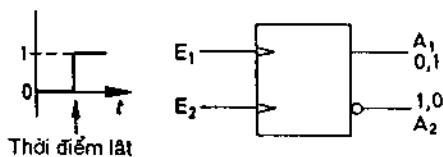
Trên hình 12.22 các đầu vào E_1 và E_2 được ký hiệu thêm vòng tròn nhỏ, điều này thể hiện các lối vào vẫn là điều khiển theo mức điện thế (đầu vào tĩnh) nhưng bây giờ cần áp mức 0 (mức thấp) vào E_1 hoặc E_2 mới điều khiển được nó lật trạng thái (hệt như đã phân tích với mức thế cao với A_1 và A_2).



Hình 12.22. FF điều khiển với mức 0 ở E_1, E_2 .

FF thuộc nhóm hình 12.22 được điều khiển bằng mức thế vào thấp.

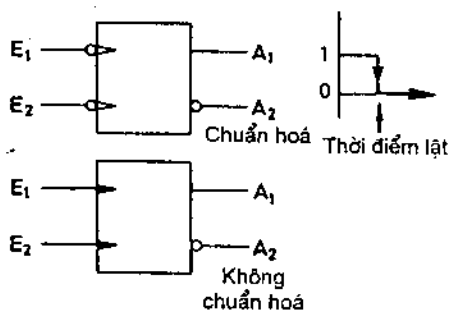
Một nhóm có các lối vào điều khiển nhanh là nhóm điều khiển theo sườn xung đi lên hay sườn xung đi xuống (gọi là các đầu vào động), khi đó không quan tâm tới trạng thái điện thế áp vào E_1, E_2 mà cần quan tâm tới hướng biến đổi (hướng thay đổi trạng thái) của tín hiệu điều khiển.



Hình 12.23. FF lật theo sườn đi lên của E_1, E_2 .

FF có đầu vào động chỉ lật theo sườn xung điều khiển (theo sự thay đổi trạng thái của tín hiệu vào).

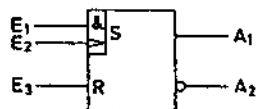
Ký hiệu FF trên hình 12.23 với các đầu vào động phản ứng (lật) chỉ khi xung E_1 hoặc E_2 từ mức 0 chuyển lên mức 1 (lật theo sườn đi lên). Còn trên hình 12.24 chỉ khi xung E_1 hoặc E_2 từ mức 1 xuống mức 0 (lật theo sườn đi xuống).



Hình 12.24. FF lật theo sườn đi xuống của E_1, E_2 .

Cần chú ý rằng việc điều khiển dù là theo mức cao hay thấp hay theo sườn đi lên hoặc đi xuống tại các lối vào chỉ có hiệu lực làm lật FF khi nó đang ở trạng thái phù hợp với điều kiện là trạng thái muốn lật đến phải khác trạng thái đang có trước khi điều khiển. Nếu trạng thái đang có và trạng thái muốn lật đến đã giống nhau thì tác dụng điều khiển của E_1 và E_2 không còn hiệu lực nữa.

Trên ký hiệu hình 12.25, đầu vào thiết lập (S) được tạo thành nhờ có mạch chuẩn bị dùng cổng AND, $S = E_1 \cdot E_2$. Trạng thái cơ sở (trạng thái nghỉ) được thiết lập ($A_1 = 0, A_2 = 1$) khi đồng thời có:



Hình 12.25. FF có các lối vào hỗn hợp.

1. Đầu vào E_1 được áp mức điện thế 1 tới.
2. Đầu vào E_2 có xung dạng lật từ mức 0 lên mức 1.

E_1 lối vào tĩnh (điều khiển bằng mức 1)

E_2 lối vào động (điều khiển bằng sườn đi lên)

E_1 và E_2 qua cổng AND tạo lối vào thiết lập

($S = 1$ thì $A_1 = 1, A_2 = 0$)

E_3 lối vào tĩnh (điều khiển bằng mức 1)

($E_3 = R = 1$ thì $A_1 = 0, A_2 = 1$)

Trong hình 12.25, lối vào E_3 được điều khiển tĩnh nhờ mức 1 áp tới khi cần thiết lập trạng thái $A_1 = 0, A_2 = 1$ (xoá).

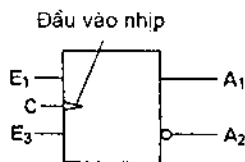
Hình 12.26, có 1 đầu vào chung điều khiển động theo sườn đi lên (gọi là đầu vào nhịp – đầu vào clock) chung cho các đầu vào tĩnh E_1, E_2 FF ở hình 12.26 chỉ lật từ trạng thái cơ bản ($A_1 = 0, A_2 = 1$) đến trạng thái làm việc ($A_1 = 1, A_2 = 0$) khi có mức thế 1 áp tới E_1 và đầu vào C dạng thay đổi từ 0 lên 1. Quá trình lật FF từ trạng thái nghỉ lên trạng thái làm việc được gọi là thiết lập (mức 1 cho A_1). Lối vào E_1 được đặt tên là lối vào S (Set).

Quá trình lật ngược lại gọi là quá trình xoá (về mức 0 cho A_1). Lối vào E_2 được đặt tên là lối vào R (Reset). FF với các lối vào S và R được đặt tên là RSFF. Các số thập phân đánh số các lối vào thể hiện số thứ tự của FF (trong IC thường chứa 2 hay nhiều FF cùng loại) khi đó lối vào C được đánh số $C_1, C_2...$ còn lối vào R, S được đánh số 1R, 2R, 1S, 2S...

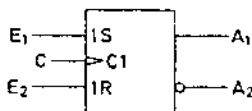
RSFF lật sang trạng thái làm việc ($A_1 = 1, A_2 = 0$) khi có điều khiển thích hợp tác động vào đầu vào S và lật về trạng thái nghỉ ($A_1 = 0, A_2 = 1$) khi có tác động thích hợp vào đầu vào R, với điều kiện có xung nhịp tác động đồng thời.

Các tác động thích hợp là mức thế hay sườn điều khiển phù hợp với ký hiệu đã cho với mỗi dạng điều khiển.

Cần lưu ý một trường hợp đặc biệt đối với RSFF khi đồng thời áp tới $E_1 = E_2 = 1$ (ví dụ với mạch hình 12.27, 12.26, 12.21 lối vào E_1, E_2 là điều khiển theo mức 1). Khi đó FF không xác định được trạng thái



Hình 12.26. FF có đầu vào nhịp C.



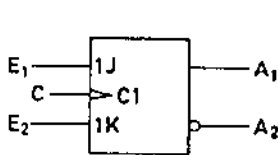
Hình 12.27. FF vào nhịp RS.

tương lai sẽ đến và đây là trường hợp bị cấm. Điều kiện cấm được thể hiện là tích số $R.S = 0$.

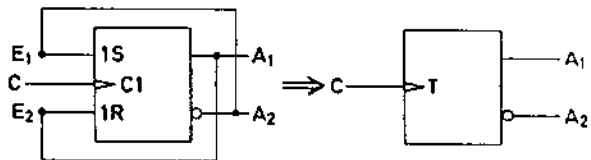
Khi $E_1 = E_2 = 0$ (với loại điều khiển bằng mức 1) trạng thái FF không thay đổi.

Nếu thay đổi mạch bên trong của RSFF sao cho $S = A_2$ và $R = A_1$ và sau mỗi tín hiệu nhịp FF lại lật trạng thái sẽ có loại TFF (hình 12.29) gọi là trigơ đếm. JKFF (hình 12.28) có được nhờ cho $S = A_2$, $R = A_1$ sau đó tạo ra hai đầu vào khác là E_1 và E_2 . Đầu vào E_1 được đặt tên đầu vào J và E_2 được đặt tên đầu vào K (E_1, E_2 là các đầu vào mới được tạo ra).

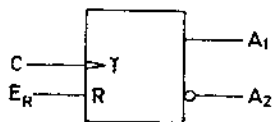
JKFF khi cho $J = K = 1$ sẽ lật trạng thái sau mỗi xung nhịp C, khi đó JKFF làm việc giống như TFF. Khi $J \neq K$ hoặc $J = K = 0$ thì JKFF làm việc giống một RSFF ở chế độ làm việc đồng bộ theo nhịp C.



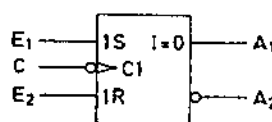
Hình 12.28. JKFF.



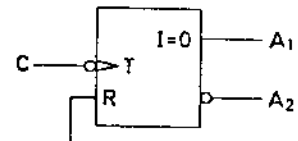
Hình 12.29. TFF.



Hình 12.30. TFF có đầu vào xoá E_R .



Hình 12.31. RS FF đồng bộ.



Hình 12.32. TFF đồng bộ có đầu xoá chung.

Hình 12.30 cho một TFF có lối vào xoá E_R độc lập với xung nhịp để có thể đồng thời tác động xoá tới nhiều TFF trong mạch đếm khi dùng nhiều TFF liên tiếp.

Bài tập 1: RSFF trên hình 12.31 làm việc như thế nào?

Giải: RSFF có ký hiệu $I = 0$ trên hình 12.31 đang ở trạng thái nghỉ ($A_1 = 0, A_2 = 1$ khi có nguồn 1 chiều cấp vào). Khi $E_1 = 1, S = 1$ (mức thế cao) cùng lúc với xung nhịp lật từ 1 về 0 thì FF sẽ lật sang trạng thái làm việc ($A_1 = 1, A_2 = 0$).

Khi $E_2 = 1$ ($E_1 = 0$) và xung C_1 lật từ 1 về 0 thì FF sẽ lật quay về trạng thái nghỉ ban đầu ($A_1 = 0, A_2 = 1$)

Trạng thái $E_1 = E_2 = 1$ bị cấm (không đồng thời áp mức 1 tới hai lối vào).

Khi $E_1 = E_2 = 0$ thì FF ở nguyên trạng thái ban đầu ($A_1 = 0, A_2 = 1$).

Bài tập 2: Tên gọi FF hình 12.32; FF làm việc như thế nào?

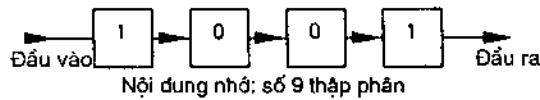
Giải: Đây là loại TFF (trigơ đếm) có trạng thái ban đầu là nghỉ ($A_1 = 0, A_2 = 1$) có đầu vào xoá R độc lập với xung đếm khi $R = 1$ thì mọi TFF đều về trạng thái nghỉ) khi $R = 0$, TFF sẽ lật sau mỗi sườn đi xuống của dãy xung đếm đặt tới của vào C.

12.4.2. Thanh ghi dịch

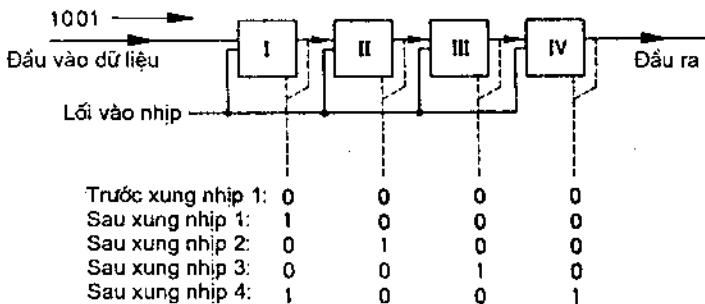
Thanh ghi dịch dùng để ghi các tín hiệu nhị phân và thực hiện các thao tác cơ bản đối với một dãy bit nhị phân (như chuyển đổi phương thức truyền nối tiếp – song song, các phép tính nhị phân...) Thanh ghi gồm nhiều FF hợp thành, một thanh ghi có sức chứa bao nhiêu bit nhị phân sẽ có ít nhất bấy nhiêu FF, mỗi FF dùng để nhớ giá trị một bit 0 (trạng thái nghỉ của FF) hay 1 (trạng thái làm việc).

Mỗi FF có thể nhớ 1 bit

Nếu dùng 4 FF có thể nhớ được 4 bit nhị phân, tương đương với một ký số thập phân trong cách biểu diễn của mã BCD8421 từ 0 đến 9.



Hình 12.33. Sơ đồ khối 1 thanh ghi 4 bit dùng 4 FF.



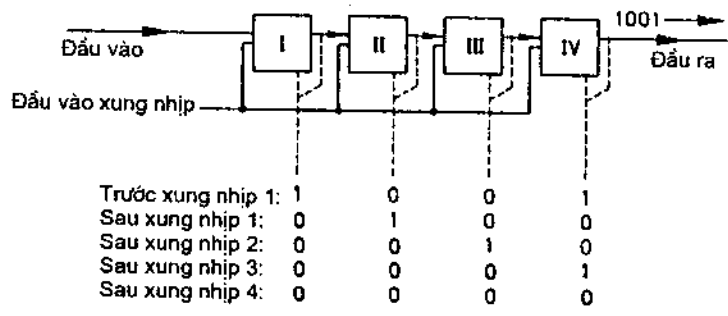
Hình 12.34. Biểu diễn thông tin dữ liệu 1001 được ghi vào trên 1 thanh ghi (kiểu ghi nối tiếp).

Hình 12.33. thể hiện một sơ đồ khối cấu trúc của một thanh ghi 4 bit dùng 4 FF (các khối vuông). Nội dung trên thanh ghi có 4 bit 1001 thể hiện nhớ số 9 thập phân. Hình 12.34 biểu diễn cách đưa thông tin vào thanh ghi kiểu nối tiếp dưới sự điều khiển của xung nhịp đặt ở lối vào nhịp. Lối vào thanh ghi có dãy dữ liệu 1001 4 bit muốn được ghi vào, sau mỗi xung nhịp, một bit được đưa tới FF(I) tuần tự. Do đầu ra của FF trước nối tới đầu vào của FF sau nên các dữ liệu vào trước lần lượt được đẩy (dịch) tới FF tiếp sau, sau mỗi nhịp điều khiển, sau

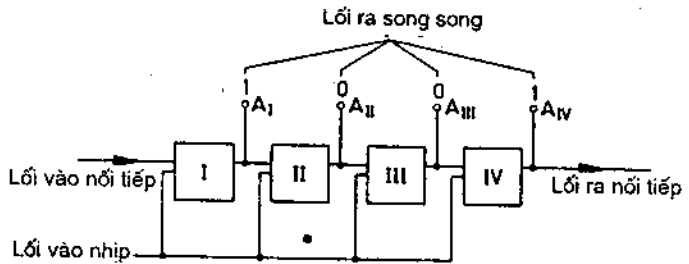
xung nhịp thứ 4 việc ghi được hoàn thành (hình 12.34). Chú ý để đảm bảo chính xác, cần thiết lập các trạng thái ban đầu của tất cả các FF $A_1 = 0, A_2 = 1$. Loại thanh ghi được mô tả ở hình 12.34 có phương thức vào nối tiếp và chỉ dịch dữ liệu sang phải. Sau 4 xung nhịp điều khiển, trạng thái các FF là: FF_I ở 1 FF_{II} ở 0 FF_{III} ở 0 và FF_{IV} ở 1.

Khi muốn đọc các bit đã ghi, có 2 khả năng thực hiện:

1. Nội dung nhớ được đưa ra từng bit dịch phải tại lối ra của FF_{IV} (hình 12.35). Đây là kiểu ra (đọc) nối tiếp, sau 4 nhịp toàn bộ nội dung đã được xuất ra ngoài thanh ghi và thông tin đã ghi không còn chứa trong thanh ghi nữa, thanh ghi có thể sử dụng tiếp cho các nội dung khác muốn ghi.
2. Đọc nội dung đồng thời tại mọi đầu ra của các FF. Đây là kiểu đọc "nhanh", đọc song song mọi bit chỉ sau 1 nhịp (hình 12.36).



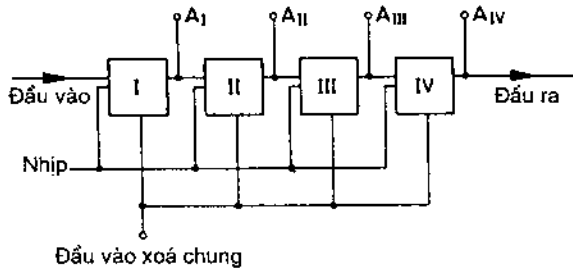
Hình 12.35. Kiểu đọc nối tiếp để lấy thông tin khỏi thanh ghi.



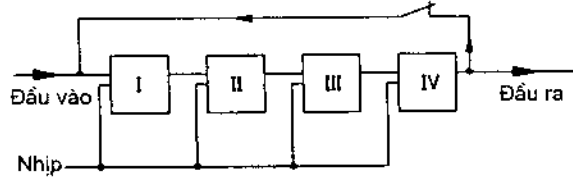
Hình 12.36. Thanh ghi có đầu ra song song.

Khi đọc song song, nội dung chứa trong các FF của thanh ghi được bảo toàn sau khi đọc. Nếu muốn ghi nội dung mới cần xoá các thông tin (các bit) đã ghi. Điều này thực hiện dễ dàng nhờ thanh ghi trên hình 12.37 có đầu xoá nhanh, độc lập, chung cho mọi ô FF.

Nếu nối trực tiếp đầu ra của ô FF cuối cùng bên phải với đầu vào của ô FF đầu tiên bên trái sẽ nhận được một thanh ghi vòng (hình 12.38).



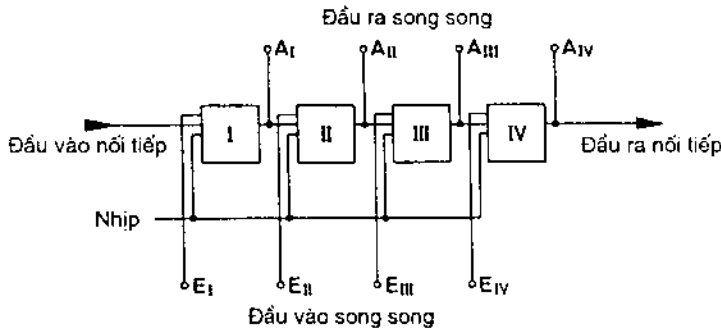
Hình 12.37. Thanh ghi 4 bit có đầu vào xoá chung và đầu ra song song.



Hình 12.38. Thanh ghi vòng.

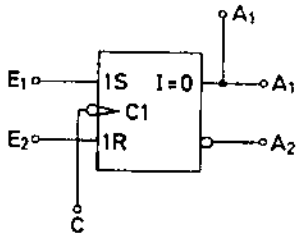
Thanh ghi vòng là 1 thanh ghi dịch có nối đầu ra trực tiếp với đầu vào, dữ liệu trong thanh ghi loại này được luân chuyển trong 1 vòng khép kín.

Mạch điện thanh ghi hình 12.39 có tính chất vận năng với 4 phương thức hoạt động vào – ra của dữ liệu. Hai chế độ vào dữ liệu nối tiếp sau 4 nhịp điều khiển và vào dữ liệu song song tại các lối vào song song E_I đến E_{IV} sau 1 nhịp điều khiển. Hai chế độ đọc (lấy ra) dữ liệu là ra kiểu nối tiếp và ra song song đọc trực tiếp tại tất cả các đầu ra của 4 FF A_I đến A_{IV} .

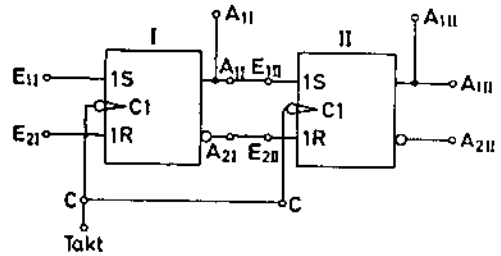


Hình 12.39. Thanh ghi vận năng với 4 phương thức vào, ra dữ liệu.

Các hình 12.40 và 12.41 chỉ ra cách nối các đầu vào, đầu ra đối với hai RSFF liên tiếp thực hiện trong 1 thanh ghi 2 bit. Xung nhịp C điều khiển song song kích thích bằng sườn đi xuống (1 xuống 0). Các lối vào S của FF sau được nối tới A_1 , R nối tới A_2 của FF trước nó (hình 12.41).



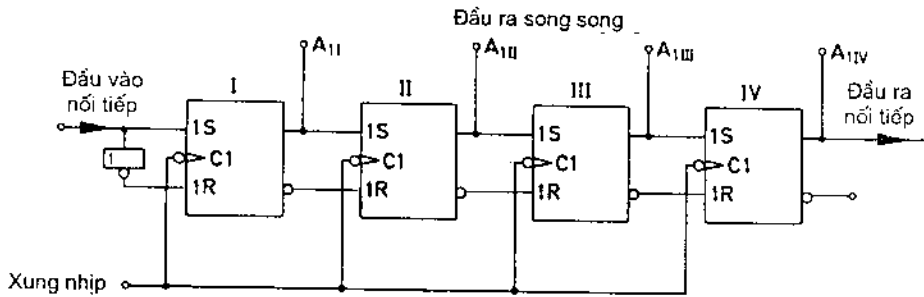
Hình 12.40. RSFF dùng cho thanh ghi.



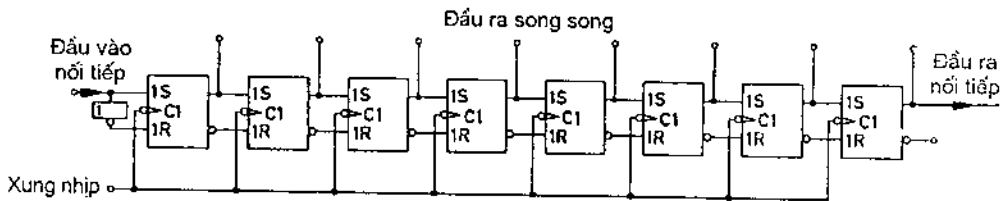
Hình 12.41. Mạch liên kết giữa các RSFF.

Hình 12.42 thể hiện tổ chức 1 thanh ghi 4 bit có phương thức vào nối tiếp, hai cách đọc nối tiếp và đọc song song. Tất cả các lối vào S của RSFF phía sau được nối trực tiếp tới đầu ra A_1 của FF trước nó. Đầu vào R- trực tiếp tới đầu ra A_2 . Riêng FF₁ đầu trên bên trái nhờ một cổng NOT thực hiện điều kiện $1R = \overline{1S}$ (cách nối này được gọi là kiểu DFF – Delay Flip Flop), đảm bảo điều kiện cấm $R.S = 0$. Xung nhịp điều khiển bằng sườn đi xuống, đồng thời việc ghi dữ liệu 0 trở nên rất dễ dàng: xung nhịp điều khiển lật của FF (điều kiện cần) bằng sườn đi xuống, điều kiện đủ để FF lật là đồng thời với sườn đi xuống của xung nhịp C xuất hiện dữ liệu $S = 1$ (ghi 1) hay $S = 0$ tức $R = 1$ (ghi 0).

Một thanh ghi dịch 8 bit có phương thức ghi nối tiếp, 2 phương thức đọc nối tiếp hoặc song song được cho trên hình 12.43 có cách hoạt động tương tự như thanh ghi hình 12.42 mở rộng ra.

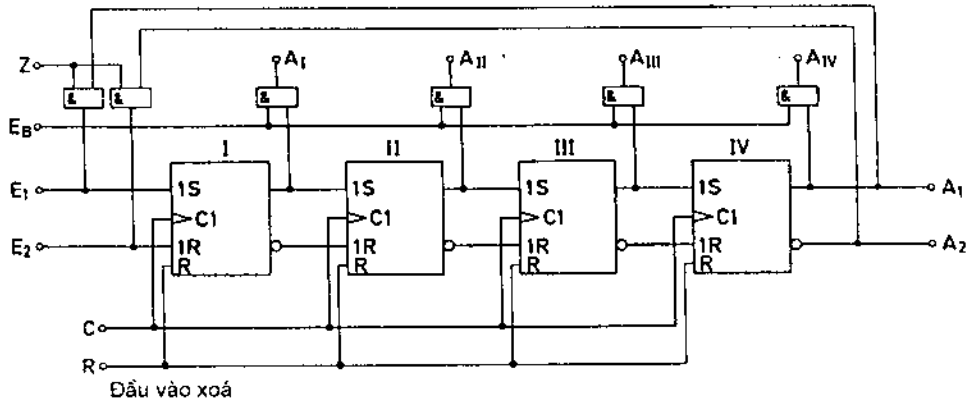


Hình 12.42. Thành ghi dịch 4 bit vào, ra nối tiếp có đầu ra song song.



Hình 12.43. Thanh ghi dịch 8 bit đầu vào nối tiếp, đầu ra nối tiếp, và đầu ra song song.

Bài tập: Hãy mô tả phương thức làm việc của thanh ghi dịch hình 12.44.



Hình 12.44. Thanh ghi dịch 4 bit vận năng.

Giải: Thanh ghi dịch trên hình 12.44 là một thanh ghi dịch 4 bit vào nối tiếp ra nối tiếp và song song. Đầu ra song song hoạt động khi có lệnh mức 1 áp tới lối vào E_B , khi đó các cổng AND tại các lối ra A_I đến A_{IV} cho phép dữ liệu xuất tới lối ra song song. Để phục vụ việc thiết lập hay xoá dùng các lối vào tĩnh (mức điện thế) cho mỗi FF. FF lật trạng thái sang chế độ làm việc ($A_1 = 1, A_2 = 0$) khi:

1. Tín hiệu tại lối vào nhịp (c) chuyển từ 0 lên 1.
2. Tại lối vào E_1 có mức 1 đặt vào.

FF lật trạng thái về chế độ nghỉ ($A_1 = 0, A_2 = 1$) khi:

- Tại lối vào nhịp xung C chuyển từ 0 lên 1.
- Tại lối vào E_2 có mức 1 đặt vào.

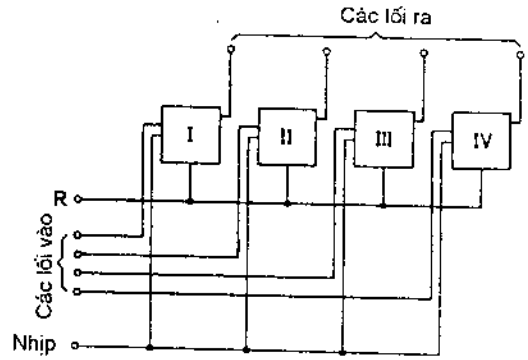
Việc lật mọi FF về lại trạng thái nghỉ (xoá mọi dữ liệu trong các FF) có thể được thực hiện đồng thời, độc lập với xung nhịp C khi áp mức 1 vào đầu vào xoá R.

Khi đặt mức 1 tới lối vào Z chế độ của 1 thanh ghi vòng được thiết lập.

12.4.3. Bộ nhớ dùng Flip Flop

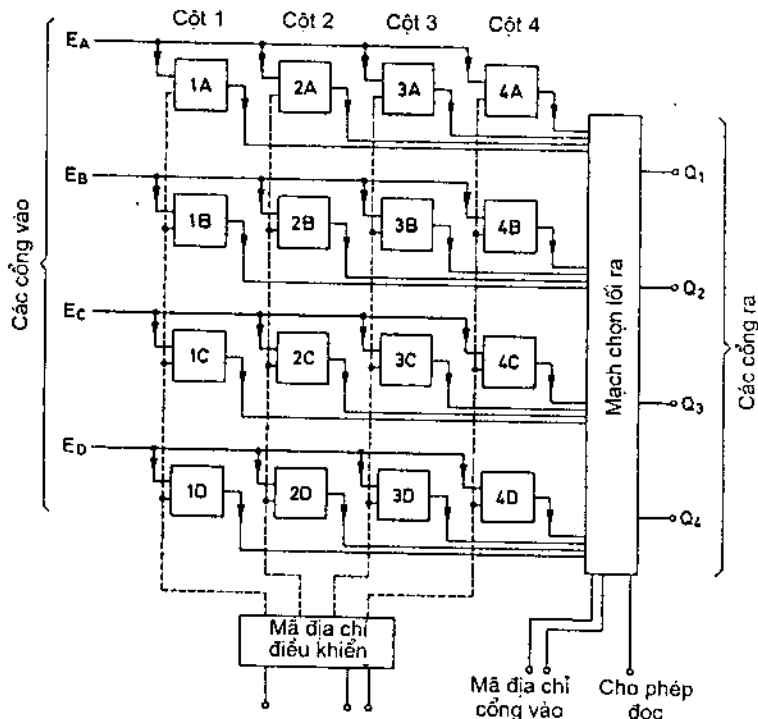
Do tính chất của mình mỗi FF có thể nhớ một bit dữ liệu giá trị 0 (trạng thái nghỉ) hay dữ liệu 1 (trạng thái làm việc). Trong một bộ nhớ bán dẫn gồm nhiều FF, điểm khác nhau căn bản giữa bộ nhớ và thanh ghi dịch là thông tin lưu trong bộ nhớ, ở mỗi ô nhớ không dịch chuyển được tức là không thể có phương thức ghi hay đọc dữ liệu nối tiếp từng bit. Trong một bộ nhớ, mỗi FF phải có đầu vào và đầu ra riêng biệt được điều khiển riêng và do vậy chỉ có phương thức ghi đọc thông tin nhị phân kiểu song song.

Mạch điện hình 12.45 là cấu tạo một bộ nhớ 4 bit dùng 4FF, nó ít được sử dụng do dung lượng (sức chứa) chỉ có 4 bit nhị phân. Mạch hình 12.46 là một bộ nhớ ghi - đọc 16 bit cho 4 nhóm bit của mã BCD, tạo thành 1 địa chỉ nhớ một dữ liệu số hàng nghìn ở dạng mã BCD 8421. Muốn ghi thông tin vào bộ nhớ, trước tiên phải có tín hiệu mã địa chỉ áp tới các đầu vào bộ nhớ và đồng thời phải có tín hiệu điều khiển (lệnh) cho phép ghi. Khi cần đọc thông tin đã lưu giữ trong bộ nhớ, phải có tín hiệu mã địa chỉ để chọn vị trí địa chỉ cần đọc và đồng thời có tín hiệu (lệnh) cho phép đọc dữ liệu. Thường các lệnh đọc và ghi ngược pha nhau đối với 1 bộ nhớ (lúc đọc thì không ghi hoặc lúc ghi thì không đọc) các lệnh này điều khiển các mạch đệm vào ra. Ngày nay dung lượng bộ nhớ ngày càng tăng và giá thành các IC nhớ tính trên 1 bit càng hợp lý do công nghệ chế tạo IC nhớ đạt tới những tiến bộ vượt bậc.



Hình 12.45. Bộ nhớ 4 bit dùng 4FF.

mã địa chỉ áp tới các đầu vào bộ nhớ và đồng thời phải có tín hiệu điều khiển (lệnh) cho phép ghi. Khi cần đọc thông tin đã lưu giữ trong bộ nhớ, phải có tín hiệu mã địa chỉ để chọn vị trí địa chỉ cần đọc và đồng thời có tín hiệu (lệnh) cho phép đọc dữ liệu. Thường các lệnh đọc và ghi ngược pha nhau đối với 1 bộ nhớ (lúc đọc thì không ghi hoặc lúc ghi thì không đọc) các lệnh này điều khiển các mạch đệm vào ra. Ngày nay dung lượng bộ nhớ ngày càng tăng và giá thành các IC nhớ tính trên 1 bit càng hợp lý do công nghệ chế tạo IC nhớ đạt tới những tiến bộ vượt bậc.

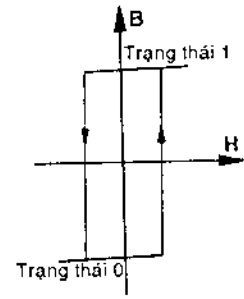


Hình 12.46. Bộ nhớ 16 bit ghi - đọc 4 decac mã BCD tổ chức các ô nhớ theo dạng ma trận hàng cột 4 x 4.

12.4.4. Bộ nhớ từ

Các vòng xuyên từ (kích thước từ vài mm tới vài phần mm), được làm từ loại vật liệu từ cứng) được dùng để tạo ra các bộ nhớ thông tin nhị phân. Vật liệu làm vòng xuyên có đặc tính từ dạng từ trễ hình 12.47 gọi là vật liệu ferit vuông góc.

Lõi từ làm bằng vật liệu ferit vuông góc chỉ có hai trạng thái từ hoá phân biệt quy ước là trạng thái 0 và trạng thái 1 (hình 12.47).

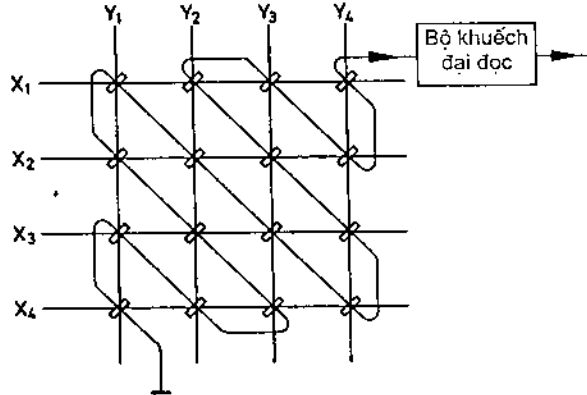


Hình 12.47. Đường từ hoá trễ vuông góc của lõi ferit.

Khi ở trạng thái từ hoá bão hoà dương, có thể coi đây là trạng thái logic 1 của lõi từ. Còn khi ở trạng thái bão hoà âm, – trạng thái logic 0 của lõi.



Hình 12.48. Các trạng thái từ hoá (trạng thái logic hoặc tương đương) theo chiều dòng từ hoá.



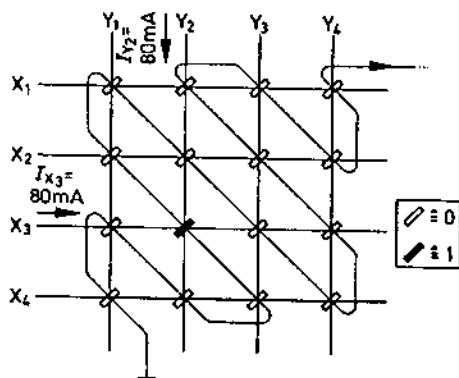
Hình 12.49. Ma trận các ô nhớ 4 x 4 dùng xuyên từ.

Để xây dựng 1 bộ nhớ, các xuyên từ được bố trí kiểu hàng – cột thành một ma trận có vị trí (các ô) nhớ (hình 12.49) là các nút của ma trận. Trên hình 12.49 ma trận xuyên gồm 4 hàng X_1, X_2, X_3, X_4 và 4 cột Y_1, Y_2, Y_3, Y_4 tạo ra 16 vị trí nhớ dùng 16 vòng xuyên và 1 dây đọc.

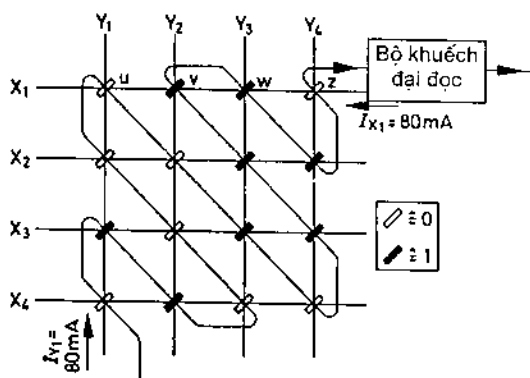
Để ghi một thông tin 1 vào một vị trí nhớ, tức là đảo trạng thái phân cực từ bão hoà của xuyên tương ứng, cần 1 dòng điện tối thiểu khoảng 150mA chảy qua lõi xuyên. Ví dụ với lõi A ở hình 12.50 muốn ghi 1 vào nó ta cần dòng điện hàng X_3 chọn 80mA ($I_{X_3} = 80\text{mA}$) chảy qua (mọi lõi trên hàng này) dòng I_{X_3} chưa đủ từ hoá chúng. Trên cột Y_2 tiếp tục cung cấp dòng $I_{Y_2} = 80\text{mA}$ cho mọi lõi của cột. Như vậy chỉ có lõi A là giao điểm hàng X_3 và cột Y_2 là đủ dòng làm thay đổi trạng thái ($80\text{mA} + 80\text{mA} = 160\text{mA}$), đây là phương pháp ghi kiểu nửa dòng điện.

Khi ghi 1 bit vào bộ nhớ, trạng thái của xuyên từ tại vị trí được ghi lật sang bão hoà từ dương (logic 1).

Việc đọc một thông tin dữ liệu đang có trên bộ nhớ được tiến hành theo dây dọc, tìm mọi lõi có giá trị 1 (đang ở trạng thái bão hoà dương) và lật nó về trạng thái 0.



Hình 12.50. Phương pháp nửa dòng điện để ghi một thông tin vào một vị trí nhớ trên ma trận các lõi nhớ.



Hình 12.51. Đọc một thông tin từ ma trận nhớ ra.

Khi đọc cần tìm tất cả các vị trí lõi ở trạng thái 1, lật chúng về trạng thái 0.

Như vậy sau khi đọc thông tin có nội dung là 1, bit 1 đã ghi trước đó tại vị trí nhớ vừa đọc sẽ bị xoá, nghĩa là nếu muốn sử dụng lại bit đã ghi cần thực hiện nhớ đệm để còn lưu lại được. Phương pháp nửa dòng điện theo chiều ngược lại được sử dụng cho việc đọc.

Trên hình 12.51, hãy chú ý dòng điện I_{X1} và I_{Y1} . Lõi ký hiệu U có dòng 160mA chảy qua, nó có thể lật về 0 tuy nhiên nó đang ở trạng thái 0 trước đó nên việc lật trạng thái không xảy ra với u.

Với lõi V kế bên, khi có dòng I_{X1} và I_{Y2} chảy qua nó (khi đó đang ở trạng thái 1 – xem ký hiệu đậm nét ở hình 12.51) nó sẽ lật về trạng thái 0. Từ trường trong lõi thay đổi chiều từ hoá rất nhanh, trên đường dây dọc lúc này xuất hiện một xung điện áp cảm ứng. Xung điện áp thể hiện tại lõi V đã có trạng thái 1 được đọc. Xung này được đưa tới một bộ khuếch đại đọc. Tiếp sau là với nút W, đáp số là như nút V sẽ xuất hiện một xung thể hiện đã đọc được bit 1 tại W. Tiếp sau nữa là câu hỏi với nút Z, đáp số giống như đã có đối với U: không có xung và một bit 0 “đã được đọc”. Để ghi hoặc đọc thông tin trên bộ nhớ cần có các mạch điều khiển dòng điện theo các toạ độ hàng và toạ độ cột.

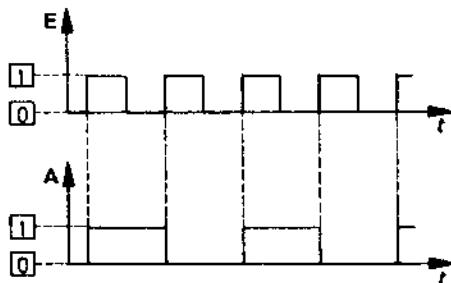
Một ma trận lõi xuyên điển hình thường có 64 hàng X và 64 cột Y. Với tổng số $64 \times 64 = 4096$ vị trí ô nhớ. Dung lượng nhớ của bộ nhớ này là 4096 bit hay 4Kbit. Nếu xây dựng cấu trúc có 8 ma trận giống nhau bố trí đọc/ ghi song song cho các vị trí hàng cột tương ứng (giống hệt nhau cho nhóm 8 ma trận) ta có bộ nhớ 4 Kbyte. Việc xây dựng bộ nhớ dùng lõi từ đòi hỏi tốn không gian và chậm về thời gian ghi/đọc cũng như tiêu hao năng lượng lớn dẫn tới giá thành cao, ngày nay chúng được thay thế hầu hết bằng các bộ nhớ bán dẫn dạng các mạch lật FF đặc biệt theo công nghệ MOS với giá thành tính trên 1 bit nhớ đặc biệt kinh tế và mức chi phí tiêu hao năng lượng tính trên một vị trí nhớ đặc biệt thấp (cỡ $10^{-9}W$).

12.5. CÁC MẠCH ĐẾM

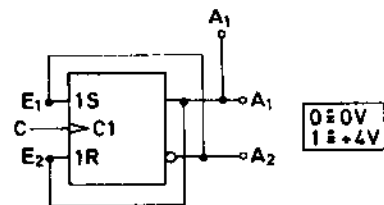
12.5.1. Bộ chia tần

Khi muốn thực hiện việc chia đôi tần số của dãy xung vuông góc tuần hoàn E (t) trên hình 12.52, có thể sử dụng một mạch Flip Flop hoạt động theo nguyên tắc lật trạng thái sau mỗi xung E tác động tại lối vào (ví dụ lối vào nhịp C) của FF. Có thể chọn một trong hai loại FF phản ứng với sườn đi lên (từ 0 lên 1) hay với sườn đi xuống (từ 1 xuống 0) của xung E (t).

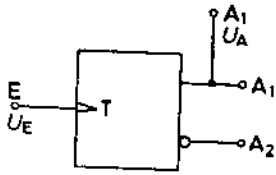
Như trên hình 12.53 thể hiện, sau mỗi sườn đi lên của xung nhịp (đồng thời là xung muốn chia tần), trạng thái ra của FF lại lật. Hình 12.54 là dạng ký hiệu đơn giản hoá mạch hình 12.53 được gọi là một trigơ đếm (TFF). Ở trạng thái nghỉ ban đầu, tại lối ra A_1 $U_A = 0$. Với sườn đi lên của xung đầu tiên (hình 12.52), TFF lật làm $U_A = +5V$ (hay $A_1 = 1$) sườn đi lên của xung vào thứ 2 làm TFF lật lại $U_A = 0$ ($A_1 = 0$). Dãy xung ra U_A có tần số bằng một nửa dãy xung vào E (hay chu kỳ của U_A tăng gấp đôi chu kỳ của E (t)).



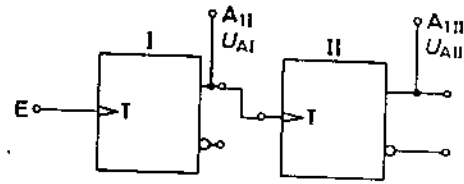
Hình 12.52. Chia tần 2 : 1.



Hình 12.53. RSFF có $S = A_2$
 $R = A_1$ (dây nối đầu ra và đầu vào làm việc như TFF).



Hình 12.54. Trigơ đếm (TFF).



Hình 12.55. Kết hợp dùng 2 FF chia 4 tần số.

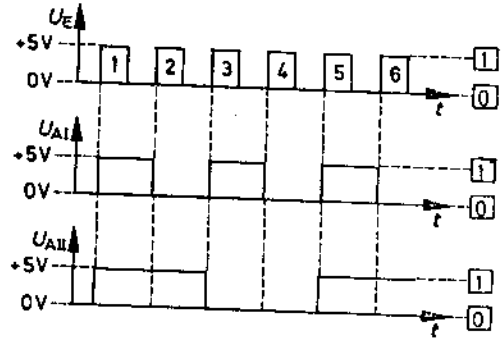
Nếu thực hiện ghép liên tiếp 2TFF hình 12.54, đầu ra A_1 của TFF trước nối tới đầu vào nhíp T của TFF sau (hình 12.55) việc phân tích đồ thị hình 12.56 dẫn tới kết quả đã thực hiện được việc chia đôi liên tiếp tần số của dãy xung vào U_E (tác động tới lối vào E) và tại lối ra A_1 của TFF_{II} xung U_{AII} có tần số bằng $\frac{1}{2^2}$ tần số của xung U_E . Chú ý ở đây các TFF chỉ lật với sườn đi lên của xung vào.

Mỗi FF thực hiện chia đôi tần số.

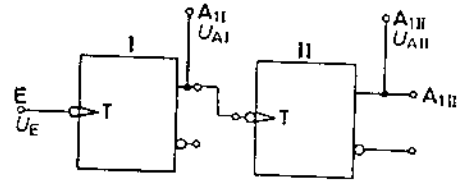
Bài tập: mạch chia tần hình 12.57 có dãy xung vào U_E như trên hình 12.56 tác động. Hãy vẽ đồ thị điện áp tại lối ra của TFF_I và TFF_{II}.

Giải: do các TFF sử dụng trên hình 12.57 chỉ lật với sườn đi xuống (từ 1 xuống 0) của dãy xung vào U_E . Đồ thị U_{AI} và U_{AII} được vẽ trên hình 12.58 tuân theo nguyên tắc: sau mỗi sườn âm của xung vào, FF tương ứng sẽ lật trạng thái, như vậy sau 2 xung U_{AI} mới thực hiện

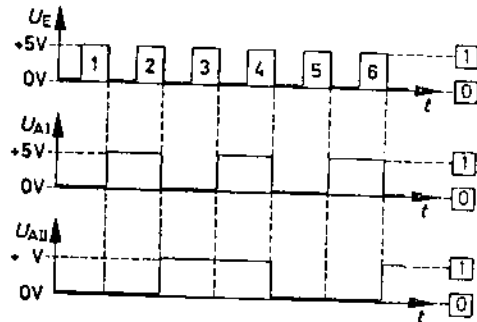
được một chu kỳ thay đổi (chu kỳ tăng gấp đôi hay tần số giảm 1/2) và sau 4 xung U_{AII} mới hoàn thành 1 chu kỳ làm việc (chu kỳ tăng gấp 4



Hình 12.56. Đồ thị thời gian minh họa hoạt động của mạch 12.55.



Hình 12.57. Mạch chia tần.



Hình 12.58. Đồ thị U_{AI} cho hình 12.57.

hay tần số giảm còn 1/4) tương ứng tần số của U_E được chia đôi liên tiếp khi qua TFF_I và TFF_{II} .

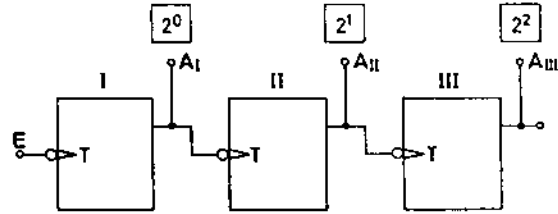
Theo nguyên lý này nếu ghép liên tiếp n TFF theo cách tương tự như hình 12.55 hay 12.57, sẽ nhận được một bộ chia tần 2^n (ví dụ với 4 TFF bộ chia thực hiện được phép chia hệ số 16).

2.5.2. Bộ đếm thuận (đếm hướng lên)

Mạch hình 12.59 tương tự mạch 12.57 nhưng sử dụng 3TFF ghép liên tiếp. Nếu các đầu ra A_I , A_{II} và A_{III} được gán giá trị 2^0 , 2^1 và 2^2 thì mạch chia này hoạt động như một bộ đếm xung từ 0 đến 7 (bộ đếm trong hệ cơ số 2^3).

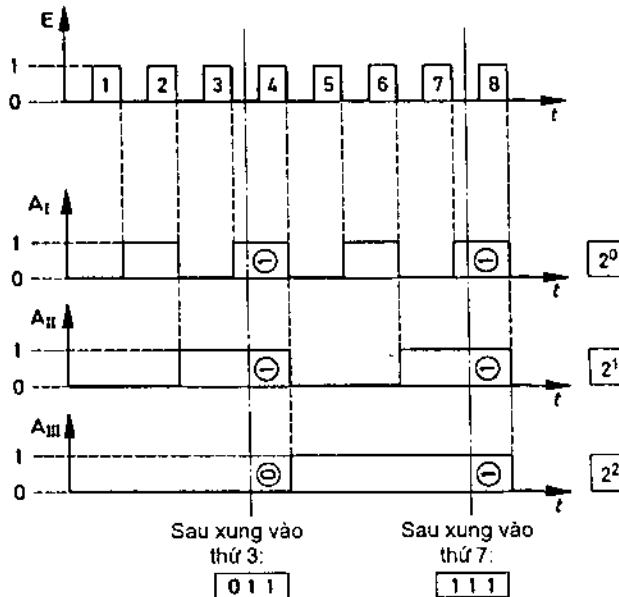
Như vậy mỗi TFF thực hiện

1 ô đếm hay 1 bộ đếm cơ số 2, trạng thái cuối cùng của bộ đếm hình 12.59 là sau xung vào thứ 7 trạng thái của các TFF là $A_I = A_{II} = A_{III} = 1$, tức là có số nhị phân tại các lối ra 2^2 2^1 2^0 là 111. Sau xung thứ 8 bộ đếm về lại trạng thái ban đầu là 0 0 0.



Hình 12.59. Mạch chia tần hệ số 2^3 .

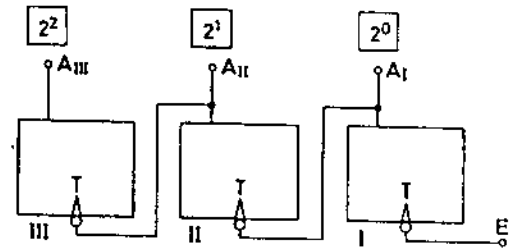
Bộ đếm xuất phát từ 0, đếm đến một số lớn nhất có thể được gọi là bộ đếm thuận (đếm hướng lên).



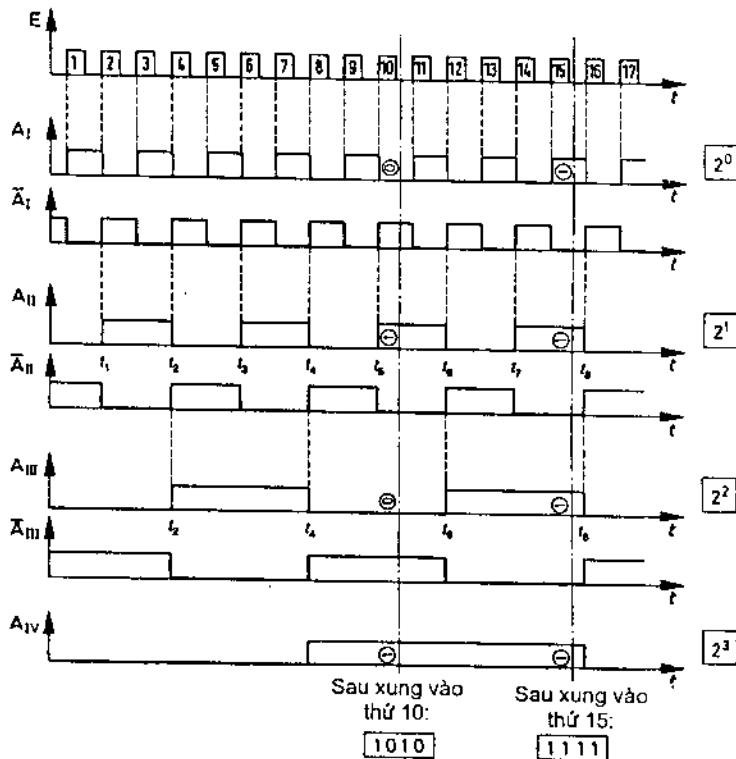
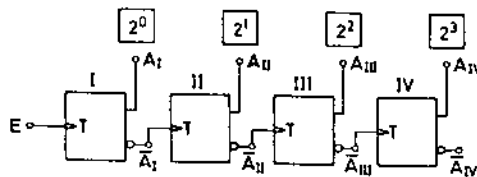
Hình 12.60. Bộ đếm nhị phân (cơ số 8).

Để có thể đếm được 15 (xung) = $2^4 - 1$ (xung) cần sử dụng 4 FF theo cách nối mạch hình 12.62. Các TFF sử dụng ở đây là loại lật với sườn dương của xung vào (đầu vào T). Do các đầu ra của mỗi FF luôn có trạng thái phủ định của nhau nên khi các lỗi ra $A_I, A_{II}, A_{III}, A_{IV}$

lật từ 1 đến 0 thì tương ứng $\bar{A}_I, \bar{A}_{II}, \bar{A}_{III}, \bar{A}_{IV}$ lật từ 0 lên 1. Đồ thị thời gian hình 12.62 minh họa hoạt động của mạch với 15 xung vào E (t).



Hình 12.61. Bộ đếm nhị phân dùng 3 FF dung lượng đếm (2^3-1) xung vào.

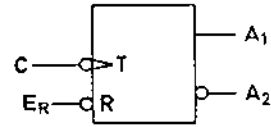


Hình 12.62. Bộ đếm thuận 4 bit với đồ thị xung (dung lượng đếm 2^4-1 xung vào).

Chú ý tại các thời điểm từ t_1 đến t_8 lối ra A_{II} và $\overline{A_{II}}$ của TFF_{II} lật, tương tự tại các thời điểm t_2 t_4 t_6 và t_8 TFF_{III} lật, TFF_{IV} chỉ lật ở các thời điểm t_4 và t_8 . Như vậy sau xung thứ 15, trạng thái ra của bộ đếm là $2^3 2^2 2^1 2^0 \equiv 1 1 1 1$

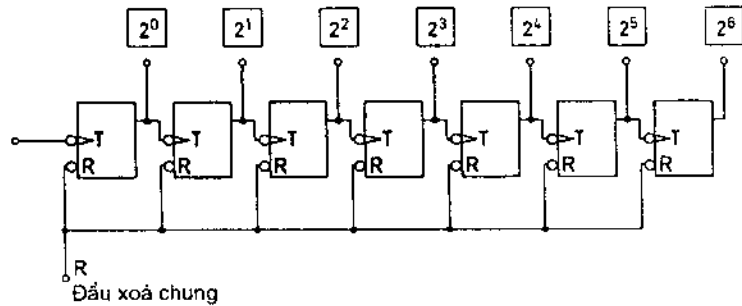
Bài tập: Tìm mạch đếm cần đếm tối đa được 127 xung gọi là dung lượng của bộ đếm sử dụng các TFF như ở hình 12.63 có đầu vào xoá chung R.

Giải: Do $127 = 128 - 1 = 2^7 - 1$ nên cần dùng 7FF dạng hình 12.63 là loại phản ứng (lật) khi xung vào T từ 1 xuống 0. Ghép liên tiếp 7TFF như hình 12.64, đầu ra của FF trước nối tới đầu vào T của FF sau. Đầu vào R đầu song song cho mọi TFF (điều khiển xoá bằng mức điện thế thấp).



Hình 12.63. FF có đầu vào xoá chung.

Ban đầu, khi áp $R = 0$ thì mọi trạng thái ra của TFF về 0, bộ đếm được chuẩn bị để sẵn sàng đón dãy xung cần đếm vào cổng T của TFF đầu tiên bên trái.



Hình 12.64. Bộ đếm nhị phân dùng 7FF thuận (hướng lên) có dung lượng đếm 127 xung.

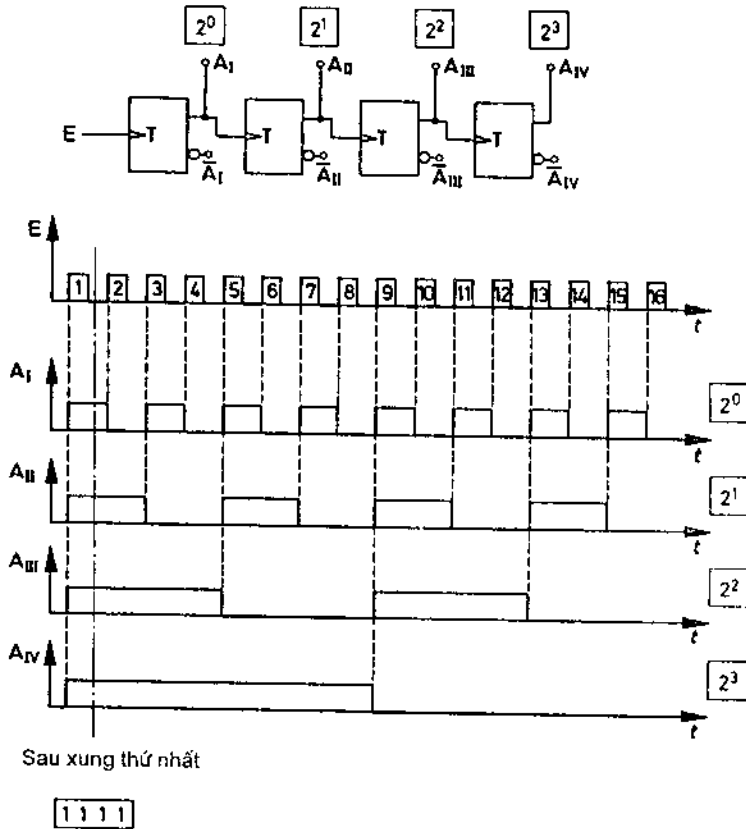
Có thể thực hiện một bộ đếm có cơ số đếm bất kỳ nhờ sử dụng số lượng TFF thích hợp với một vài vòng hồi tiếp. Ngoài ra chú ý các bộ đếm phân tích ở trên có tốc độ làm việc không nhanh do ghép liên tiếp và xung đếm truyền qua các ô $2^0, 2^1 2^2 \dots$ một cách nối tiếp. Có thể thiết kế kiểu truyền xung đếm vào các FF song song và dùng các đầu vào (ví dụ đầu vào J, K của JKFF) để điều khiển FF khi có điều kiện $J = K = 1$, khi đó tốc độ đếm tăng lên đáng kể, các bộ đếm như vậy được gọi là bộ đếm song song (bộ đếm đồng bộ).

12.5.3. Bộ đếm hướng xuống (đếm lùi)

Nếu ngay từ xung đếm đầu tiên tác động tới bộ đếm, trạng thái số đếm của bộ đếm đã là số lớn nhất, các xung đếm tiếp theo tác động, trạng thái của bộ đếm thực hiện việc trừ dần số xung thì bộ đếm đang thực hiện việc đếm hướng đi xuống (hướng lùi) và được gọi là bộ đếm ngược.

Hình 12.65 mô tả cấu tạo và đồ thị thời gian minh họa hoạt động của một bộ đếm lùi từ giá trị tối đa $15 = 1111$. Sau xung đầu tiên tác động, trạng thái ra của các FF là 1111, sau xung thứ hai: 1110...

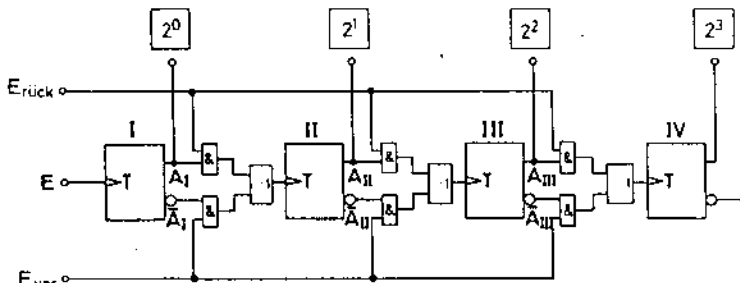
Bộ đếm chỉ thị số lớn nhất sau xung đầu tiên và với mỗi xung tiếp sau trừ đi một đơn vị thập phân được gọi là bộ đếm lùi (đếm ngược)



Hình 12.65. Bộ đếm nhị phân hướng xuống và đồ thị thời gian.

Ở hình 12.65, các đầu ra A_I , A_{II} và A_{III} được dùng để điều khiển trực tiếp FF tiếp sau nó, điểm khác biệt của mạch 12.65 với mạch của hình 12.62 của bộ đếm hướng lên chỉ là cách nối các lối ra A_I , A_{II} , A_{III} tới các lối vào T của FF tiếp sau trong khi ở hình 12.62 dùng các đầu ra \bar{A}_I , \bar{A}_{II} , \bar{A}_{III} và \bar{A}_{IV} . Nếu tìm cách kết hợp mạch hình 12.62 (đếm hướng lên) với mạch hình 12.65 (đếm hướng xuống) nhờ các cổng AND và OR chọn trước khi tác động vào đầu vào T thì sẽ nhận được một bộ đếm hai chiều có thể thay đổi được hướng đếm, chọn đếm hướng lên khi có lệnh $E_{\text{lên}}$ (hay E_{up}) điều khiển (mức 1 áp vào) hoặc chọn hướng đếm xuống khi có

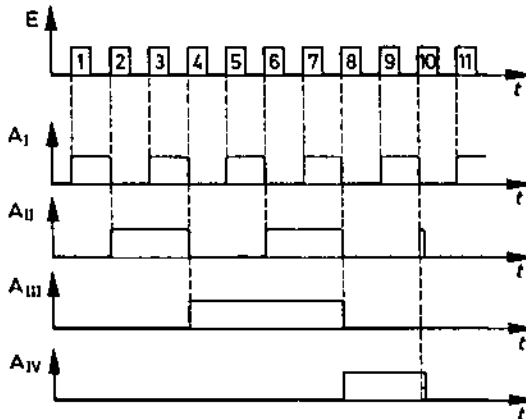
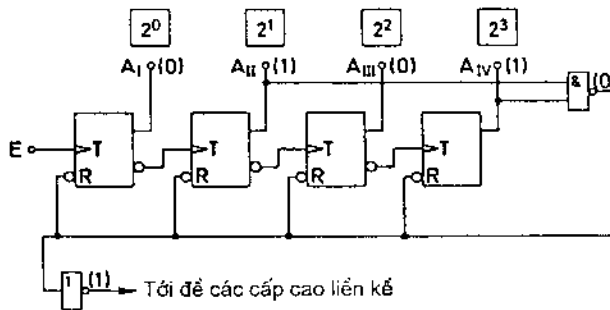
lệnh $E_{\text{li}} (\text{hay } E_{\text{DOWN}}) = 1$ điều khiển ; hai lệnh này phải ngược pha nhau, tức là $E_{\text{UP}}, E_{\text{DOWN}} = 0$ (hình 12.66).



Hình 12.66. Bộ đếm nhị phân 4 bit có thể thay đổi hướng đếm.

12.5.4. Bộ đếm thập phân

Khi muốn kết quả đếm được thể hiện trong hệ đếm 10, cần dùng bộ đếm thập phân như mô tả trên hình 12.67 cùng đồ thị xung minh họa hoạt động của mạch đếm. Mọi bộ đếm nhị phân chỉ cần đưa qua một bộ giải mã 2-10 sẽ có kết quả ở hệ thập phân, tuy nhiên việc chỉ thị trực tiếp có thể đạt được nhờ bộ đếm thập phân.



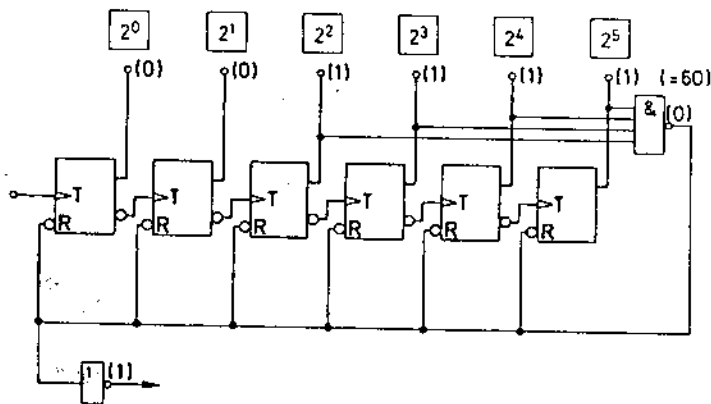
Hình 12.67. Bộ đếm thập phân với đồ thị xung minh họa.

Bộ đếm thập phân là một bộ đếm nhị phân 4 bit chỉ chấp nhận các xung đếm từ 0 đến 9, từ chối các xung tiếp sau hay khi có xung thứ 10 tác động, nó quay về trạng thái 0000 ban đầu (loại hướng lên).

Để tổ chức một bộ đếm thập phân cần 4FF loại TFF (hay JKFF) có sử dụng lối vào xoá chung (hình 12.63). Khi xung thứ 10 xuất hiện ở cửa vào E trạng thái của bộ đếm lúc này là $A_{IV} A_{III} A_{II} A_I = 10,10$ cổng NAND làm việc cung cấp mức 0 tới mọi lối vào R xoá $A_{IV} A_{III} A_{II} A_I = 0000$ đồng thời qua cổng NOT tạo mức 1 đưa tới đếm các số cao hơn ở hàng chục liên kê (gọi là để các hàng cấp cao liên kê). Mạch hình 12.67 có độ trễ (xuất hiện trong một khoảng thời gian ngắn trạng thái 1010 trước khi bị xoá). Tuy nhiên điều này không ảnh hưởng tới kết quả trên bộ chỉ thị số thập phân vì cần thời gian để hiển thị từ các từ mã 0000 đến 1001 trong biểu diễn BCD8421. Tương tự như bộ đếm nhị phân, có thể xây dựng bộ đếm thập phân hai chiều hướng lên hoặc hướng xuống (đếm lùi từ 9 đến 0).

Bài tập: Các mạch đếm tới 59 xung (bộ đếm cơ số 60) được dùng trong các đồng hồ số được xây dựng từ bộ đếm nhị phân như thế nào?

Giải: Mạch thực hiện đếm 60 (hay còn gọi bộ chia 60) được cho trên hình 12.68, do số đếm tối đa là 59 nên cần dùng 6FF ($2^6 = 64$). Khi có xung thứ 60 tác động trạng thái ra của các FF từ 2^5 đến 2^0 là 111100. Sử dụng 1 cổng NAND 4 lối vào sẽ nhận được xung R = 0 tại lối ra của nó làm tín hiệu xoá mọi TFF về trạng thái ban đầu (000000) như hình 12.68 đã thể hiện.



Hình 12.68. Bộ đếm thập phân với đồ thị xung minh họa.

MỤC LỤC

<i>Lời giới thiệu</i>	3
<i>Lời mở đầu</i>	4
Chương 1. MÁY HIỆN SÓNG – THIẾT BỊ ĐO ĐA NĂNG	5
1.1. Các chỉ tiêu kỹ thuật của máy hiện sóng	5
1.2. Các đầu đo	8
1.3. Các dạng hiển thị của máy hiện sóng	12
1.4. Sử dụng máy hiện sóng	14
Chương 2. CÁC MẠCH ĐIỆN CHỈNH LƯU	22
2.1. Vấn đề chung	22
2.2. Các mạch chỉnh lưu thường gặp	22
2.3. Các mạch lọc	31
2.4. Ví dụ tính mạch chỉnh lưu điện lưới 1 pha	35
2.5. Các mạch chỉnh lưu có nhân đôi điện áp	38
2.6. Các mạch chỉnh lưu bội áp	40
2.7. Đổi điện	42
Chương 3. KHUẾCH ĐẠI	48
3.1. Các phương pháp mắc transito	48
3.2. Mạch tương đương thay thế transito ở chế độ có tín hiệu nhỏ	48
3.3. Mạch mắc chung emítơ	53
3.4. Mạch khuếch đại mắc colectơ chung (mạch CC)	72
3.5. Mạch khuếch đại mắc bazơ chung (BC)	79
3.6. Bộ khuếch đại điện áp xoay chiều	82
3.7. Mạch khuếch đại 1 chiều	109
3.8. Khuếch đại thuật toán	116
Chương 4. CÁC MẠCH ỔN ĐỊNH ĐIỆN ÁP VÀ ỔN ĐỊNH DÒNG ĐIỆN ...	156
4.1. Mở đầu	156
4.2. Nguồn điện áp	156
4.3. Nguồn dòng điện	158
4.4. Ổn định nguồn điện áp và nguồn dòng điện	158
Chương 5. CHUYỂN MẠCH DÙNG TRANSITO	202
5.1. Vấn đề chung	202
5.2. Các chế độ làm việc của transito khoá	203
5.3. Các quá trình chuyển mạch và thời gian chuyển mạch	206
5.4. Chuyển mạch ở các chế độ tải khác nhau	209
5.5. Khả năng chịu tải của transito chuyển mạch	215
5.6. Mạch khoá transito nhiều tầng	221

Chương 6. CHUYỂN MẠCH DÙNG DIOT BỐN LỚP – DIAC VÀ TRIAC ...	223
6.1. Diot bốn lớp ở chế độ chuyển mạch điện tử.....	223
6.2. Thiristo (SCR) ở chế độ chuyển mạch điện tử	224
6.3. Diac và triac sử dụng làm khoá điện tử.....	236
Chương 7. CÁC MẠCH LẬT	238
7.1. Mạch lật hai trạng thái ổn định.....	238
7.2. Các mạch lật đơn ổn (một trạng thái ổn định).....	247
7.3. Mạch lật hai trạng thái không ổn định (đa hài tự dao động) ...	254
Chương 8. CÁC MẠCH TẠO DAO ĐỘNG	264
8.1. Nguyên lý tạo dao động	264
8.2. Các tham số của điện áp vuông góc	266
8.3. Tạo các điện áp răng cưa.....	267
8.4. Tạo điện áp hình sin.....	277
Chương 9. CÁC MẠCH SỬ DỤNG XUNG	286
9.1. Biểu diễn dòng điện và điện áp theo thời gian	286
9.2. Các mạch hạn chế.....	288
9.3. Mạch tích phân đơn giản.....	292
9.4. Mạch vi phân đơn giản.....	294
9.5. Trơ Smith (Smitt Flip Flop – SFF)	297
Chương 10. CƠ SỞ KỸ THUẬT ĐIỀU CHỈNH	305
10.1. Vấn đề chung.....	305
10.2. Tính chất thời gian của các khâu trong một vòng điều chỉnh	309
10.3. Các ví dụ về vòng điều chỉnh đơn giản	319
Chương 11. ĐẠI CƯƠNG VỀ KỸ THUẬT SỐ	323
11.1. Các khái niệm cơ bản	323
11.2. Các hàm logic	324
11.3. Các mạch điện logic.....	328
11.4. Các mức điện thế "thấp" và "cao"	333
11.5. Phân tích mạch số.....	336
11.6. Đại số chuyển mạch (đại số trạng thái)	339
11.7. Tổng hợp các mạch số.....	342
Chương 12. MÃ HOÁ – KỸ THUẬT ĐẾM VÀ NHỚ DỮ LIỆU	344
12.1. Biểu diễn số và chữ số.....	344
12.2. Các mạch mã hoá và giải mã	347
12.3. Các phép tính nhị phân.....	349
12.4. Nhớ (ghi) và dịch tín hiệu nhị phân.....	353
12.5. Các mạch đếm	366

Chịu trách nhiệm xuất bản :

Chủ tịch HĐQT kiêm Tổng Giám đốc NGÔ TRẦN ÁI
Phó Tổng Giám đốc kiêm Tổng biên tập NGUYỄN QUÝ THAO

Tổ chức bản thảo và chịu trách nhiệm nội dung :

Chủ tịch HĐQT kiêm Giám đốc Công ty CP Sách ĐH-ĐN TRẦN NHẬT TÂN

Biên tập nội dung và sửa bản in :

TRẦN NHẬT TÂN – NGÔ THỊ THANH BÌNH

Biên tập mỹ thuật, minh họa và trình bày bìa:

ĐINH XUÂN DŨNG

Thiết kế sách và chế bản :

TRỊNH THỰC KIM DUNG

MẠCH ĐIỆN TỬ

Mã số : 7K756Y8 – DAI

In 2.000 cuốn (QĐ : 46), khổ 16 x 24cm. In tại Công ty Cổ phần In Phúc Yên.

Địa chỉ : Đường Trần Phú, thị xã Phúc Yên.

Số ĐKKH xuất bản : 183-2008/CXB/16-363/GD.

In xong và nộp lưu chiểu tháng 9 năm 2008.



CÔNG TY CỔ PHẦN SÁCH ĐẠI HỌC DẠY NGHỀ
HEVOBCO
Địa chỉ: 25 Hàn Thuyên, Hà Nội

**TÌM ĐỌC GIÁO TRÌNH CHO CÁC TRƯỜNG ĐẠI HỌC - CAO ĐẲNG VÀ
TRUNG CẤP CHUYÊN NGHIỆP - DẠY NGHỀ
CỦA NHÀ XUẤT BẢN GIÁO DỤC**

- | | |
|--|---------------------------|
| 1. GIÁO TRÌNH KỸ THUẬT MẠCH ĐIỆN TỬ | ĐẶNG VĂN CHUYẾT |
| 2. MẠCH ĐIỆN TỬ
(SÁCH DỊCH) | NGUYỄN VIẾT NGUYÊN |
| 3. GIÁO TRÌNH LINH KIỆN ĐIỆN TỬ VÀ ỨNG DỤNG
(SÁCH TRUNG CẤP) | NGUYỄN VIẾT NGUYÊN |
| 4. GIÁO TRÌNH LINH KIỆN ĐIỆN TỬ
(SÁCH CAO ĐẲNG) | NGUYỄN VIẾT NGUYÊN |
| 5. LINH KIỆN ĐIỆN TỬ
(SÁCH DỊCH) | NGUYỄN VIẾT NGUYÊN |
| 6. GIÁO TRÌNH XỬ LÝ SỐ TÍN HIỆU | NGUYỄN QUỐC TRUNG |
| 7. GIÁO TRÌNH KỸ THUẬT XUNG SỐ | ĐẶNG VĂN CHUYẾT |

Bạn đọc có thể tìm mua tại các Công ty Sách - Thiết bị trường học ở các địa phương hoặc Cửa hàng sách của Nhà xuất bản Giáo dục:

Tại Tp. Hà Nội: 25 Hàn Thuyên, 187B Giảng Võ, 23 Tràng Tiền, 232 Tây Sơn;

Tại Tp. Đà Nẵng: 15 Nguyễn Chí Thanh, 62 Nguyễn Chí Thanh;

Tại Tp. Hồ Chí Minh: 240 Trần Bình Trọng, Quận 5,

Cửa hàng 451B - 453, Hai Bà Trưng - Quận 3;

Tại Tp. Cần Thơ: Số 5/5, đường 30/4.



Giá : 49.000 đ